

РОССИЙСКАЯ АКАДЕМИЯ НАУК

# МИКРОЭЛЕКТРОНИКА

(ОТДЕЛЬНЫЙ ОТТИСК)

МОСКВА

## МОДЕЛИРОВАНИЕ И ИСПЫТАНИЕ ИНТЕГРАЛЬНЫХ СИСТЕМ

УДК 519.873:519.718.7

### ЛОГИКО-ДИНАМИЧЕСКОЕ МОДЕЛИРОВАНИЕ МОП-СТРУКТУР БИС

© 2003 г. Л. А. Золоторевич

Белорусский государственный университет

Поступила в редакцию 10.10.2002 г.

Рассматривается задача моделирования цифровых МОП-структур на переключательном уровне с учетом задержек распространения сигналов. Моделирование осуществляется на основе построения модифицированной временной сети Петри по структуре моделируемой схемы. Функциональное наполнение моделируемой схемы не влияет на сложность сети, которая зависит только от числа транзисторов, что ограничивает объем вычислительных процедур при выполнении сети. Отличием предложенной сети является введенная система двухуровневой маркировки элементов сети, посредством которой вычисляется ряд функциональных параметров моделируемой схемы.

#### 1. ВВЕДЕНИЕ

Особенностью микроэлектроники как отрасли промышленности является то, что математическое моделирование является единственным инструментом исследования проектов на предмет корректности функционирования изделий на всех этапах проектирования. При этом по причине большой размерности задачи применяемые для моделирования средства должны обеспечивать на каждом этапе требуемый компромисс между точностью моделей и скоростью моделирования. Для исследования корректности проекта в целом на заключительном этапе проектирования применяются методы логического моделирования и динамического на логическом уровне. Наиболее актуальной в настоящее время как с теоретической, так и с практической точки зрения является динамическое моделирование цифровых МОП-структур на переключательном уровне. Известные подходы к моделированию переключательных структур, опубликованные в работах [1–11], основываются на представлении переключательной структуры в виде системы коммутации сигналов источников с выходами схемы и на сопоставлении сопротивлений цепей распространения сигналов. Однако в указанных работах не рассматривается задача временного моделирования, а процесс квазистатического моделирования схемы в целом не достаточно формализован.

В настоящей работе ставится задача сведения процесса временного моделирования МОП-структуры к построению и выполнению модифицированной временной сети Петри. Исходными данными является структура схемы, задержки распространения сигналов от источников к узлам схемы.

#### 2. ТЕОРЕТИКО-МНОЖЕСТВЕННОЕ ПРЕДСТАВЛЕНИЕ МОДИФИЦИРОВАННОЙ СЕТИ ПЕТРИ

Сеть Петри  $\Pi = (T, P, I, I^*, O, Q, V, \mu)$ ,

где

$$T = \{T^n, T^p, T^d, T^s\}, \quad P = (P^1, P^2), \quad T \cap P = \emptyset.$$

Множество переходов  $T$  описывает транзисторы  $n$ -типа ( $T^n$ ),  $p$ -типа ( $T^p$ ), нагрузочные транзисторы – ( $T^d$ ), источники сигналов ( $T^s$ ). Множество позиций  $P$  описывает линии соединения (узлы моделируемой структуры);  $P^1$  – узлы, являющиеся выходными для рассматриваемой структуры, и узлы, связанные с затворами некоторых транзисторов;  $P^2$  – все остальные узлы схемы;  $I, I^*$  – входные функции отображения из переходов в комплекты позиций. Функция входов  $I$  описывает для каждого из переходов позиции, являющиеся входными для данного перехода;  $I^*$  – указывает для каждого перехода ту входную позицию, которая соответствует узлу формирования управляющего сигнала для данного транзистора (при описании функции  $I$  данная позиция не указывается);  $O$  – выходная функция отображения из переходов в комплекты позиций, указывает выходные позиции каждого перехода;  $Q$  – функция соответствия переходов и параметров мощности транзисторов. Она устанавливает соответствие каждому переходу

$$t_i \in T^{npd} \quad (T^{npd} = T^n \cup T^p \cup T^d)$$

величины логического сопротивления соответствующего транзистора.  $V$  – функция соответствия входных дуг позиций  $p_i \in P^1$  и параметров времени;  $\mu$  – двухуровневая маркировка сети.

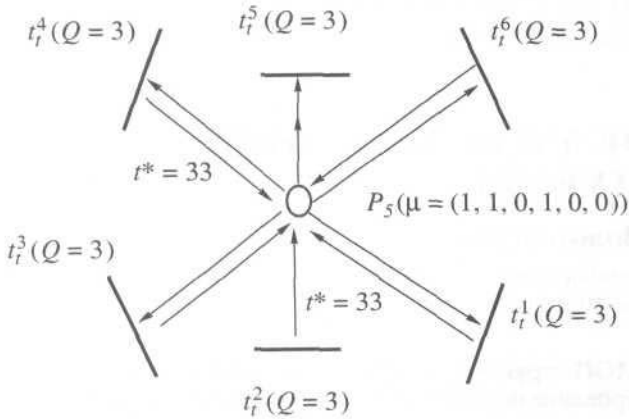


Рис. 1. К иллюстрации системы маркировки сети

### 3. ТЕОРЕТИКО-ГРАФОВОЕ ПРЕДСТАВЛЕНИЕ МОДИФИЦИРОВАННОЙ СЕТИ ПЕТРИ

Теоретико-графовое представление предложенной модифицированной сети Петри – это двудольный ориентированный мультиграф, где переходами описываются источники сигналов и транзисторы структуры, а позициями – линии связи (узлы структуры) [13–17]. Связывающие дуги могут иметь направление от перехода к позиции и от позиции к переходу. Каждая позиция может быть связана дугами с рядом переходов (рис. 1), число которых ограничивается технологией изготовления моделируемого устройства. Переход может быть связан не более чем с тремя позициями (рис. 2(а)). В то же время переход, описывающий источник сигнала, связан только с одной позицией (рис. 2(б)). Переход может быть связан с двумя позициями, если он описывает

транзистор нагрузочного типа (рис. 2(в)). Позиция связывается с переходами выходной дугой, помеченной двумя стрелками, если она соответствует узлу, связанному с затвором транзистора, который описывается данным переходом (см. дугу  $P^5 - t_i^5$  на рис. 1).

С каждой позицией сети, а также с каждой выходной дугой перехода связан четырехэлементный вектор-маркер логического состояния

$$S = (0^\alpha, 0_*^\beta, 1^\delta, 1_*^\varepsilon)$$

и параметр времени  $t$ , указывающий момент времени появления логического состояния  $S$ ;

$$\alpha, \beta, \delta, \varepsilon \in (1, \dots, 100),$$

где  $0^\alpha$  – логическое состояние сигнала на линии коммутации с источником земли (источник сигнала 0 связан с данным узлом через цепь транзисторов, находящихся в открытом состоянии);

$0_*^\beta$  – логическое состояние сигнала на возможной линии коммутации с источником земли (источник сигнала 0 связан с данным узлом через цепь транзисторов, находящихся в открытом или неопределенном состоянии);

$1^\delta$  – логическое состояние сигнала на линии коммутации с источником питания (источник сигнала 1 связан с данным узлом через цепь транзисторов, находящихся в открытом состоянии);

$1_*^\varepsilon$  – логическое состояние сигнала на возможной линии коммутации с источником питания (источник сигнала 1 связан с данным узлом через цепь транзисторов, находящихся в открытом или неопределенном состоянии).

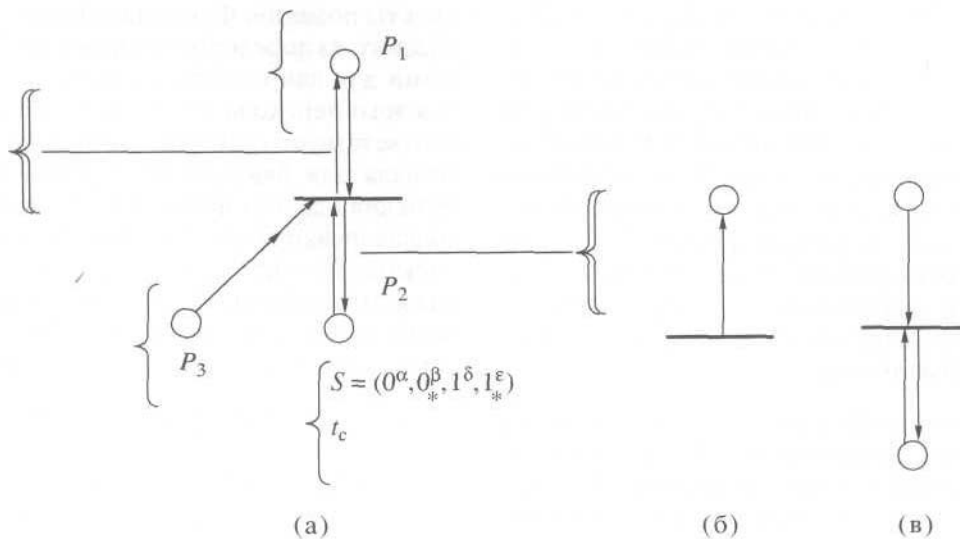


Рис. 2. Фрагменты модифицированной сети Петри.

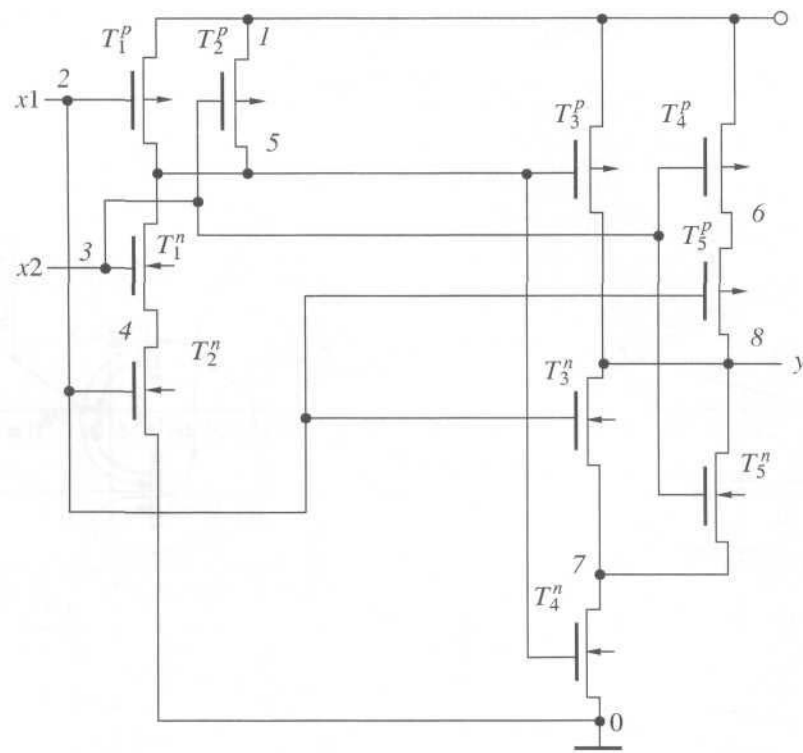


Рис. 3. Переключательная структура, реализующая функцию равнозначности.

Кроме того, с каждой входной дугой позиции из множества  $P^1$  связан статический параметр времени  $t_c$ .

На рис. 3 приведен пример переключательной структуры, реализующей функцию равнозначности, а на рис. 4 соответствующий ей орграф модифицированной сети Петри.

#### 4. ВЕКТОР-МАРКЕР ЛОГИЧЕСКОГО СОСТОЯНИЯ. АЛФАВИТ МОДЕЛИРОВАНИЯ

Применяемый алфавит моделирования включает переменные из множества

$$V = \{0, 1, x, z\},$$

где 0 и 1 – логические состояния нуля и единицы,  $x$  – состояние неопределенности,  $z$  – логическое состояние высокого импеданса. Множество  $V$  переменных может быть частично упорядочено:

$$z < 0 \leq 1 < x.$$

Каждое логическое состояние сигнала дополнительно характеризуется силой сигнала из множества

$$L = \{1, 2, \dots, n\}; n = 100$$

(выбирается из соображений точности моделирования). Таким образом, применяемый алфавит имеет следующий вид:

$$A = \{0^{100}, 1^{100}, u^{100}, 0^{99}, 1^{99}, u^{99}, \dots, 0^{i-1}, 1^{i-1}, u^{i-1}, 0^1, 1^1, u^1, z\}.$$

По существу, приведенный выше алфавит принципиально не отличается от алфавита, применяемого в работах Хейеса [1–5], в котором число переменных так же выбирается исходя из требований точности моделирования. Единственное отличие заключается в том, что у Хейеса чем выше сила сигнала, тем меньше значение параметра силы. Применяемый в данной работе алфавит моделирования также принципиально не отличается и от алфавита, применяемого в работах Адлера [10, 11]:

$$\Psi_C = (s_0, s_1, \dots, s_n, s_{n+1}, \dots, s_{2n}, s_{2n+1}),$$

$$s_0 < s_1 < \dots < s_{2n+1},$$

где  $s_0$  означает состояние  $z$  (мощность логического сигнала на линии, отключенной от источника постоянного сигнала);

$s_{2n+1}$  – мощность сигнала постоянного источника.

По сравнению с методом Адлера [10, 11], в котором логическое состояние сигнала идентифицируется трехэлементным вектором  $\mathbf{S} = (S_{\text{def}}, S_0, S_1)$ ,

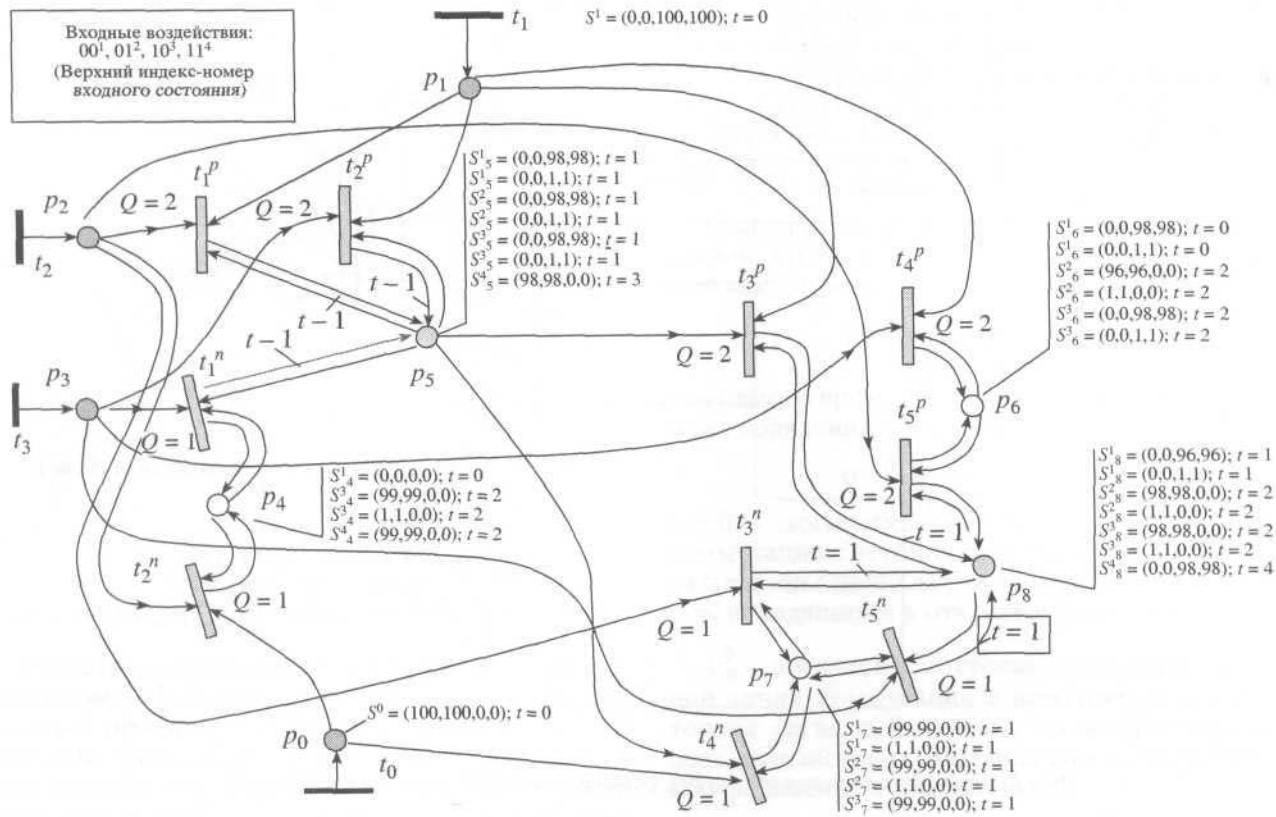


Рис. 4. Граф сети Петри.

где  $S_{def}$  – мощность наиболее мощного сигнала постоянного источника, в настоящей работе с этой целью применяется четырехэлементный вектор

$$S = (0^\alpha, 0^\beta, 1^\delta, 1^\epsilon).$$

В предыдущем разделе описаны компоненты данного вектора. Приведем физическую интерпретацию верхних индексов:  $\alpha(\delta)$  – наибольшая сила сигнала, воздействующего от источника земли (питания) через цепи последовательно со-

единенных заведомо открытых транзисторов;  $\beta(\epsilon)$  – наибольшая сила сигнала, который гипотетически может воздействовать на данную линию от источника нулевого или единичного сигнала через некоторые цепи транзисторов, если известно, что в них отсутствуют закрытые транзисторы, а остальные или открыты или находятся в неопределенном состоянии.

5. ПРАВИЛА ЗАПУСКА ПЕРЕХОДОВ

Запуск безусловно запускаемых переходов (переходы из множества  $T^n$ ) сводится к установке вектор-маркера логического состояния и времени, соответствующих выходной дуге запускаемого перехода. Данный вектор-маркер имеет максимальную силу сигнала от постоянного или переменного источника. Для единичного сигнала

$$S = (0, 0, 100, 100),$$

для нулевого

$$S = (100, 100, 0, 0).$$

Запуск разрешенного перехода осуществляется следующим образом:

На этапе 1 сравниваются состояния текущих вектор-маркеров входных позиций, описываемых входной функцией  $I(P_1$  и  $P_2$  на рис. 2). При усло-

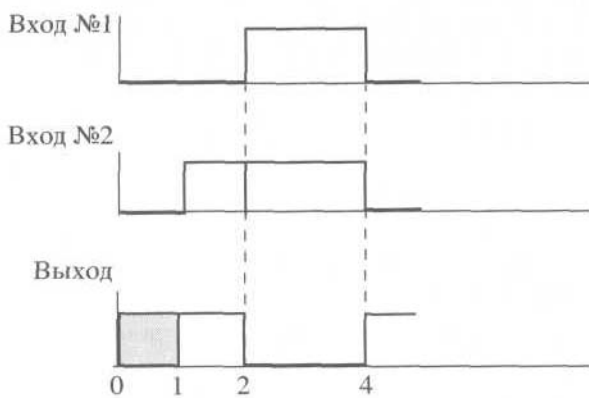


Рис. 5. Отображение результатов, приведенных в таблице, в виде временной диаграммы.

Векторы-маркеры выходных дуг и позиций и порядок их вычислений

Входной вектор – (00)							
	$t_0 - P_0 (P_0)$		$t_1 - P_1 (P_1)$		$t_2 - P_2 (P_2)$		$t_3 - P_3 (P_3)$
1	$S^1 = (100, 100, 0, 0); t = 0$	2	$S^1 = (0, 0, 100, 100); t = 0$	3	$S^1 = (100, 100, 0, 0); t = 0$	4	$S^1 = (100, 100, 0, 0); t = 0$
	$t_1^p - P_5$		$P_5$		$t_2^p - P_5$		$P_5$
5	$S^1 = (0, 0, 98, 98); t = 1$ $S^1 = (0, 0, 1, 1); t = 1$	6	$S^1 = (0, 0, 98, 98); t = 1$	7	$S^1 = (0, 0, 98, 98); t = 1$ $S^1 = (0, 0, 1, 1); t = 1$	8	$S^1 = (0, 0, 98, 98); t = 1$ $S^1 = (0, 0, 1, 1); t = 1$
	$t_4^p - P_6$		$P_6$		$t_5^p - P_8$		$P_8$
9	$S^1 = (0, 0, 98, 98); t = 0$ $S^1 = (0, 0, 1, 1); t = 0$	10	$S^1 = (0, 0, 98, 98); t = 0$	11	$S^1 = (0, 0, 96, 96); t = 1$ $S^1 = (0, 0, 1, 1); t = 1$	12	$S^1 = (0, 0, 96, 96); t = 1$ $S^1 = (0, 0, 1, 1); t = 1$
	$t_5^p - P_6$		$P_6$		$t_4^n - P_7$		$P_7$
13	$S^1 = (0, 0, 94, 94); t = 1$ $S^1 = (0, 0, 1, 1); t = 1$	14	$S^1 = (0, 0, 98, 98); t = 0$ $S^1 = (0, 0, 1, 1); t = 0$	15	$S^1 = (99, 99, 0, 0); t = 1$ $S^1 = (1, 1, 0, 0); t = 1$	16	$S^1 = (99, 99, 0, 0); t = 1$ $S^1 = (1, 1, 0, 0); t = 1$
Входной вектор – (01)							
	$t_2 - P_2 (P_2)$		$t_3 - P_3 (P_3)$		$t_1^p - P_5$		$P_5$
1	$S^2 = (100, 100, 0, 0); t = 1$	2	$S^2 = (0, 0, 100, 100); t = 1$	3	$S^2 = (0, 0, 98, 98); t = 1$ $S^2 = (0, 0, 1, 1); t = 1$	4	$S^2 = (0, 0, 98, 98); t = 1$ $S^2 = (0, 0, 1, 1); t = 1$
	$t_2^p - P_5$		$P_5$		$t_4^p - P_6$		$P_6$
5	$S^2 = (0, 0, 0, 0); t = 2$	6	$S^2 = (0, 0, 98, 98); t = 1$ $S^2 = (0, 0, 1, 1); t = 1$	7	$S^2 = (0, 0, 0, 0); t = 1$	8	$S^2 = (0, 0, 1, 1); t = 1$
	$t_5^p - P_6$		$P_6$		$t_5^p - P_8$		$P_8$
9	$S^2 = (0, 0, 1, 1); t = 1$ $S^2 = (96, 96, 0, 0); t = 2$ $S^2 = (1, 1, 0, 0); t = 2$	10	$S^2 = (0, 0, 1, 1); t = 1$ $S^2 = (96, 96, 0, 0); t = 2$ $S^2 = (1, 1, 0, 0); t = 2$	11	$S^2 = (0, 0, 1, 1); t = 1$	12	$S^2 = (0, 0, 1, 1); t = 1$
	$t_1^n - P_4$		$P_4$		$t_1^n - P_5$		$P_5$
13	$S^2 = (0, 0, 97, 97); t = 1$ $S^2 = (0, 0, 1, 1); t = 1$	14	$S^2 = (0, 0, 97, 97); t = 1$ $S^2 = (0, 0, 1, 1); t = 1$	15	$S^2 = (0, 0, 96, 96); t = 1$ $S^2 = (0, 0, 1, 1); t = 1$	16	$S^2 = (0, 0, 98, 98); t = 1$ $S^2 = (0, 0, 1, 1); t = 1$
	$t_4^n - P_7$		$P_7$		$t_5^n - P_8$		$P_8$
17	$S^2 = (99, 99, 0, 0); t = 1$ $S^2 = (1, 1, 0, 0); t = 1$	18	$S^2 = (99, 99, 0, 0); t = 1$ $S^2 = (1, 1, 0, 0); t = 1$	19	$S^2 = (98, 98, 0, 0); t = 2$ $S^2 = (1, 1, 0, 0); t = 2$	20	$S^2 = (98, 98, 0, 0); t = 2$ $S^2 = (1, 1, 0, 0); t = 2$
Входной вектор – (10)							
	$t_2 - P_2 (P_2)$		$t_3 - P_3 (P_3)$		$t_1^p - P_5$		$P_5$
1	$S^3 = (0, 0, 100, 100); t = 2$	2	$S^3 = (100, 100, 0, 0); t = 2$	3	$S^3 = (0, 0, 0, 0); t = 2$	4	$S^3 = (0, 0, 1, 1); t = 1$
	$t_2^p - P_5$		$P_5$		$t_1^n - P_5$		$P_5$
5	$S^3 = (0, 0, 98, 98); t = 2$ $S^3 = (0, 0, 1, 1); t = 2$	6	$S^3 = (0, 0, 98, 98); t = 1$	7	$S^3 = (0, 0, 0, 0); t = 1$	8	$S^3 = (0, 0, 98, 98); t = 1$ $S^3 = (0, 0, 1, 1); t = 1$

Таблица. Окончание

	$t_1^n - P_4$		$P_4$		$t_2^n - P_4$		$P_4$
9	$S^3 = (0, 0, 0, 0); t = 2$	10	$S^3 = (0, 0, 0, 0); t = 1$	11	$S^3 = (99, 99, 0, 0); t = 2$ $S^3 = (1, 1, 0, 0); t = 2$	12	$S^3 = (99, 99, 0, 0); t = 2$ $S^3 = (1, 1, 0, 0); t = 2$
	$t_4^p - P_6$		$P_6$		$t_5^p - P_8$		$P_8$
13	$S^3 = (0, 0, 98, 98); t = 2$ $S^3 = (0, 0, 1, 1); t = 2$	14	$S^3 = (0, 0, 98, 98); t = 2$ $S^3 = (0, 0, 1, 1); t = 2$	15	$S^3 = (0, 0, 0, 0); t = 2$	16	$S^3 = (0, 0, 0, 0); t = 2$
	$t_5^n - P_8$		$P_8$		$t_3^n - P_7$		$P_7$
17	$S^3 = (1, 1, 0, 0); t = 0$	18	$S^3 = (1, 1, 0, 0); t = 2$	19	$S^3 = (1, 1, 0, 0); t = 2$	20	$S^3 = (1, 1, 0, 0); t = 0$
	$t_4^n - P_7$		$P_7$		$t_3^n - P_8$		$P_8$
21	$S^3 = (99, 99, 0, 0); t = 2$ $S^3 = (1, 1, 0, 0); t = 2$	22	$S^3 = (99, 99, 0, 0); t = 1$ $S^3 = (1, 1, 0, 0); t = 1$	23	$S^2 = (98, 98, 0, 0); t = 2$ $S^3 = (1, 1, 0, 0); t = 2$	24	$S^2 = (98, 98, 0, 0); t = 2$
	$t_5^n - P_7$		$P_7$		$t_5^n - P_8$		$P_8$
25	$S^3 = (0, 0, 0, 0); t = 2$	26	$S^3 = (99, 99, 0, 0); t = 1$ $S^3 = (1, 1, 0, 0); t = 1$	27	$S^3 = (0, 0, 0, 0); t = 2$	28	$S^3 = (98, 98, 0, 0); t = 2$ $S^3 = (1, 1, 0, 0); t = 2$

Входной вектор – (11)

	$t_2 - P_2 (P_2)$		$t_3 - P_3 (P_3)$		$t_2^p - P_5$		$P_5$
1	$S^4 = (0, 0, 100, 100); t = 2$	2	$S^4 = (0, 0, 100, 100); t = 2$	3	$S^4 = (0, 0, 0, 0); t = 3$	4	$S^4 = (0, 0, 1, 1); t = 1$
	$t_4^p - P_6$		$P_6$		$t_5^p - P_6$		$P_6$
5	$S^4 = (0, 0, 0, 0); t = 3$	6	$S^4 = (0, 0, 1, 1); t = 2$	7	$S^4 = (0, 0, 0, 0); t = 2$	8	$S^4 = (0, 0, 1, 1); t = 2$
	$t_1^n - P_5$		$P_5$		$t_2^n - P_4$		$P_4$
9	$S^4 = (1, 1, 0, 0); t = 3$	10	$S^4 = (0, 0, 1, 1); t = 1$	11	$S^4 = (99, 99, 0, 0); t = 2$	12	$S^4 = (99, 99, 0, 0); t = 2$
	$t_3^n - P_8$		$P_8$		$t_4^n - P_7$		$P_7$
13	$S^4 = (1, 1, 0, 0); t = 2$	14	$S^4 = (1, 1, 0, 0); t = 2$	15	$S^4 = (1, 1, 0, 0); t = 1$	16	$S^4 = (1, 1, 0, 0); t = 1$
	$t_3^n - P_8$		$P_8$		$t_1^n - P_5$		$P_5$
17	$S^4 = (1, 1, 0, 0); t = 2$	18	$S^4 = (1, 1, 0, 0); t = 2$	19	$S^4 = (98, 98, 0, 0); t = 3$	20	$S^4 = (98, 98, 0, 0); t = 3$
	$t_4^n - P_7$		$P_7$		$t_3^p - P_8$		$P_8$
21	$S^4 = (0, 0, 0, 0); t = 3$	22	$S^4 = (1, 1, 0, 0); t = 1$	23	$S^3 = (0, 0, 98, 98); t = 4$	24	$S^3 = (0, 0, 98, 98); t = 4$

вии 1, если все параметры одного вектор-маркера (например, соответствующего  $P_1$ ) больше соответствующих параметров другого вектор-маркера (относящегося к  $P_2$ ) определяется выходная для данного перехода дуга, для которой необходимо рассчитывать вектор-маркер на этапе 2 (дуга, идущая от перехода к позиции  $P_2$ ). При условии 2, если сравниваемые вектор-маркера имеют все одинаковые параметры, то запуск перехода

на данном этапе завершается. Если вектор-маркера входных позиций не сравнимы, то на этапе 3 будут рассчитываться вектор-маркера обеих выходных дуг (условие 3).

Будем считать, что вектор-маркера двух позиций не сравнимы в том случае, если соответствующие узлы имеют связь с разными источниками сигналов.

На этапе 2 по значению параметров вектор-маркера входной дуги, связанной с запускаемым переходом дугой с двойной стрелкой, определяется правило вычисления новых значений вектор-маркеров выходных дуг, запланированных на этапе 1:

- при  $S = (\alpha, \beta, 0, 0)$  ( $\alpha \neq 0, \beta \neq 0$ ) и при  $S = (\alpha, \beta, \delta, \varepsilon)$  ( $\alpha \neq 0, \beta \neq 0, \delta \neq 0, \varepsilon \neq 0$ ),  $\alpha - \delta > a_{\min}$ ,  $\alpha - \varepsilon > a_{\min}$  (мощность сигнала от источника земли существенно выше мощности возможных сигналов от источника питания),  $t \in T^p$ ;  $S = (0, 0, \delta, \varepsilon)$  ( $\delta \neq 0, \varepsilon \neq 0$ ) и при  $S = (\alpha, \beta, \delta, \varepsilon)$  ( $\alpha \neq 0, \beta \neq 0, \delta \neq 0, \varepsilon \neq 0$ ),  $\delta - \alpha > a_{\min}$ ,  $\delta - \beta > a_{\min}$  (мощность сигнала от источника питания существенно выше мощности возможных сигналов от источника земли),  $t \in T^n$  — новые значения параметров вектор-маркера выходной дуги вычисляются путем вычитания параметра  $Q$ , соответствующего запускаемому переходу, из каждого параметра  $a_i \neq 0$  вектор-маркера соответствующей входной позиции. При этом, если новое значение параметра  $b_j \leq 0$ , то  $b_j := 0$ ;

- при  $S = (\alpha, \beta, 0, 0)$  ( $\alpha \neq 0, \beta \neq 0$ ) и при  $S = (\alpha, \beta, \delta, \varepsilon)$  ( $\alpha \neq 0, \beta \neq 0, \delta \neq 0, \varepsilon \neq 0$ ),  $\alpha - \delta > a_{\min}$ ,  $\alpha - \varepsilon > a_{\min}$ ,  $t \in T^n$ ;  $S = (0, 0, \delta, \varepsilon)$  ( $\delta \neq 0, \varepsilon \neq 0$ ) и при  $S = (\alpha, \beta, \delta, \varepsilon)$  ( $\alpha \neq 0, \beta \neq 0, \delta \neq 0, \varepsilon \neq 0$ ),  $\delta - \alpha > a_{\min}$ ,  $\delta - \beta > a_{\min}$ ,  $t \in T^p$  устанавливаются нулевые значения параметров вектор-маркера выходной дуги и  $S = (0, 0, 0, 0)$ ;

- при  $S = (\alpha, \beta, \delta, \varepsilon)$  ( $\alpha \neq 0, \beta \neq 0, \delta \neq 0, \varepsilon \neq 0$ ),  $|\delta - \alpha| \leq a_{\min}$  (мощности сигналов источников земли и питания, воздействующих по цепям открытых транзисторов соизмеримы по величине), или  $\delta - \alpha > a_{\min}$ ,  $\delta - \beta \leq a_{\min}$ , или  $\alpha - \delta > a_{\min}$ ,  $\alpha - \varepsilon \leq a_{\min}$ , — новые значения параметров  $\beta$  и  $\varepsilon$  вектор-маркера выходной дуги вычисляются путем вычитания параметра  $Q$ , связанного с запускаемым переходом, из соответствующего по значению параметра вектор-маркера соответствующей входной позиции. При этом  $\alpha := 0$ ,  $\delta := 0$ . Если новое значение параметров  $\beta \leq 0$ , то  $\beta := 0$ ,  $\varepsilon \leq 0$ , то  $\varepsilon := 0$ .

На этапе 3 вычисляются новые значения вектор-маркеров выходных дуг запускаемого перехода по правилам, определенным на этапе 2. Кроме того, вычисляется новое значение параметра времени.

На этапе 4 осуществляется вычисление нового вектор-маркера выходной позиции, если изменилось логическое состояние входной для данной позиции дуги. Заметим, что изменение параметров вектор-маркера не обязательно приводит к изменению логического состояния сигнала, так как может измениться лишь мощность сигнала источника, а логическое состояние сигнала при этом может оставаться прежним.

На этапе 5 разрешаются к запуску новые переходы, если изменение параметров вектор-маркера позиции привело к изменению логического состояния соответствующего сигнала.

На рис. 5 приведена временная диаграмма работы переключательной структуры, изображенной на рис. 3, а на рис. 4 показана динамика вычисления вектор-маркеров позиций сети, соответствующей моделируемой схеме. Моделируемые входные воздействия указаны на рис. 4 в левом верхнем углу.

На временной диаграмме по входу № 2 (см. рис. 5) в момент времени 2 имеет место изменение сигнала из 1 в 0 и одновременно возвращение его в состояние 1. Это произошло в результате того, что временем подачи нового входного состояния на схему является момент окончания переходного процесса, возникшего как реакция на предыдущее входное состояние. В данном случае входное состояние (10), поданное на схему в момент времени 2, не вызывает в схеме переходного процесса. Поэтому в тот же момент времени 2 на схему подается следующее входное состояние (11).

Следует отметить, что в рамках приведенного метода моделирования переключательной структуры могут учитываться явления высокочастотной отсечки сигнала. Для этого на этапе вычисления нового значения позиции следует учесть величину инерциальной переменной.

## ЗАКЛЮЧЕНИЕ

Приведенный выше алгоритм моделирования переключательной структуры на логическом уровне, основанный на выполнении соответствующей сети Петри, предназначен, в первую очередь, для функциональной верификации проектов, восстановленных с топологического чертежа.

## СПИСОК ЛИТЕРАТУРЫ

1. Хейес Дж.П. Обобщенная теория переключательных схем и ее применение для проектирования СБИС // ТИИЭР. 1982. Т. 70. № 10. С. 5–19.
2. Kawai M., Hayes J.P. An Experimental MOS Fault Simulation Program CSASIM // Proc. ACM / IEEE Design Automation Conference. New Mexico. 1984. P. 2–9.
3. Hayes J.P. Fault Modelling for Digital MOS Integrated Circuits // IEEE Transaction Computer-Aided Design. 1984. July. P. 200–207.
4. Hayes J.P. Pseudo-Boolean Logic Circuits // IEEE Trans. Comput. 1986. July. V. C-35. P. 602–612.
5. Hayes J.P. An Introduction to Switch-Level Modelling // IEEE Des. And Test Comput. 1987. V. 4. № 4. P. 18–25.
6. Bryant R.E. MOSSIM: a Switch-Level Simulator for MOS LSI. Proc. ACM // IEEE Design Automation Conference. 1981, June. P. 786–790.
7. Bryant R.E. A Switch-Level Model and Simulator for MOS Digital Systems // IEEE Trans. on Computers. 1984. P. 160–177.
8. Bryant R.E. A Survey of Switch-Level Algorithms // IEEE Design and Test. 1987, Aug. V. 4. № 4. P. 26–40.



9. Bryant R.E., Schuster M.D. Performance Evaluation on FMOSSIM, a Concurrent Switch-Level Fault Simulation // Proc. ACM. IEEE Design Automation Conference. Las Vegas. 1985. P. 715–719.
10. Adler D. Switch-Level Simulation Using Dynamic Graph Algorithms // IEEE Trans. on Computer-Aided Design of Integrated Circuits and Systems. 1991, March. V. 10. № 3. P. 346–355.
11. Adler D. A Dynamically-Directed Switch Model for Mos Logic Simulation // Proc. ACM. IEEE Design Automation Conference. New York. 1988, June 12–15. P. 506–511.
12. Золоторевич Л.А. Переключательное моделирование и тестирование МОП-структур // Автоматика и телемеханика. 1992. № 11. С. 133–144.
13. Золоторевич Л.А., Юхневич Д.И. Переключательное квазистатическое моделирование СБИС. Сравнение методов по точности моделей // Автоматика и телемеханика. 1998. № 9. С. 130–141.
14. Золоторевич Л.А. Переключательное моделирование СБИС модифицированной сетью Петри // Доклады второй всероссийской конференции “Новые информационные технологии в исследовании дискретных структур”. Екатеринбург. 1998. С. 69–74.
15. Золоторевич Л.А. Анализ состязаний сигналов на переключательном уровне // Труды VI Международной научной конференции “Актуальные проблемы информатики”. 1998. Минск. С. 291–299.
16. Zolotorevich L.A. VLSI simulation and analysis of switch-level hazards // The International Conference Computer-Aided Design of Diskrete Devices (CAD-DD'99). Minsk. 1999. V. 1. P. 100–107.
17. Золоторевич Л.А., Юхневич Д.И. Временное моделирование СБИС на переключательном уровне // The International Conference Computer-Aided Design of Diskrete Devices (CAD-DD'99). Minsk. 1999. V. 3. P. 93–100.