



НАЦИОНАЛЬНАЯ АКАДЕМИЯ НАУК БЕЛАРУСИ

ИНСТИТУТ ТЕХНИЧЕСКОЙ КИБЕРНЕТИКИ

АВТОМАТИЗАЦИЯ ПРОЕКТИРОВАНИЯ ДИСКРЕТНЫХ СИСТЕМ

*Материалы
Третьей международной
конференции
10 - 12 ноября 1999 г., Минск*

Том 3

COMPUTER-AIDED DESIGN
OF DISCRETE DEVICES
CAD DD'99

*Proceedings
of the Third International Conference
Minsk, November 10-12, 1999*

Volume 3

Минск 1999

ВРЕМЕННОЕ МОДЕЛИРОВАНИЕ СБИС НА ПЕРЕКЛЮЧАТЕЛЬНОМ УРОВНЕ

Л.А. Золоторевич, Д.И. Юхневич

Беларусь, Минск

Рассматривается задача временного моделирования МОП СБИС, представленной на переключательном уровне. Дается анализ известных результатов моделирования динамики вентиляльных структур, некоторые из них предлагается распространить на переключательные структуры. Для описания процессов используется многозначная временная алгебра. Задача решается в терминах модифицированных сетей Петри и сводится к построению и выполнению сети со сложными переходами.

1. Введение

Требуемая точность моделей СБИС определяется задачами, решаемыми с помощью моделирования. Основные задачи моделирования в области микроэлектроники формулируются на различных этапах проектирования как средство верификации проекта и на этапе функционально-логического проектирования также и как средство оценки уровня тестируемости и разработки системы тестового диагностирования. При решении второй задачи, требующей моделирования неисправных модификаций схем, использовались многозначные логические модели, не учитывающие в явном виде временные параметры компонентов [1-3]. В то же время на определенных этапах проектирования для верификации собственно аппаратуры применялись логические динамические модели, учитывающие в явном виде или косвенным образом динамические параметры компонентов. Такой подход оказался возможным в связи с предположением, что перед процессом генерации тестов устройство моделируется с учетом задержек компонентов на некотором функциональном тесте и на этом основании делается заключение о корректности его функционирования. Вместе с тем, не все методы моделирования неисправностей позволяют анализировать явления состязания сигналов в неисправных модификациях схемы.

Переход интегральной схемотехники на производство МОП-структур, особенности функционирования таких структур с точки зрения существенного влияния емкостных эффектов привели к необходимости более широкого применения временных моделей не только на этапе верификации аппаратуры, но и при генерации тестов.

2. Постановка задачи

Появление МОП-структур ограничило возможности применения классической теории вентиляльного моделирования. Это связано с тем, что ряд задач проектирования, как оказалось, должны решаться не на функционально-логическом, а на переключательном уровне в связи с существенными особенностями МОП-структур (возможное отсутствие вентилярных эквивалентных схем, двунаправленность элементов, определяющее влияние емкостных паразитных эффектов, появление дефектов, не описываемых классической моделью константных неисправностей). Появилась необходимость в разработке адекватных моделей устройств на переключательном уровне, учитывающих динамические параметры составляющих компонентов. Задача переключательного моделирования динамики требует разрешения компромисса между большой размерностью объекта моделирования (порядка десятков миллионов транзисторов), скоростью моделирования и точностью получаемой модели.

3. Зависимость точности модели от применяемого метода

Рассмотрим особенности динамического моделирования вентилярных структур. На этапе разработки теоретической базы вентилярного моделирования для повышения точности моделей аппарат дискретной алгебры развивался по пути увеличения числа переменных, обозначающих то или другое состояние электрического сигнала. Так на основе множества $\{0,1,x\}$ появилась троичная алгебра и на ее основе метод моделирования Эйхельбергера [9], который позволил без учета в явном виде временных параметров компонентов схемы исследовать динамику функционирования вентилярных структур. Метод получил широкое распространение на практике при решении различных задач проектирования. В то же время его результаты оказались неправильными при моделировании устройств с динамическим управлением сигнала, других устройств со сходящимися ветвлениями (рис. 1, а). Далее развитие методов цифрового моделирования пошло по двум путям. С одной стороны, по пути

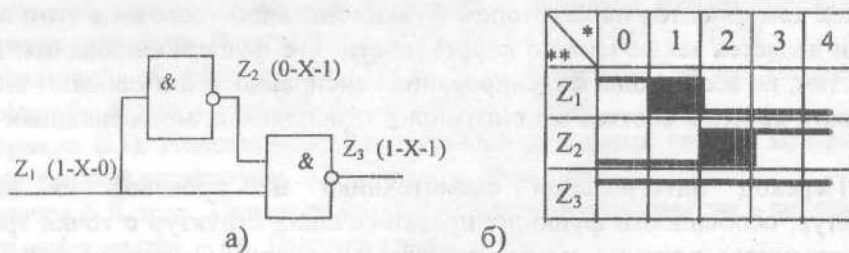


Рис. 1. К иллюстрации методов троичного и асинхронного троичного моделирования вентилярных структур.

увеличения значности применяемой алгебры, с другой, - по пути создания методов моделирования, которые позволяли косвенным образом учесть задержки компонентов. К таким методам относятся метод асинхронного троичного моделирования и метод дельта-троичного моделирования [4,10]. Метод асинхронного троичного моделирования [10] предполагает, что каждый элемент вентильной структуры, независимо от его типа, задерживает сигнал на одну единицу времени. Кроме того, изменяющийся сигнал на входе схемы пребывает в состоянии неопределенности также одну единицу времени. Применение данного примитивного подхода к учету задержек привело к существенному уточнению результата моделирования (рис. 1, б).

Метод дельта-троичного моделирования [4] расширил возможности метода асинхронного троичного моделирования. Он позволил учесть различия задержек компонентов разных типов, а так же варьировать длительностью времени существования на изменяющихся входах неизвестного логического состояния. Подобное усовершенствование расширило класс моделируемых схем по сравнению с методом асинхронного троичного моделирования. Вместе с тем, метод дельта-троичного моделирования не позволил в полной мере удовлетворить потребности разработчика СБИС по точности вентильных моделей. На стадии проектирования устройств задержка на переключение сигнала в элементе не может быть точно известна, так как она в значительной степени зависит от точности технологических процессов, от ряда других конструктивно-технологических факторов (коэффициент объединения по входам и выходам элемента, длина соединительных линий и др.), от дестабилизирующего воздействия внешней среды (величина напряжения источника питания, температура окружающей среды и др.). Для описания процессов, происходящих в устройстве, в непрерывном спектре возможных значений задержек компонентов предложена интервальная временная алгебра и метод интервального временного моделирования [6-8]. Данный метод основывается на описании сигнала интервальной временной переменной и вентильного элемента интервальной временной операторной моделью. К недостаткам интервального временного подхода относится расширение зоны неопределенности при моделировании распространяющихся сигналов, что не позволяет в полной мере предопределить реальное поведение устройства на некотором промежутке времени. В то же время интервальные временные модели нашли применение на стадии отработки отдельных функциональных блоков устройства.

Моделирование переключательных структур потребовало изменить большинство из изложенных выше подходов к классическому вентильному моделированию, так как большинство из них оказались применительно к моделированию МОП-структур не пригодными. Появились новые

методы моделирования, основанные на представлении переключательной структуры в виде неориентированного троичного переключательного графа и применении стационарных методов вычислений на графах [11], ориентированного графа и применении инкрементных методов вычислений [12], или на двунаправленной модели сигнала [13]. Ни один из указанных методов не учитывал задержек сигналов на срабатывание компонентов. Все упомянутые методы стремились учесть как можно точнее сопротивление линий распространения сигналов от источников постоянных сигналов к выходам схемы. Однако влияние емкостных эффектов на функционирование схемы не учитывалось. Особенности моделирования МОП-структур и анализ методов квазистатического моделирования с точки зрения точности моделей приведены в работах [14-15].

4. Временное моделирование переключательных структур

Наиболее существенной особенностью МОП-структур является большое влияние на их функционирование паразитных емкостей линий, на основе которых возникают RC-цепи, влияющие на скорость переключения сигналов. Известно, что сопротивление проводящего пути через открытый транзистор зависит от конструктивно-технологических параметров и определяется по формуле:

$$R_{пр} = \frac{2L}{k_p W} ;$$

где L - длина канала, W - ширина канала, k_p - удельная проводимость.

Для временного моделирования транзисторных структур необходимо также иметь информацию о емкостях линий и их зависимости от формы входных сигналов.

Наиболее полно вопросы временного моделирования МОП-структур на переключательном уровне рассмотрены в работе [16]. В указанной работе переключательная структура представляется неориентированным графом, затем декомпозируется путем выделения блоков, содержащих транзисторы, истоки-стоки которых расположены на путях распространения сигналов от источников постоянных и переменных сигналов. Затем осуществляется разделение входных узлов и, наконец, выделение блоков проходных транзисторов, а также сильно связанных компонент блоков при наличии в структуре транзисторов обратной связи.

Сложность моделирования функционально-сложных переключательных структур заключается в наличии проходных транзисторов, которые часто используются, чтобы реализовать динамические запоминающие устройства, обеспечить включение блоков синхронизации, позволяют передать информацию между устройством и шиной и т. д. Значительно усложняют процессы временного моделирования и транзисторы, образующие контуры обратной связи.

На основе того, что наборы управляющих транзисторов в большинстве блоков переключательных схем образуют двухвыводные переключа-

тельные схемы между источниками постоянных сигналов и выходами и что сигналы во внутренних узлах такой схемы не влияют на последующую часть схемы и могут не вычисляться, в работе [16] предлагается упрощенный подход к моделированию таких блоков.

При моделировании групп сильно связанных блоков в работе [16] применяется метод временного моделирования, основанный на решении уравнений токов, протекающих в цепях структуры, на троичном временном представлении логического сигнала.

Громоздкость методов декомпозиции переключательной структуры с целью выделения составляющих функциональных элементов, сильно связанных фрагментов, проходных транзисторов требуют разработки вместе с тем других подходов к моделированию динамики МОП-структур, обеспечивающих приемлемую точность получаемых моделей для решения задач тестового диагностирования.

5. Общая схема алгоритма временного моделирования переключательных структур

Исходные данные о моделируемой структуре: список связности транзисторов, их типы (n-, p-, d-тип), емкости узлов, логические величины сопротивлений транзисторов в открытом состоянии (зависят от типа транзистора, длины, ширины канала, удельной проводимости, от расположения, функционального назначения - управляющие, проходные нагрузочные, обратной связи). Известно, что существенное влияние на результат функционирования структуры оказывают емкости узлов, связанных с затворами транзисторов, т.е. емкости «затвор - подложка». Величины указанных емкостей влияют на длительность формирования фронтов сигналов.

Имея указанные выше физические и геометрические параметры элементов МОП-структуры, по существу, мы имеем значения величин задержек на изменение сигналов из 0 в 1 и из 1 в 0, а также логические (относительные) значения сопротивлений транзисторов в открытом состоянии. Указанная информация формируется программными экстракторами на основе анализа данных топологического проекта. При этом задержки сигналов связываются со стоками транзисторов n-типа (истоками p-типа), подключенных к узлу, соединенному хотя бы с одним затвором некоторого транзистора моделируемой структуры, или с ее выходным узлом, или, если в схеме имеются проходные транзисторы, то с истоком такого транзистора. Заметим, что задержка, связанная с управляющим транзистором, рассчитывается с учетом сопротивления всего пути от соответствующего источника сигнала к стоку данного транзистора.

Метод базируется на построении и выполнении модифицированной сети Петри. В графе сети переходы описывают транзисторы, позиции - линии связи [17].

С каждой позицией сети, а так же с выходными дугами переходов связывается трехэлементный вектор мощности $S = (S_{def}, S_0, S_1)$ и динамический параметр времени t [12].

Кроме того, с каждой позицией сети связывается L-элементный вектор-маркер $\mu = (\mu_1, \mu_2, \dots, \mu_L)$, управляющий выполнением сети, где L - число выходных для данной позиции дуг. Каждый элемент вектора относится к определенной выходной дуге и определяет наличие фишки или ее отсутствие (к примеру, $\mu = (1, 1, 1, 0)$ означает, что фишки присутствуют в первых трех компонентах вектора и отсутствуют в четвертой компоненте).

С каждой входной дугой позиции сети связывается величина задержки - статический параметр (если данная позиция имеет хотя бы одну выходную дугу, помеченную двумя стрелками [17]).

Каждый переход имеет параметр Q_r^k , который характеризует сопротивление пути прохождения сигнала через соответствующий транзистор, находящийся в открытом состоянии.

Запуск переходов осуществляется в случае разрешения запуска. Запуск разрешается, если хотя бы одна входная для данного перехода позиция имеет фишку в соответствующей компоненте вектора маркера $\mu = (\mu_1, \mu_2, \dots, \mu_L)$, связанного с данной позицией (по правилу ИЛИ). Разрешенные переходы запускаются в порядке времени их разрешения. Время разрешения запуска перехода полагается равным минимальному значению параметров времени t , связанных с входными для данного перехода позициями.

В процессе запуска переходов вычисляются вектора мощности, отражающие логические состояния соответствующих узлов моделируемой структуры, а так же времена установления этих состояний (динамический параметр t , связанный с позициями и их входными дугами (выходными дугами переходов)).

Запуск перехода сводится к коррекции векторов мощности и времени, связанных с выходными дугами запускаемого перехода. Если вектора изменились, то осуществляется вычисление новых состояний векторов мощности и времени, соответствующих выходным позициям.

Маркер в соответствующую выходную позицию устанавливается только при изменении вектора мощности, связанного с данной позицией.

Новое состояние вектора мощности некоторой позиции содержит наибольшее значение соответствующей компоненты векторов мощности, связанных со всеми входными для данной позиции дугами.

После запуска перехода все соответствующие компоненты вектор-маркеров входных позиций запускаемого перехода удаляются.

Вычисление новых значений вектора мощности и времени его установления, связанных с выходными дугами запускаемого перехода, производится следующим образом:

1. Сравниваются величины всех трех компонент векторов мощности S , соответствующих входным для данного перехода позициям, с которыми данный переход связан дугами с одной стрелкой. Если каждая

компонента одного из них не меньше соответствующей компоненты другого, то подлежат пересчету вектор мощности и время, соответствующие выходной дуге перехода, входящей в позицию с меньшими значениями компонент вектора мощности. В противном случае рассчитываются вектора выходных дуг, связанных с обеими выходными позициями;

2. Корректируются компоненты вектора мощности, а также время, соответствующее определенным в п. 1 выходным дугам запускаемого перехода. Для этого анализируется состояние вектора мощности S , соответствующего входной позиции, связанной с запускаемым переходом дугой с двойной стрелкой:
 - при значении $S = (100,0,100)$, если переход соответствует транзистору p -типа, и при значении $S = (100,100,0)$, если переход соответствует транзистору r -типа, перерасчет компонент вектора мощности заключается в уменьшении значений каждой из значащих компонент вектора мощности, связанной с соответствующей входной позицией данного перехода, на величину параметра Q_r^k , характеризующего запускаемый переход;
 - при значении $S = (100,100,0)$, если переход соответствует транзистору p -типа, и при значении $S = (100,0,100)$, если переход соответствует транзистору r -типа, устанавливаемые вектора $S = (0,0,0)$;
 - при изменении вектора мощности изменяется и время, если с данной выходной дугой перехода был связан параметр задержки (см. выше). В данном случае к исходному значению параметра времени добавляется величина данной задержки;
 - при значении $S = (100,100,100)$ первые компоненты векторов мощности, связанных с выходными дугами, устанавливаются равными нулю. Осуществляется перерасчет второй и третьей компонент векторов мощности, что заключается в уменьшении значащих величин указанных компонент вектора, связанного с соответствующей входной позицией данного перехода, на величину параметра Q_r^k , характеризующего запускаемый переход.

Фиксируются разрешенные переходы, которые являются выходными для позиций с фишками в соответствующих компонентах вектор-маркеров.

Переходы запускаются до тех пор, пока не останется ни одного перехода в списке разрешенных переходов.

Предложенный подход к временному моделированию переключа-тельных структур находится в стадии исследования и практической реализации.

Литература

1. Armstrong D. A. A Deductive Method for Simulating Faults in Logic Circuits. - IEEE Transaction on Computers, 1972, с-21, 5.

2. Золоторевич Л.А., Емельяненко З.Н., Медзько Т.В. Определение множества контролируемых неисправностей при итерационном моделировании логических схем. - Вестник БГУ, серия 1, 1979, №1, с. 31-34.
3. Вейцман И.Н., Синельников В.Е. Принципы построения цифровых моделей для анализа и синтеза тестовых последовательностей дискретных устройств. - В кн. : Третье всесоюзное совещание по технической диагностике. Тезисы докладов. М.: Наука, 1975, с. 100-102.
4. Биргер А.Г. Метод моделирования дискретных устройств. - Автоматика и телемеханика, 1981, №1, с. 138-144.
5. Гончаровский О.В., Кон Е.Л. Троичное моделирование цифровых автоматов с учетом задержек. - Автоматика и вычислительная техника, 1977, №3, с. 45-47.
6. Золоторевич Л.А. Решение практических задач динамического анализа проектируемых БИС. - В кн. : машинное моделирование. Материалы общемосковского научно-технического семинара, М. : МДНТП, 1979, с. 8-12.
7. Золоторевич Л.А. Определение длительности переходного процесса в логических схемах. - Автоматика и вычислительная техника, 1977, №6, с. 19-22.
8. Золоторевич Л.А. Интервальная временная булева алгебра и ее применение для динамического анализа проектируемых устройств ЭВМ. - Автоматика и вычислительная техника, 1984, №4, с. 81-88.
9. Eichelberger E.B. Hazard Detection in Combinational and Sequential Switching Circuits. - IBM Journ. Res. and Dev., 1965, 2, Vol. 9, pp. 90-99.
10. Breuer M.A. A note on Three-Valued Logic Simulation. - Transaction on Computers, 1972, vol. C- 21, pp.399-402.
11. Bryant R.E. A Survey of Switch-Level Algorithms // IEEE Design and Test. 1987, Aug. V. 4. № 4. P. 26-40.
12. Adler D. Switch-Level Simulation Using Dynamic Graph Algorithms // IEEE Trans. on Computer-Aided Design of Integrated Curcuits and Systems. March 1991, March. V. 10. № 3. P. 346-355.
13. Hayes J.P. An Introduction to Switch-Level Modelling // IEEE Des. And Test Comput.. 1987. V. 4. № 4. P. 18-25.
14. Золоторевич Л.А., Юхневич Д.И. Переключательное квазистатическое моделирование СБИС: Сравнение методов по точности моделей. - Автоматика и телемеханика, 1998, №9, с. 130-141.
15. Золоторевич Л.А. Переключательное моделирование и тестирование МОП-структур. Автоматика и телемеханика, 1992, №11, с. 133 -144.
16. Vasant B. Rao, David V. Overhauser, Timothy N. Trick, Ibrahim N. Hajj. Switch-Level Timing Simulation of MOS VLSI Circuits. - Kluver Academic Publishers, 1989, 208 p.
17. Золоторевич Л.А. Переключательное моделирование СБИС модифицированной сетью Петри. Доклады второй всероссийской конференции «Новые информационные технологии в исследовании дискретных структур». Екатеринбург. 1998. С.69-74.