

НАЦИОНАЛЬНАЯ АКАДЕМИЯ НАУК БЕЛАРУСИ

ИНСТИТУТ ТЕХНИЧЕСКОЙ КИБЕРНЕТИКИ

АВТОМАТИЗАЦИЯ ПРОЕКТИРОВАНИЯ ДИСКРЕТНЫХ СИСТЕМ

*Материалы
второй международной конференции
12 - 14 ноября 1997 года, Минск*

Том 3

COMPUTER-AIDED DESIGN
OF DISCRETE DEVICES
CAD DD'97

*Proceedings
of the Second International Conference
Minsk, November 12-14, 1997*

Volume 3

Минск 1997

СРАВНИТЕЛЬНЫЙ АНАЛИЗ МЕТОДОВ ПЕРЕКЛЮЧАТЕЛЬНОГО МОДЕЛИРОВАНИЯ

Л.А.Золоторевич, Д.И.Юхневич

Беларусь, Минск

Приводится сравнительный анализ методов переключательного моделирования МОП-структур с точки зрения точности получаемых моделей. Рассматриваются методы квазистатического моделирования Хейеса [1-5], Брайента [6-9], Адлера [11-12]. Показано, что точность переключательного квазистатического моделирования в большой степени определяется точностью вычисления логических сопротивлений проводящих путей от источников постоянных сигналов к выходным полюсам. Более точные модели позволяет получить метод Адлера, который следует считать развитием идеи СКА-моделирования Хейеса.

Интегральная схемотехника является одной из наиболее наукоемких отраслей, требующих постоянного развития методов математического моделирования как единственного инструмента исследования работоспособности объектов микроэлектронной техники. Сложность и объем современных СБИС, задачи, решаемые с помощью моделей как при верификации проектов, так и при разработке средств диагностирования требуют широкого привлечения современных ветвей дискретной математики (многозначные алгебры, сети Петри, теория графов и др.), позволяющих разрешать противоречия между требуемой точностью моделей и затратами вычислительных ресурсов на моделирование. Применение аналоговых моделей требует декомпозиции анализируемой структуры и не позволяет осуществить проверку проекта в целом. Необходимость моделирования всего проекта в целом на заключительных этапах функционально-логического проектирования и после выполнения конструктивно-технологического проекта обусловлена применением в определенной мере ручных методов проектирования. Построение моделей СБИС объемом порядка десятка миллионов вентильных элементов требует использования иерархического подхода к представлению структуры и совмещения моделей составляющих компонентов разного уровня в едином цикле моделирования.

В литературе известно много работ в области логического, переключательного и схемотехнического моделирования цифровых устройств, в том числе ориентированных на исследование динамики функционирования объектов. В то же время остается ряд вопросов, касающихся уточнения возможностей каждого из предлагаемых методов,

круга решаемых задач, исследования области целесообразного применения на практике, сравнения различных методов по эффективности моделирования.

Целью настоящей работы является исследование основных направлений логического моделирования цифровых МОП-структур на переключательном уровне и выбор базового подхода для разработки алгоритма функционально-переключательного моделирования цифровых структур (в том числе моделирования неисправностей), представленных в виде конструкций из функциональных блоков различной степени сложности с раскрытием некоторых из них до транзисторного уровня или представлением на переключательном уровне некоторых фрагментов конструкции при невозможности их описания на более высоком функциональном уровне.

Дадим общую характеристику подходов к логическому моделированию цифровых структур на переключательном уровне. В соответствии со СКА-подходом Хейеса [1-5] каждый физический элемент МОП-структуры (транзистор, линия связи, паразитная емкость линии) представляется многозначной логической моделью в общем случае в виде преобразователя многозначного входного сигнала. Логический сигнал принимает значения из множества $S \in \{0, 1, x, z\}$, с которым связывается уровень силы $C \in \{0, 1, \dots, n\}$. Величина n выбирается из соображений точности моделирования и класса моделируемых структур. Собственно МОП-структура представляется как система коммутации источников постоянного сигнала (питание, земля, внешние сигналы) и выходов схемы. Модель такой структуры разрабатывается по известному принципу построения событийной модели. Для того, чтобы можно было применить метод событийного моделирования в условиях двунаправленности выводов МОП-транзистора, транзистор представляется функциональным элементом с тремя входами и двумя выходами (рис. 1). Если изменяется хоть один вход такого элемента, то вычисляется состояние обоих выходов (в работе [2] это решение рассматривается как определение состояний разнонаправленных сигналов, распространяемых через транзистор).

Метод СКА-моделирования и его развитие позволяют логически учесть величины сопротивлений проводящих путей в структуре, ведущих от источника питания и земли, и, возможно, внешних входов к выходным линиям, что существенным образом улучшает результат моделирования по сравнению с методом Брайента, основанным на построении неориентированного троичного переключательного графа (НТПГ) [6-9]. Модель на основе НТПГ допускает неточность результата из-за достаточно грубого подхода к сравнительной оценке проводимостей логических цепей.

Рассмотрим моделирование фрагмента схемы, изображенного на рис. 2,а, методом Брайента. На рис. 2,а указаны логические величины сопротивлений R транзисторов в открытом состоянии ($R_1 = 4, R_2 = R_3 = 2$),

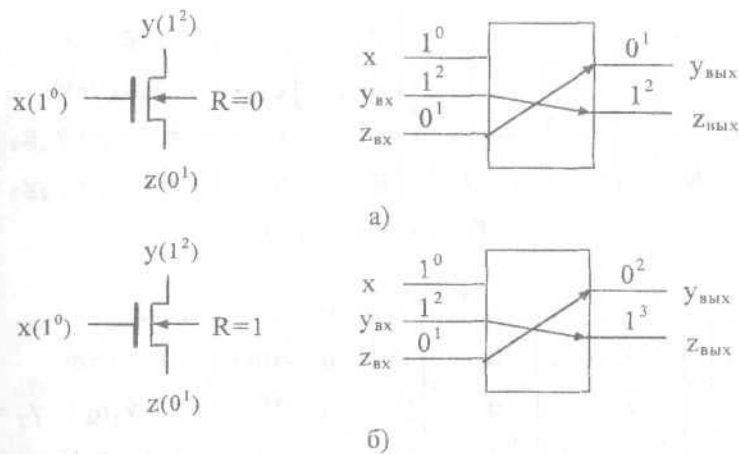


Рис. 1. Вентильная модель двунаправленного транзистора.

а) сопротивление транзистора $R=0$; б) сопротивление транзистора $R=1$.

соответственно указаны мощности $\gamma_1, \gamma_2, \gamma_2$ транзисторов и номера узлов. В соответствии с методом Брайента построим НТПГ, соответствующий входному вектору $X = (011)$, предположив исходное состояние узлов $Y_0^T = (01XX)$ (рис. 2,б). Ребра графа соответствуют транзисторам, находящимся в открытом или неопределенном состоянии, вершины соответствуют узлам исходной схемы. Вершины графа пометим трехэлементным вектором $(\alpha_1, \alpha_2, \alpha_3)$, где α_1 - номер соответствующего узла, α_2 - его размер, α_3 - логическое состояние ($\alpha_3 \in \{0, 1, X\}$).

Вычислим вектора g , u , d , где вектор g описывает мощности наиболее мощных из всех определенных путей, ведущих в каждый узел, и (d) - вектора мощностей наиболее мощных из путей в графе, включающих как 1-ребра, так и X-ребра, ведущих от узлов с логическим состоянием 1 и X (0 и X) и не блокируемых ни одним из определенных путей, ведущих в данный узел.

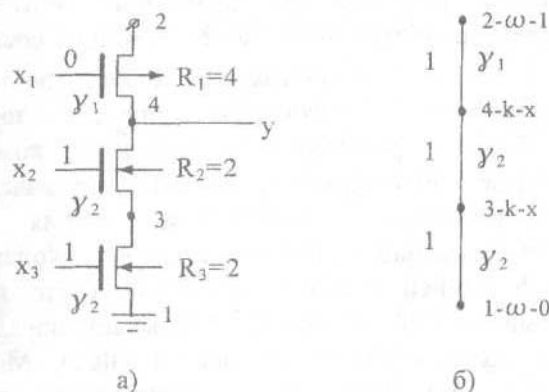


Рис. 2. Фрагмент МОП-структуры и его НТПГ.

$$\begin{bmatrix} g_1 \\ g_2 \\ g_3 \\ g_4 \end{bmatrix} = \begin{bmatrix} \omega \\ \omega \\ k_1 \\ k_1 \end{bmatrix} + \begin{bmatrix} \lambda & \lambda & \gamma_2 & \lambda \\ \lambda & \lambda & \lambda & \gamma_1 \\ \gamma_2 & \lambda & \lambda & \gamma_2 \\ \lambda & \gamma_1 & \gamma_2 & \lambda \end{bmatrix} \cdot \begin{bmatrix} g_1 \\ g_2 \\ g_3 \\ g_4 \end{bmatrix}; \quad \begin{cases} g_1 = \omega + \gamma_2 g_3 = \omega \\ g_2 = \omega + \gamma_1 g_4 = \omega \\ g_3 = k_1 + \gamma_2 g_1 + \gamma_2 g_4 = \gamma_2 \\ g_4 = k_1 + \gamma_1 g_2 + \gamma_2 g_3 = \gamma_2 \end{cases}$$

$$g = (\omega, \omega, \gamma_2, \gamma_2)$$

$$\begin{bmatrix} u_1 \\ u_2 \\ u_3 \\ u_4 \end{bmatrix} = \begin{bmatrix} \lambda \\ \omega \\ k_1 \\ k_1 \end{bmatrix} + \begin{bmatrix} \lambda & \lambda & \gamma_2 & \lambda \\ \lambda & \lambda & \lambda & \gamma_1 \\ \gamma_2 & \lambda & \lambda & \gamma_2 \\ \lambda & \gamma_1 & \gamma_2 & \lambda \end{bmatrix} \cdot \begin{bmatrix} u_1 \\ u_2 \\ u_3 \\ u_4 \end{bmatrix} \sim \begin{bmatrix} \omega \\ \omega \\ \gamma_2 \\ \gamma_2 \end{bmatrix}; \quad \begin{cases} u_1 = \gamma_2 u_3 \sim \omega = \lambda \\ u_2 = (\omega + \gamma_1 u_4) \sim \omega = \omega \\ u_3 = (k_1 + \gamma_2 u_1 + \gamma_2 u_4) \sim \gamma_2 = \{\lambda, \gamma_2\} \\ u_4 = (k_1 + \gamma_1 u_2 + \gamma_2 u_3) \sim \gamma_2 = \{\lambda, \gamma_2\} \end{cases}$$

$$u = (\lambda, \omega, \lambda, \lambda)$$

$$\begin{bmatrix} d_1 \\ d_2 \\ d_3 \\ d_4 \end{bmatrix} = \begin{bmatrix} \omega \\ \lambda \\ k_1 \\ k_1 \end{bmatrix} + \begin{bmatrix} \lambda & \lambda & \gamma_2 & \lambda \\ \lambda & \lambda & \lambda & \gamma_1 \\ \gamma_2 & \lambda & \lambda & \gamma_2 \\ \lambda & \gamma_1 & \gamma_2 & \lambda \end{bmatrix} \cdot \begin{bmatrix} d_1 \\ d_2 \\ d_3 \\ d_4 \end{bmatrix} \sim \begin{bmatrix} \omega \\ \omega \\ \gamma_2 \\ \gamma_2 \end{bmatrix}; \quad \begin{cases} d_1 = (\omega + \gamma_2 d_3) \sim \omega = \omega \\ d_2 = \gamma_1 d_4 \sim \omega = \lambda \\ d_3 = (k_1 + \gamma_2 d_1 + \gamma_2 d_4) \sim \gamma_2 = \gamma_2 \\ d_4 = (k_1 + \gamma_1 d_2 + \gamma_2 d_3) \sim \gamma_2 = \gamma_2 \end{cases}$$

$$d = (\omega, \lambda, \gamma_2, \gamma_2)$$

$$y_1^T = (0100)$$

Схемотехнический анализ не подтверждает полученные результаты, а показывает, что логическое состояние выхода u в данном случае будет неопределенным, а не равным 0, как это получилось в соответствии с методом Брайента. Если промоделировать данный фрагмент по методу, изложенному в работе [2], то результат моделирования окажется правильным. На рис.3 приведена двунаправленная вентильная модель фрагмента структуры, приведенной на рис.2. Исходное состояние линий принято равным x^n , где n - постоянная, определяющая значность алфавита моделирования. Транзисторы представлены в виде функциональных блоков, реализующих функцию коммутации со свойствами ослабления коммутируемых сигналов. Транзистор, один из выводов которого соединен с источником питания или землей, представляется функциональным блоком с двумя входами и одним выходом. С каждой линией связаны логические состояния сигналов; нижний индекс, вынесенный за скобку, указывает порядок события, связанного с появлением соответствующего сигнала. Моделирование осуществляется событийно. Результаты моделирования приведены на рис.3.

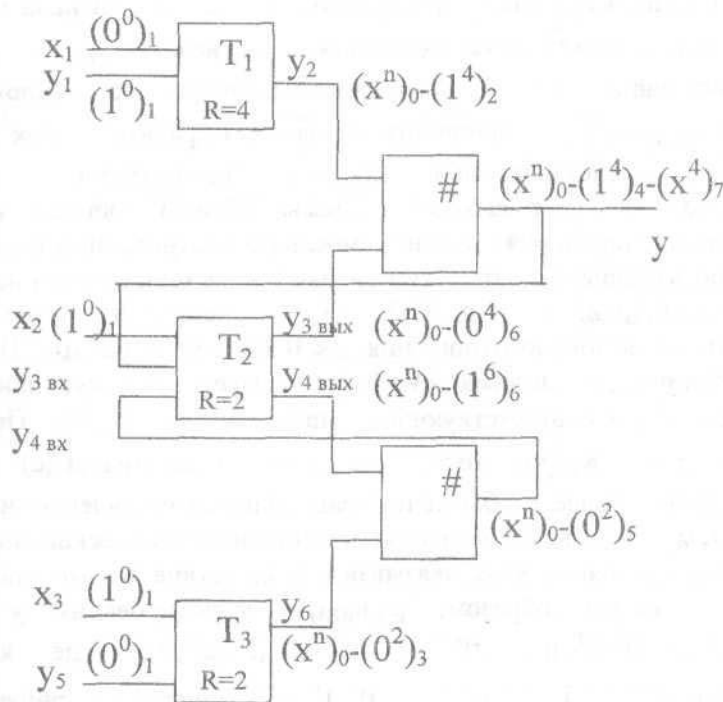


Рис. 3. Вентильная модель структуры, приведенной на рис. 2, состоящей из двунаправленных транзисторов.

Метод Адлера, изложенный в работах [11-12], следует считать развитием метода, изложенного в работе [2], так как в ней содержится идея о возможности дискретизации величин сопротивлений открытых ключевых транзисторов анализируемой структуры, присвоении группам транзисторов с существенно различными диапазонами проводимостей разные логические значения сопротивлений и придании ключу как модели транзистора МОП-структуры свойств ослабления коммутируемых сигналов, фактически представлении ключевого транзистора последовательным соединением идеального ключа и некоторого логического сопротивления, увеличивая соответственно значность применяемой алгебры. В работах [11-12] эта идея нашла свое развитие.

Формализация процесса моделирования МОП-структуры в целом, предложенная в работах [11-12], заключается в следующем. МОП-структура представляется в виде ориентированного графа с помеченными ребрами, в котором в процессе моделирования динамически устанавливается ориентация ребер орграфа. Сигнал в цифровой схеме описывается упорядоченной парой (s, t) , где s - мощность, а t - логическое состояние. Если количество уровней сигнала принимается равным p , то

$$\Psi_a = (s_0, s_1, \dots, s_n, s_{n+1}, \dots, s_{2n}, s_{2n+1}),$$

$$s_0 < s_1 < \dots < s_{2n+1}$$

где s_0 означает состояние z (мощность логического сигнала на линии, отключенной от источника постоянного сигнала); s_{2n+1} - мощность сигнала источника, $s_1, \dots, s_n$ - мощности сигналов, аккумулируемых на емкостях; $s_{n+1}, \dots, s_{2n}$ - мощности сигналов, вырабатываемых в линиях структуры, представляющей систему коммутации источников постоянного сигнала с выходами схемы. Можно провести аналогию алфавитов моделирования, используемых в рассматриваемых методах.

В работах Хейеса статический сигнал так же описывается парой (V, S) , где $V \in \{0, 1, x, z\}$, а $S \in \{1, 2, \dots, n\}$. Множество V можно условно упорядочить с помощью отношения $z < 0 \leq 1 < x$. В работе [3] указано, что алгебраическая система $\{V, \geq\}$ образует решетку; при $S = 1$ $V_1 = \{0, 1, x, z\}$, а соответствующая решетка $L_1 = \{V_1, \geq\}$. При $S = n$ $L_n = \{V_{2n+1}, \geq\}$. Кроме того, емкостные (динамические) сигналы предполагаются более слабыми по сравнению со статическими, то есть если в одном узле объединяются статические и динамические сигналы, то на конечное состояние узла оказывают воздействие только статические сигналы. Таким образом, алфавит моделирования у Хейеса $\psi_x = \{0^1, 1^1, u^1, 0^2, 1^2, u^2, \dots, 0^{n-1}, 1^{n-1}, u^{n-1}, 0^n, 1^n, u^n, z\}$, где k групп переменных $\{0^{n-k+1}, 1^{n-k+1}, u^{n-k+1}, \dots, 0^n, 1^n, u^n\}$ описывают динамические сигналы, а $n-k$ групп - статические сигналы; переменные с верхним индексом 1 описывают сигналы наибольшей силы, то есть сигналы от источников питания, земли и других внешних источников постоянных сигналов. Если учесть, что символы в множестве ψ_a описывают не сигналы, а мощности сигналов, то легко увидеть идентичность множеств ψ_a и ψ_x в плане обеспечения адекватного описания реальных процессов. В подходах, приведенных в работах [1-5] и в работах [11-12] есть два отличия. Первое заключается в том, что в методе Адлера [11-12] логическое значение сигналов в используемой алгебре заменено силой сигнала, косвенным образом сопоставляемой с логическими значениями. Это отличие является несущественным в плане достигаемой точности моделирования. Второе отличие заключается в том, что в применяемой алгебре Хейесом [1-5] используется операция выбора максимального и минимального значения, а в алгебре Адлера операция выбора максимального значения заменена алгебраическим сложением. Это позволило Адлеру свести задачу вычисления реакции схемы на некоторое входное воздействие к задаче отыскания пути с наименьшим сопротивлением от источников постоянных сигналов к выходам схемы, а алгебру логических состояний заменить алгеброй расстояний. В основе метода Адлера стоит идея динамического определения направления сигнала между двумя узлами переключательной структуры. Направление определяется мощностью сигналов источников, воздействующих на данные узлы в текущий момент времени. Предполагается, что сигнал

распространяется от узла с более высокой мощностью сигнала к узлу с меньшей мощностью. При этом узел с более мощным сигналом оказывает воздействие на другой узел связанный с данным. Степень воздействия определяется величиной сопротивления цепи, связывающей эти два узла.

Так, если в узле n_1 (рис. 4) действует более сильный сигнал, чем в узлах n_2 и n_3 , то направление распространения сигнала будет от n_1 к n_2 и от n_1 к n_3 . Если во взаимосвязанных узлах мощности сигналов одинаковы, то динамическое направление сигнала не устанавливается. Однако при различных значениях сигналов и одинаковой мощности в узлах сигнал передается в обоих направлениях.



Рис. 4. К иллюстрации установления направленности ребер графа; сопротивления транзисторов, находящихся в открытом состоянии, образующих указанные связи, равны 2 между узлами n_1 и n_2 и по 1 между n_1 и n_3 и n_3 и n_2 .

Процесс ослабления мощности при распространении сигнала по линии с сопротивлением связи r_l вычисляется следующим образом:

$$s_k - r_l = \begin{cases} s_{\max(n+1, k-t)}, & k > n \\ s_k, & k \leq n \end{cases}$$

где s_k - мощность более сильного сигнала (сигнала-источника); r_l - суммарное сопротивление открытых транзисторов, составляющих путь от одного узла к другому.

Проведенный сравнительный анализ методов позволил сделать следующие выводы:

1. Логическое моделирование МОП-структур сводится к вычислению и сопоставлению между собой логических сопротивлений проводящих и потенциально проводящих (на которых отсутствуют заведомо закрытые транзисторы) путей, ведущих от источников постоянных сигналов к выходным полюсам структуры.

распространения сигналов в работах [6-9] не позволяет достичь требуемой точности модели.

3. Замена операции выбора максимального значения операцией арифметического сложения и использование алгебры расстояний в работах [11-12] позволяет существенно повысить точность моделирования.
4. Метод Брайента [6-9] плохо сочетается с динамическими методами вычислений на графах, что сказывается на его эффективности, а так же с иерархическим подходом к моделированию сложных СБИС.
5. Метод, изложенный в работах [11-12], следует считать развитием идеи, приведенной в работе [2].

Л и т е р а т у р а

1. Хейес Дж.П. Обобщенная теория переключательных схем и ее применение для проектирования СБИС.- ТИИЭР, т. 70, № 10, 1982, с. 5-19.
2. Kawai M., Hayes J.P. An Experimental MOS Fault Simulation Program CSASIM. - /Proc. ACM/ IEEE Design Automation Conference, New Mexico, 25-27 June, 1984, p. 2-9.
3. Hayes J.P. Fault Modelling for Digital MOS Integrated Circuits. - IEEE Transaction Computer-Aided Design, 1984, July, p. 200-207.
4. Hayes J.P. Pseudo-Boolean Logic Circuits. - IEEE Trans. Comput. Vol. C-35. July 1986, p. 602-612.
5. Hayes J.P. An Introduction to Switch-Level Modelling. - IEEE Des. And Test Comput., 1987, Vol. 4, № 4, p. 18-25.
6. Bryant R.E. MOSSIM: a Switch-Level Simulator for MOS LSI. /Proc. ACM/ IEEE Design Automation Conference, June 1981, p. 786-790.
7. Bryant R.E. A Switch-Level Model and Simulator for MOS Digital Systems. - IEEE Trans. on Computers. 1984, p. 160-177.
8. Bryant R.E. A Survey of Switch-Level Algorithms. - IEEE Design and Test, Aug. 1987, Vol. 4, № 4, p. 26-40.
9. Bryant R.E., Schuster M.D. Performance Evaluation on FMOSSIM, a Concurrent Switch-Level Fault Simulation. - /Proc. ACM/ IEEE Design Automation Conference, Las Vegas, 1985, p. 715-719.
10. Золоторевич Л.А., Юхневич Д.И. Исследование области применения квазистатических моделей СБИС на переключательном уровне. - Материалы V межгосударственной конференции, посвященной 75-летию БГУ (14-18 мая) «Актуальные проблемы информатики: математическое, программное и информационное обеспечение». С. 140-147.
11. Adler D. Switch-Level Simulation Using Dynamic Graph Algorithms. - IEEE Trans. on Computer-Aided Design of Integrated Curcuits and Systems. March 1991. Vol. 10. № 3, p. 346-355
12. Adler D. A Dynamically-Directed Switch Model for Mos Logic Simulation. - /Proc. ACM/ IEEE Design Automation Conference, June 12-15, 1988, New York, p.506-511.