



Материалы  
3-й Международной научно-  
практической конференции

3<sup>rd</sup> International Scientific  
and Practical Conference  
Proceedings

**ВУЗОВСКАЯ НАУКА,  
ПРОМЫШЛЕННОСТЬ,  
МЕЖДУНАРОДНОЕ  
СОТРУДНИЧЕСТВО**

**В ДВУХ ЧАСТЯХ**

**ЧАСТЬ 2**

**HIGHER EDUCATIONAL  
INSTITUTIONS' SCIENCE, INDUSTRY,  
INTERNATIONAL CO-OPERATION**

**IN TWO PARTS**

**PART 2**

УДК 001:89 (063)  
ББК 72.4 (4Бел)я43  
В88

Редакционная коллегия:

*Ю. В. Сидоренко (отв. ред.), В. А. Крымова,  
К. А. Петров, В. В. Понарядов*

**Вузовская наука, промышленность, международное сотрудни-**  
В88 **чество: Материалы 3-й Междунар. науч.-практ. конф., Минск,**  
25—27 окт. 2000 г.: В 2 ч. Ч.2 / Отв. ред. Ю. В. Сидоренко.  
Мн.: БГУ, 2000. — 218 с.  
ISBN 985-445-403-7.

В сборнике представлены доклады, в которых рассматривается широкий круг вопросов, охватывающих развитие фундаментальных и прикладных исследований в вузах, международное сотрудничество в области науки и технологий, новые образовательные технологии, проблемы защиты интеллектуальной собственности, взаимодействие вузовской науки и промышленных предприятий и другие.

УДК 001:89 (063)  
ББК 72.4 (4Бел)я43

ISBN 985-445-403-7 (Ч.2)

ISBN 985-445-401-0

© БГУ, 2000

## ОСНОВНЫЕ ВОЗМОЖНОСТИ БАЗОВЫХ СРЕДСТВ САПР МИКРОЭЛЕКТРОНИКИ

Л.А.Золоторевич, О.М.Сидоренко, Д.И.Юхневич  
Белорусский государственный университет

Приводятся основные возможности системы VLSI-SIM (*Very Large Scale Integration - Simulation*), предназначенной для моделирования, верификации проектов, решения задач по созданию средств тестового диагностирования цифровых БИС. Система работает с проектами цифровых БИС, разработанных по МОП и БиКМОП технологиям, и устройств цифровой электроники, представленных на функционально-логическом или функционально-переключательном уровнях. Система позволяет ввести описание варианта проекта как в текстовом виде на языке поконтактного описания, так и с помощью известных графических редакторов.

Ядром программного обеспечения системы VLSI-SIM является WINDOWS-оболочка (головная программа), имеющая стандартный интерфейс Windows, из которой запускаются функциональные модули, обеспечивающие следующие возможности:

- подготовку графических и текстовых описаний схем;
- ведение базы данных компонентов схем;
- трансляцию исходных описаний во внутреннее представление для функциональных программ моделирования и генерации тестов;
- логико-динамическое моделирование иерархических структур БИС;
- моделирование неисправностей;
- генерацию тестов структур общего вида БИС.

Назначение пиктограмм панели инструментов приведено в табл.1.

Глубина раскрытия блоков в описании устройства на этапе трансляции описания определяется наполнением библиотеки компонентов. При отсутствии некоторого функционального блока в библиотеке компонентов на момент трансляции в рабочей директории должно находиться его раскрытие до уровня библиотечных компонентов. Степень иерархии вложенности блоков в системе не ограничена. На рис.1 приведен пример описания схемы.

Таблица 1

Команда		Назначение
<b>Меню Файл</b>		
Конфигурация		Настройка конфигурации системы
Новый... (Ctrl+N)		Создание нового файла текстового описания схемы
Открыть... (Ctrl+O)		Открытие файла текстового описания схемы
Сохранить... (Ctrl+S)		Сохранение файла текстового описания схемы
Закреть		Закрытие файла текстового описания схемы
Печать (Ctrl+P)		Вывод описания схемы на принтер
Выход		Выход из программы

Меню Графический редактор		
Графический редактор ACCEL Schematic		Вызов графического редактора ACCEL Schematic
Конвертор из формата PDIF в формат ЯОС		Преобразование графической информации (формат PDIF) в формат языка описания системы
Меню Трансляция		
Транслятор описаний иерархических схем		Трансляция описаний схем во внутреннее представление системы
Восстановление топологии		Восстановление электрической схемы по описанию топологии
Меню Моделирование		
Функционально-переключательное		Функционально-переключательное моделирование цифровых структур
С учетом номинальных значений задержек компонентов		Функционально-логическое моделирование цифровых структур с учетом номинальных значений задержек компонентов
Моделирование неисправностей функционально-логических МОП-схем		Анализ теста на полноту контроля для функционально-логических МОП-схем
Моделирование одиночных неисправностей функционально-логических МОП-схем		Анализ теста на полноту контроля для одиночных неисправностей для функционально-логических МОП-схем
Моделирование неисправностей функционально-переключательных КМОП-схем		Анализ теста на полноту контроля для функционально-переключательных КМОП-схем
Меню Генерация		
Случайным образом		Генерация теста случайным образом
Меню Библиотека		
Библиотека компонентов		Ведение базы данных компонентов системы
Формирование таблиц функционирования		Формирование таблиц функционирования библиотечных компонентов
Меню Справка		
Содержание		Вызов файла справки
О программе...		Краткие сведения о программе

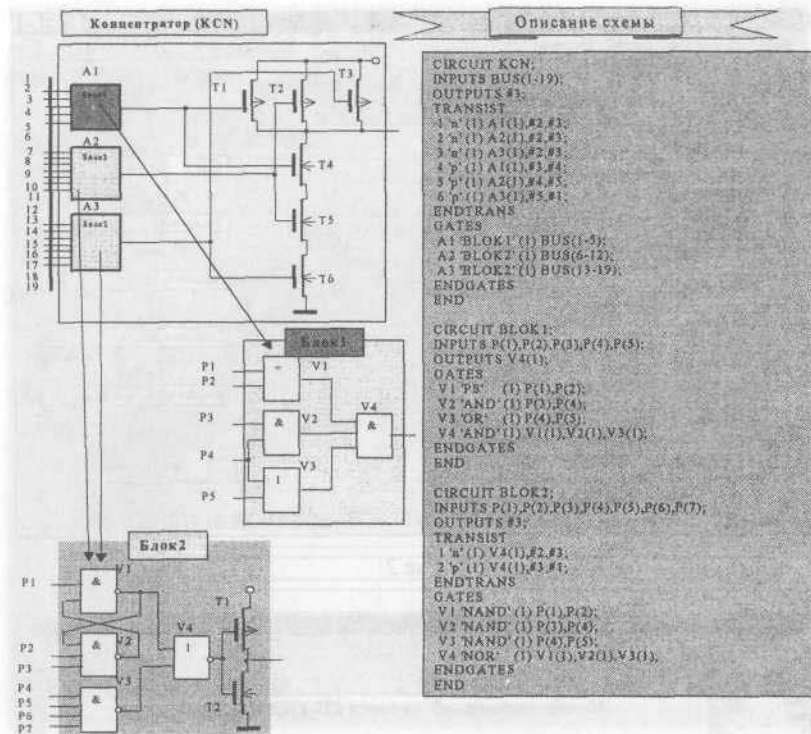


Рис. 1

В системе имеются средства для создания и ведения библиотеки компонентов. На рис. 2, 3 показан экран программы управления библиотекой компонентов, содержащий меню команд, панель инструментов и строку состояния, а также панель просмотра структурных схем компонентов.

Из-за ограниченных размеров статьи описать возможности отдельных функциональных модулей не представляется возможным.

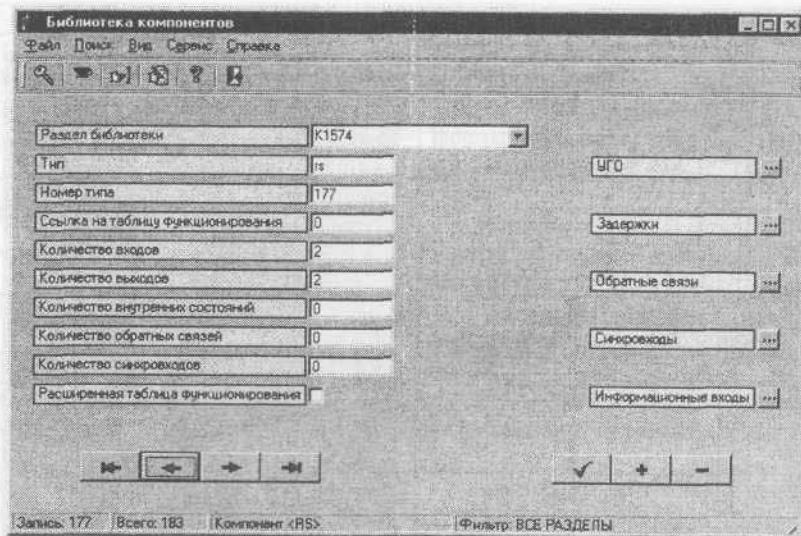


Рис.2

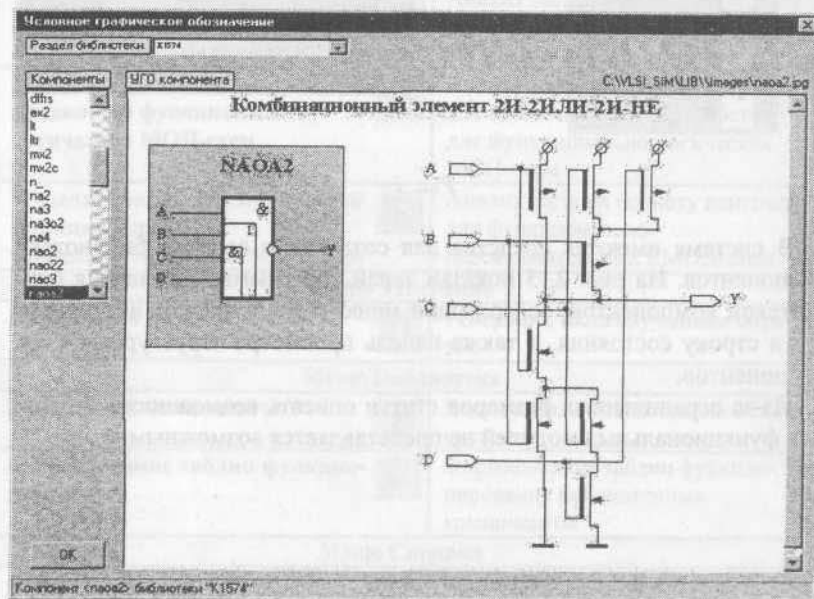


Рис.3

На рис.4 приведена временная диаграмма, получаемая в результате моделирования динамики схемы.

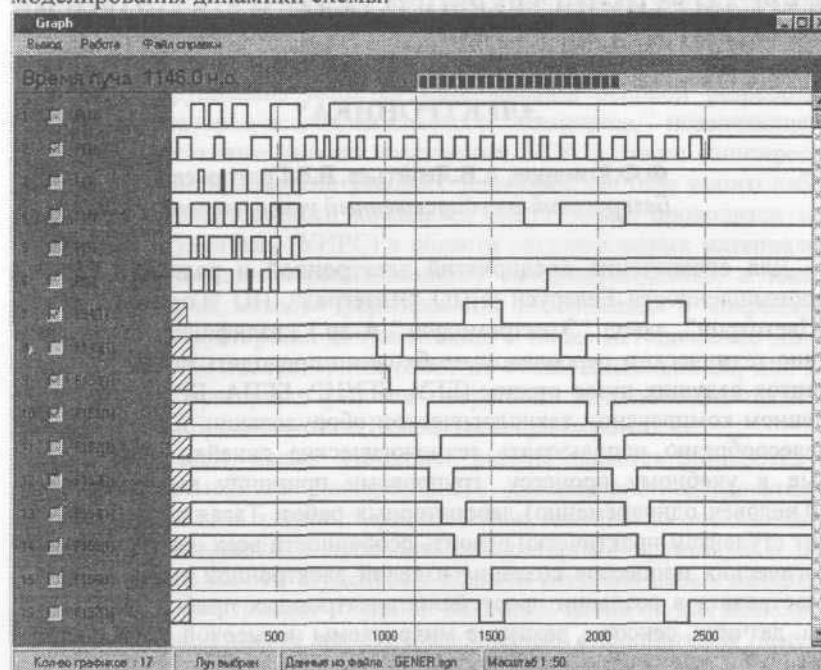


Рис.4

#### Литература

1. Золоторевич Л.А., Юхевич Д.И. Переключательное квазистатическое моделирование СБИС. Сравнение методов по точности моделей. — Автоматика и телемеханика. 1998. №9. С. 130–141.
2. Золоторевич Л.А. Переключательное моделирование СБИС модифицированной сетью Петри. — Доклады второй всероссийской конференции "Новые информационные технологии в исследовании дискретных структур". Екатеринбург. 1998. С.69- 74.
3. Золоторевич Л.А. Анализ состязаний сигналов на переключательном уровне. - Труды VI Международной научной конференции "Актуальные проблемы информатики". 26-30 окт. 1998 г. Минск. С. 291-299.
4. Zolotorevich L.A. VLSI simulation and analysis of switch-level hazards.- The International Conference Computer- Aided Design of Diskrete Devices (CAD-DD'99). Minsk. 1999. Vol. 1. P. 100-107.
5. Золоторевич Л.А., Юхевич Д.И. Временное моделирование СБИС на переключательном уровне.- The International Conference Computer- Aided Design of Diskrete Devices (CAD-DD'99). Minsk. 1999. Vol. 3. P. 93-100.