

17

V

МИНИСТЕРСТВО ВЫСШЕГО И СРЕДНЕГО СПЕЦИАЛЬНОГО
ОБРАЗОВАНИЯ РСФСР

ПЕНЗЕНСКИЙ ПОЛИТЕХНИЧЕСКИЙ ИНСТИТУТ

ОПТИМАЛЬНЫЕ МЕТОДЫ ВЫЧИСЛЕНИЙ И ИХ ПРИМЕНЕНИЕ

Межвузовский сборник научных трудов



ПЕНЗА 1985

Оптимальные методы вычислений и их применение: Межвуз. сб. науч. тр. - Пенза: Пенз. политехн. ин-т, 1985, вып. 7. - 168 с., 24 ил., 3 табл., библиогр. 78 назв.

Излагаются результаты исследований, проведенных в различных вузах страны, по оптимальным методам вычислений сингулярных интегралов, интегралов в смысле Адамара, регулярных интегралов с весовыми функциями.

Предлагается и обосновывается вычислительная схема решения сингулярного интегрального уравнения с интегралом в смысле Коши - Адамара, описывающего ряд задач аэродинамики.

Рассматриваются приложения бесконечнозначной логики, задачи оптимизации баз данных, применения вычислительных методов к оптимизации сложных технических систем.

Р е д к о л л е г и я :

И. В. Бойков, канд. физ.-мат. наук, доц. (редактор); С. Н. Слугин, д-р физ.-мат. наук, проф.; В. Н. Страхов, д-р физ.-мат. наук; И. М. Колодов, д-р техн. наук, проф.; В. И. Левин, д-р техн. наук, проф.; Н. И. Гордиенко, д-р техн. наук, проф.; А. Н. Раевский, д-р техн. наук, проф.; А. Т. Ерохин, канд. техн. наук; И. И. Этерман, канд. физ.-мат. наук, доц.

МЕТОД ВЫЧИСЛЕНИЯ ПОЛНОТЫ
ТЕСТОВ ЛОГИЧЕСКОЙ СЕТИ

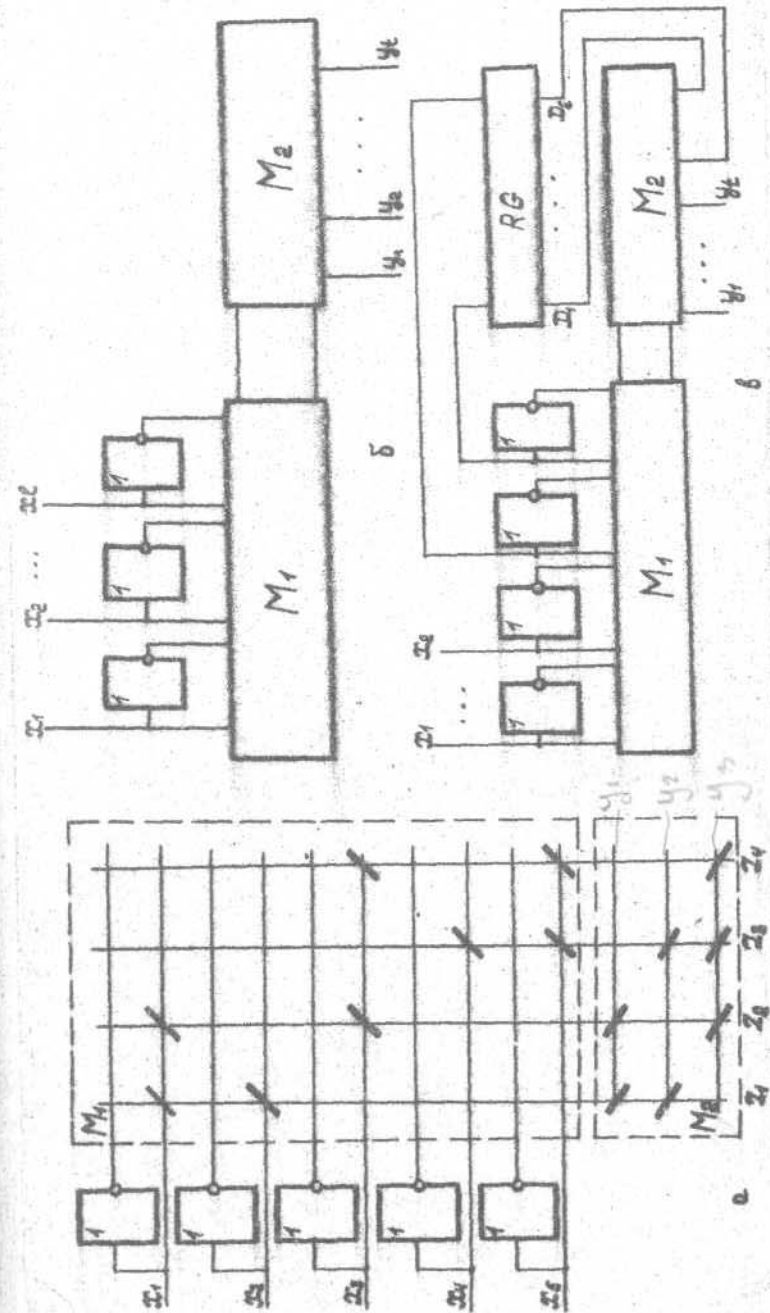
Л. А. Золоторевич

Белорусский государственный университет

Вопросам тестирования цифровых устройств и систем уделяется большое внимание в связи с постоянным повышением требований к их эксплуатационной надежности. При тестировании сложных цифровых систем наиболее эффективными методами генерации тестов являются методы, основанные на моделировании их неисправных модификаций на псевдослучайных входных последовательностях. В работе обобщается метод дедуктивного моделирования цифровых схем для сетей, включающих, кроме вентилей и триггеров, программируемые логические матрицы (ПЛМ).

В связи с широким распространением универсальных логических структур, разновидностью которых являются ПЛМ, при проектировании и диагностировании дискретных систем обязательным стало рассмотрение неисправностей настройки ПЛМ, модель которых не сводится к неисправностям константного типа. ПЛМ является одним из наиболее перспективных типов БИС и представляет собой двухъярусную матричную схему из выполненных на одном кристалле транзисторов, реализующих некоторую систему F булевых функций, заданных в дизъюнктивно-конъюнктивном разложении. Сложность системы ограничивается параметрами ПЛМ $(2S, g, t)$, где $2S$ - число двоичных входных полюсов; t - число выходных полюсов; g - число промежуточных шин. Эти параметры соответственно определяют допустимое число аргументов в системе F , число функций и число элементарных конъюнкций в системе ДНФ.

В зависимости от внутренней организации ПЛМ можно разделить на ПЛМ комбинационного типа и ПЛМ с памятью. Комбинационная ПЛМ состоит из двух матриц: M_1 и M_2 . В матрице M_1 может быть сформировано g конъюнкций от S переменных (или от их отрицаний), а во второй - t дизъюнкций от конъюнкций, полученных в матрице M_1 . На рисунке в общем виде α изображена ПЛМ комбинационного типа, реализующая систему булевых функций $y_1, \dots, y_N (N \leq t)$ от входных переменных $x_1, \dots, x_P (P \leq 2S)$, и дан пример ПЛМ, реализующей систему



трех булевых функций:

$$y_1 = x_1 x_2 \vee x_1 x_3; y_2 = x_1 x_2 \vee x_4 x_5; y_3 = x_1 x_3 \vee x_4 x_5 \vee x_3 x_5.$$

В дальнейшем будем различать входные, промежуточные и выходные шины ПЛМ. Перемычка на пересечении двух линий в матрице M_1 означает вхождение переменной x_j , воздействующей на j -ю горизонтальную входную шину, в i -ю конъюнкцию, реализуемую на i -й вертикальной (промежуточной) шине. Перемычка на пересечении двух линий в матрице M_2 означает вхождение i -й конъюнкции, реализуемой на i -й промежуточной шине, в k -ю дизъюнкцию, реализуемую на k -й выходной шине.

ПЛМ комбинационного типа удобно представлять в виде двух матриц M_1 и M_2 , элементы которых являются булевыми величинами, обозначающими наличие соответствующей перемычки на пересечении горизонтальных и вертикальных шин или ее отсутствие (1 или 0):

$$M_1 = (m_{ij}^1); M_2 = (m_{ik}^2); i = \overline{1, g}; j = \overline{1, 2S}; k = \overline{1, t}.$$

Матрица M_1 может представляться в интервальном виде. Тогда вхождение неинвертированной или инвертированной переменной в соответствующую конъюнкцию представляется в виде 1 или 0, а отсутствие вхождения — символом —. Размерность такой матрицы в два раза меньше, ПЛМ, приведенная на рисунке, вид б, может быть представлена матрицами

$$M_1 = \begin{vmatrix} 0 & 0 & 0 & 0 \\ 1 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 1 \end{vmatrix}; M_2 = \begin{vmatrix} 1 & 1 & 0 & 0 \\ 1 & 0 & 1 & 0 \\ 0 & 1 & 1 & 1 \end{vmatrix} \text{ или } M_1 = \begin{vmatrix} 1 & 1 & - & - \\ 1 & - & - & - \\ - & 1 & - & 1 \\ - & - & 1 & - \\ - & - & 1 & 1 \end{vmatrix}; M_2 = \begin{vmatrix} 1 & 1 & 0 & 0 \\ 1 & 0 & 1 & 0 \\ 0 & 1 & 1 & 1 \end{vmatrix}.$$

Дискретное устройство, реализующее некоторую систему булевых функций, заданных в ДНФ, получается методом настройки ПЛМ, позволяющей реализовать на матрице M_1 необходимую конъюнкцию и на матрице M_2 необходимую дизъюнкцию.

В отличие от ПЛМ комбинационного типа ПЛМ с памятью содержит r -разрядный регистр RG в цепи обратной связи между матрицами M_1 и M_2 . В матрице M_1 ПЛМ с памятью может быть сформировано g конъюнкций от $S+r$ переменных (или их отрицаний), а в матрице M_2 — $t+r$ дизъюнкций от конъюнкций, получаемых в матрице M_1 . Общий вид ПЛМ с памятью приведен на рисунке, вид в.

Рассмотрим задачу определения множества неисправностей, обнаруживаемых на выходах логической сети из вентиляльных элементов и ПЛМ при воздействии заданного входного набора. Класс рассматриваемых неисправностей: неисправности константного типа на входах и выходах каждого элемента схемы и неисправности настройки ПЛМ. Матрицам M_1 и M_2 исправной настройки ПЛМ поставим в соответствие матрицы неисправностей $N_1 = (n_{ij}^1); N_2 = (n_{ik}^2); i = \overline{1, g}; j = \overline{1, 2S}, k = \overline{1, t}$. Каждый элемент матриц N_1 и N_2 — это конкретная неисправность, означающая либо наличие перемычки, когда ее быть не должно, либо отсутствие нужной перемычки. Например, такая неисправность, как отсутствие нужной перемычки на пересечении j -го входа и i -й промежуточной шины в матрице N_1 обозначена $n_{ij}^1 = 1$. Аналогично наличие ненужной перемычки на пересечении i -й конъюнкции и k -го выхода в матрице N_2 обозначена $n_{ik}^2 = 1$. Введем следующие обозначения:

- $M_x^1(M_x^0)$ — множество единичных (нулевых) входов ПЛМ;
- $M_z^0(M_z^1)$ — множество нулевых (единичных) конъюнкций ПЛМ;
- $M_y^0(M_y^1)$ — множество нулевых (единичных) выходов ПЛМ;
- M_y^{1*} — множество единичных выходов ПЛМ, содержащих среди входящих в дизъюнкцию только одну единичную конъюнкцию;
- M_z^{0*} — множество нулевых конъюнкций, содержащих только одну нулевую переменную.

Обозначим список неисправностей, обнаруживаемых на k -м выходе ПЛМ через F_k . Неисправности настройки ПЛМ, обнаруживаемые на k -м выходе, состоят из неисправностей в настройках матрицы M_1 и матрицы M_2 . Обозначим их соответственно F_k^1 и F_k^2 . Неисправности ДУ, обнаруживаемые на k -м выходе ПЛМ, состоящие из множества неисправностей ДУ, обнаруживаемых на входных контактах ПЛМ, обозначим A_k . Неисправности константного типа k -го выхода ПЛМ обозначим e_k .

Тогда множества неисправностей из числа возможных неисправностей заданного класса, обнаруживаемых на K -м выходе комбинационной ПЛМ, будем определять в виде

$$F_K = F_K^1 \cup F_K^2 \cup A_K \cup B_K.$$

Так как мы ограничиваемся обнаружением однократной неисправности, то заметим, что

$$F_K^1 \left| \begin{array}{l} y_k \in M_y^1 \setminus M_y^{1*} = 0; \\ F_K^2 \left| y_k \in M_y^1 \setminus M_y^{1*} = 0. \end{array} \right. \right.$$

Тогда

$$F_K^1 \left| \begin{array}{l} y_k \in M_y^0 = \left\{ \begin{array}{l} n_{ij}^1 = 1, \\ z_i \in M_z^0, x_j \in M_x^0; m_{ij}^1 = 1; \end{array} \right. \\ F_K^1 \left| y_k \in M_y^{1*} = \left\{ \begin{array}{l} n_{ij}^1 = 1, \\ z_i \in M_z^1; x_j \in M_x^0; m_{ik}^2 = 1; \end{array} \right. \\ F_K^2 \left| y_k \in M_y^0 = \left\{ \begin{array}{l} n_{ik}^2 = 1, \\ z_i \in M_z^1; \end{array} \right. \quad F_K^2 \left| y_k \in M_y^{1*} = \left\{ \begin{array}{l} n_{ik}^2 = 1, \\ z_i \in M_z^1; m_{ik}^2 = 1. \end{array} \right. \end{array} \right.$$

Определим, какие неисправности из множеств неисправностей $\tilde{F}_j$, обнаруживаемых на входах ПЛМ, обнаруживаются на ее промежуточных шинах. Обозначим через $\mathcal{F}_i$ — множества неисправностей схемы из числа $\tilde{F}_j$, обнаруживаемых на i -й промежуточной шине. Тогда

$$\mathcal{F}_i \left| \begin{array}{l} z_i \in M_z^1 = U \tilde{F}_j; \\ \mathcal{F}_i \left| z_i \in M_z^0 = \cap \tilde{F}_j \setminus U \tilde{F}_{j_1} \setminus U \tilde{F}_{j_2} \setminus \dots \setminus U \tilde{F}_{j_n}; \end{array} \right. \quad m_{ij}^1 = 1; \quad m_{ij}^1 = 1.$$

Определим, какие неисправности из множеств $\mathcal{F}_i$ обнаруживаются на выходах ПЛМ, т.е. определим множества A_K :

$$A_K \left| \begin{array}{l} y_k \in M_y^0 = U \mathcal{F}_i; \\ A_K \left| y_k \in M_y^1 = \cap \mathcal{F}_i \setminus U \mathcal{F}_i; \end{array} \right. \quad z_i \in M_z^0; m_{ik}^2 = 1; \quad z_i \in M_z^1; m_{ik}^2 = 1 \setminus z_i \in M_z^0; m_{ik}^2 = 1.$$

Неисправности константного типа K -го выхода ПЛМ разобьем на 2 множества: B_K^0 — множество внутренних неисправностей типа 0 на единичных выходах ПЛМ ($y_k \in M_y^1$); B_K^1 — множество внутренних неисправностей типа 1 на нулевых выходах ПЛМ ($y_k \in M_y^0$).

Полный список неисправностей заданного класса, обнаруживаемых на выходе ПЛМ, имеет следующий вид:

$$F_K \left| \begin{array}{l} y_k \in M_y^0 = \left\{ \begin{array}{l} n_{ij}^1 = 1, \\ z_i \in M_z^0; x_j \in M_x^0; m_{ij}^1 = 1; \end{array} \right\} \cup \left\{ \begin{array}{l} n_{ik}^2 = 1, \\ z_i \in M_z^1; \end{array} \right\} \cup \\ \cup \left\{ \begin{array}{l} U \mathcal{F}_i \\ z_i \in M_z^0; m_{ik}^2 = 1; \end{array} \right\} \cup B_K^1; \\ F_K \left| y_k \in M_y^{1*} = \left\{ \begin{array}{l} n_{ij}^1 = 1, \\ z_i \in M_z^1; x_j \in M_x^0; m_{ik}^2 = 1; \end{array} \right\} \cup \left\{ \begin{array}{l} n_{ik}^2 = 1, \\ z_i \in M_z^1; m_{ik}^2 = 1; \end{array} \right\} \cup \\ \cup \left\{ \begin{array}{l} \cap \mathcal{F}_i \\ z_i \in M_z^1; m_{ik}^2 = 1 \setminus z_i \in M_z^0; m_{ik}^2 = 1; \end{array} \right\} \cup B_K^0. \end{array} \right.$$

В работах [1-3] дано обоснование алгоритма дедуктивного моделирования ЛУ и приведены его особенности при моделировании ЛУ последовательного типа. Показано, что при итерационном моделировании элементов контура множества обнаруживаемых неисправностей следует перерасчитывать на каждой итерации. При этом моментом окончания моделирования является не только достижение порога стабилизации справа соответствующей инверсальной временной булевой функции, но и достижение устойчивости множеств обнаруживаемых неисправностей.

Л и т е р а т у р а

1. Armstrong D.A. Deductive Method for Simulating Faults in Logic Circuits. - IEEE Trans. on Computer, 1972, N5, p. 21-30.
2. Золоторевич Л.А., Емельяненко З.Н., Медзько Т.В. К вопросу о вычислении множества логических неисправностей при итерационном моделировании последовательностных схем. - Вестник БГУ, Сер. I, 1978, № I, с. 72-73.
3. Золоторевич Л.А., Емельяненко З.Н., Медзько Т.В. Определение множества контролируемых неисправностей при итерационном моделировании логических схем. - Вестник БГУ, Сер. I, 1979, № I, с. 31-34.