

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РЕСПУБЛИКИ БЕЛАРУСЬ
БЕЛОРУССКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ
АКАДЕМИЯ НАУК БЕЛАРУСИ

Факультет прикладной математики и информатики

**АКТУАЛЬНЫЕ ПРОБЛЕМЫ ИНФОРМАТИКИ:
МАТЕМАТИЧЕСКОЕ, ПРОГРАММНОЕ И
ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ**

*Материалы V межгосударственной научной конференции
(14-18 мая 1996 года)*

75 лет БГУ



МИНСК 1996

УДК 681.31.001:621.38

АКТУАЛЬНЫЕ ПРОБЛЕМЫ ИНФОРМАТИКИ: МАТЕМАТИЧЕСКОЕ, ПРОГРАММНОЕ И ИНФОРМАЦИОННОЕ ОБЕСПЕЧЕНИЕ: Материалы V межгосударственной научной конференции (14-18 мая 1996 г., Минск, Республика Беларусь). -- Мн.: Белгосуниверситет, 1996. -- 336с.

В материалах V межгосударственной научной конференции рассмотрены вопросы анализа данных и моделирования сложных систем; математическое и программное обеспечение вычислительных систем и сетей ЭВМ, интеллектуальные информационные системы: модели, алгоритмы и технологии разработки; методы оптимизации и оптимальное управление, системный анализ и исследование операций, математическое и численное моделирование задач математической физики, теория численных методов и прикладной вероятностный анализ, дифференциальные уравнения и алгебраические системы, задачи синтеза отказоустойчивых программируемых СБИС, информационное и программно-математическое обеспечение автоматизированных систем, а также методика преподавания дисциплин прикладной математики, информатики и экономической кибернетики.

Редакционная коллегия:

- А. И. ЛЕСНИКОВИЧ -- чл. корр. АН Беларуси (Белгосуниверситет) --
ответственный редактор;
В. И. КОРЗЮК -- доктор физ.-мат. наук (Белгосуниверситет) --
зам. ответственного редактора;
П. А. МАНДРИК -- канд. физ.-мат. наук (Белгосуниверситет) --
зам. ответственного редактора;
Н. А. КОРОТАЕВ -- канд. техн. наук (Белгосуниверситет) --
зам. ответственного редактора;
М. К. БУЗА -- доктор техн. наук (Белгосуниверситет);
М. М. ВЫСОЦКИЙ -- ассистент (Белгосуниверситет) --
ответственный секретарь

ISBN 985-6144-35-3

© Белгосуниверситет, 1996

ИССЛЕДОВАНИЕ ОБЛАСТИ ПРИМЕНЕНИЯ КВАЗИСТАТИЧЕСКИХ МОДЕЛЕЙ СБИС НА ПЕРЕКЛЮЧАТЕЛЬНОМ УРОВНЕ

Республика Беларусь, г. Минск, Белгосуниверситет

Известно, что программное моделирование современных интегральных схем является единственным инструментом исследования их проектов. В связи с бурным развитием интегральной схемотехники постоянного развития требуются методы математического моделирования, которое применяется на всех этапах проектирования как с целью верификации проектов, так и при построении тестовых процедур. Переход на МОП-технологии изготовления СБИС привел к существенным изменениям в применяемых подходах к моделированию. Так наряду с моделированием на уровне функциональных блоков стали быстро развиваться методы переключательного моделирования, когда логическая схема представляется на транзисторном уровне, а транзистор является самым простым логическим элементом [1-7]. Переход на транзисторный уровень логического моделирования произошел в результате возросших требований к точности моделирования неисправных модификаций схем [5-7]. Практическая направленность исследований в области моделирования изделий цифровой электроники требует особенно внимательного изучения точности и, как следствие, области применения моделей, получаемых при использовании различных подходов. На решение этой задачи направлена данная работа.

Наиболее широко известен подход Брайента, основанный на представлении электрической схемы в виде неориентированного тройного переключательного графа (НТП-граф), составлении и решении систем многозначных логических уравнений [1-4]. Модель цифровой структуры на переключательном уровне по методу Брайента представляется НТП-графом как множество вершин (узлов схемы) $n = \{n_1, \dots, n_k\}$, соединенных множеством ребер (транзисторов схемы в открытом или неопределенном состоянии) $l = \{l_1, \dots, l_m\}$. Узлы n_i моделируют истоки и стоки транзисторов. При этом узлы, связанные с питанием, землей, истоками транзисторов, на которые подается входное воздействие, называются входными узлами, все остальные - узлами памяти, что характеризует их способность хранить заряд, накапливаемый на паразитных емкостях МОП-структуры.

Состояние y_i узла n_i и состояние z_j любого транзистора l_j определены

на множестве $T = \{0, 1, X\}$. Для того, чтобы логически учесть влияние на работу схемы мощностей транзисторов и емкостей узлов вводятся размеры узлов $k = \{k_1, \dots, k_{\max}, \omega\}$ и величины мощностей транзисторов $\gamma = \{\gamma_1, \dots, \gamma_{\max}\}$. При моделировании цифровых МОП-структур Брайент использует $\gamma = \{\gamma_1, \gamma_2\}$ и $k = \{k_1, k_2, \omega\}$.

Вычисление реакции переключательной структуры, представленной НТП-графом, на некоторое входное воздействие по методу Брайента основывается на представлении МОП-структуры в виде системы коммутации выходных узлов схемы с источниками постоянных сигналов, а также с узлами памяти, возможно отключенными в данный момент времени от источников постоянного сигнала, но поставляющими некоторый ранее накопленный заряд по проводящему пути. При этом с целью определения степени влияния указанных источников сигнала на логическое состояние выходных узлов сопоставляются величины сопротивлений проводящих путей и зарядов электрически связанных узлов. Схема вычислений по Брайенту сводится к следующему.

- К внешним входам схемы, находящейся в некотором логическом состоянии, прилагается входное воздействие $A = \{a_1, \dots, a_i, \dots, a_r\}$, $a_i \in \{0,1\}$. Строится НТП-граф, включающий все ребра, которые соединяют узлы, связанные с истоками и стоками транзисторов, находящихся либо в состоянии 1 (открыты), либо в неопределенном состоянии X. Соответствующие ребра графа помечаются метками 1 или X.
- Для каждого узла n_i определяются все узлы, с которыми данный узел связан 1-ребрами. Путь, состоящий только из 1-ребер, называется определенным путем. Определяется мощность g_i наиболее мощного из числа всех определенных путей, связанных с узлом n_i .
- Для каждого узла n_i вычисляется мощность $u_i(d_i)$ наиболее мощного пути в графе из числа путей, включающих как 1-ребра, так и X-ребра, ведущих от узлов с логическим состоянием 1 и X (0 и X) и неблокируемых ни одним из определенных путей, ведущих в узел n_i . Мощности путей вычисляются как функции мощностей транзисторов и емкостей узлов и собственно определяют относительную способность зарядов узлов схемы влиять на логическое состояние данного узла. Вычисления проводятся в алфавите:

$$B = \{\lambda, k_1, k_2, \dots, k_{\max}, \gamma_1, \gamma_2, \dots, \gamma_{\max}, \omega\}$$

$$\lambda < k_1 < k_2 < \dots < k_{\max} < \gamma_1 < \gamma_2 < \dots < \gamma_{\max} < \omega$$

где символ λ означает по существу явление отсутствия электрической связи между двумя узлами.

Над множеством переменных из B определяются операции $\langle + \rangle$, $\langle * \rangle$, $\langle - \rangle$, где $\langle + \rangle$ - операция выбора максимального значения, $\langle * \rangle$ - минимального значения, а $\langle - \rangle$ - операция блокируемости:

$$a \sim b = \begin{cases} a, & a \geq b \\ \lambda, & a < b \end{cases}, \text{ где } a, b \in B.$$

Приведем уравнения для вычисления k -мерных векторов мощностей g , u , d в векторном виде:

$$g = S + G_1 * g, \quad S = (s_1, \dots, s_i, \dots, s_k), \quad s_i = (k_1, k_2, \dots, k_{\max}, \omega),$$

G_1 - матрица размерности $k \times k$ мощностей смежных 1-ребер НТП-графа;

$$u = [up(S, y) + (G_1 + G_X) * u] \sim g; \quad d = [down(S, y) + (G_1 + G_X) * d] \sim g;$$

G_X - матрица размерности $k \times k$ мощностей всех смежных ребер НТП-графа;

$$up(S, y) = \begin{cases} S, & y \in \{1, X\}, \\ \lambda, & y = 0 \end{cases}; \quad down(S, y) = \begin{cases} S, & y \in \{0, X\}, \\ \lambda, & y = 1 \end{cases};$$

y - текущее логическое состояние узла, $y \in \{0, 1, X\}$.

После вычисления значений g , u и d для каждого узла схемы, необходимо определить новое логическое состояние узлов y_i' следующим образом:

$$y_i' = \begin{cases} 1, & d_i = \lambda, u_i \neq \lambda \\ 0, & u_i = \lambda, d_i \neq \lambda \\ X \end{cases}$$

Используя приведенную схему итерационного вычисления реакции переключательной структуры, промоделируем схему двухтактного D-триггера, изображенного на рис. 1.

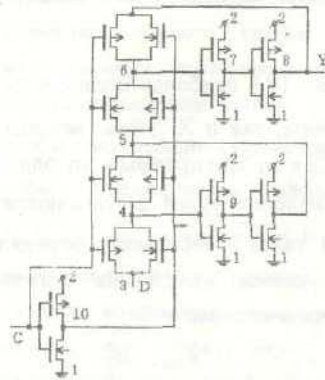


Рис. 1.

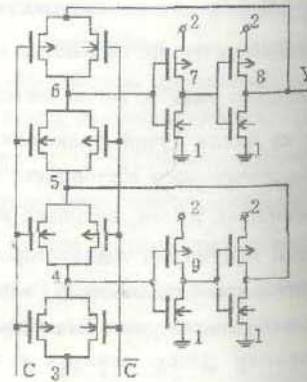


Рис. 2.

Поделим на внешние входы схемы воздействие $(CD) = (01)$. Предположим, что исходное состояние узлов триггера неизвестно, то есть $Y_0^T = (011XXXXXX)$. Построим НТП-граф (см. таблицу), вершины которого пометим трехэлементным вектором $(\alpha_1, \alpha_2, \alpha_3)$, где α_1 - номер соответствующего узла схемы (узлы на схеме пронумерованы), α_2 - размер соответствующего узла, α_3 - логическое состояние узла, $\alpha_3 \in \{0, 1, X\}$.

Вычислим максимальную мощность определенных путей, ведущих в каждый узел схемы:

$$\begin{pmatrix} g_1 \\ g_2 \\ g_3 \\ g_4 \\ g_5 \\ g_6 \\ g_7 \\ g_8 \\ g_9 \\ g_{10} \end{pmatrix} = \begin{pmatrix} \omega \\ \omega \\ \omega \\ k_1 \\ k_1 \\ k_1 \\ k_1 \\ k_1 \\ k_1 \\ k_1 \end{pmatrix} + \begin{pmatrix} \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda \\ \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \gamma \\ \lambda & \lambda & \lambda & \gamma & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda \\ \lambda & \lambda & \gamma & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda \\ \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda \\ \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda \\ \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda \\ \lambda & \lambda & \lambda & \lambda & \lambda & \gamma & \lambda & \lambda & \lambda & \lambda \\ \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda \\ \lambda & \gamma & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda \end{pmatrix} * \begin{pmatrix} g_1 \\ g_2 \\ g_3 \\ g_4 \\ g_5 \\ g_6 \\ g_7 \\ g_8 \\ g_9 \\ g_{10} \end{pmatrix} = \begin{cases} g_1 = \omega \\ g_2 = \omega + \gamma * g_{10} = \omega \\ g_3 = \omega + \gamma * g_4 = \omega \\ g_4 = k_1 + \gamma * g_3 = \gamma \\ g_5 = k_1 \\ g_6 = k_1 + \gamma * g_8 = (k_1, \gamma) \\ g_7 = k_1 \\ g_8 = k_1 + \gamma * g_6 = (k_1, \gamma) \\ g_9 = k_1 \\ g_{10} = k_1 + \gamma * g_2 = \gamma \end{cases}$$

$$g = (\omega, \omega, \omega, \gamma, k_1, k_1, k_1, k_1, k_1, \gamma)$$

Вычислим максимальные мощности неблокируемых путей, ведущих в каждый узел от узлов, имеющих логическое состояние 1 или X, а также 0 или X как функции мощностей транзисторов, находящихся на соответствующих путях, и величин зарядов узлов:

$$\begin{pmatrix} u_1 \\ u_2 \\ u_3 \\ u_4 \\ u_5 \\ u_6 \\ u_7 \\ u_8 \\ u_9 \\ u_{10} \end{pmatrix} = \begin{pmatrix} \lambda \\ \omega \\ \omega \\ k_1 \\ k_1 \\ k_1 \\ k_1 \\ k_1 \\ k_1 \\ k_1 \end{pmatrix} + \begin{pmatrix} \lambda & \lambda & \lambda & \lambda & \gamma & \lambda & \gamma & \gamma & \gamma & \lambda \\ \lambda & \lambda & \lambda & \lambda & \gamma & \lambda & \gamma & \gamma & \gamma & \gamma \\ \lambda & \lambda & \lambda & \gamma & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda \\ \gamma & \gamma & \lambda & \gamma & \lambda & \gamma & \lambda & \lambda & \lambda & \lambda \\ \lambda & \lambda & \lambda & \lambda & \gamma & \lambda & \lambda & \gamma & \lambda & \lambda \\ \gamma & \gamma & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda \\ \gamma & \gamma & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda \\ \gamma & \gamma & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda \\ \lambda & \gamma & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda \end{pmatrix} * \begin{pmatrix} u_1 \\ u_2 \\ u_3 \\ u_4 \\ u_5 \\ u_6 \\ u_7 \\ u_8 \\ u_9 \\ u_{10} \end{pmatrix} = \begin{pmatrix} \omega \\ \omega \\ \gamma \\ k_1 \\ k_1 \\ k_1 \\ k_1 \\ k_1 \\ k_1 \\ \gamma \end{pmatrix}$$

$$\begin{aligned}
 u_1 &= (\lambda + \gamma * u_5 + \gamma * u_7 + \gamma * u_8 + \gamma * u_9) - \omega = \lambda \\
 u_2 &= (\omega + \gamma * u_5 + \gamma * u_7 + \gamma * u_8 + \gamma * u_9 + \gamma * u_{10}) - \omega = \lambda \\
 u_3 &= (\omega + \gamma * u_4) - \omega = \omega \\
 u_4 &= (k_1 + \gamma * u_5 + \gamma * u_6) - \gamma = \gamma \\
 u_5 &= (k_1 + \gamma * u_1 + \gamma * u_2 + \gamma * u_4 + \gamma * u_6) - k_1 = \gamma \\
 u_6 &= (k_1 + \gamma * u_5 + \gamma * u_6) - k_1 = \gamma \\
 u_7 &= (k_1 + \gamma * u_1 + \gamma * u_2) - k_1 = \gamma \\
 u_8 &= (k_1 + \gamma * u_1 + \gamma * u_2 + \gamma * u_6) - k_1 = \gamma \\
 u_9 &= (k_1 + \gamma * u_1 + \gamma * u_2) - k_1 = \gamma \\
 u_{10} &= (k_1 + \gamma * u_2) - \gamma = \gamma
 \end{aligned}$$

$$u = (\lambda, \omega, \omega, \gamma, \gamma, \gamma, \gamma, \gamma, \gamma, \gamma)$$

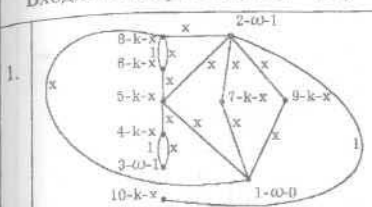
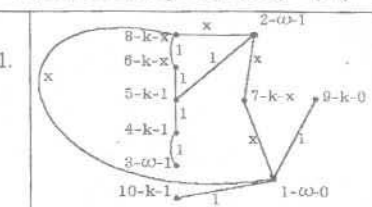
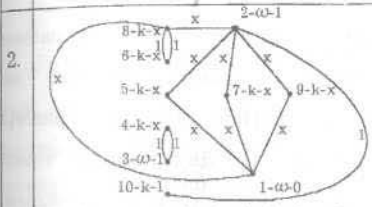
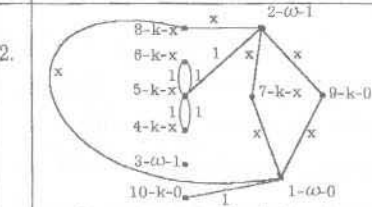
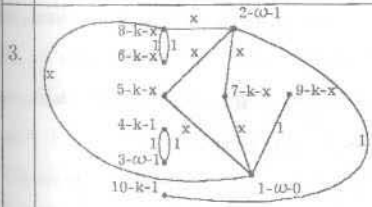
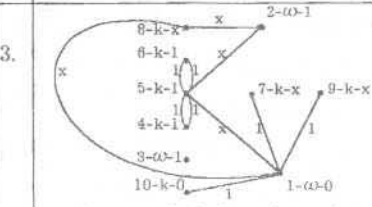
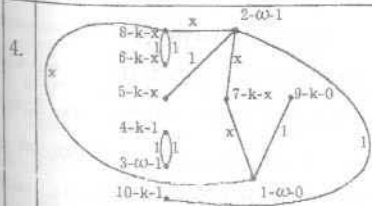
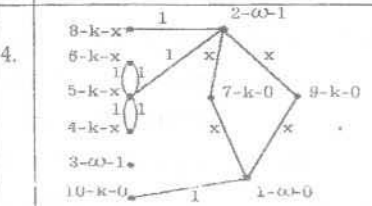
$$\begin{pmatrix} d_1 \\ d_2 \\ d_3 \\ d_4 \\ d_5 \\ d_6 \\ d_7 \\ d_8 \\ d_9 \\ d_{10} \end{pmatrix} = \begin{pmatrix} \omega \\ \lambda \\ \lambda \\ k_1 \\ k_1 \\ k_1 \\ k_1 \\ k_1 \\ k_1 \\ \gamma \end{pmatrix} + \begin{pmatrix} \lambda & \lambda & \lambda & \lambda & \gamma & \lambda & \gamma & \gamma & \gamma & \lambda \\ \lambda & \lambda & \lambda & \lambda & \gamma & \lambda & \gamma & \gamma & \gamma & \gamma \\ \lambda & \lambda & \lambda & \gamma & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda \\ \lambda & \lambda & \gamma & \lambda & \gamma & \lambda & \lambda & \lambda & \lambda & \lambda \\ \gamma & \gamma & \lambda & \gamma & \lambda & \gamma & \lambda & \lambda & \lambda & \lambda \\ \lambda & \lambda & \lambda & \lambda & \gamma & \lambda & \lambda & \gamma & \lambda & \lambda \\ \gamma & \gamma & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda \\ \gamma & \gamma & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda \\ \lambda & \gamma & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda & \lambda \end{pmatrix} * \begin{pmatrix} d_1 \\ d_2 \\ d_3 \\ d_4 \\ d_5 \\ d_6 \\ d_7 \\ d_8 \\ d_9 \\ d_{10} \end{pmatrix}$$

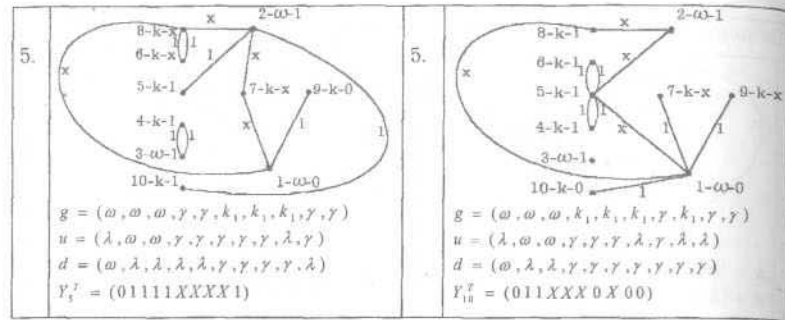
$$\begin{aligned}
 d_1 &= (\omega + \gamma * d_5 + \gamma * d_7 + \gamma * d_8 + \gamma * d_9) - \omega = \omega \\
 d_2 &= (\lambda + \gamma * d_5 + \gamma * d_7 + \gamma * d_8 + \gamma * d_9 + \gamma * d_{10}) - \omega = \lambda \\
 d_3 &= (\lambda + \gamma * d_4) - \omega = \lambda \\
 d_4 &= (k_1 + \gamma * d_2 + \gamma * d_3) - \gamma = \gamma \\
 d_5 &= (k_1 + \gamma * d_1 + \gamma * d_2 + \gamma * d_4 + \gamma * d_6) - k_1 = \gamma \\
 d_6 &= (k_1 + \gamma * d_5 + \gamma * d_8) - k_1 = \gamma \\
 d_7 &= (k_1 + \gamma * d_1 + \gamma * d_2) - k_1 = \gamma \\
 d_8 &= (k_1 + \gamma * d_1 + \gamma * d_2 + \gamma * d_6) - k_1 = \gamma \\
 d_9 &= (k_1 + \gamma * d_1 + \gamma * d_2) - k_1 = \gamma \\
 d_{10} &= (k_1 + \gamma * d_2) - \gamma = \gamma
 \end{aligned}$$

$$d = (\omega, \lambda, \lambda, \gamma, \gamma, \gamma, \gamma, \gamma, \gamma, \lambda)$$

$$Y_1^T = (011XXXXXX1)$$

Сравнение Y_0^T и Y_1^T показывает, что возбуждение возникло в узле 10. Строим следующий НТП-граф, основываясь на Y_1^T . Конец моделирования определяется моментом установления устойчивого состояния узлов. В таблице приведены результаты моделирования схемы на двух входных наборах.

Входной набор № 1: (CD) = (01)		Входной набор № 2: (CD) = (11)	
1.	 <p> $g = (\omega, \omega, \omega, \gamma, k_1, k_1, k_1, k_1, \gamma, \gamma)$ $u = (\lambda, \omega, \omega, \gamma, \gamma, \gamma, \gamma, \gamma, \gamma, \gamma)$ $d = (\omega, \lambda, \lambda, \gamma, \gamma, \gamma, \gamma, \gamma, \gamma, \lambda)$ $Y_1^T = (011XXXXXX1)$ </p>	1.	 <p> $g = (\omega, \omega, \omega, \gamma, \gamma, \gamma, k_1, \gamma, \gamma, \gamma)$ $u = (\lambda, \omega, \omega, \gamma, \gamma, \gamma, \gamma, \gamma, \lambda, \lambda)$ $d = (\omega, \lambda, \lambda, \gamma, \gamma, \gamma, \gamma, \gamma, \gamma, \gamma)$ $Y_1^T = (011XXXXX00)$ </p>
2.	 <p> $g = (\omega, \omega, \omega, \gamma, k_1, k_1, k_1, k_1, k_1, \gamma)$ $u = (\lambda, \omega, \omega, \gamma, \gamma, \gamma, \gamma, \gamma, \gamma, \gamma)$ $d = (\omega, \lambda, \lambda, \lambda, \gamma, \gamma, \gamma, \gamma, \gamma, \lambda)$ $Y_1^T = (0111XXXXXX1)$ </p>	2.	 <p> $g = (\omega, \omega, \omega, \gamma, \gamma, \gamma, k_1, k_1, k_1, \gamma)$ $u = (\lambda, \omega, \omega, \gamma, \gamma, \gamma, \gamma, \gamma, \lambda, \lambda)$ $d = (\omega, \lambda, \lambda, \lambda, \lambda, \lambda, \gamma, \gamma, \gamma, \gamma)$ $Y_1^T = (011111XXXX1)$ </p>
3.	 <p> $g = (\omega, \omega, \omega, \gamma, k_1, k_1, k_1, k_1, \gamma, \gamma)$ $u = (\lambda, \omega, \omega, \gamma, \gamma, \gamma, \gamma, \gamma, \lambda, \gamma)$ $d = (\omega, \lambda, \lambda, \lambda, \gamma, \gamma, \gamma, \gamma, \gamma, \lambda)$ $Y_1^T = (0111XXXX01)$ </p>	3.	 <p> $g = (\omega, \omega, \omega, k_1, k_1, k_1, \gamma, k_1, \gamma, \gamma)$ $u = (\lambda, \omega, \omega, \gamma, \gamma, \gamma, \lambda, \gamma, \lambda, \lambda)$ $d = (\omega, \lambda, \lambda, \gamma, \gamma, \gamma, \gamma, \gamma, \gamma, \gamma)$ $Y_1^T = (011XXXX0X00)$ </p>
4.	 <p> $g = (\omega, \omega, \omega, \gamma, \gamma, \gamma, k_1, \gamma, k_1, \gamma)$ $u = (\lambda, \omega, \omega, \gamma, \gamma, \gamma, \gamma, \gamma, \lambda, \gamma)$ $d = (\omega, \lambda, \lambda, \lambda, \lambda, \gamma, \gamma, \gamma, \gamma, \lambda)$ $Y_1^T = (011111XXXX1)$ </p>	4.	 <p> $g = (\omega, \omega, \omega, \gamma, \gamma, \gamma, k_1, \gamma, k_1, \gamma)$ $u = (\lambda, \omega, \omega, \gamma, \gamma, \gamma, \gamma, \gamma, \lambda, \gamma)$ $d = (\omega, \lambda, \lambda, \lambda, \lambda, \gamma, \gamma, \gamma, \gamma, \gamma)$ $Y_1^T = (011111X1X0)$ </p>



Анализ результатов моделирования показывает, что итерационный процесс моделирования не сходится. Однако, схемотехнический анализ показывает отсутствие генерации в схеме. Адекватной реакцией триггера на моделируемое воздействие должна быть запись "1". Двухтактный триггер с парафазным управлением, приведенный на рис. 2, моделируется правильно при определенной частоте поступления входных воздействий. Если же среди входных наборов появится состояние $(c\bar{c}) = (00)$ или $(c\bar{c}) = (11)$, которое будет воздействовать на схему менее 2 нс, то результаты моделирования также окажутся неверными.

Таким образом, методы переключательного моделирования, основанные на построении НТП-графа, не позволяют получать корректные модели последовательных структур и, следовательно, использоваться для верификации логических проектов. В то же время при моделировании неисправностей МОП-структур в расширенном классе требуются еще более точные модели, которые должны определять явления рисков сбоя и состязаний сигналов. Последовательные схемы оказываются весьма чувствительными к проблеме утечки зарядов, которая происходит вследствие случайного вклинивания вектора деинициализации в тестовую последовательность. Покажем, что эта проблема касается и чисто комбинационных структур. Причиной этому являются разные логические длины сигналов в цепях структуры, наличие сходящихся ветвлений, приводящих к возникновению опасных состязаний и, в конечном итоге, к неалгоритмическому переключению схемы.

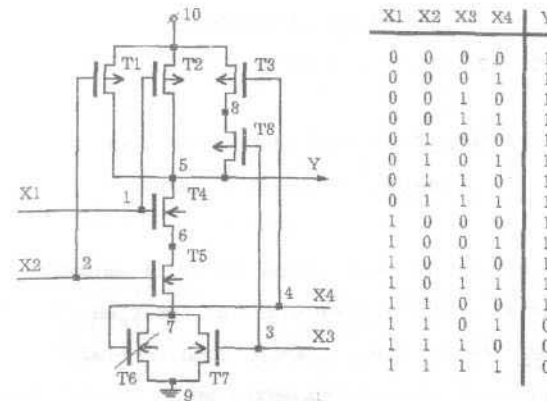


Рис. 3.

Рассмотрим схему, приведенную на рис. 3 с неисправностью постоянно закрытый транзистор T_6 . Данная неисправность обнаруживается при переключении входного набора X из состояния (1010) в состояние (1101). При переключении возможно явление состязаний входных сигналов, в результате которых могут сформироваться промежуточные векторы (1011), (1000), (1001), (1110), (1111), (1100). При этом при возникновении векторов (1110) или (1111), когда вход x_2 перейдет в новое состояние быстрее остальных входов, может произойти разряд емкости, связанной с узлом 5, и неисправная схема будет принята за исправную, то есть неисправность обнаружена не будет.

Таким образом, переключательное моделирование цифровых устройств на основе построения НТП-графа без учета задержек в явном виде не позволяет для ряда схем получать адекватные модели, пригодные как для генерации тестов, так и с целью верификации аппаратуры.

ЛИТЕРАТУРА

1. Bryant R.E.//IEEE Trans. on Computers. Vol. C-33. N. 2. 1984. P. 160-177.
2. Bryant R.E.//Proc. CM/IEEE Design Automation Conf. 1981. P. 766-790.
3. Bryant R.E.//IEEE Desing & Test. 1987. V.4. N.4. P. 26-40.
4. Bryant R.E., Schuster M.D.//IEEE Design Automation. Conf. 1985. P. 715-719.
5. Hayes J.P.//IEEE Trans. computer aided design. 1984. P. 200-207.
6. Hayes J.P.//IEEE Design and Test Comput. 1987. V.4. P. 18-25.
7. Золоторевич Л.А.//А и Т, 1992, N 11, С. 133-144.