

**ОБРАЗОВАТЕЛЬНЫЕ ТЕХНОЛОГИИ  
● В ПОДГОТОВКЕ СПЕЦИАЛИСТОВ**

**Международная научно-практическая конференция**

**20 – 21 марта 2003 г.**

**4**

**Минск 2003**

Л.А. Золоторевич, О.М. Сидоренко, Д.И. Юхневич

### Компьютерная инженерия в электронике: программная система для проектирования и обучения

В Белгосуниверситете разработана и доведена до уровня промышленного применения программная система **VLSI\_SIM** (*Very Large Scale Integration - Simulation*) для решения ряда задач интегральной схемотехники и цифровой электроники. **VLSI\_SIM** предназначена для иерархического моделирования, верификации проектов, решения задач по созданию средств тестового диагностирования цифровых БИС и устройств цифровой электроники, контроля цифровых блоков. Система работает с проектами цифровых БИС, разработанных по МОП и БиК-МОП технологиям, и устройств цифровой электроники, представленных на функционально-логическом или функционально-переключа-тельном уровнях.

**VLSI\_SIM** предназначена также для применения в учебном процессе для изучения цифровых устройств, для получения их моделей с разной степенью точности отражения процессов, для разработки тестов контроля, изучения влияния неисправностей на функционирование устройств, для организации процессов поиска неисправностей и др.

Система **VLSI\_SIM** позволяет работать с описанием проекта как в текстовом виде на языках поконтakтного описания (поддерживается международный стандарт EDIF), так и с помощью известных графических редакторов. **VLSI\_SIM** ориентирована на цифровые устройства общего вида, представленные в иерархическом виде как структурная взаимосвязь функциональных компонентов, заданных их автоматными моделями, и фрагментов на уровне транзисторного представления.

Система разработана на языках Delphi, Visual C++, имеет стандартный интерфейс Windows.

В системе обеспечивается

- подготовка графических и текстовых описаний схем;
- создание и ведение баз данных компонентов схем;

- синтаксический и семантический анализ, трансляция исходных описаний во внутреннее представление для функциональных программ моделирования и генерации тестов;
- логико-динамическое моделирование иерархических структур БИС;
- моделирование неисправностей;
- генерация тестов структур общего вида БИС;
- контроль цифровых блоков.

На рис. 1 приведена общая структура иерархического представления, а на рис. 2 дан пример описания функционально-логической схемы цифрового устройства.

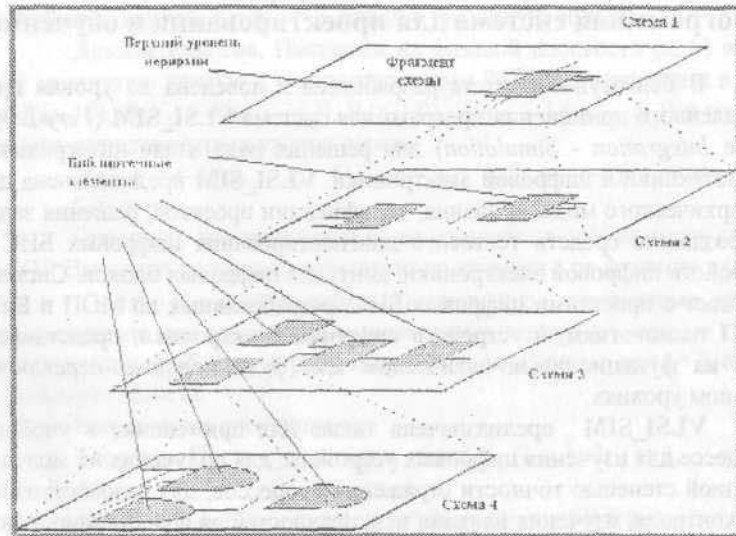


Рис. 1. Общая структура иерархического представления схемы

Пользователь имеет возможность работать с результатами моделирования схемы с помощью средств визуализации временной диаграммы. Для удобства анализа предоставлен широкий набор функций: изменение масштаба просмотра, группировка интересующих контрольных точек, выделение их цветом, просмотр моментов изменения сигналов для группы контрольных точек.

Подсистема **SCA\_FAULT** является одной из подсистем и осуществляет анализ теста на полноту для функционально-логических схем цифровых устройств МОП-типа. Подсистема **SCA\_GENER** осуществляет построение контролирующих тестов для функционально-

логических схем цифровых устройств МОП-типа (рис. 5).

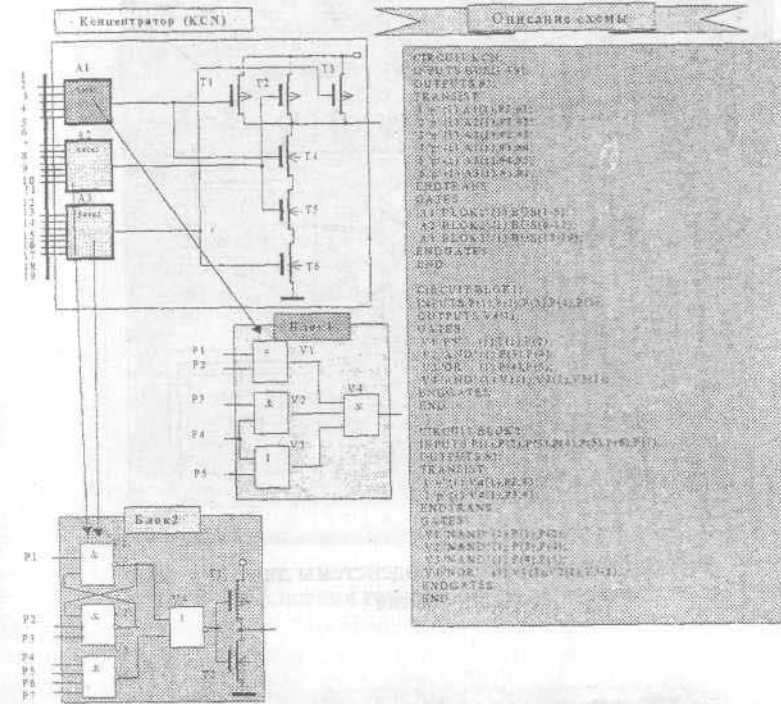


Рис. 2. Пример описания цифрового устройства

Подсистема **SCA\_TIME** (см. рис. 3) предназначена для моделирования динамики переключения функционально-логических схем цифровых устройств МОП-типа с целью верификации проектов цифровых устройств общего вида на этапе функционально-логического проектирования. На рис. 4 приведено представление результатов моделирования в виде временной диаграммы.

Подсистема **SCA\_SIM** (рис. 6) предназначена для моделирования цифровых МОП- и БиМОП-структур на переключательном уровне и на уровне их иерархического представления. Элементом моделируемой структуры может быть как транзистор, так и функциональный блок различной сложности. Функциональные блоки представляются таблицами переходов-выходов (автоматными моделями). Совмещение в рамках одной модели переключательных моделей транзисторных фрагментов, а также логических моделей блоков разной функ-

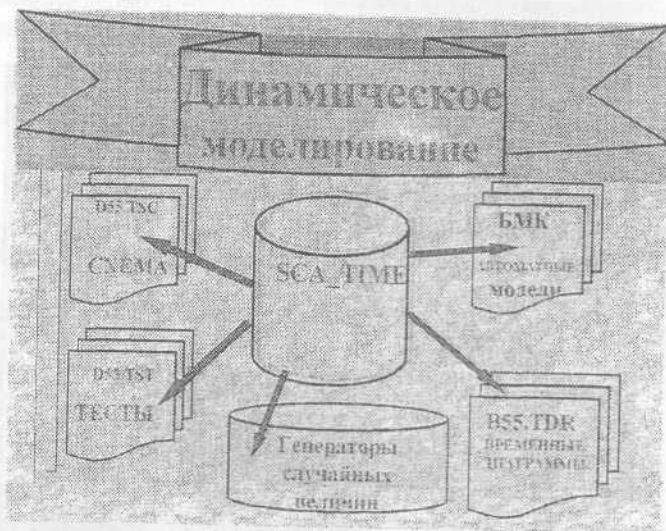


Рис. 3. Общая структура подсистемы динамического моделирования



Рис. 4. Временная диаграмма

циональной сложности позволяет решать задачи анализа СБИС большой размерности.

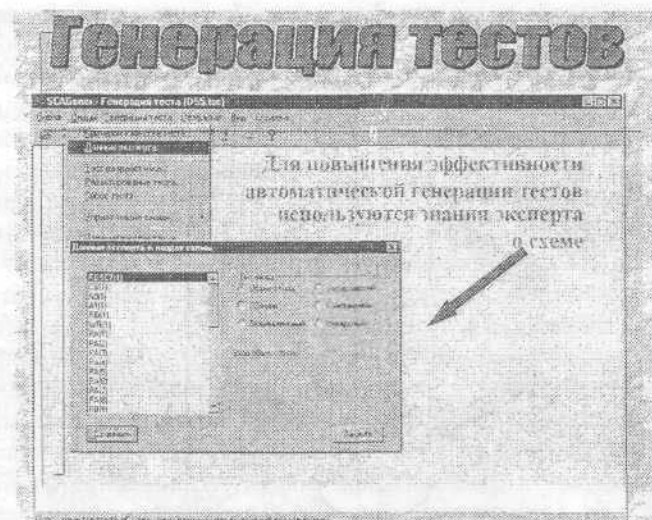


Рис. 5. Подсистема генерации тестов контроля



Рис. 6. Совмещение моделей разного уровня

Подсистема **FaultRank** осуществляет ранжирование обнаруженных неисправностей при проведении диагностического эксперимента (рис. 7).

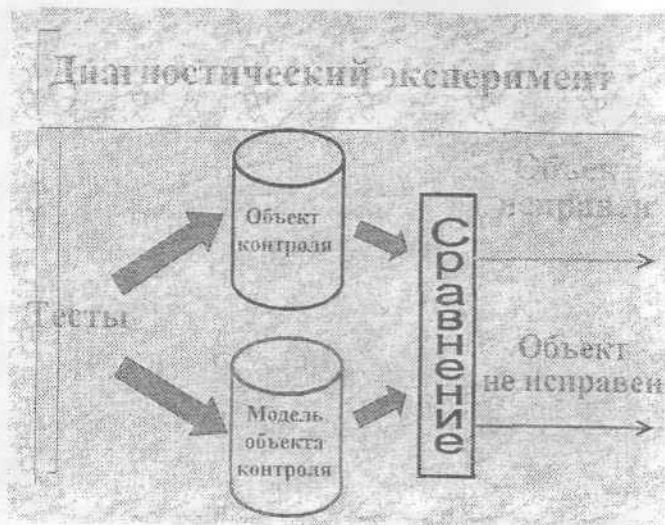


Рис. 7. Подсистема обработки результатов диагностического эксперимента

В системе **VLSI\_SIM** имеются средства восстановления транзисторной схемы по описанию топологии проекта. Результат восстановления представляется как во внутреннем формате системы **VLSI\_SIM** для последующего моделирования, так и в формате **Spice**.

В системе имеются средства для создания и ведения библиотеки компонентов. Имеются презентационные и обучающие средства. Из-за ограниченных размеров статьи описать возможности отдельных функциональных модулей не представляется возможным.

*Л.А. Золоторевич*

### Компьютерная инженерия в микроэлектронике: проблемы и тенденции развития

Общезвестно, что микроэлектроника и электронная промышленность являются ведущими отраслями любой современной индустриально-развитой страны и служат одним из существенных источников национального дохода, в том числе и валютных поступлений. Микро-

электроника является локомотивом нововведений и ведет к быстрому развитию ряда других отраслей народного хозяйства, в том числе машиностроения, бытовой техники и др. В силу указанных причин электронная промышленность Республики Беларусь, не обладающей мощными сырьевыми ресурсами, в настоящее время начинает возвращать свои былые приоритеты, чтобы последовательно стать важным объектом и средством для решения приоритетных проблем социально-экономического развития.

Сложность современной интегральной схемотехники требует особого отношения к подготовке кадров для обеспечения процессов проектирования и производства СБИС и устройств цифровой электроники.

Основными составными частями технологии микроэлектроники являются технология изготовления и технология автоматизированного проектирования. Технология проектирования основана на итерационных процессах синтеза и анализа проектов на основе математического моделирования, которое применяется на различных стадиях проектирования для верификации проектов и разработки средств контроля. В настоящее время отечественной технологией проектирования Республика Беларусь не обладает. Проектирование БИС в республике в настоящее время в определенной степени осуществляется на основе использования известных зарубежных комплексов проектирования, таких как **MENTOR GRAPHICS**, **CADENCE**, **PCAD**, **OrCAD** и др. Указанные средства поставляются по огромной цене (около \$ 500 000 за одну инсталляцию) и не доступны для широкого освоения и использования. По причине их недоступности в настоящее время в республике имеются только единицы специалистов, которые могут квалифицированно и эффективно использовать лишь отдельные составные части современных систем проектирования. Основные причины заключаются в большой стоимости оснащения указанными программными средствами одного рабочего места проектировщика, невозможности получения своевременной доступной квалифицированной консультации по их использованию, и, как следствие, ограниченность применения. Очевидна также сложность практической интерпретации получаемых результатов моделирования, адаптации их к условиям применения на предприятии, так как заложенные в программных средствах методы и алгоритмы синтеза и моделирования разработчикам, как правило, не вполне известны. Имеющиеся в эксплуатации в ограниченном количестве современные зарубежные САПР требуют детального исследования функционального наполнения их модулей и научного обоснования применения того или другого модуля в итерационном процессе синтеза и анализа с целью создания отечественной технологии проектирования.

Отсутствие собственных средств проектирования изделий микроэлектроники обусловлено рядом причин, среди которых можно от-

метить основную – ошибочную тенденцию 70-х – 80-х годов в области развития микроэлектроники, связанную с ориентацией преимущественно на применение метода «проектирования по прототипу». Применение указанного подхода привело к отставанию в развитии методов и средств математического и программного моделирования объектов проектирования и ряда других направлений.

Создание собственной технологии проектирования является многогранным сложным процессом. Ряд задач, требующих практического решения, необходимо дополнительно исследовать с точки зрения создания более точных моделей, повышения эффективности используемых методов и алгоритмов. Решение указанных задач становится доступным лишь специалистам, владеющим знаниями в различных областях: в области физики твердого тела, физики полупроводников, в теории алгоритмов, алгебре логики, теории структур данных, теории баз данных, математического моделирования, теории программирования, искусственном интеллекте и др. при условии развития необходимой теоретической базы. Поэтому основной упор следует сделать на подготовку специалистов высокой квалификации для работы в области электроники.

Рассмотрим основные направления использования современных технологий в обучении. Первое и наиболее распространенное – использование информационных систем на базе ПЭВМ, обеспечивающих оперативный поиск и обращение к источникам необходимой информации по различным интересующим предметам. Второе – использование обучающих систем, ориентированных на изучение языков программирования, операционных систем и оболочек к ним, баз данных, то есть на изучение инструментальных средств универсального характера. Третье – использование технических средств учебного и производственного назначения, ориентированных собственно на подготовку специалиста в заданной предметной области, к примеру, на подготовку инженера-логика.

Необходимо отметить, что подключение к международной информационной сети не может решить в полной мере задачи оперативного доступа к необходимой информации ввиду ее неполноты или отсутствия. Отечественные информационные системы практически отсутствуют. Наиболее развитым направлением в настоящее время является использование обучающих систем универсального назначения. Достаточно широко используются программные средства для изучения языков программирования, иностранных языков, оболочек операционных систем, текстовых и графических редакторов. При этом применяются как отечественные средства, так и ряд зарубежных продуктов, к сожалению, часто нелегального вида. Изучение и последующее использование программных средств универсального характе-

ра позволяет существенным образом повысить уровень использования ЭВМ при решении на ней задач общего назначения: при создании баз данных и систем управления ими, при ведении издательской деятельности и т.д. В то же время для использования ЭВМ при обучении специалистов в конкретной предметной области, в частности, при подготовке специалиста для работы в области САПР микроэлектроники, необходимо, в первую очередь, разработка математической базы, а также соответствующих информационных и учебных систем, созданных на основе программных средств промышленного назначения.

Следует отметить, что в динамично развивающихся наукоемких отраслях, таких как микроэлектроника, и теоретическая, и практическая базы для подготовки специалистов быстро устаревают и требуют постоянного обновления. Что касается собственно предметной области САПР микроэлектроники, то подобная база первоначально была развита крайне недостаточно. Так до настоящего времени отсутствуют монографии, тем более учебники с изложением известных и применяемых на практике методов построения математических и программных моделей изделий микроэлектронной техники, их сравнительным анализом с точки зрения точности получаемых моделей, эффективности моделирования, с результатами исследований областей их наиболее эффективного применения. Знания в указанной области складываются из разрозненных идей и результатов, с которыми можно ознакомиться только по публикациям в отечественных и зарубежных периодических изданиях. В сложившейся обстановке в республике оказалось очень мало специалистов, которые способны грамотно интерпретировать результаты моделирования проекта, выбрать нужный на соответствующем этапе проектирования метод моделирования, обеспечить максимальный уровень автоматизации процесса проектирования и соответственно ускорить момент запуска изделия в серию.

Известно, что более половины общих затрат на проектирование изделий микроэлектроники, функционально-сложных устройств электроники приходится на верификацию проектов на всех этапах проектирования. Это связано с интерактивностью процессов проектирования, т. к. на сегодняшний день в мире нет автоматических кремниевых компиляторов функционально-сложных устройств, а имеющиеся средства ориентированы все еще на относительно простые проектируемые объекты. Наименее автоматизированы уровни системного и функционально-логического проектирования. Поэтому в проектах зачастую появляются ошибки, связанные с временным рассогласованием сигналов в цепях схемы, ряд других ошибок, что требует проведения комплексного исследования корректности проекта.

Задача автоматического комплексного контроля проекта на всех стадиях, а в особенности полученного после создания топологии,

с целью выявления всех видов ошибок проектирования является одной из наиболее актуальных и от эффективности ее решения определяющим образом зависит эффективность проектирования изделия в целом. В связи с большой трудоемкостью задача верификации решается на основе моделирования, которое, в свою очередь, невозможно без построения соответствующих математических моделей объекта на всех этапах проектирования, а также формальных методов установления функциональной эквивалентности моделей различных уровней. К настоящему времени задача сквозной верификации проектов СБИС не получила удовлетворительного решения как в теоретическом, так и в практическом плане. Математические модели являются базой для решения задач тестового диагностирования.

Тестовое диагностирование представляет собой один из путей повышения функциональной надежности изделий в интегральном исполнении. Стоимость его, по зарубежным данным, составляет до 60% от стоимости полного жизненного цикла изделия. Задача построения проверяющих тестов для современных цифровых устройств (ЦУ) вызывает большие затруднения, что связано с быстрым ростом сложности и степени интеграции выпускаемых устройств, а также расширением класса рассматриваемых неисправностей, обусловленным применением новых технологий изготовления интегральных схем (например, КМОП-технологий, регулярных матричных БИС, программируемых логических структур и др.). Применение методов проектирования контролепригодных устройств позволяет значительно упростить задачу построения тестов, зачастую сводя ее к задаче диагностики комбинационных схем. Однако в современных ЦУ широко используются функционально-сложные элементы (например, программируемые логические структуры, элементы из микропроцессорных комплектов интегральных схем и др.), на обработку которых не ориентированы известные методы и средства автоматизированного построения тестов. Кроме того, значительно возросшие требования к качеству проверки изделий поставили задачу расширения класса анализируемых физических дефектов и функциональных нарушений. Известные трудности вызывает процесс тестового диагностирования объектов цифровой электроники при отсутствии структурной схемы диагностируемого устройства. Стоимость средств тестового диагностирования очень высока и зачастую превосходит во много раз стоимость тестируемых изделий. Кроме того, зарубежные средства, как правило, ориентированы на определенную фирменную технологию производства и, как правило, составляют "ноу-хау" производителя. Все это делает фактически невозможным их экономически обоснованное и эффективное применение в отечественной промышленности.

В связи с изложенным, в Республике Беларусь необходимо готовить специалистов и создавать необходимые предпосылки для разработки собственной технологии проектирования в областях микроэлектроники и электронной техники. Наличие своей технологии проектирования позволит Республике Беларусь создавать практически конкурентоспособные изделия микроэлектроники и электронной техники за счет применения эффективных структурных решений без огромных капитальных вложений в новые технологии производства.

В последнем десятилетии определился новый подход к проектированию в микроэлектронике, основанный на применении языка описания и моделирования высокого уровня *VHDL*. В рамках данного подхода процесс нисходящего проектирования осуществляется автоматически (автоматизировано) от формулировки задания на проектирование в наиболее общем виде и создания проекта на системном уровне до детализации и получения топологического проекта. При таком подходе проект изделия на функционально-логическом и последующих уровнях является результатом автоматизированного синтеза и представляет собой автоматически полученное описание на языке *VHDL*.

Моделирование некоторой структуры на языке *VHDL* принципиально отличается от традиционного подхода к моделированию структуры, применяемого в системах типа *VLSI Sim*, *QuickSim* и др. В первом случае исходными данными для моделирования является программа функционирования моделируемой схемы, написанная на языке *VHDL*. Данная программа содержит все особенности функционирования объекта, которые может знать только специалист, проектирующий данное устройство. Поэтому конструктор должен кроме своей предметной области знать в совершенстве также и язык программирования (поэтому специалисты по *VHDL* являются наиболее высокооплачиваемыми в мире). При втором подходе для моделирования требуется лишь описание списка связности, которое может выполняться специалистом низкой квалификации. Все особенности функционирования структуры при данном подходе учитываются автоматически программой моделирования.

Для эффективного решения задач проектирования на базе использования фирменных систем, таких как *ModelSim* фирмы *Model Technology* необходима разработка *VHDL*-библиотек компонентов, а так же средств, позволяющих автоматизировать процесс построения и приложения входной тестовой последовательности, подаваемой на модель в процессе контроля функционирования объекта. Необходимо заново осмыслить и решить задачи анализа качества тестов, генерации

тестов и др. Ниже приведен перечень некоторых работ автора, направленных на решение анализируемых выше проблем.

#### Литература

1. Золоторевич Л.А., Юхневич Д.И. Переключающее квазистатическое моделирование СБИС. Сравнение методов по точности моделей. - Автоматика и телемеханика. 1998. №9. С. 130-141.
2. Золоторевич Л.А. Переключающее моделирование СБИС модифицированной сетью Петри. - Доклады второй всероссийской конференции «Новые информационные технологии в исследовании дискретных структур». Екатеринбург. 1998. С.69-74.
3. Золоторевич Л.А. Анализ состязаний сигналов на переключательном уровне. - Труды VI Международной научной конференции «Актуальные проблемы информатики». 26-30 окт. 1998 г. Минск. - С. 291-299.
4. Zolotorevich L.A. VLSI simulation and analysis of switch-level hazards. - The International Conference Computer-Aided Design of Diskrete Devices (CAD-DD'99). Vol. 1. Minsk. 1999. PP. 100-107.
5. Золоторевич Л.А., Юхневич Д.И. Временное моделирование СБИС на переключательном уровне. - The International Conference Computer-Aided Design of Diskrete Devices (CAD-DD'99). Vol. 3. Minsk. 1999. PP. 93-100.
6. Золоторевич Л.А. Логико-динамическое моделирование СБИС на переключательном уровне. - Материалы третьей всероссийской конференции с международным участием «Новые информационные технологии в исследовании дискретных структур». - Томск. 12-14 сентября 2000 г. -С. 227-231.
7. Zolotorevich L.A. Dynamic-logic simulation algorithm of switch MOS-Structures. - The International Conference Computer-Aided Design of Diskrete Devices (CAD-DD'01). - Vol. 1. - Minsk. -2001. -PP.104-111.
8. Золоторевич Л.А. Логическое моделирование МОП БИС на основе интервальной временной алгебры. - Автоматика и вычислительная техника. -2002. №4. - С.61-69.
9. Золоторевич Л.А. Особенности моделирования при нисходящем VHDL-проектировании в микроэлектронике. - Материалы республиканской научно-практической конференции "Использование информационных ресурсов и сетевых технологий обучения". - 2002.
10. Золоторевич Л.А. Построение логико-переключающих динамических моделей БИС. - Микроэлектроника. -2003.-№3.