

МИНИСТЕРСТВО ОБРАЗОВАНИЯ
РЕСПУБЛИКИ БЕЛАРУСЬ
БЕЛОРУССКИЙ НАЦИОНАЛЬНЫЙ
ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ
РЕСПУБЛИКАНСКИЙ ИНСТИТУТ
ИННОВАЦИОННЫХ ТЕХНОЛОГИЙ



ИСПОЛЬЗОВАНИЕ
ИНФОРМАЦИОННЫХ
РЕСУРСОВ И СЕТЕВЫХ
ТЕХНОЛОГИЙ ОБУЧЕНИЯ

18–20 ИЮНЯ 2002

МАТЕРИАЛЫ
РЕСПУБЛИКАНСКОЙ
НАУЧНО-ПРАКТИЧЕСКОЙ
КОНФЕРЕНЦИИ

Более того, подобный подход позволяет отыскивать представление, наиболее близкое естественному расслоению на классы.

Литература

1. Вятченин Д.А. О пересечении нечетких кластеров // Интегрированные модели и мягкие вычисления в искусственном интеллекте: Сборник трудов Международного научно-практического семинара, Коломна, 17–18 мая 2001. — М.: Наука, Физматлит, 2001. — С.122–126.
2. Заде Л.А. Размытые множества и их применение в распознавании образов и кластер-анализе // Классификация и кластер. — Под ред. Дж. Вэн Райзина; пер с англ. П.П. Кольцова. — М.: Мир, 1980. — С. 208–247.
3. Viattchenin D.A. Direct Clustering Method Based on Fuzzy Powerful Tolerance // Computer Data Analysis and Modeling: Robustness and Computer Intensive Methods: Proceedings of the Sixth International Conference (September 10–14, 2001, Minsk). Vol. 3: A-Z/ Ed. By Prof. Dr. S. Aivazyan, Prof. Dr. Yu. Kharin and Prof. Dr. H. Rieder. — Minsk: BSU, 2001. — pp. 137–142.
4. Zadeh L.A. Fuzzy Sets // Information and Control, 1965, vol.8, N 3, pp. 338–353.

УДК 519.873:519.718.7

ОСОБЕННОСТИ МОДЕЛИРОВАНИЯ ПРИ НИСХОДЯЩЕМ VHDL-ПРОЕКТИРОВАНИИ В МИКРОЭЛЕКТРОНИКЕ

*Л. А. Золоторевич,
Белорусский государственный университет,
Минск, Беларусь*

Известно, что электронная отрасль является стратегической отраслью любой современной индустриально развитой страны и обеспечивает большую часть национального дохода, превышающую доход от всех остальных отраслей народного хозяйства. Для Беларуси ее развитие особенно актуально из-за малой материалоемкости. Базой для развития электронной отрасли является микроэлектроника.

Одной из важнейших составных частей технологии микроэлектроники является автоматизированное проектирование, основанное на итерационных процессах синтеза и анализа проектов на основе математического моделирования, которое

применяется на различных стадиях проектирования для верификации проектов и разработки средств контроля.

В настоящее время в республике имеются единицы специалистов, которые могут квалифицированно и эффективно использовать лишь отдельные составные части программных систем автоматизированного проектирования (САПР) таких ведущих фирм, как MENTOR GRAPHICS, CADENCE, PCAD, OrCAD и др. Причины этого заключаются в большой стоимости оснащения указанными программными средствами одного рабочего места проектировщика. Невозможно получить своевременную доступную квалифицированную консультацию по их использованию. Зачастую сложно интерпретировать получаемые результаты моделирования. Необходима адаптация средств к условиям применения на предприятии. Многие трудности возникают в связи с тем, что заложенные в программах методы и алгоритмы синтеза и моделирования разработчикам, как правило, не вполне известны.

Имеющиеся в эксплуатации в ограниченном количестве современные зарубежные САПР требуют детального исследования функционального наполнения их модулей и научного обоснования применения того или другого модуля в итерационном процессе синтеза и анализа с целью создания отечественной технологии проектирования. Для выхода на современный уровень необходимо объединить усилия научных сотрудников, владеющих методами математического моделирования и логического проектирования, производственников, имеющих определенный опыт использования зарубежных САПР, а также преподавательский состав вузов. Такое сотрудничество позволит аккумулировать имеющийся научно-технический потенциал в области проектирования СБИС, создать собственные средства проектирования, сделать их доступными широкому пользователю, обеспечит необходимую базу для подготовки квалифицированных специалистов, для повышения квалификации разработчиков.

Известно, что более половины общих затрат на проектирование функционально-сложных изделий микроэлектроники, устройств электроники приходится на верификацию проектов на всех этапах проектирования. Это связано с итерационностью процессов проектирования. До настоящего времени в мире нет автоматических кремниевых компиляторов функционально-сложных устройств, а

имеющиеся средства ориентированы все еще на относительно простые проектируемые объекты. Наименее автоматизированы уровни системного и функционально-логического проектирования. Поэтому в проектах зачастую появляются ошибки, связанные с временным рассогласованием сигналов в цепях схемы, ряд других ошибок, что требует проведения комплексного исследования корректности проекта.

Задача автоматического комплексного контроля проекта на всех стадиях, и в особенности полученного после создания топологии, с целью выявления всех видов ошибок проектирования является одной из наиболее актуальных. От эффективности ее решения определяющим образом зависит эффективность проектирования изделия в целом. В связи с большой трудоемкостью задача верификации решается на основе моделирования, которое, в свою очередь, невозможно без построения соответствующих математических моделей объекта на всех этапах проектирования, а также формальных методов установления функциональной эквивалентности моделей различных уровней.

Таким образом, с учетом современных достижений в области проектирования и производства объектов микроэлектроники и устройств электронной техники актуальными являются следующие задачи:

- Разработка математических моделей для сквозной динамической верификации проектов, содержащих различные базовые компоненты, применяемые в современных цифровых системах, в том числе функционально-сложные элементы и транзисторные структуры, характерные для МОП-технологии.

- Разработка математических моделей физических дефектов и функциональных нарушений, характерных для современных технологий изготовления интегральных схем, пригодных для практического применения в системах автоматизированного построения тестов.

- Разработка формальных методов построения диагностических процедур, удовлетворяющих современным требованиям по качеству диагностирования и ориентированных на устройства практической сложности.

- Создание на базе разработанной теории диагностирования программных средств автоматизированного диагностирования современных цифровых систем, позволяющих удовлетворить предъявляемым требованиям по качеству диагностирования.

В докладе рассматривается задача автоматизации построения моделей цифровых устройств на основе языка VHDL. В настоящее время VHDL фактически является международным стандартом проектирования и моделирования в электронике. На языке VHDL проект описывается на системном уровне, программы синтеза осуществляют раскрытие проекта, то есть детализацию крупных блоков и представление их на функциональном уровне, затем функционально-сложные блоки описываются на уровне базовых компонентов и, наконец, разрабатывается топологический проект. Особенность нисходящего проектирования электронных устройств с использованием описания проектов на различных уровнях на языке VHDL заключается в том, что проектировщику требуются знания как в области электроники и проектирования изделий электроники, так и в области программирования. Кроме того, автоматически построенные описания проектов на языке VHDL мало обзорны для анализа их корректности, зачастую отсутствуют требуемые средства для анализа и построения теста контроля.

Рассматривается задача создания библиотеки компонентов, автоматизации построения последовательности моделируемых входных наборов и техника ее приложения при выполнении VHDL-моделей.

На рис.1 приведен пример электрической схемы одного из элементов библиотеки, таблица переходов которого приведена в таблице 1. Программа моделирования триггера на языке VHDL приведена на рис.2. Общая схема реализации процесса VHDL-моделирования приведена на рис.3. При разработке VHDL-модели цифрового устройства на функционально-логическом уровне, содержащего порядка миллиона вентиляных элементов, необходимо первоначально разработать библиотеку VHDL-моделей базовых компонентов на поведенческом уровне с учетом динамики функционирования, затем структурные модели повторяющихся блоков, после чего приступить к описанию схемы в целом. Для верификации проекта, описанного на языке VHDL, необходимо подготовить тестовые воздействия и соответствующую среду для автоматической инициализации последовательности входных состояний. В докладе предлагается практическое решение названных задач. Работа выполнена в системе ModelSim фирмы Model Technology.

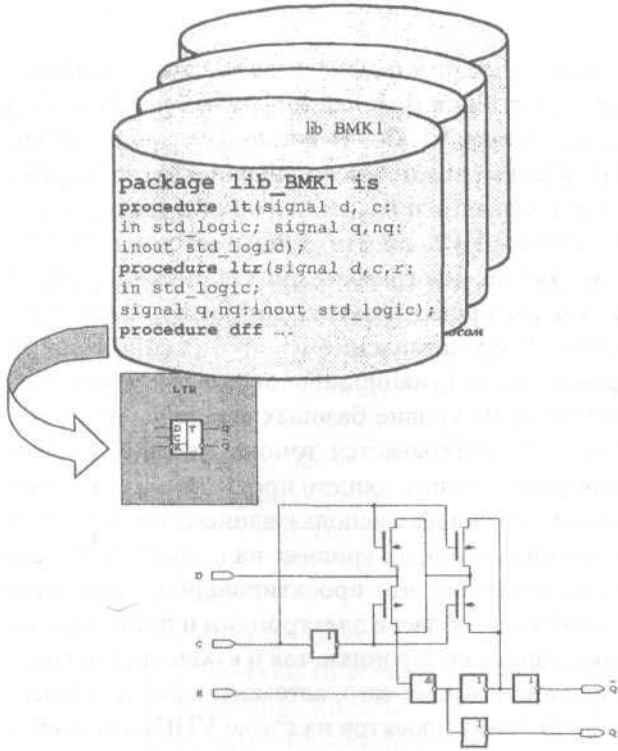


Рис.1. Библиотека компонентов на языке VHDL

Таблица 1.

Автоматная модель					
D	C	R	Q _(t-1)	Q _(t)	nQ
*	*	0	*	0	1
*	0	1	a	a	f
a	1	1	*	a	f
a	x	1	a	a	f

```

VHDL- модель
procedure ltr(signal d,c,r in std_logic;
signal q,nq: inout std_logic)
constant dq01:time:=3.92 ns;
constant dq10:time:=3.34 ns;
constant dnq01:time:=4.21 ns;
constant dnq10:time:=4.02 ns;
variable tmpq:std_logic:=q;
variable tmpnq:std_logic;
begin
case R is
when '0' => tmpq:=0';
when '1' => case C is
when '0' => tmpq:=Q;
when '1' => tmpq:=D;
when 'X' => if D=0 then tmpq:=Q;
else tmpq:=X';
end if;
when others => tmpq:=X';
end case; --C
when others => tmpq:=X';
end case; --R

if tmpq='X' then tmpnq:=not(tmpq);
else tmpnq:=X';
end if;
Output(q,nq,tmpq,tmpnq,dq01,dq10,dnq01,dn);
end;
    
```

Рис.2. VHDL- модель элемента памяти

БИБЛИОТЕКА
VHDL-моделей
компонентов



Рис.3. Общая схема реализации процесса VHDL - моделирования