

Министерство образования Республики Беларусь

Учреждение образования “Белорусский государственный университет
информатики и радиоэлектроники”

Баранов В.В.

Сборник задач, методическое пособие по курсовому проектированию,
лабораторные работы (авторская редакция)

по дисциплине

“Системное проектирование больших и сверхбольших интегральных схем”

для специальности 1 – 39 02 02 “Проектирование и производство РЭС”
специализация 1 – 39 02 02 03 “Технология электронной аппаратуры”

Минск 2007

СОДЕРЖАНИЕ

СБОРНИК ЗАДАЧ.....	3
ЗАДАЧА 1. Эффективность эмиттера, коэффициент переноса и коэффициент умножения коллектора.....	4
ЗАДАЧА 2. Механизм прохождения тока через базу р-п-р-транзистора при нормальном смещении. Зонные диаграммы.....	9
ЗАДАЧА 3. Электронная и дырочная компоненты тока в различных областях р-п-р-транзистора при нормальном смещении.....	12
ЗАДАЧА 4. Диффузионная емкость. Вывод формулы для диффузионной емкости.....	14
ЗАДАЧА 5. Распределение избыточной концентрации неосновных носителей в базе сплавного р-п-р - транзистора. Вычисление тока эмиттера и дифференциального сопротивления между коллектором и базой.....	17
ЗАДАЧА 6. Входные и выходные характеристики р-п-р- транзистора. Принцип действия. Вычисления токов базы и коллектора. Токи утечки.	19
ЗАДАЧА 7. Конструкция, принцип действия и характеристики полевых транзисторов. Преимущества униполярных транзисторов по сравнению с биполярными	23
ЗАДАЧА 8. Транзистор в режиме усиления постоянного тока.....	29
МЕТОДИЧЕСКОЕ ПОСОБИЕ ПО КУРСОВОМУ ПРОЕКТИРОВАНИЮ.....	34
1. Обоснование выбора материалов и технологического оборудования.....	35
2. Разработка технологического процесса изготовления биполярного п-р-п транзистора в составе БИС с изопланарной изоляцией	41
3. Темы курсовых проектов	46
ЛАБОРАТОРНЫЕ РАБОТЫ	48
ЛАБОРАТОРНАЯ РАБОТА № 1 Изучение конструкторско-технологических особенностей тонкоплёночных ГИС и микросборок.....	49
ЛАБОРАТОРНАЯ РАБОТА № 2 Изучение конструкторско-технологических особенностей толстоплёночных ГИС и микросборок.....	69
ЛАБОРАТОРНАЯ РАБОТА № 3 Проектирование маршрутной технологии производства кристаллов БИС матричным методом.....	81
ЛАБОРАТОРНАЯ РАБОТА № 4 Изучение и исследование технологического процесса формирования токопроводящих систем БИС.....	94

СБОРНИК ЗАДАЧ

по дисциплине

“Системное проектирование больших и сверхбольших интегральных схем”

для специальности 1 – 39 02 02 "Проектирование и производство РЭС"

специализация 1 – 39 02 02 03 “Технология электронной аппаратуры”

ЗАДАЧА 1. Эффективность эмиттера, коэффициент переноса и коэффициент умножения коллектора биполярного транзистора в составе БИС и СИС

Применительно к р-п-р – транзистору в составе БИС и СИС объясните качественно значение следующих параметров:

- а) эффективность эмиттера γ ;
 - б) коэффициент переноса β ;
 - в) коэффициент ударной ионизации (умножения) M .
- Покажите, что

$$\gamma = \left(1 + \frac{\sigma_n W}{\sigma_p L_n}\right)^{-1}$$

где σ_n и σ_p - проводимости базовой и эмиттерной областей, L_n - диффузионная длина неосновных носителей в эмиттерной области и W - толщина базы.

Покажите также, что

$$\beta = 1 - \frac{1}{2} \left(\frac{W}{L_p}\right)^2$$

Выразите через параметры u и r коэффициент усиления по постоянному току при включении транзистора по схеме с общей базой и определите коэффициент умножения коллектора.

Решение

а. Прямой ток через эмиттерный переход I_e имеет дырочную и электронную составляющие I_p и I_n .

Таким образом, эффективность эмиттера γ определяется как отношение дырочной составляющей тока к полному току:

$$\gamma = \frac{I_p}{I_p + I_n} = \frac{1}{1 + I_n/I_p} = \left(1 + \frac{I_n}{I_p}\right)^{-1} \approx 1 - \frac{I_n}{I_p}$$

(здесь мы применили биномиальную формулу и учли, что р-область легирована гораздо сильнее n -области, т. е. $I_p \gg I_n$).

Так как дырочная и электронная составляющие эмиттерного тока зависят от прямого смещения на переходе эмиттер — база, эффективность эмиттера в более точном виде можно записать следующим образом:

$$\gamma = \frac{\partial I_p / \partial V_{эб}}{\partial I_p / \partial V_{эб} + \partial I_n / \partial V_{эб}} = \left[1 + \frac{\partial I_n / \partial V_{эб}}{\partial I_p / \partial V_{эб}}\right]^{-1}, \quad (1.1)$$

где

$$I_p = \frac{eAD_p p_n}{L_p} \left[\exp\left(\frac{eV_{эб}}{kT}\right) - 1 \right], \quad (1.2)$$

$$I_n = \frac{eAD_n n_p}{L_n} \left[\exp\left(\frac{eV_{эб}}{kT}\right) - 1 \right] \quad (1.3)$$

(p_n и n_p — равновесные значения концентраций неосновных носителей).

Продифференцируем выражения (1.2) и (1.3) по $V_{эб}$:

$$\frac{\partial I_p}{\partial V_{эб}} = \frac{eAD_p p_n}{W} \frac{e}{kT} \exp\left(\frac{eV_{эб}}{kT}\right), \quad (1.4)$$

$$\frac{\partial I_n}{\partial V_{эб}} = \frac{eAD_n n_p}{L_n} \frac{e}{kT} \exp\left(\frac{eV_{эб}}{kT}\right) \quad (1.5)$$

здесь вместо L_p мы подставили толщину базы W .

Подставим эти выражения в (1.1):

$$\gamma = \left(1 + \frac{D_n W n_p}{L_n D_p p_n} \right)^{-1}. \quad (1.6)$$

Поскольку $n_p \approx n_i^2/N_a$ и $p_n \approx n_i^2/N_d$, мы имеем

$$\gamma \approx \left(1 + \frac{D_n W N_d}{L_n D_p N_a} \right)^{-1}. \quad (1.7)$$

Если необходимо получить высокую эффективность эмиттера, то толщина базы W должна быть сделана незначительной, концентрация донорной примеси в базе должна быть низкой, а концентрация акцепторной примеси в эмиттере - высокой.

Из соотношения Эйнштейна имеем

$$\frac{D_n}{D_p} = \frac{\mu_n}{\mu_p},$$

Откуда находим, что

$$\frac{D_n / D_p}{p_n / n_p} = \frac{\mu_n / \mu_p}{p_n / n_p} = \frac{\sigma_n}{\sigma_p}. \quad (1.8)$$

Подставим соотношение (1.8) в (1.6):

$$\gamma = \left[1 + \left(\frac{\sigma_n}{\sigma_p} \right) \left(\frac{W}{L_n} \right) \right]^{-1}. \quad (1.9)$$

б. При диффузии дырок через базу некоторое их количество рекомбинирует с электронами, поступающими из внешней цепи. Движение этих электронов создает ток базы.

Отношение числа дырок, достигающих коллектора, к числу дырок, покидающих эмиттер в секунду, представляет собой коэффициент переноса β :

$$\beta = \frac{(\partial I_p / \partial V_{эб})_к}{(\partial I_p / \partial V_{эб})_э}. \quad (1.10)$$

Количество дырок, достигающих коллектора, равно разности между числом дырок, покидающих эмиттер, и числом дырок, которые рекомбинируют в базе, т. е.

$$(I_p)_к = (I_p)_э - (I_p)_{рекомб}, \quad (1.11)$$

где индексы «к», «э» и «рекомб» относятся к коллектору, эмиттеру и рекомбинации. Продифференцируем выражение (1.11) по $V_{эб}$:

$$\left(\frac{\partial I_p}{\partial V_{эб}} \right)_к = \left(\frac{\partial I_p}{\partial V_{эб}} \right)_э - \left(\frac{\partial I_p}{\partial V_{эб}} \right)_{рекомб}. \quad (1.12)$$

Используя это выражение в (1.10), получаем

$$\beta = 1 - \frac{(\partial I_p / \partial V_{эб})_{рекомб}}{(\partial I_p / \partial V_{эб})_э}.$$

Плотность тока эмиттера можно записать в виде

$$(I_p)_э = eD_p \frac{\partial p_e}{\partial x}$$

откуда получаем выражение для тока эмиттера

$$(I_p)_э = eAD_p \frac{p_e}{W},$$

где мы использовали линейное распределение концентрации неосновных носителей, как показано на рисунке 1:

$$\frac{\partial p_e}{\partial x} = \frac{\partial p_e}{W}.$$

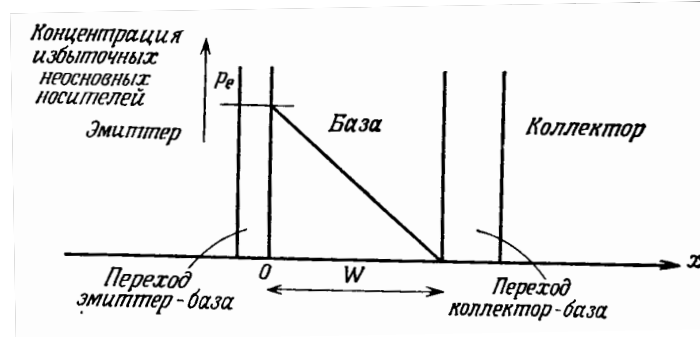


Рисунок 1 – Изменение концентрации носителей в структуре транзистора

Полный объемный заряд в базовой области равен

$$Q = \frac{1}{2} e W p_e A$$

Следовательно, ток, образующийся при рекомбинации носителей,

$$(I_p)_{\text{рекомб}} = \frac{1}{2} \frac{e W p_e A}{\tau_p},$$

так как

$$\frac{dp_e}{dt} = \frac{p_e}{\tau_p}.$$

Предполагая, что полный объемный заряд приблизительно равен полному запасенному избыточному заряду, для коэффициента переноса можем записать

$$\beta = 1 - \frac{(1/2eWA/\tau_p)(\partial p_e / \partial V_{эб})}{(eAD_p/W)(\partial p_e / \partial V_{эб})} = 1 - \frac{1/2eWA/\tau_p}{eAD_p/W} = 1 - \frac{W^2}{2D_p\tau_p}.$$

Таким образом,

$$\beta = 1 - \frac{W^2}{2D_p\tau_p},$$

где

$$L_p^2 = D_p\tau_p.$$

Следовательно, чтобы получить большие значения β , ширина базы W должна быть значительно меньше диффузионной длины L_p .

в. При обычных и фиксированных значениях напряжения $V_{кб}$ дырки, достигающие коллектора, создают коллекторный ток. Однако если $V_{кб}$ увеличивать, то происходит лавинное нарастание числа дырок, и ток $I_{к}$ возрастает очень быстро. Коэффициент ударной ионизации M определяется приближенным выражением

$$M = \frac{1}{1 - (V_{кб} / V_{г})^n},$$

где $V_{г}$ — напряжение пробоя. Для большинства транзисторов $n \approx 3$.

Напряжение пробоя много больше напряжения между коллектором и базой ($V_{г} \gg V_{кб}$)

Например, если $V_{кб} = 6\text{В}$ и $V_{г} = 100\text{В}$, то

$$M = \frac{1}{1 - (6/100)^3} = \frac{1}{1 - 2.16 \cdot 10^{-4}} \approx 1 + 2.16 \cdot 10^{-4} \approx 1$$

Таким образом, коэффициент ударной ионизации M приблизительно равен единице.

Используя окончательные выражения для β и γ , мы можем записать следующее соотношение для коэффициента усиления по постоянному току:

$$\alpha = \gamma\beta = \frac{1}{1 + (\sigma_n / \sigma_p)(W / L_n)} \left[1 - \frac{1}{2} \left(\frac{W}{L_p} \right)^2 \right].$$

ЗАДАЧА 2. Механизм прохождения тока через базу p - n - p -транзистора при нормальном смещении. Зонные диаграммы

Объясните механизм протекания тока через базу p - n - p -транзистора, работающего в условиях нормального смещения. Для иллюстрации постройте зонную диаграмму.

Пусть транзистор имеет следующие параметры: эффективность эмиттера 99%, коэффициент переноса 99,5%, коэффициент ударной ионизации 100%. Вычислите ток коллектора, если ток базы равен 20 мкА, а ток утечки коллектор-база при разомкнутой цепи эмиттера составляет 1 мкА.

Решение

Как в p - n - p -, так и n - p - n -транзисторах при нормальном смещении переход эмиттер-база смещен в прямом направлении, а переход коллектор-база – в обратном направлении.

Однако в p - n - p -транзисторе электропроводность эмиттера p -типа обычно выше, чем электропроводность базы n -типа, и на обоих переходах преобладает дырочный ток. Таким образом, ток в p - n - p -транзисторе обусловлен главным образом дырками.

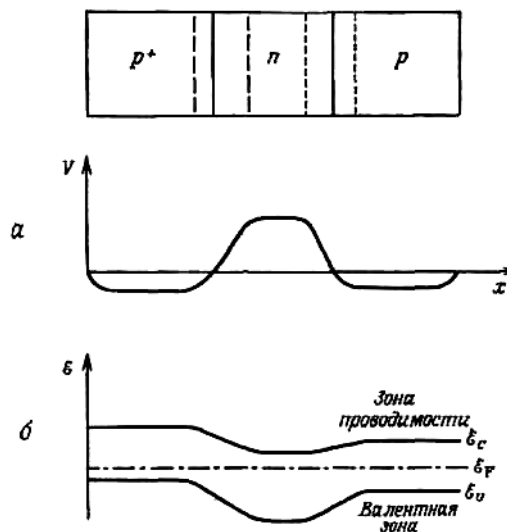


Рисунок 2 - Распределения напряжения в p - n - p -структуре

На рисунке 2 показаны распределения напряжения V и энергии ζ в p - n - p -переходе при нулевом смещении. Толщина обедненного слоя в p -области меньше, чем в n -области, уровень Ферми ζ_F не изменяется во всех трех областях, и результирующий ток равен нулю.

На рисунке 3 приведены распределения напряжения V и энергии ζ при нормальном рабочем смещении. Из фигуры видно, что толщины обедненных слоев, а, следовательно, и распределения напряжения и энергии изменяются.

У границы левого p - n -перехода устанавливается избыточная концентрация дырок, в результате чего происходит их инжекция с границы обедненного слоя эмиттер-база.

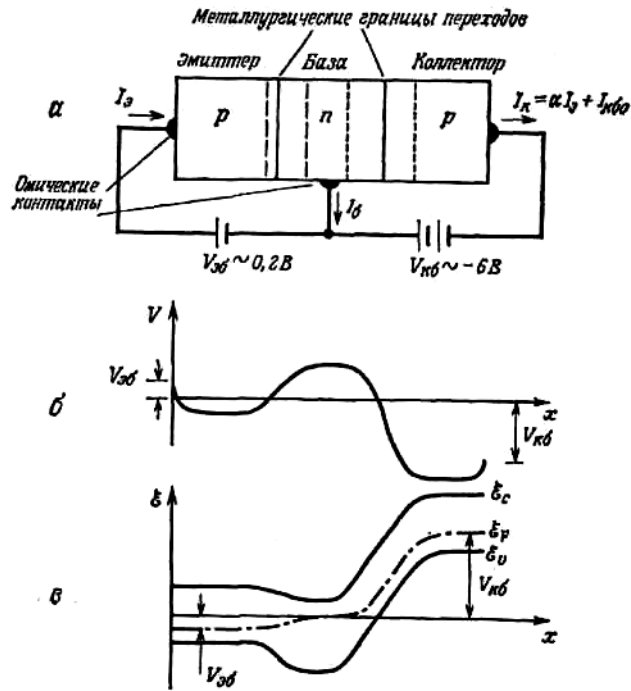


Рисунок 2 - Распределения напряжения в *p-n-p*-структуре

Инжектированные дырки диффундируют через область базы, в которой незначительное их число рекомбинирует с электронами. Следовательно, существует поток электронов в базовую область (из внешней цепи), непрерывно восстанавливающий число электронов, теряемых при рекомбинации. Остальные дырки, не участвующие в рекомбинации, поступают на коллектор.

Транзисторный эффект имеет место в том случае, если толщина базы между переходами меньше диффузионной длины неосновных носителей заряда (дырок) в базе. Таким образом, дырки, инжектируемые в область базы, диффундируют непосредственно к коллектору. Поскольку типичные значения L_p и W равны 10^{-4} и 10^{-5} м, то рекомбинация незначительна.

Коэффициент усиления по постоянному току α транзистора в схеме с общей базой зависит главным образом от трех факторов: 1) эффективности эмиттера γ ; 2) коэффициента переноса β ; 3) коэффициента ударной ионизации M . Эти коэффициенты подробно рассматривались в предыдущей задаче. Мы можем записать

$$\alpha = \gamma\beta \cdot M . \tag{2.1}$$

Но, поскольку $M=1$,

$$\alpha = \gamma\beta . \tag{2.2}$$

Подставляя числовые данные в это выражение, получаем

$$\alpha = 0,99 \cdot 0,995 = 0,985 .$$

Из рис. 3 видно, что ток коллектора дается выражением

$$I_{\text{к}} = \alpha I_{\text{э}} + I_{\text{кб0}}, \quad (2.3)$$

где $I_{\text{кб0}}$ – ток утечки (ток коллектора, когда на базу подано обратное смещение относительно коллектора, а эмиттерная цепь разомкнута).

Ток эмиттера равен

$$I_{\text{э}} = I_{\text{б}} + I_{\text{к}}. \quad (2.4)$$

Подставим это равенство в (2.3):

$$I_{\text{к}} = \alpha(I_{\text{б}} + I_{\text{к}}) + I_{\text{кб0}}$$

или

$$I_{\text{к}}(1 - \alpha) = \alpha I_{\text{б}} + I_{\text{кб0}}.$$

Отсюда

$$I_{\text{к}} = \frac{\alpha}{1 - \alpha} I_{\text{б}} + \frac{1}{1 - \alpha} I_{\text{кб0}} = \frac{0,985}{1 - 0,985} \cdot 20 \cdot 10^{-6} + \frac{1}{1 - 0,985} \cdot 1 \cdot 10^{-6} = 1,38 \text{ мА.}$$

ЗАДАЧА 3. Электронная и дырочная компоненты тока в различных областях $p-n-p$ -транзистора при нормальном смещении

Начертите схему, четко показывающую разделение токов на электронную и дырочную компоненты, и укажите направление этих компонент в различных областях $p-n-p$ -транзистора, работающего в условиях нормального смещения. Исходя из диаграммы, покажите, что ток базы $I_b = I_e(1 - \alpha) - I_{кбо}$, где α – произведение трех величин: эффективности эмиттера γ , коэффициента переноса β и коэффициента ударной ионизации M .

Пусть в транзисторе, включенном по схеме с общим эмиттером, ток утечки $I_{кбо} = 100$ нА и для получения общего тока коллектора 1 мА ток базы должен быть равен 10 мкА. Вычислите коэффициент усиления по постоянному току для этого транзистора и ток утечки $I_{кэо}$.

Решение

На рисунке 4 схематически показано распределение токов на электронную и дырочную компоненты и их направление в различных областях $p-n-p$ -транзистора при нормальном смещении: эмиттерный переход смещен в прямом направлении, а коллекторный – в обратном.

На рисунке 5 наглядно показаны величина и направление этих компонент.

Токи

$$\gamma(1 - \beta)I_e \text{ и } \beta\gamma \cdot I_e + I_{кбо}$$

являются дырочными компонентами, а

$$(1 - \gamma)I_e \text{ и } I_{кбо}$$

– электронными компонентами.

Если I_e – ток эмиттера, тогда ток, достигающий перехода эмиттер-база, равен $\gamma \cdot I_e$ (напомним, что γ – эффективность эмиттера). Следовательно, электронная компонента равна $(1 - \gamma)I_e$. Дырочная компонента тока, достигающего перехода база-коллектор, равна $\gamma\beta \cdot I_e$, где β – коэффициент переноса.

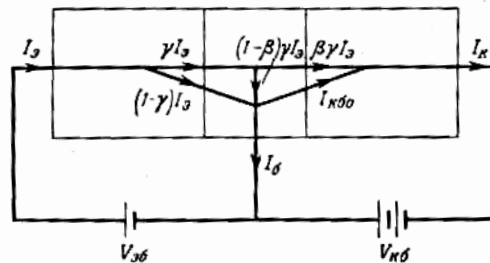


Рисунок 4 – Распределение токов

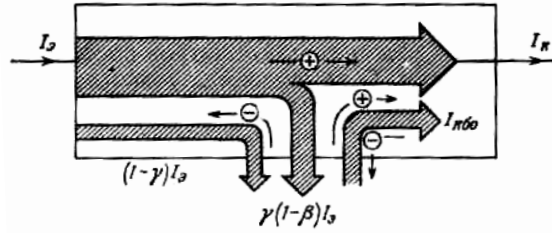


Рисунок 5 – Направление токов

Поэтому дырочный ток в базе, обусловленный рекомбинацией носителей, есть $\gamma(1-\beta)I_э$. Учитывая ток $I_{кбб}$, обусловленный тепловой генерацией, ток коллектора можно записать в виде

$$I_к = \beta\gamma \cdot I_э + I_{кбб} \text{ или } \alpha I_э + I_{кбб},$$

где $\alpha = \beta\gamma$ (в предположении, что коэффициент ударной ионизации $M=1$). Таким образом, в $p-n-p$ -транзисторе ток обусловлен в основном дырками. Полный ток базы

$$I_б = I_э(1-\gamma) + (1-\beta)\gamma \cdot I_э - I_{кбб} = I_э(1-\alpha) - I_{кбб}. \quad (3.1)$$

Преобразуя это выражение, получаем, что ток эмиттера

$$I_э = \frac{I_б}{1-\alpha} + \frac{I_{кбб}}{1-\alpha},$$

а ток коллектора

$$I_к = \frac{\alpha}{1-\alpha} I_б + \frac{I_{кбб}}{1-\alpha}. \quad (3.2)$$

Когда $I_б = 0$,

$$I_к = I_{кэб} = \frac{I_{кбб}}{1-\alpha}.$$

Подставив в (3.2) числовые данные, находим

$$\alpha = 0,99,$$

$$I_{кэб} = 100 \cdot 100 \cdot 10^{-9} = 10 \text{ мкА}.$$

ЗАДАЧА 4. Диффузионная емкость. Вывод формулы для диффузионной емкости

Выведите приближенное выражение для концентрации неосновных носителей в базе транзистора, работающего в активном режиме. Дайте четкое обоснование принятым допущениям. С помощью полученного выражения покажите, что диффузионная (накопленная) емкость C_D приближенно описывается формулой

$$C_D = \frac{eI_3 W^2}{2kTD},$$

где I_3 – ток эмиттера, e – заряд электрона, W – эффективная толщина базы, k – постоянная Больцмана, T – температура (К), D – коэффициент диффузии носителей. В чем состоит основная причина уменьшения диффузионной емкости?

Решение

В p - n - p -транзисторе плотность тока базы полностью обусловлена диффузией положительных дырок.

Плотность диффузионного дырочного тока определяется концентрацией неосновных носителей заряда в базе транзистора и дается выражением

$$J_p = -eD_p \frac{dp_e}{dx}, \quad (4.1)$$

Распределение избыточной концентрации дырок в базе транзистора показано на рисунке 6.

Предполагается, что оно должно быть линейным по следующим причинам:

1. Рекомбинация носителей в базе очень мала, так как ее толщина $W \ll L_p$ (L_p – диффузионная длина неосновных носителей).
2. Падение напряжения сосредоточено на переходах, так что в области базы электрическое поле отсутствует.

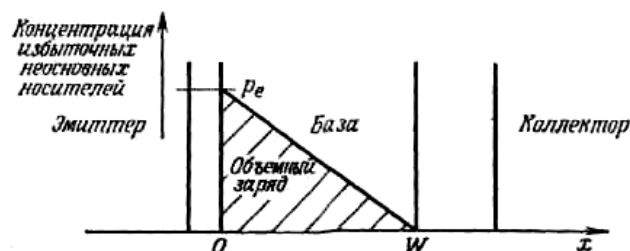


Рисунок 6 – Распределение избыточной концентрации дырок в базе

3. В равновесных условиях (входные сигналы отсутствуют) ток мал.
4. Площади эмиттера и коллектора одинаковы по предположению.

Из рисунка 6 мы видим, что наклон прямой распределения концентрации дырок в базе дается выражением

$$\frac{dp_e}{dx} \approx -\frac{p_e}{W}, \quad (4.2)$$

а плотность дырочного тока

$$J_p \approx -eD\left(-\frac{p_e}{W}\right) = \frac{eD_p p_e}{W}.$$

Следовательно, избыточная концентрация дырок приближенно определяется выражением

$$p_e \approx \frac{WI_p}{eD_p A}, \quad (4.3)$$

где A – площадь поперечного сечения эмиттерного или коллекторного переходов, перпендикулярных плоскости фигуры.

Избыточная плотность заряда на эмиттерном переходе равна ep_e ($\text{Кл}\cdot\text{м}^{-3}$), а на коллекторном переходе – нулю. Средняя плотность заряда есть $ep_e/2$. Используя выражение (4.3), получаем формулу для фактического объемного заряда в базе:

$$q_6 = \frac{ep_e WA}{2} = \frac{W^2 I_p}{2D_p}. \quad (4.4)$$

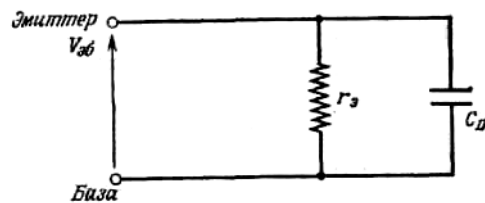


Рисунок 7 – Эквивалентная схема перехода эмиттер — база, показывающая влияние дифференциального сопротивления $r_э$ и диффузионной емкости C_D

На рисунке 6 распределение этого заряда показано штриховкой.

Пусть C_D – диффузионная емкость

$$C_D = \frac{dq_6}{dV_{эб}} = \frac{dq_6}{dI_3} \frac{dI_3}{dV_{эб}}. \quad (4.5)$$

Продифференцируем выражение (4.4) для q_6 по I_3 :

$$\frac{dq_{\bar{6}}}{dI_3} = \frac{W^2}{2D_p}. \quad (4.6)$$

Но

$$\frac{dI_3}{dV_{\bar{6}}} = \frac{1}{r_3} = \frac{eI_3}{kT}, \quad (4.7)$$

где r_3 – дифференциальное сопротивление эмиттерного перехода (диода, включенного в прямом направлении).

Подставляя (4.6) и (4.7) в выражение (4.5), имеем

$$C_D = \frac{W^2 e I_3}{2D_p k T}.$$

Основной причиной, вызывающей уменьшение диффузионной емкости, является дифференциальное сопротивление диода, равное kT/eI_3 . Действительно, как показано на рисунке 7, дифференциальное сопротивление диода r_3 включено параллельно емкости.

ЗАДАЧА 5. Распределение избыточной концентрации неосновных носителей в базе сплавного р-п-р - транзистора. Вычисление тока эмиттера и дифференциального сопротивления между коллектором и базой

Рассмотрите *p-n-p*-транзистор, в котором площадь как коллекторного, так и эмиттерного переходов равна $1 \cdot 10^{-6} \text{ м}^2$, а коэффициент диффузии дырок в базе $D_p = 5 \cdot 10^{-3} \text{ м}^2/\text{с}$.

При $V_{кб} = 1,0 \text{ В}$ распределение концентрации дырок в базе имеет вид, показанный на рисунке 8.

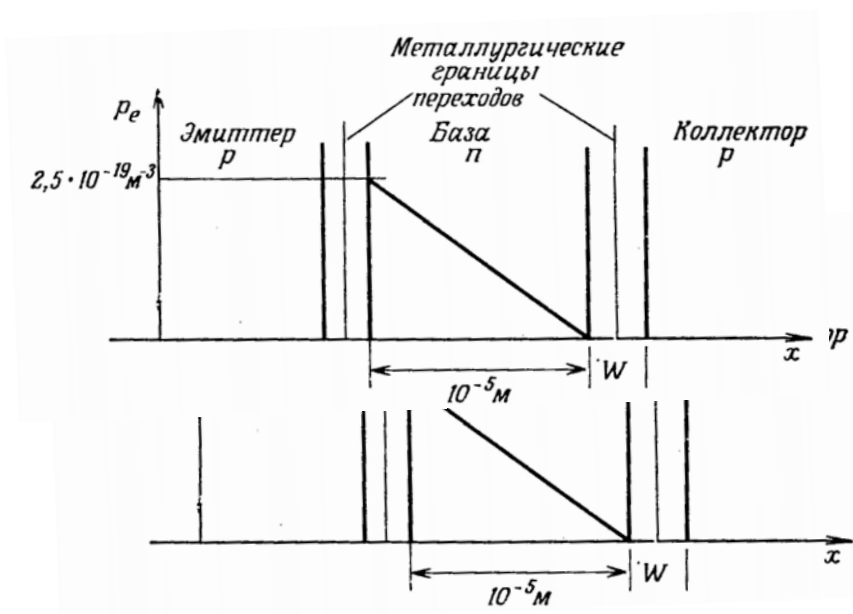


Рисунок 8 – Распределение концентрации дырок в базе

Определите ток эмиттера, обусловленный дырками, пренебрегая токами утечки.

Вычислите дифференциальное сопротивление между коллектором и базой при $V_{кб} = 9,0 \text{ В}$, если толщина обедненного слоя коллекторного перехода $W = (1 + \sqrt{V_{кб}}) \cdot 10^{-6} \text{ м}$; предположите, что условия на переход эмиттер-база не изменяются и соответствуют рисунку 8.

Решение

Плотность тока неосновных носителей (дырок) в базе определяется выражением

$$J_p = -eD_p \cdot \frac{dp_e}{dx}$$

и, следовательно, дырочный ток эмиттера

$$I_p = -eD_p \cdot \left(\frac{dp_e}{dx} \right) A.$$

Наклон распределения избыточной концентрации дырок (рис.8)

$$\frac{dp_e}{dx} = -\frac{p_e}{W} = -\frac{2,5 \cdot 10^{19}}{10^{-5}} = -2,5 \cdot 10^{24} \text{ дырок} \cdot \text{м}^{-3}/\text{м},$$

$$I_p = -1,6 \cdot 10^{-19} \cdot 50 \cdot 10^{-4} \cdot (-2,5 \cdot 10^{24}) \cdot 10^{-6} = 2 \cdot 10^{-3} \text{ А.}$$

Пусть $W_{\text{полн}}$ – полное расстояние между границей обедненного слоя коллектора со стороны коллектора и границей обедненного слоя эмиттера со стороны базы.

Ток коллектора

$$I_k = \frac{e \cdot D_p \cdot A \cdot p_e}{W_{\text{полн}} - W} = \frac{e \cdot D_p \cdot A \cdot p_e}{W_6},$$

где W_6 – эффективная ширина базы. Таким образом:

$$W_{\text{полн}} = W_6 + W = 10^{-5} + (1 + \sqrt{V_{\text{кб}}}) \cdot 10^{-6}.$$

Если $V_{\text{кб}}=1$ В, то $W_{\text{полн}}=1,2 \cdot 10^{-5}$ м. Ток коллектора вычисляется по формуле

$$I_k = \frac{e \cdot D_p \cdot A \cdot p_e}{[W_{\text{полн}} - (1 + \sqrt{V_{\text{кб}}}) \cdot 10^{-6}]}$$

Продифференцируем это выражение по $V_{\text{кб}}$:

$$\frac{dI_k}{dV_{\text{кб}}} = -\frac{e \cdot D_p \cdot A \cdot p_e \left(-V_{\text{кб}}^{-1/2} / 2 \right) \cdot 10^{-6}}{[W_{\text{полн}} - (1 + \sqrt{V_{\text{кб}}}) \cdot 10^{-6}]^2}.$$

Если $V_{\text{кб}}=9$ В, то $\frac{dI_k}{dV_{\text{кб}}} = -\frac{10^{-4}}{3 \cdot 0,64}$ См.

Следовательно, дифференциальное сопротивление $r = \frac{dV_{\text{кб}}}{dI_k} = 19,2$ кОм.

ЗАДАЧА 6. Входные и выходные характеристики $p-n-p$ - транзистора. Принцип действия. Вычисления токов базы и коллектора. Токи утечки.

Постройте типичные характеристики $p-n-p$ - транзистора и опишите кратко, как он работает. Дайте определение параметров α и $I_{кб0}$.

Транзистор имеет $\alpha = 0,98$. Между базой и эмиттером поддерживается такая разность потенциалов, при которой ток эмиттера $I_э = 5\text{мА}$. Вычислите токи базы и коллектора, если $I_{кб0} = 10\text{мкА}$. Будет ли равен нулю ток базы? Отметьте все принятые допущения.

Решение

Существуют три способа включения $p-n-p$ или $n-p-n$ транзистора: 1) схема с общей базой, 2) схема с общим эмиттером и 3) схема с общим коллектором.

Рассмотрим схему с общей базой. На рисунке 9 приведена схема обычного включения $p-n-p$ - транзистора.

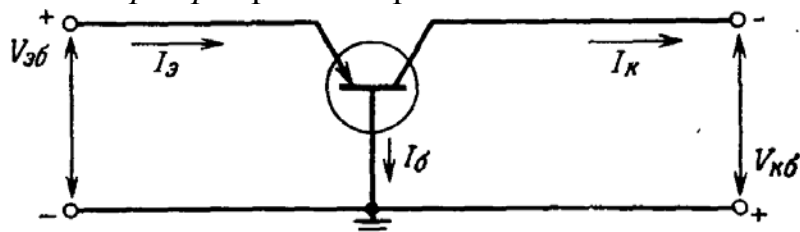


Рисунок 9 – Схема включения $p-n-p$ - транзистора с общей базой

Типичные входные характеристики $p-n-p$ - транзистора с общей базой представлены на рисунке 10.

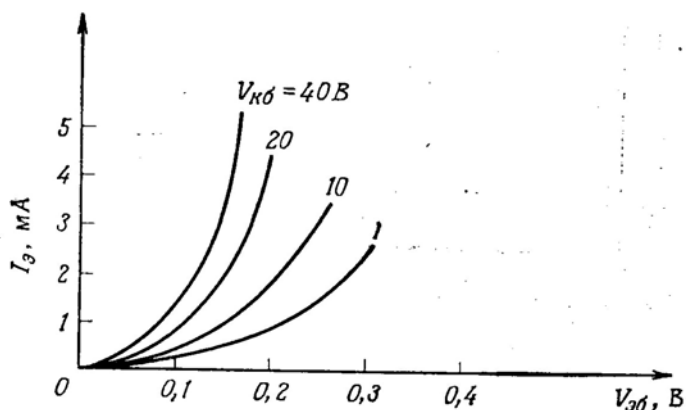
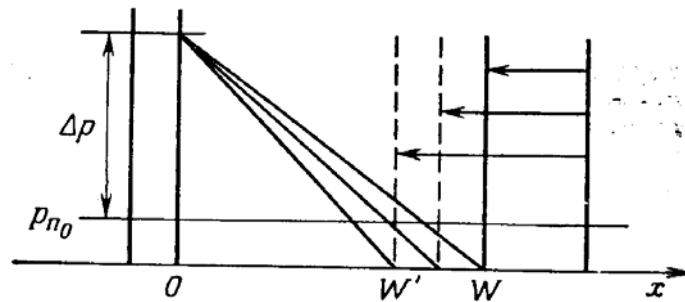


Рисунок 10 – Входные характеристики $p-n-p$ - транзистора с общей базой

Зависимости $I_э$ от $V_эб$ при различных постоянных значениях $V_кб$ аналогичны характеристикам $p-n$ -перехода при прямом напряжении смещения. Эмиттерная характеристика слабо зависит от напряжения на коллекторе $V_кб$, поскольку толщина обедненного слоя коллектора изменяется с $V_кб$. Это изменение видно на рисунке 11, где показано, что при увеличении $V_кб$ граница обедненного слоя смещается от точки W к W' , расположенной

ближе к эмиттеру.

В точке $x = 0$ несколько увеличивается градиент концентрации дырок: это в свою очередь вызывает незначительное увеличение тока эмиттера для данного напряжения на эмиттере



Δp – концентрация избыточных дырок; $p_{п0}$ – равновесная концентрация дырок; Эффект смыкания при $W = 0$.

Рисунок 11 – Изменение концентрации дырок

Типичные выходные характеристики $p-n-p$ - транзистора, включенного по схеме с общей базой, приведены на рисунке 12.

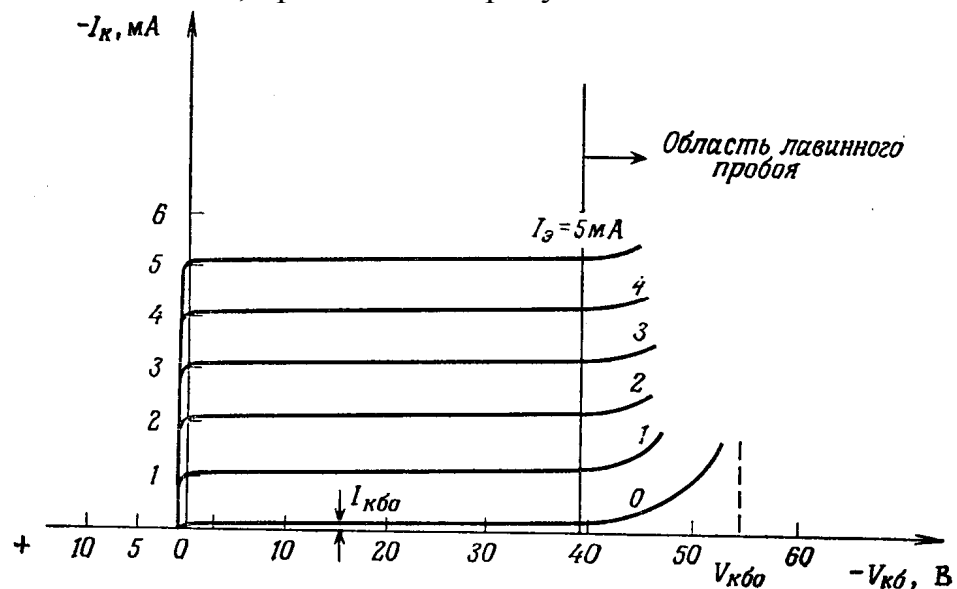


Рисунок 12 – Выходные характеристики $p-n-p$ - транзистора

Выходные характеристики при включении по схеме с общей базой [зависимость $I_k(V_{кб})$ при различных постоянных значениях $I_э$] показывают, что ток коллектора практически равен току эмиттера ($\alpha \approx 1$) и фактически не зависит от $V_{кб}$. Чтобы уменьшить ток коллектора до нуля необходимо приложить небольшое напряжение к коллектору (~ 1 В для Si); при этом значительно увеличивается концентрация дырок на расстоянии W , которая, как показано на рисунке 13, становится равной концентрации дырок в эмиттере в точке $x = 0$.

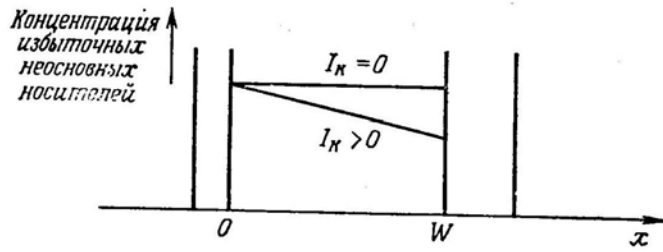


Рисунок 13 – Распределение концентрации избыточных носителей, когда оба перехода смещены в прямом направлении

Ток утечки $I_{кб0}$ значительно меньше обычного обратного тока p-n-перехода, поскольку наличие эмиттерного перехода с нулевым градиентом концентрации дырок при $x = 0$ (т.е. $I_э = 0$) уменьшает градиент концентрации дырок при $x=W$, как показано на рисунке 14.

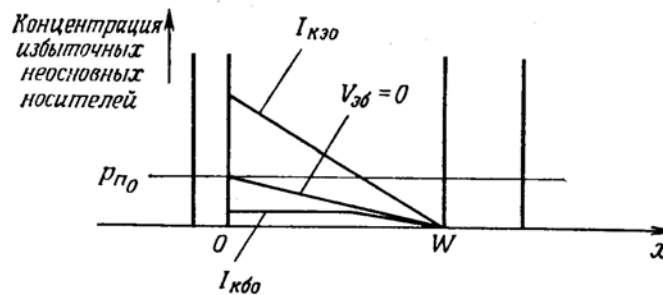


Рисунок 14 – Распределение концентрации избыточных неосновных носителей в базе p-n-p – транзистора при обратном смещении коллектора относительно эмиттера и $I_б = 0$ ($I_{кэ0}$) и при обратном смещении коллектора относительно базы $I_э = 0$ ($I_{кб0}$).

В случае очень малой толщины базы или относительно низкой степени легирования пробой может быть также обусловлен эффектом «прокола» базы (при некотором значении $V_{кб}$ толщина нейтральной базы уменьшается до нуля и обедненная область коллектора приходит в непосредственный контакт с обедненной областью эмиттера). В этом случае коллектор фактически замкнут на эмиттер и ток может быть большим. (Хотя в задаче требовалось лишь построить типичные характеристики транзистора, мы сочли необходимым дать им более полное объяснение.)

Физические принципы, лежащие в основе работы p-n-p- транзистора, рассмотрены в предыдущих задачах. Там же мы дали определение параметров α и $I_{кб0}$.

Вычислим ток коллектора

$$I_K = \alpha \cdot I_э + I_{кб0} = 0,98 \cdot 5 \cdot 10^{-3} + 10 \cdot 10^{-6} = 4,91 \text{ мА.}$$

Но поскольку

$$I_э = I_K + I_б,$$

мы можем, зная I_K , вычислить ток базы

$$I_б = I_э + I_K = 5 \cdot 10^{-3} - 4,91 \cdot 10^{-3} = 90 \text{ мкА.}$$

Следовательно, $I_6 = 0$, если ток эмиттера равен току коллектора, т.е. должно выполняться следующее равенство:

$$I_3 = \alpha \cdot I_3 + I_{к60}.$$

Отсюда мы находим, что ток базы равен нулю, если

$$I_3 = \frac{I_{к60}}{1 - \alpha} = I_{кэ0} = \frac{10 \cdot 10^{-6}}{1 - 0,98} = 0,5 \text{ мА}.$$

ЗАДАЧА 7. Конструкция, принцип действия и характеристики полевых транзисторов. Преимущества униполярных транзисторов по сравнению с биполярными

В чем состоит отличие биполярного транзистора от униполярного?

С помощью схематических диаграмм объясните конструкцию и принцип работы полевого транзистора с каналами p - или n - типа и с затвором в виде p - n -перехода. Начертите ряд типичных характеристик полевого транзистора, включенного по схеме с общим истоком. На том же самом графике укажите кривую отсечки (перекрытие канала) и объясните ее значение.

Используя различные схемы, объясните также конструкцию и принцип работы разных типов полевых транзисторов с изолированным затвором или МОП - транзисторов (со структурой металл - окисел - полупроводник). Укажите на некоторые преимущества полевых транзисторов перед обычными плоскостными транзисторами.

Решение

К биполярным транзисторам относятся плоскостные транзисторы, в которых ток обусловлен основными и неосновными носителями заряда (дрейфовый и диффузионный токи).

Униполярные транзисторы — это полевые транзисторы, в которых ток создается основными носителями заряда (дрейфовый ток).

На рисунке 15 показаны сечения полевого транзистора с каналом n - типа и с затвором в виде p - n -перехода для $V_{зи}=0$ и увеличивающегося напряжения $V_{си}$.

Полярности соответствуют нормальному режиму работы. Показаны два омических контакта: один, действующий как исток, другой — как сток. Затвор образует выпрямляющий переход с каналом. Материал p -типа является сильнолегированным (на фигуре эта область обозначена через p^+), а материал n -типа легирован слабо и переносит основные носители заряда.

Такой полевой транзистор с плоскостным затвором по существу выполняет функции резистора, управляемого напряжением. Его сопротивление можно изменять, варьируя ширину обедненного слоя, который простирается в область канала.

В случае если рассматривается полевой транзистор с каналом p -типа, то полярности меняются на обратные. При $V_{зи}=V_{си}=0$ прибор находится в равновесии и ток через прибор не течет (рисунок 15, а).

Для значений $V_{зи} \leq 0$, когда величина напряжения на стоке увеличивается (оно положительно по отношению к истоку), от истока к стоку потечет небольшой ток.

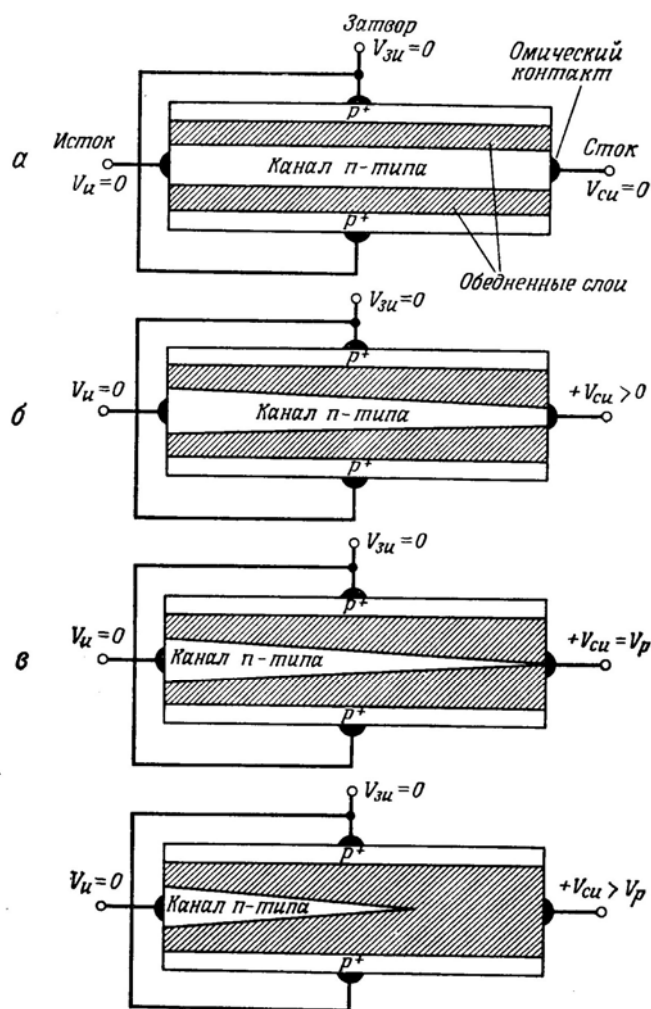


Рисунок 15 – Поперечный разрез полевого транзистора с затвором в виде p - n -перехода и с каналом n -типа. а-равновесные условия: $V_{зи}=V_{си}=V_s=0$, ток отсутствует; б-при $V_{зи}=0$ и $V_{си}>0$ ток течет от истока к стоку; в-при $V_{зи}=0$ и $V_{си}=V_p$ ток равен току насыщения $I_{сиS}$; г-при $V_{зи}=0$ и $V_{си}>V_p$ ток стока в основном равен току насыщения $I_{сиS}$.

При достаточно больших значениях $V_{си}$ обедненные слои в области, находящейся у конца транзистора со стороны стока, полностью перекрывают канал n -типа. Напряжение, при котором происходит этот эффект, называют напряжением перекрытия $V_{си}=V_p$ (рисунок 15, в). На рисунок 15, г изображены обедненные области для еще больших значений $V_{си}$.

При этом ток, однако, имеет по существу то же самое значение, что и ток насыщения, так как носители инжектируются из канала в обедненную область в точке соприкосновения обедненных слоев. В этом отношении униполярный транзистор ведет себя аналогично биполярному транзистору, в котором носители инжектируются из эмиттера в коллектор, смещенный в обратном направлении.

Ряд типичных характеристик полевого транзистора с затвором в виде p - n -перехода приведен на рисунке 16. Показана зависимость тока стока $I_{си}$ от напряжения между стоком и истоком $V_{си}$ при различных значениях

напряжения на затворе $V_{зи}$.

Можно отчетливо различить три области:

- 1) Область линейной зависимости, $I_{си} \sim V_{си}$, где напряжение $V_{си}$ мало.
- 2) Область насыщения, где ток в основном не изменяется (не зависит от $V_{си}$).
- 3) Область пробоя, где ток стока быстро нарастает при незначительном увеличении $V_{си}$.

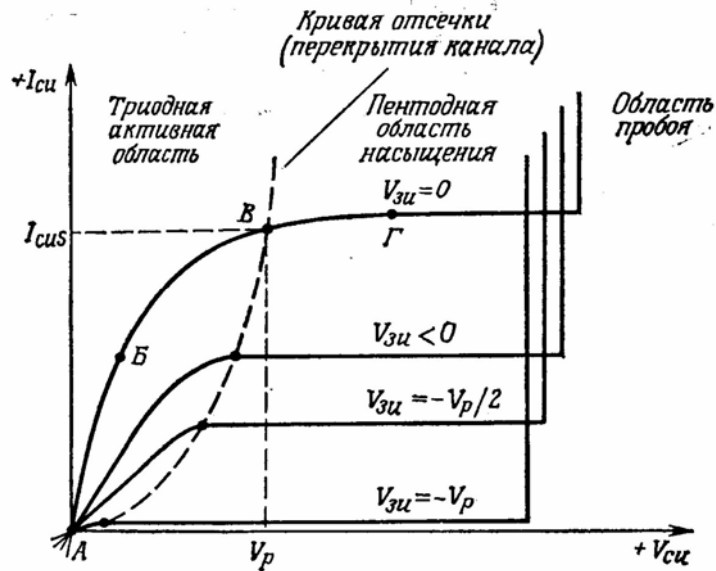


Рисунок 16 – Типичные характеристики полевого транзистора

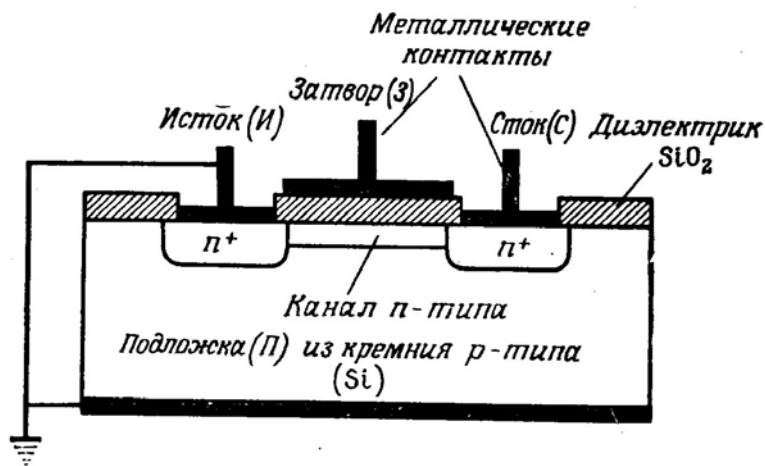


Рисунок 17 – Структура униполярного транзистора

При уменьшении напряжения на затворе $V_{зи}$ значения тока и напряжения насыщения снижаются из-за уменьшения первоначальной ширины канала, что приводит к увеличению начального сопротивления.

При $V_{си} > V_p$ прибор обеспечивает большее усиление и более высокий выходной импеданс. Таким образом, рабочая область находится выше напряжения перекрытия, где свойства транзистора аналогичны свойствам высоковакуумного пентода.

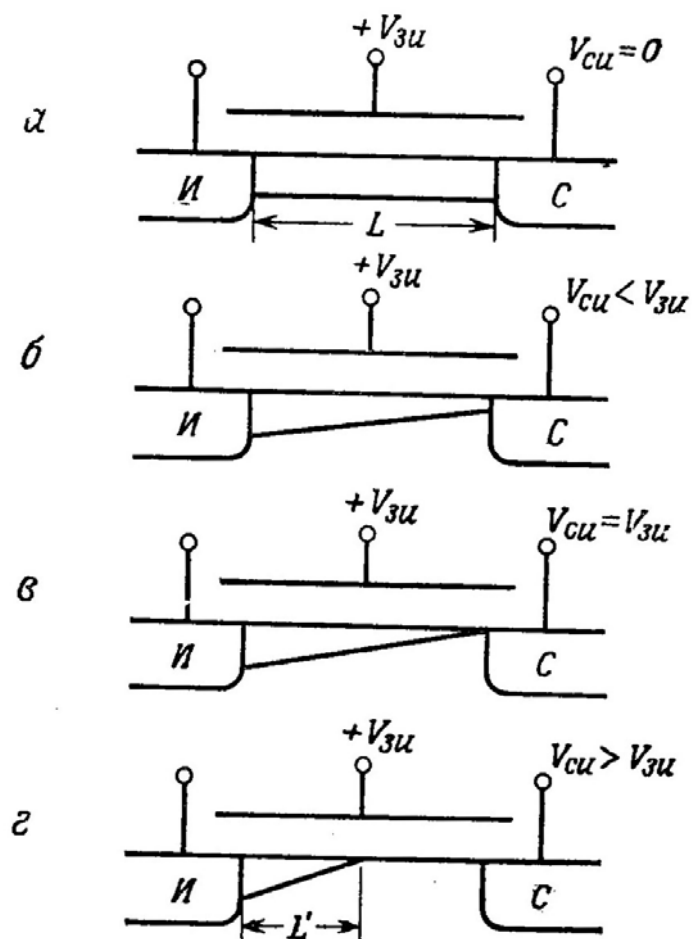


Рисунок 18 – Изменение ширины канала при изменении смещения на затворе

Поскольку в полевых транзисторах с изолированным затвором затвор чаще всего делают на основе структуры металл - окисел - полупроводник, то их называют МОП-транзисторами.

Наиболее часто используемой системой полупроводник — диэлектрик является система Si—SiO₂

Конструкция полевого транзистора с изолированным затвором показана на рисунке 17. Прибор состоит из подложки, образуемой полупроводником *p*-типа, в котором имеются созданные диффузией две *n*⁺-области-исток и сток. Металлический контакт к диэлектрику называют затвором.

Когда к затвору не приложено напряжение, электроды истока и стока соответствуют двум включенным навстречу *p-n*-переходам. В этих условиях от истока к стоку может протекать только обратный ток утечки (ток насыщения). Рассмотренный прибор является усовершенствованным вариантом МОП-транзистора с каналом *n*-типа.

Если к затвору приложено довольно большое положительное напряжение, так что между двумя *n*⁺-областями образуется канал, то исток и сток оказываются соединенными плоским проводящим каналом *n*-типа, через который может течь большой ток.

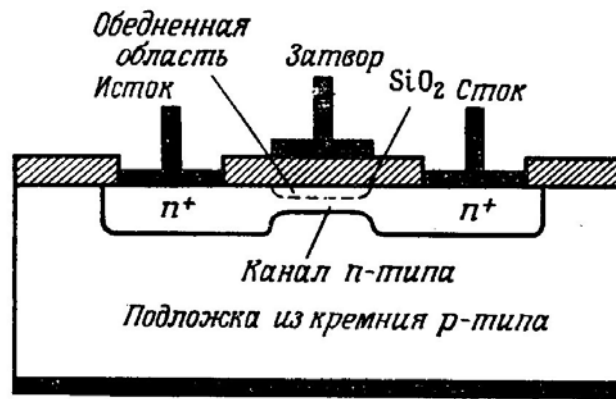


Рисунок 19 – Структура МОП транзистора

Проводимость этого канала может модулироваться путем изменения напряжения на затворе.

Если напряжение сток — исток $V_{си}$ невелико, то ток от истока к стоку потечет через этот проводящий канал (рисунок 18, б). Таким образом, канал действует как сопротивление нагрузки и ток $I_{си}$ пропорционален $V_{си}$. Этот режим соответствует линейной области вольтамперной характеристики.

При увеличении напряжения $V_{си}$ глубина канала уменьшается и на некоторой длине L становится равной нулю. Как показано на рисунке 18, в, этот режим соответствует перекрытию канала.

При напряжениях, превышающих напряжение перекрытия, ток стока в основном не изменяется, что связано с увеличением толщины обедненного слоя вблизи стока. Эффективная длина канала при этом уменьшается (рисунок 18, г).

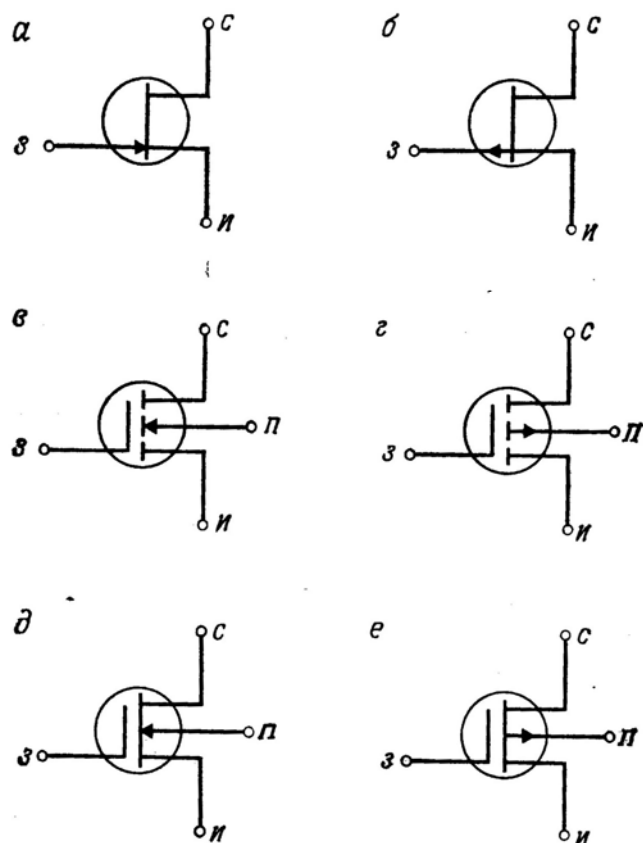


Рисунок 20 – Обозначения полевых транзисторов в схемах. И - исток, З - затвор, С - сток, П - подложка. Полевой транзистор с каналом n -типа (а) и с каналом p -типа (б); МОП-транзистор с каналом n -типа (в) и с каналом p -типа (г), работающий в режиме обогащения (с индуцированным каналом); МОП-транзистор с каналом n -типа (д) и с каналом p -типа (е), работающий в режиме обеднения (с встроенным каналом)

Если канал n -типа существует при нулевом смещении на затворе, то, чтобы понизить проводимость канала n -типа в МОП-транзисторе, мы должны приложить к затвору отрицательное напряжение смещения. При этом в МОП-транзисторе создается обедненная область в n -канале, как показано на рисунке 19.

На рис. 20 приведены схемные обозначения различных типов полевых транзисторов.

Полевые транзисторы имеют следующие преимущества по сравнению с биполярными транзисторами:

- 1) очень высокий входной импеданс, особенно при работе в режиме обеднения;
- 2) низкий уровень шумов;
- 3) полевые транзисторы, в частности МОП-транзисторы, удобны для использования в интегральных схемах.

ЗАДАЧА 8. Транзистор в режиме усиления постоянного тока

Чем транзистор отличается от двух диодов, включенных навстречу друг другу?

Рассмотрите *p-n-p* - транзистор, включенный по схеме, показанной на рисунке 21. Пусть площадь эмиттера равна $0,01 \text{ см}^2$, концентрация дырок в базе 10^{12} см^{-3} , а коэффициент диффузии $50 \text{ см}^2/\text{с}$.

а) Напряжение, измеренное вольтметром, равно 25 мВ. Какое напряжение покажет вольтметр, если коллектор накоротко замкнуть с базой?

б) Оцените эффективную толщину базы.

в) Пусть источником постоянного тока служит батарея напряжением 25 мВ. Вычислите ток эмиттера, если коллектор накоротко замкнут с базой.

Решение

Транзистор отличается от двух диодов, включенных навстречу друг другу, тем, что в последнем соединении отсутствуют генераторы тока, которые существенным образом характеризуют работу транзистора, обеспечивая усиление тока.

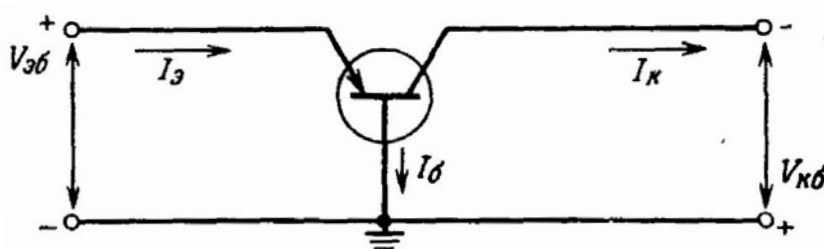


Рисунок 21 – Схема включения транзистора с общей базой

а. На рисунке 22 приведена эквивалентная схема транзистора на основе идеальных диодов Эберса — Молла. Ток эмиттера записывается в виде:

$$I_э = I_{эбS} \left[\exp\left(\frac{V_{эб}}{V_T}\right) - 1 \right] - \alpha_R \cdot I_{кбS} \left[\exp\left(\frac{V_{кб}}{V_T}\right) - 1 \right]. \quad (8.1)$$

Переход коллектор - база обычно смещен в обратном направлении на несколько вольт, поэтому $V_{кб} \gg V_T$, где V_T - термо-э.д.с, взятая равной 25 мВ.

Экспоненциальный член в уравнении (8.1) $\exp(V_{кб}/V_T) = \exp(-a) \rightarrow 0$ (a - большая величина).

Поэтому уравнение (8.1) можно записать в виде:

$$I_э \approx I_{эбS} \left[\exp\left(\frac{V_{эб}}{V_T}\right) - 1 \right] + \alpha_R \cdot I_{кбS}. \quad (8.2)$$

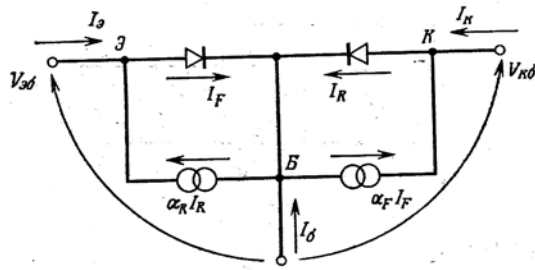


Рисунок 22 – Эквивалентная схема транзистора

Из рисунка 22 видно, что ток коллектора выражается аналогичным образом:

$$I_K \approx -\alpha_F \cdot I_{\text{эбS}} \left[\exp\left(\frac{V_{\text{эб}}}{V_T}\right) - 1 \right] - I_{\text{кбS}}. \quad (8.3)$$

Поскольку, согласно условиям задачи, $V_{\text{эб}}=25$ мВ, $V_T=25$ мВ, уравнение (8.2) можно записать в виде:

$$I_э \approx I_{\text{эбS}} [\exp(1) - 1] + \alpha_R \cdot I_{\text{кбS}} \approx I_{\text{эбS}} \cdot (2,7183 - 1) + \alpha_R \cdot I_{\text{кбS}} \approx 2,7183 \cdot I_{\text{эбS}} + \alpha_R \cdot I_{\text{кбS}}. \quad (8.4)$$

Если коллектор замкнут с базой, т. е. $V_{\text{кб}} = 0$, то

$$I_э \approx I_{\text{эбS}} \left[\exp\left(\frac{V_{\text{эб}}}{V_T}\right) - 1 \right]. \quad (8.5)$$

Используя в этом выражении равенство: $\alpha_F \cdot I_{\text{эбS}} = \alpha_R \cdot I_{\text{кбS}}$, получаем:

$$I_э \approx I_{\text{эбS}} (1,7183 + \alpha_F). \quad (8.6)$$

Приравнивая уравнения (8.5) и (8.6), т. е.

$$1,7183 + \alpha_F = \exp\left(\frac{V_{\text{эб}}}{V_T}\right) - 1,$$

находим

$$V_{\text{эб}} = V_T \cdot \ln(1,7183 + \alpha_F).$$

Если предположить, что $\alpha_F = 0,98$, то

$$V_{\text{эб}} = 2,5 \cdot 10^{-3} \cdot \ln(3,6983) \approx 32,6 \text{ мВ}.$$

Другой вариант вычисления $V_{\text{эб}}$. Рассмотрим распределение неосновных носителей в базе при $V_{\text{кб}} = 0$, когда коллекторный переход смещен в обратном направлении. Это распределение без учета рекомбинации показано на рисунке 23, а.

Концентрация неосновных носителей (дырок) определяется

выражением:

$$p_e = p_n \cdot \exp\left(\frac{V_{эб}}{V_T}\right) = p_n \cdot \exp(1) = 2,718 \cdot p_n.$$

Здесь p_n - равновесная концентрация неосновных носителей (дырок), $V_{эб} = V_T = 25$ мВ.

На рис. 23, б показано то же распределение, но при $I_э = \text{const}$.

Поскольку $V_{кб}=0$ и $I_э=\text{const}$, p_e должно увеличиться до p'_e , следовательно, $V_{эб}$ возрастает до $V'_{эб}$. Таким образом,

$$p'_e = p_n \cdot \exp\left(\frac{V'_{эб}}{V_T}\right).$$

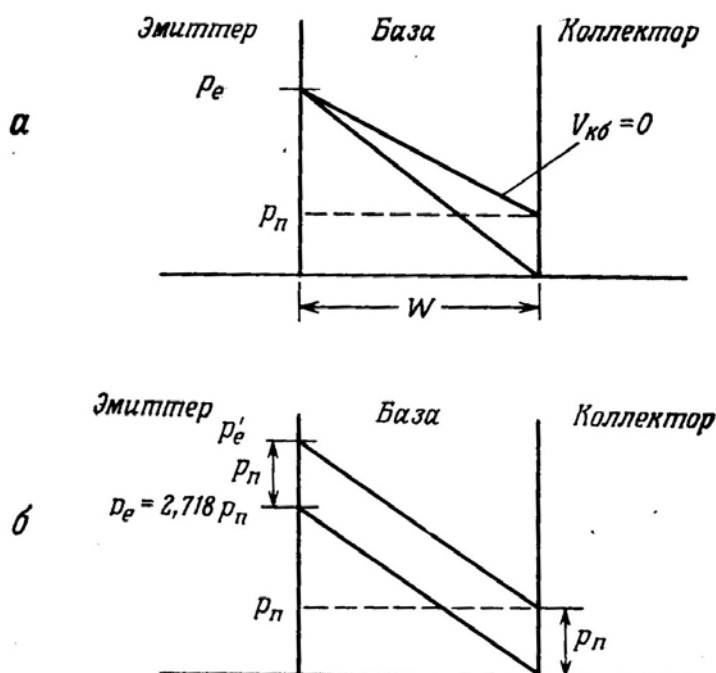


Рисунок 23 – Распределение концентрации неосновных носителей. *а* - $V_{кб}=0$ (такое же $V_{эб}$, а коллекторный переход смещен в обратном на направлении (рекомбинацией носителей пренебрегается); *б* - коллекторный переход смещен в обратном направлении, $V_{кб}=0$ и $I_э=\text{const}$ (постоянный наклон)

В случае одного и того же наклона распределение носителей: $p'_e - p_e = p_n$, т.е.

$$p_n \cdot \exp\left(\frac{V'_{эб}}{V_T}\right) - 2,718 \cdot p_n = p_n.$$

Отсюда находим, что $\exp\left(\frac{V'_{эб}}{V_T}\right) - 2,718 = 1$.

Таким образом, $V'_{эб} = V_T \cdot \ln 3,718 = 25 \cdot 10^{-3} \cdot 1,31 = 32,8$ мВ.

Это значение несколько завышено, поскольку не учитывалась рекомбинация

(предполагалось, что $a = 1$).

б. Ток эмиттера определяется выражением:

$$I_3 = A \cdot e \cdot D_p \frac{dp_e}{dx}.$$

Поскольку $dp_e/dx = p_e/W$, как это следует из рис. 23, а, мы можем записать:

$$I_3 = A \cdot e \cdot D_p \frac{p_e}{W} = \frac{A \cdot e \cdot D_p \cdot p_n \cdot \exp\left(\frac{V_{эб}}{V_T}\right)}{W}.$$

Следовательно, эффективная толщина базы равна:

$$W = \frac{A \cdot e \cdot D_p \cdot p_n \cdot \exp\left(\frac{V_{эб}}{V_T}\right)}{I_3}.$$

Оценим ее величину. При $V_{эб}=25$ мВ мы имеем $I_3 = 10^{-4}$ А.

Поэтому

$$W = \frac{0,01 \cdot 10^{-4} \cdot 1,6 \cdot 10^{-19} \cdot 50 \cdot 10^{-4} \cdot 10^{12} \cdot \exp(1) \cdot 10^6}{0,1 \cdot 10^{-3}} = 2,17 \cdot 10^{-3} \text{ см} = 0,217 \cdot 10^{-6} \text{ м}.$$

в. $I_3 = I_{36S} \cdot (1,7183 + \alpha_F)$.

Если $V_{кб}=0$, то $I'_3 = 1,7183 \cdot I_{36S}$.

В случае $\alpha_F=0,98$:

$$I_{36S} = \frac{I_3}{1,7183 + \alpha_F} = \frac{I_3}{2,6983} = \frac{0,1 \cdot 10^{-3}}{2,6983} = 37 \text{ мкА}.$$

Поэтому $I'_3 = 37 \cdot 10^{-6} \cdot 1,7183 = 64,4$ мкА. Это и есть ток эмиттера для случая, когда коллектор накоротко замкнут с базой.

С другой стороны, исходя из рис.23, а, когда $V_{кб}$ отрицательно, имеем

$$I_3 = \frac{A \cdot e \cdot D_p \cdot p_n \cdot \exp\left(\frac{V_{эб}}{V_T}\right)}{W}. \quad (8.7)$$

Если $V_{кб}=0$, а $V_{эб}=\text{const}$, мы можем записать:

$$I'_3 = \frac{A \cdot e \cdot D_p \cdot p_n \cdot \exp\left(\frac{V_{эб}}{V_T}\right) - p_n}{W}. \quad (8.8)$$

Разделим выражение (8.8) на (8.7):

$$\frac{I'_3}{I_3} = \frac{\exp\left(\frac{V_{эб}}{V_T}\right) - 1}{\exp\left(\frac{V_{эб}}{V_T}\right)}.$$

Поскольку при $V_{эб}=25$ мВ ток эмиттера в разомкнутой цепи коллектора $I_3=0,1$ мА, находим ток эмиттера при коротком замыкании коллектора с базой:

$$I'_3 = 0,1 \cdot 10^{-3} \cdot \frac{2,718 - 1}{2,718} = 64 \text{ мкА}.$$

МЕТОДИЧЕСКОЕ ПОСОБИЕ ПО КУРСОВОМУ ПРОЕКТИРОВАНИЮ

по дисциплине

“Системное проектирование больших и сверхбольших интегральных схем”

для специальности 1 – 39 02 02 "Проектирование и производство РЭС"
специализация 1 – 39 02 02 03 “Технология электронной аппаратуры”

1. Обоснование выбора материалов и технологического оборудования

Основным материалом используемым в производстве изделий микроэлектроники является кремний. Уникальное сочетание подходящей для изготовления полупроводниковых приборов ширины запрещенной зоны кремния, отличных диэлектрических и технологических свойств и стабильности его окисла, больших природных запасов этого материала указывает на то, что в обозримом будущем ни один другой полупроводниковый материал не сможет претендовать на замену кремния при изготовлении ИС.

В производстве микросхем он используется в виде круглых пластин диаметром 100...120 мм (в перспективе 150...200 мм), толщиной 200...400 мкм. Шероховатость поверхности кремниевых пластин соответствует 14-му классу ($R_z=0,05$ мкм) для рабочей стороны и 12-му классу ($R_z=0,2$ мкм) для нерабочей стороны. Кремний легируют акцепторными или донорными примесями до определенного заданного уровня для управления его свойствами.

В зависимости от назначения и требований промышленности выпускается несколько марок монокристаллического кремния электронного (Э) и дырочного (Д) типов проводимости с регламентируемыми свойствами.

Сформированные методами окисления, диффузии, эпитаксии, ионной имплантации и фотолитографии структуры элементов и отдельных приборов в ИМС коммутируются между собой при помощи металлических пленок. Контакты к этим структурам также изготавливаются из металлических пленок.

Основным материалом для создания контактов, затворов и межсоединений в кремниевых ИМС является алюминий.

Алюминий обладает высокой электропроводностью, дешев пластичен (сравнительно мало чувствителен к термоциклированию). Этот металл легко наносится в вакууме и обладает высокой адгезией к полупроводникам и оксидам. Кроме того, он хорошо травится и обеспечивает высокое разрешение при ФЛ, легко восстанавливает оксидные пленки в контактных окнах. Алюминий с кремнием образуют стабильную электрическую систему. К алюминиевым пленкам удовлетворительно присоединяются другие металлы. Для формирования лучших контактов алюминиевой металлизации кремнием иногда в алюминий добавляют небольшое количество кремния и титана.

Медь, которая обладает более высокой электропроводностью и такими же технологическими свойствами, как алюминий, нельзя использовать для коммутации полупроводников в ИМС из-за очень высокого значения ее коэффициента диффузии в полупроводниках (на четыре порядка больше, чем у алюминия). Это способствует проникновению атомов меди в полупроводниковый кристалл, что приводит к деградации параметров и отказам приборов.

Сформулируем общие для всех ИМС требования к контактным площадкам как одним из важнейших элементов коммутации и ИМС в целом.

Контакты к отдельным элементам ИМС должны отвечать следующим требованиям:

обеспечивать заданные электрические параметры и быть механически прочными, сохраняя эти качества стабильно в течение всего срока службы ИМС в широком диапазоне изменения эксплуатационных условий;

быть невыпрямляющими, т. е. сопротивление контакта не должно зависеть от направления протекающего тока;

не иметь нелинейных искажений, т. е. Сопротивление контакта не должно зависеть от значения протекающего тока;

иметь минимальное сопротивление во всех направлениях (параллельном и перпендикулярном поверхности);

не инжектировать неосновные носители;

иметь малую теплопроводность, а коэффициент теплового расширения (КТР) близким к КТР полупроводникового кристалла, материалов выводов и корпуса;

представлять стабильную физико-химическую систему с кремнием и материалами выводов (в случае многослойных контактов это условие относится и к взаимодействию слоев между собой);

обеспечивать достаточно хорошую адгезию к слоям структуры;

иметь хорошую совместимость с процессами ФЛ (иногда это требование становится очень жестким, например, в БИС необходимая разрешающая способность ФЛ по металлу достигает 1000 линий/мм);

неглубоко проникать в кремний, особенно в БИС. где глубины диффузионных слоев могут составлять 0,2 ... 0,4 мкм.

Свойства контактов хорошо изучены. Для создания неинжектирующего контакта с малым сопротивлением достаточно выполнить условия: $(\varphi_{\text{мет}} < \varphi_{\text{Si}}$ —для кремния n-типа; $(\varphi_{\text{мет}} > \varphi_{\text{Si}}$ —для кремния p-типа, где $(\varphi_{\text{мет}}$ и φ_{Si} —электрохимические потенциалы металла и кремния. Однако вольт-амперные характеристики таких контактов нелинейны, т. е. Сопротивления их при изменении значений напряжения или тока будут меняться.

Следует отметить, что сопротивление контакта в большой степени зависит от чисто технологических факторов: чистоты поверхности, наличия остатков оксида, кристаллической структуры металлической пленки и т. п.

Обеспечить хорошую адгезию металла контакта к слоям структуры довольно сложно. В то же время именно от адгезии зависит надежность контактной системы. Причина затруднений кроется в противоречивости требований: контакт металла с полупроводником должен быть прочным, но металл не должен проникать глубоко в кремний; металл контакта должен быть достаточно инертен и одновременно восстанавливать оксидные пленки на поверхности полупроводника, которые отрицательно влияют на

контактное сопротивление.

Подобрать для коммутации какой-либо один металл, удовлетворяющий всем требованиям, трудно. В какой-то мере исключением является алюминий, который и используется наиболее широко в ИМС. Однако и алюминий обладает рядом недостатков, к ним относятся следующие.

1. Высокая растворимость кремния в алюминии в твердой фазе (при 773 К растворяется до 1 % кремния) приводит к обратному выделению кремния при охлаждении по границам зерен алюминия, вследствие чего ухудшается прочность контакта.

2. Возможность возникновения локальных закорачиваний. Поскольку свободная энергия образования оксида алюминия составляет $1,56 \cdot 10^6$ Дж/моль, а кремния— $0,8 \cdot 10^6$ Дж/моль, алюминий активно восстанавливает SiO_2 уже при температуре 723 К

3. Подверженность электромиграции, которая наблюдается при плотностях тока более $5 \cdot 10^4$ А/см² и температурах выше 423 К. Электромиграцию можно значительно уменьшить легированием алюминиевой пленки медью или титаном. При этом срок службы приборов возрастает в 70 раз.

4. Невозможность пайки и электролитического осаждения. Однако несмотря на указанные недостатки, алюминий наиболее пригоден для изготовления контактов в кремниевых ИМС. В тех случаях, когда алюминий нельзя использовать (для высоко надежных ИМС, при повышенной температуре эксплуатации, в полупроводниках типа GaAs, InP и других), для контактов применяют двухслойные структуры. В таких структурах создается нижний («адгезирующий») слой из металла, основными свойствами которого являются малое проникновение в кристалл, низкое переходное сопротивление и способность к восстановлению оксидных пленок. Металл верхнего (проводящего) слоя должен иметь высокую электропроводность и быть совместимым с металлами нижнего (контактного) слоя и вывода.

Для контактного слоя могут быть использованы молибден, платина, хром, титан. Наилучшим представляется выбор молибдена. Он образует достаточно хороший контакт с низкоомным кремнием *n*- и *p*-типов; имеет наиболее высокую из пригодных для данного применения металлов проводимость; неглубоко внедряется в кремний; обладает КТР, близким к кремнию; не подвержен электромиграции; не взаимодействует с алюминием, золотом, серебром; отличается сравнительно хорошей адгезией к диоксиду кремния; хорошо травится; обеспечивает фотолитографическое разрешение до 1000 лип./мм; легко напыляется в вакууме.

Недостаток молибдена—пористость молибденовых пленок. Через такие поры кремний взаимодействует с алюминием или золотом, чаще всего используемыми в качестве проводящих слоев.

В качестве контактного слоя применяется также хром, но пленки хрома пористы и обычно имеют значительные внутренние напряжения.

В качестве оборудования для производства транзисторов применяют

следующее.

Для окисления кремниевых пластин и осаждения диэлектрических пленок при помощи химических газофазных реакций можно использовать установки одинакового типа, обеспечивающие высокие температуры в реакционной зоне и заданные потоки реагирующих веществ. Как процессы окисления кремния, так и осаждения SiO_2 из газовой фазы не критичны к точности поддержания температуры. Это связано с тем, что окисление протекает со столь медленной скоростью, что точность поддержания температуры практически не влияет ни на качество пленок, ни на скорость процесса. Однако значение температуры окисления существенно влияет на скорость процесса, структуру пленок и их чистоту. Поэтому на практике применяются установки двух типов: для окисления — высокотемпературные печи (1100 ... 1300 °С), для осаждения — сравнительно низкотемпературные (200 ... 700 °С).

Примером технологических аппаратов, предназначенных для осаждения диэлектрических пленок из газовой фазы при нормальном давлении, может служить отечественная установка типа «Оксин-3», конструкция реактора

Реактор состоит из реакционной трубы, с одной стороны которой имеется фланец для подсоединения к реактору головки газораспределительной системы. Планка с прокладками служит для герметичного соединения реакционной трубы с головкой. В головке размещен диффузор для подачи рабочих газов в реактор от газораспределительной системы через штуцер. Другой конец (выходной) реакционной камеры закрепляется зажимным устройством с прокладками и передвижными кронштейнами с вентиляционной системой установки.

Электронагреватель выполнен в виде труб, вмонтированных в графитовый блок. На графитовом блоке помещена кварцевая плита, на которой размещаются подложки, подлежащие осаждению оксидной пленки.

Температура в таком реакторе не превышает 600°С. Для повышения производительности установка монтируется из нескольких подобных труб,

Газораспределительная система, схема которой типична для любой установки, использующей газы для реакции или диффузию из газов, состоит из ряда линий подачи газов. В реальных установках таких линий может быть от 2 до 6. Элементы газораспределения соединены между собой и с подводными магистралями через фильтры трубопроводами из нержавеющей стали. Подача газов в установку осуществляется из баллонов или из централизованной сети. Газораспределение предусматривает одновременную работу всех реакторов установки.

Рассмотрим работу газораспределительной системы. Азот, необходимый для предварительной промывки реактора и разбавления газов, через систему клапанов поступает на ротаметры, контролирующие расход газа. Обратный клапан предотвращает обратный поток газа. Шаровой клапан

регулирует поток газа регуляторами с цифровой или линейной (аналоговой) индикацией. Линии подачи всех газов оборудованы аналогичными элементами. Газы из линий направляются в реактор. По окончании реакций осаждения или (и) легирования газовые продукты реакции поступают в вентиляционный канал установки и оттуда через специальные поглотители в систему нейтрализации, обеспечивающую полную очистку их от вредных примесей, после чего выбрасываются в общую вентиляционную систему цеха.

В производстве транзисторов технологические установки для реализации диффузионных процессов играют важную роль, так как от точности и стабильности их работы во многом зависят качество и стабильность создаваемых структур. Эта роль еще более усиливается, если в установках проводятся два процесса: окисление и диффузия. Для получения высокой точности работы установок они обеспечиваются сложными механизмами, управляемыми микропроцессорами. Группы однотипных установок управляются, как правило, от мини-ЭВМ. Современные диффузионные установки представляют собой сложные аппаратные комплексы. Рассмотрим основные узлы таких комплексов.

Для осуществления процесса диффузии, исходя из требований высокой чистоты его проведения, в качестве реакционной камеры применяются кварцевые, алундовые и поликремниевые трубы, обладающие высокими температурами плавления (свыше 1300°C), большим ресурсом работы при высокотемпературных режимах, высокой чистотой материала. В основном применяются трубы из кварцевого стекла, имеющие небольшие внутренние напряжения, малое количество пузырьков, высокую прозрачность для УФ- и ИК- излучений.

Трубы из поликристаллического кремния превосходят кварцевые и алундовые чистотой материала, отсутствием ионов щелочных металлов и временем жизни труб, которое при температуре 1300°C почти в 5 раз больше, чем у труб из кварца, так как кварц при этой температуре кристаллизуется и теряет механическую прочность. Однако применение труб из поликристаллического кремния сдерживается сложностью их изготовления.

Используются, главным образом, трубы круглого и прямоугольного сечений. Размер сечения зависит от диаметра обрабатываемых пластин. В последних моделях установок (например, типа СДО-125/В-15) применяются трубы диаметром до 150 мм или прямоугольного сечения с таким же размером диагонали. Подложкодержатель (лодочка) и другие элементы загрузочного устройства, находящиеся в рабочем пространстве печи, изготавливаются из кварцевого стекла.

Введение в печь подложкодержателя с полупроводниковыми пластинами, имеющими комнатную температуру, вносит возмущение в температурный статический режим диффузионной печи, и для установления рабочего режима требуется значительное время (10 ... 15 мин). В течение переходного периода точность поддержания температуры в зоне диффузии будет меняться, что может привести к изменениям глубины и профиля

распределения примесей в подложке Кроме тою, быстрая загрузка или загрузка пластин из высокотемпературной зоны выпив;1ет появление в "их напряжений и деформаций в результате термопара.

Длительное нахождение в печи подложкодержателя и кремниевых пластин при высоких температурах может привести к спеканию подложкодержателя с подложками или трубой-реактором. Особенно это характерно для труб и подложкодержателей из кварца.

При нестабильности скорости подачи газообразного диффузанта и неравномерном его распределении по сечению трубы также могут меняться глубина и профиль распределения примесей в подложке.

Сокращение длительности переходного режима в печи при загрузке достигается применением специального устройства восстановления температуры, форсирующего мощность питания печи в момент загрузки, или использованием устройств предварительного подогрева (форкамер), в которых загружаемые пластины подогреваются до температуры на 180 – 200°С ниже рабочей температуры печи.

Спекание подложкодержателя с трубой-реактором может быть предотвращено осциллирующим движением подложкодержателя, производимым автозагрузчиком.

Для осуществления диффузионных процессов созданы комплексы оборудования, включающие в себя трех- или четырехтрубные диффузионные печи с обеспыленными боксами и ламинарными потоками газа, автозагрузчики, газовые шкафы, микропроцессоры или мини-ЭВМ.

Операции фотолитографии проводятся на установках “ЛАДА-150”, для совмещения и экспонирования используется установка “ЭМ-584А” и др.

2. Разработка технологического процесса изготовления биполярного p-p-n транзистора в составе БИС с изопланарной изоляцией

Производственный процесс изготовления транзистора представляет собой совокупность действий работников предприятия, преобразующих исходные материалы и полуфабрикаты в готовые изделия.

Технология производства включает совокупность механических, физико-химических, электрофизических и других методов обработки полупроводниковых, диэлектрических и прочих материалов, а также методов их контроля.

Такие методы являются специфическими, применяемыми в основном при производстве транзисторов. Своеобразие технологического процесса изготовления биполярных транзисторов заключается также в том, что вся последовательность многочисленных операций относится в основном к одному и тому же объекту – подложке. Лишь операции сборки и монтажа выполняются применительно к каждому отдельному транзистору. Указанное своеобразие обуславливает чрезвычайно высокую зависимость производства транзисторов от качества проведения каждой технологической операции.

Технологический процесс изготовления биполярного интегрального p-p-n-транзистора с изопланарной изоляцией состоит из следующих основных операций:

1. Химическая обработка пластин, двухстадийная в перекисно-аммиачном растворе, например типа ПАР-5.
2. Окисление кремния во влажном кислороде при 1000°C в течение 2 ч до получения окисла толщиной $(0,6\pm 0,06)$ мкм.
3. Фотолитография под локальную диффузию сурьмы.
4. Химическая обработка пластин в перекисно-аммиачном растворе.
5. Диффузия сурьмы для формирования скрытого n^{+} -слоя в две стадии: загонка при 1220°C до $\rho_s = (45\pm 5)$ Ом/□ из растворных источников диффузии, обработка осажденного сурьмяно-силикатного стекла во влажном кислороде при 1000°C , снятие стекла и окисла в растворе HF, вторая стадия (разгонка) при 1200°C до $\rho_s = (35\pm 5)$ Ом/□, глубины залегания p-n перехода $(3,5\pm 0,5)$ мкм.
6. Снятие окисла в растворе HF.
7. Химическая обработка пластин в перекисно-аммиачном растворе.
8. Эпитаксиальное наращивание монокристаллического слоя кремния n-типа из газовой смеси $\text{HCl} + \text{H}_2$ (хлоридный метод) при 1100°C . толщиной $(2,0\pm 0,2)$ мкм, с плотностью дефектов не более $5 \cdot 10^2$ см⁻², легированного мышьяком.
9. Окисление поверхности эпитаксиального слоя при 1000°C в течение 40 мин в сухом кислороде для получения окисла толщиной (60 ± 10) нм.

10. Осаждение нитрида кремния из газовой фазы при 1050 °С до толщины (180±20) нм с пористостью не более 10 см⁻² (см. рисунок 24, а).

11. Фотография для вскрытия окон в пленках нитрида и окисла кремния для формирования разделительных областей.

12. Локальное плазмохимическое травление плёнок нитрида и окисла кремния до поверхности раздела кремний — окисел кремния.

13. Химическая обработка пластин в перекисно-аммиачном растворе.

14. Травление кремния в травителе HF:HNO₃:H₂O =1:19:8 на глубину (1,0±0,1) мкм.

15. Двухстадийная диффузия бора: осаждение на поверхность пластины боросиликатного стекла из газовой фазы, содержащей BBr₃ и O₂, при 950 °С с одновременным формированием диффузионного слоя с ρ_s=50 Ом/□ обработка боросиликатного стекла во влажном кислороде при 600 °С в течение 30 мин, снятие боросиликатного стекла в травителе HF:H₂O= 1:10, отжиг структуры (разгонка бора) при 1050°С в течение 30 мин, в атмосфере кислорода до получения ρ_s = (110 ± 15) Ом/□, x_j = (0,9 ± 0,1) мкм (рисунок 24, б).

16. Локальное окисление канавок при 1000°С в парах воды в течение 18 ч до получения толщины окисла 2,45 мкм с точностью ±5%.

17. Удаление Si₃N₄.

18. Химическая обработка пластин в перекисно-аммиачном растворе с использованием колонковых или беличьих кистей.

19. Термическое окисление структур при 1050 °С в сухом (10 мин), влажном (20 мин) и снова сухом (10 мин) кислороде (рисунок 24, в).

20. Фотолитография для вскрытия окон над коллекторными областями, точность совмещения фотошаблона не более 2 мкм.

21. Диффузия примеси n⁺-типа для формирования коллекторной области транзистора (первая стадия) — осаждение фосфоросиликатного стекла из газовой фазы PCl₃+O₂ в течение 30 мин при 960 °С до ρ_s=(10±1) Ом/□ (рисунок 24, г).

22. Фотолитография для снятия окисла с поверхности базовых областей.

23. Снятие окисла с областей базы в травителе HF:H₂O=1:10 (время травления определяется по спутнику, но не более 9 мин).

24. Освежение поверхности базовых областей (5с, если время хранения между операциями более 4 ч).

25. Диффузия бора в две стадии для формирования базовой области при 875°С в течение 15 мин до ρ_s=180...190 Ом/□ и x_{jб}=0,5мкм; обработки боросиликатного стекла во влажном кислороде при 600 °С (30 мин); снятие боросиликатного стекла; отжиг при 1050 °С в сухом (15 мин), влажном (15 мин), и сухом (5 мин) кислороде до ρ_s=700 – 800 Ом/□, x_j=0.5...0.6 мкм.

Одновременно формируется на базовых областях окисел толщиной 0.18...0.20 мкм и проводится разгонка (вторая стадия) примеси в коллекторной области до $\rho_s=(40\pm 4)$ Ом/□ (рисунок 24, д).

26. Осаждение фосфоросиликатного стекла (ФСС) для уменьшения величины встроенного заряда в окисле из газовой фазы, содержащей PCl_3 и O_2 при $900^\circ C$ в течение 15 мин.

27. Пассивация структуры транзистора: осаждение плазмохимического окисла кремния толщиной 0,1 мкм при $300^\circ C$.

28. Термообработка при $970^\circ C$ в течение 60 мин в окислительной (O_2) атмосфере.

29. Фотолитография под область эмиттера. Время травления определяется по спутнику, но не более 4 мин, клин травления не более 0,3 мкм, размер эмиттера 30 мкм, точность совмещения фотошаблона не более 1,8 мкм.

30. Освежение поверхности (если время хранения более 4 ч).

31. Диффузия примеси n-типа для формирования эмиттерной области, осаждение ФСС при температуре $960^\circ C$, время (5 ± 1) мин.

32. Удаление ФСС (рисунок 24, е).

33. Фотолитография для вскрытия контактных окон в SiO_2 к областям транзистора (рисунок 24, ж).

34. Освежение (если время хранения более 4 ч).

35. Напыление пленки сплава $Al+(1\%)Si$ толщиной $(0,60\pm 0,1)$ мкм, температура подложки $200^\circ C$, температура отжига $250^\circ C$.

36. Фотолитография по сплаву алюминий — кремний для формирования разводки. Клин травления не более 1,5 мкм, уход размеров не более 2 мкм (рисунок 24, з).

37. Контроль ВАХ по тестовым структурам $V_{ст} \geq 30$, $R_{б} = 1,3 - 2,0$ кОм, $U_{эб0} \geq 5$ В, $U_{кэ0} \geq 5$ В, $U_{кб0} \geq 10$ В, пробивное напряжение база—подложка $U_{БП} \geq 10$ В. Отбраковка дефектных пластин.

38. Отмывка с применением колонковых или беличьих кистей, сушка.

39. Осаждение изолирующего слоя плазмохимического окисла при температуре $150^\circ C$ толщиной $(0,5\pm 0,05)$ мкм.

40. Фотолитография для вскрытия окон к нижнему уровню разводки.

41. Осаждение второго слоя изолирующего плазмохимического окисла при $150^\circ C$ до суммарной толщины изоляции $(1,0\pm 0,1)$ мкм.

42. Фотолитография для вскрытия переходных окон между двумя уровнями разводки.

43. Напыление пленки сплава $Al+(1\%)Si$ толщиной $(1,0\pm 0,2)$ мкм (остальные режимы так же, как и в операции 35) для создания второго уровня разводки.

44. Фотолитография для формирования второго уровня разводки

(клин травления 1,5...3,5 мкм, уход размеров 2,5...4,0 мкм).

45. Отмывка с применением колонковых или беличьих кистей.

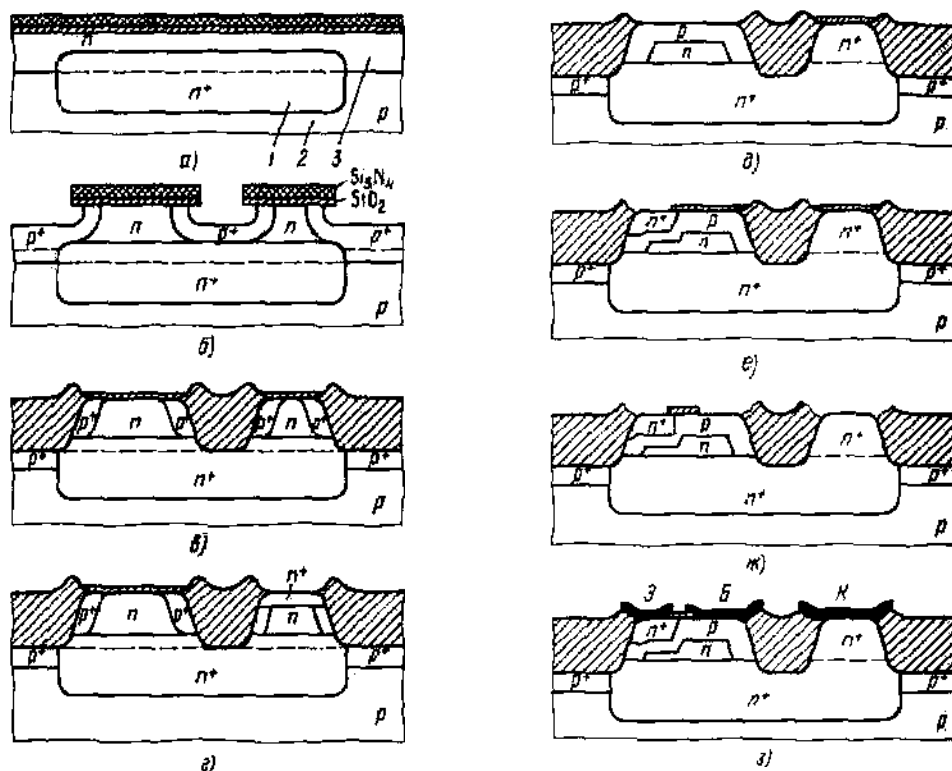
46. Осаждение защитной пленки плазмохимического окисла SiO_2 толщиной 0,30 – 0,55 мкм.

47. Термообработки для формирования надежных контактов между уровнями разводки и вжигание алюминиевых контактов к кремнию.

48. Фотолитография для вскрытия окон к контактными площадкам в защитном окисле и вскрытие в окисле дорожек для скрайбирования.

49. Скрайбирование пластин для разделения их на кристаллы. Далее следуют операции контроля и разбраковки микросхем по электрическим параметрам и на функционирование на еще не разделенных на кристаллы пластинах (на негодные кристаллы ставится метка краской) с использованием высокопроизводительного контрольного оборудования, в состав которого входит специализированная ЭВМ. Затем производится разделение (ломка) пластин на кристаллы без потери их взаимной ориентировки, после чего кристаллы идут на операции монтажа и сборки в корпус.

На рисунке 24 показаны изменения сечения кремниевой подложки при формировании полупроводникового интегрального n-p-n транзистора по изопланарной технологии с формированием диффузионной базы.



а – наращивание эпитаксиального слоя n-типа, нанесение слоёв оксида и нитрида кремния; б – фотолитография, травление кремния и диффузии акцепторной примеси; в — формирование разделительного (толстого) оксидного слоя и маскирующего тонкого окисла; г — диффузия примеси n^+ -типа в область коллектора; д—диффузия базовой примеси; е— диффузия эмиттерной примеси; ж—вскрытие контактных окон методом фотолитографии; з — создание первого уровня металлической разводки

Рисунок 24 – Схема технологического процесса изготовления интегрального биполярного n-p-n транзистора в составе БИС и СИС

3. Темы курсовых проектов

1. Разработка маршрутной технологии базового вентиля кристаллов БИС на основе биполярных p-p-n транзисторов с изопланарной изоляцией
2. Разработка маршрутной технологии базового вентиля кристаллов БИС на основе n-канальных МОП транзисторов
3. Разработка маршрутной технологии базового вентиля кристаллов БИС на основе КМОП-структур
4. Разработка маршрутной технологии интегральных транзисторов с барьеров Шоттки СИС на основе GaAs
5. Разработка маршрутной технологии толстоплёночных интегральных микросхем
6. Разработка методов создания и технологии полупроводниковых структур в составе СБИС с повышенной помехозащищённостью
7. Разработка методов контроля и тестирования ТТЛШ БИС
8. Разработка методов контроля и тестирования n-канальных МОП БИС
9. Разработка методов контроля и тестирования КМОП БИС
10. Разработка моделей процессов деградации элементов кристаллов ТТЛШ БИС в процессе испытаний и эксплуатации
11. Разработка моделей процессов деградации элементов кристаллов n-канальных МОП БИС в процессе испытаний и эксплуатации
12. Разработка моделей процессов деградации элементов кристаллов КМОП БИС в процессе испытаний и эксплуатации
13. Разработка и применение методов физико-топологического моделирования кристаллов ТТЛШ БИС
14. Разработка и применение методов физико-топологического моделирования кристаллов n-канальных МОП БИС
15. Разработка и применение методов физико-топологического моделирования кристаллов КМОП БИС
16. Проектирование блока микромонтажных операций кристаллов ТТЛШ БИС в корпус с использованием метода «посадки на эвтектику»
17. Проектирование блока микромонтажных операций кристаллов n-канальных МОП БИС в корпус с использованием метода «посадки на эвтектику»
18. Проектирование блока микромонтажных операций кристаллов КМОП БИС с использованием метода «посадки на эвтектику»
19. Проектирование блока микромонтажных операций кристаллов ТТЛШ БИС в корпус с использованием метода «посадки на клей»
20. Проектирование блока микромонтажных операций кристаллов n-канальных МОП БИС в корпус с использованием метода «посадки на клей»
21. Проектирование блока микромонтажных операций кристаллов КМОП БИС с использованием метода «посадки на клей»
22. Проектирование блока микромонтажных операций кристаллов ТТЛШ БИС на выводной рамке
23. Проектирование блока микромонтажных операций кристаллов n-канальных МОП БИС на выводной рамке
24. Проектирование блока микромонтажных операций кристаллов КМОП БИС на выводной рамке
25. Проектирование блока микромонтажных операций кристаллов кремниевых СИС методом «перевёрнутого кристалла»
26. Проектирование блока микромонтажных операций кристаллов СИС на основе GaAs методом «перевёрнутого кристалла»

ТИПОВЫЕ ИСХОДНЫЕ ДАННЫЕ

1. Проектные нормы элементов БИС 0,8 – 1,2 мкм
2. Структура базовой пластины – планарно-эпитаксиальная
3. Размер кристаллов БИС 4*4 мм
4. Металлизация – одноуровневая или двухуровневая на основе сплава АК-1,5 (Al-Si)
5. Процент выхода годных кристаллов (ориентировочно) – 94%
6. Тип производства – серийный. Размер партии – 300 тыс. шт. / год
7. Условия приёмки БИС – по международному стандарту ISO 9001

ОРИЕНТИРОВОЧНЫЕ СРОКИ ВЫПОЛНЕНИЯ

I опрощенка - 14 октября 2007 г.

II опрощенка - 4 ноября 2007 г.

III опрощенка – 9 декабря 2007г.

ЛАБОРАТОРНЫЕ РАБОТЫ

по дисциплине

“Системное проектирование больших и сверхбольших интегральных схем”

для специальности 1 – 39 02 02 "Проектирование и производство РЭС"
специализация 1 – 39 02 02 03 “Технология электронной аппаратуры”

ЛАБОРАТОРНАЯ РАБОТА № 1 Изучение конструкторско-технологических особенностей тонкопленочных ГИС и микросборок

1.1. Цель работы. Изучить конструкции элементов гибридных интегральных схем и микросборок, конструкторско-технологические требования и маршрутную технологию их изготовления.

1.2. Подложки тонкопленочных гибридных интегральных схем

Тонкопленочная технология с каждым годом находит все более широкое применение в новой интенсивно развивающейся отрасли - микроэлектронике. Тонкопленочное направление интегральной электроники основано на последовательном наращивании пленок различных материалов на общем основании (подложке) с одновременным формированием из этих пленок микродеталей (резисторов, конденсаторов, контактных площадок и др.) и внутрисхемных соединений.

Подложки в пленочных и гибридных интегральных микросхемах играют важную роль. Во-первых, подложка является конструктивной основой пленочной микросхемы: на нее наносят в виде тонких пленок пассивные элементы схемы и размещают контакты для подключения микросхемы к аппаратуре. Во-вторых, от материала подложки и его обработки существенно зависят параметры осаждаемых пленочных слоев и надежность всей микросхемы. Материал подложки должен обладать высоким удельным электрическим сопротивлением, быть механически прочным при небольших толщинах, химически инертным к осаждаемым веществам, иметь высокую физическую и химическую стойкость при нагревании до нескольких сот градусов, не выделять газов в вакууме, обладать хорошей полируемостью поверхности, иметь температурный коэффициент линейного расширения (ТКЛР) по возможности близким к ТКЛР наносимых слоев, быть недефицитным и иметь невысокую стоимость. Наиболее широкое применение при создании маломощных гибридных интегральных схем (ГИС), не испытывающих больших механических воздействий, получили подложки на бесщелочных боросиликатных стеклах С41-1, С48-3, а также ситаллы, например, СТ50-1. Для мощных схем применяют керамику, "Поликор", 96%-ную окись алюминия, сапфир. Для особо мощных ГИС рекомендуется 98%-ная окись бериллия, брокерит-9.

Подложки, применяемые для ГИС, имеют, как правило, квадратную или прямоугольную форму. Промышленностью

выпускаются подложки различных типоразмеров. Однако в качестве базовых преимущественно используются подложки размером 100x100 и 50x50 мм из стекла и 48x60 мм - из ситалла и керамики. Другие типоразмеры подложек получаются делением сторон базовой подложки на части. Например, для подложки из ситалла в качестве делителя чаще всего используют цифры 2 и 3 или кратные им. По толщине наибольшее распространение получили подложки разберем 0,6; 1 и 1,6 мм. В технически обоснованных случаях применяют и более тонкие подложки до 0,2мм.

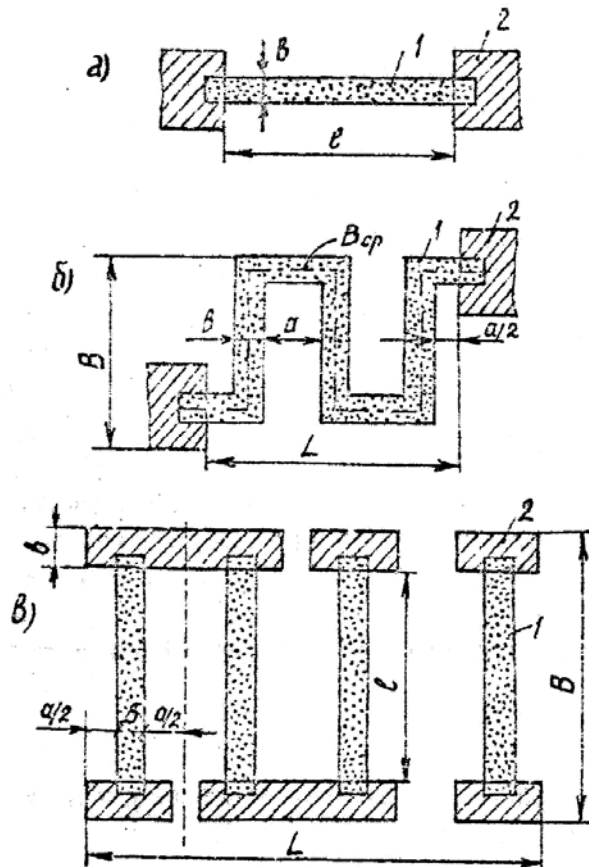
Материал подложки и технология ее изготовления должны обеспечивать требуемый класс чистоты ее поверхности. Шероховатость поверхности подложки должна соответствовать не менее, чем 14-му классу чистоты обработки. Высота гребешков микрорельефа допускается не более 25 нм. Высокая чистота обработки поверхности подложки необходима для обеспечения однородности и воспроизводимости электрических параметров пленочных элементов микросхемы и для создания требуемых условий проведения процессов вакуумного осаждения или фотолитографии.

1.3. Резисторы

Материалы, применяемые для изготовления тонкопленочных резисторов, должны обеспечивать возможность получения широкого диапазона стабильных сопротивлений, обладающих низким температурным коэффициентом сопротивления (ТКС) и высокой коррозионной стойкостью. Тонкопленочные резисторы можно изготавливать из металлов, сплавов, полупроводников и смесей металлов и неметаллов (керметов).

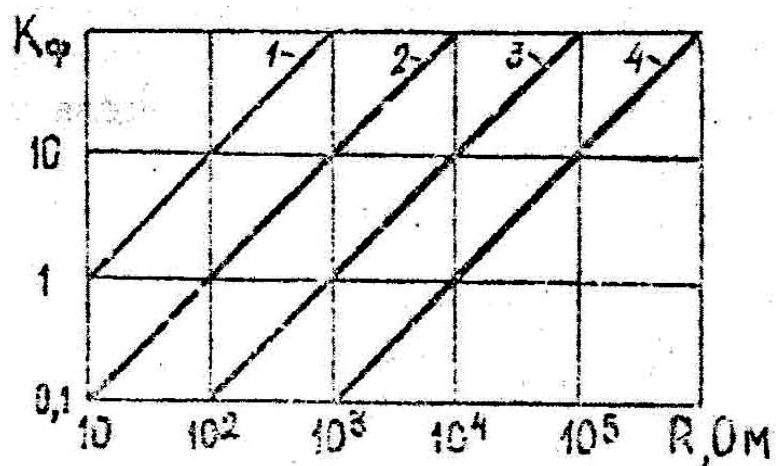
С конструктивной точки зрения применяются резисторы различной конфигурации, которые завершаются контактными переходами, образованными резистивной полоской и контактной площадкой (рисунок 25).

Наиболее оптимальная форма резистора, изображенного на рис.1.1а. Однако, если расчетная длина резистора оказывается чрезмерно большой и резистор не может быть размещен на подложке в одну линию, его выполняют в виде изогнутых полосок - меандр. При масочном методе изготовления резисторов отношение длины полоски l к ширине b не должно превышать 10 (рисунки 25, а, 25, в). Для резисторов формы меандр отношение амплитуды меандра к расстоянию между полосками a также не должно превышать 10. При фотолитографическом методе эти соотношения не критичны и зависят от площади, отведенной для резистора.



1 – резистивная пленка; 2 – контактная площадка

Рисунок 25 – Тонкопленочные резисторы различных конструкций:
 а) – линейчатый; б) – меандрический; в) – меандрический с проводящими элементами



1 - $\rho_{\square} = 10 \text{ Ом}/\square$; 2 - $\rho_{\square} = 100 \text{ Ом}/\square$; 3 - $\rho_{\square} = 1000 \text{ Ом}/\square$; 4 - $\rho_{\square} = 10000 \text{ Ом}/\square$

Рисунок 26 – График для выбора удельного поверхностного сопротивления.

Конструктивный расчет резисторов линейчатого типа сводится к определению размеров его длины l и ширины b . Здесь важно соблюдать условие, чтобы при заданной величине сопротивления резистор обеспечил рассеяние заданной мощности P_a . Основным параметром пленочного резистора является коэффициент формы K_ϕ :

$$K_\phi = \frac{l}{b} = \frac{R}{\rho},$$

где l – длина резистора; b – его ширина; R – сопротивление; ρ_\square – удельное поверхностное сопротивление, Ом/□.

Удельное поверхностное сопротивление ρ_\square представляет собой сопротивление квадрата пленки любого размера и численно равно отношению удельного сопротивления пленочного слоя к его толщине, что наглядно следует из соотношения $R = \rho \cdot \frac{l}{d \cdot b}$ при $l=b$, где d – толщина пленки.

Удельная мощность, которую может рассеять единица площади резистора:

$$P_0 = \frac{P_a}{S}.$$

Тогда расчетная ширина резистора b_p определяется из условия допустимой рассеиваемой мощности P_0 как

$$b_p = \sqrt{\frac{\rho}{R} \cdot \frac{P_a}{P_0}}.$$

Расчетная ширина резистора должна быть не меньше той, которая может быть при современном состоянии технологии. За ширину резистора принимают ближайшее к расчетному большее целое значение, кратное шагу координатной сетки, принятому для чертежа топологии. После окончательного выбора b определяется длина резистора l , если $K_\phi > 1$, то

$$l = bK_\phi.$$

Если $K_\phi < 1$, то

$$l_p = \sqrt{\frac{R}{\rho} \cdot \frac{P_a}{P_0}}$$

В настоящее время при масочном методе обычные предельные размеры резистора составляют: $b \approx 0,2$ мм и $l \approx 0,3$ мм. Предельные размеры при фотолитографическом методе $l=b=0,1$ мм.

Выбор удельного поверхностного сопротивления ρ_\square может быть сделан по графику рисунке 26, а затем, исходя из ρ_\square , может быть выбран материал резистивной пленки.

В тех случаях, когда $K_\phi > 10$, целесообразно конструирование резисторов сложной формы. Полагая (из рисунка 25, б), что длина резистора равна длине его средней линии (это допущение дает несколько завышенное сопротивление), имеем

$$K_\phi = \frac{l_{\text{ср}}}{b}.$$

Из рисунка 25, б следует:

$$l_{\text{ср}} = n \cdot (a + b),$$

где n – число Z – образных элементов.

$$L = n \cdot (a + b),$$

$$B = \frac{l_{\text{ср}} - a \cdot n}{n}.$$

Площадь, занимаемая резистором вместе с изолирующей зоной, минимальна, если резистор имеет квадратную форму, т.е. $L=B$, тогда, решая полученные соотношения относительно n , получим

$$n = \sqrt{\frac{1}{4} \cdot \left(\frac{a}{a+b}\right)^2 + \frac{l_{\text{ср}}}{2 \cdot (a+b)}} - \frac{a}{2 \cdot (a+b)}.$$

Обозначим $\frac{a}{b} = m$, тогда

$$n = \sqrt{\frac{1}{4} \cdot \left(\frac{m}{m+1}\right)^2 + \frac{l_{\text{ср}}}{2 \cdot (m+1)}} - \frac{m}{2 \cdot (m+1)}.$$

Величинами $\frac{1}{4} \cdot \left(\frac{m}{m+1}\right)^2$ и $\frac{m}{2 \cdot (m+1)}$ по сравнению с отношением $\frac{l_{\text{ср}}}{b}$

можно пренебречь, тогда

$$n = \sqrt{\frac{K_\phi}{m+1}}.$$

Обычно n в последней формуле бывает число с дробным остатком. Округляя до ближайшего большего целого, определяем размеры резистора L' и B' по соответствующим формулам.

В заключение необходимо проверить условие обеспечения жесткости маски:

$$\frac{B-b}{a} \leq 10.$$

Для фотолитографического метода это условие не критично.

1.4. Конденсаторы

Характеристики тонкопленочных конденсаторов зависят как от материала диэлектрического слоя, так и от материала обкладок. Материал обкладок конденсатора должен удовлетворять следующим требованиям: иметь низкое электрическое сопротивление (для ВЧ конденсаторов); ТКЛР, равный или близкий к ТКЛР подложки и диэлектрического слоя; иметь хорошую адгезию как к подложке, так и к ранее напыленным пленкам; обладать высокой антикоррозионной стойкостью в условиях агрессивной среды.

Для изготовления обкладок конденсаторов чаще всего применяются следующие материалы: алюминий А-99 ГОСТ 11069-74, тантал ТВЧ ТУ 95.311-75; титан ВТІ-0 ТУ 1-5-Ш-73. Алюминий по сравнению с другими металлами (например, никелем, хромом, золотом) обеспечивает значительно меньшее число коротких замыканий между обкладками через диэлектрик. Это объясняется низкой температурой испарения алюминия и пониженной подвижностью его атомов на поверхности подложки из-за тенденции к окислению.

Материалы, применяемые для изготовления диэлектрических слоев, должны удовлетворять следующим требованиям: иметь высокое значение диэлектрической проницаемости; минимальный температурный коэффициент емкости (ТКЕ); минимальные потери энергии на высокой частоте ($\text{tg}\delta$); обладать высокой влагостойкостью и теплостойкостью; обеспечивать получение плотных и однородных пленок; иметь хорошую адгезию как к подложке, так и к материалам обкладок; обладать высокой электрической прочностью.

Наиболее часто применяют моноокись кремния SiO_2 , трехсернистую сурьму Sb_2S_3 , моноокись германия GeO . Можно также использовать сульфид цинка ZnS , фтористый магний MgF_2 и некоторые редкоземельные окислы и фтористые соединения. Возможно применение ферроэлектрических пленок, например, титаната бария $BaTiO_3$ и смеси титаната бария с титанатом стронция $BaTiO_3+SrTiO_3$. Для получения конденсаторов большой емкости используют анодированные пленки тантала Ta_2O_5 , а также анодированный алюминий Al_2O_3 .

В тонкопленочных микросхемах различают преимущественно три варианта конструкции конденсаторов: конденсаторы с трехслойной структурой (две проводящие обкладки, разделенные диэлектриком); многослойные конденсаторы, отличающиеся от предыдущего варианта повторяющимся нанесением проводящих и диэлектрических пленок; гребенчатые конденсаторы, у которых

емкость образуется за счет краевого эффекта. Многослойные конденсаторы выполняются для расчетной площади $>1-2 \text{ мм}^2$. Разновидности конденсаторов приведены на рисунке 27.

Если расчетная площадь конденсатора $S < 1 \text{ мм}^2$, его можно выполнять либо в виде последовательно соединенных конденсаторов (рисунок 27, в), либо в виде двух пленочных обкладок и подложкой в качестве диэлектрика (рисунок 27, г). Такая конструкция позволяет получить емкость порядка нескольких пикофарад на 1 см^2 площади. Для получения еще меньшей емкости (доли пикофарады) можно выполнить гребенчатые конденсаторы (рисунок 27, д) или конденсаторы в виде двух параллельных полосок (рисунок 27, е). Емкость гребенчатого конденсатора определяется по формуле:

$$C = \beta \cdot \varepsilon_p \cdot l,$$

где β – коэффициент, определяемый по графику, приведенному на рисунке 27, б; l – длина общей границы двух гребенок; ε_p – результирующая проницаемость подложки и среды (воздух или заливка).

$$\varepsilon_p = \frac{\varepsilon_n + \varepsilon_c}{2},$$

где ε_n – проницаемость среды, ε_c – проницаемость среды.

Конструктивный расчет тонкопленочного конденсатора сводится к определению его геометрических размеров S и d и удельной емкости C_0 . Исходными данными для расчета являются: номинальная емкость C (пФ), относительное отклонение номинального значения емкости γ (%), рабочее напряжение U_p (В), рабочая частота f (МГц).

Расчет конденсаторов с площадью перекрытия обкладок 5 мм^2 и более (рисунок 27, а) ведут в следующем порядке. Вначале определяют толщину диэлектрика

$$d \geq \frac{U_p \cdot K_3}{E_{np}},$$

где E_{np} – пробивное напряжение для выбранного материала диэлектрика (В/см); K_3 – коэффициент запаса ($K_3=2-4$).

Затем вычисляют максимальную допустимую относительную погрешность воспроизведения площади конденсатора

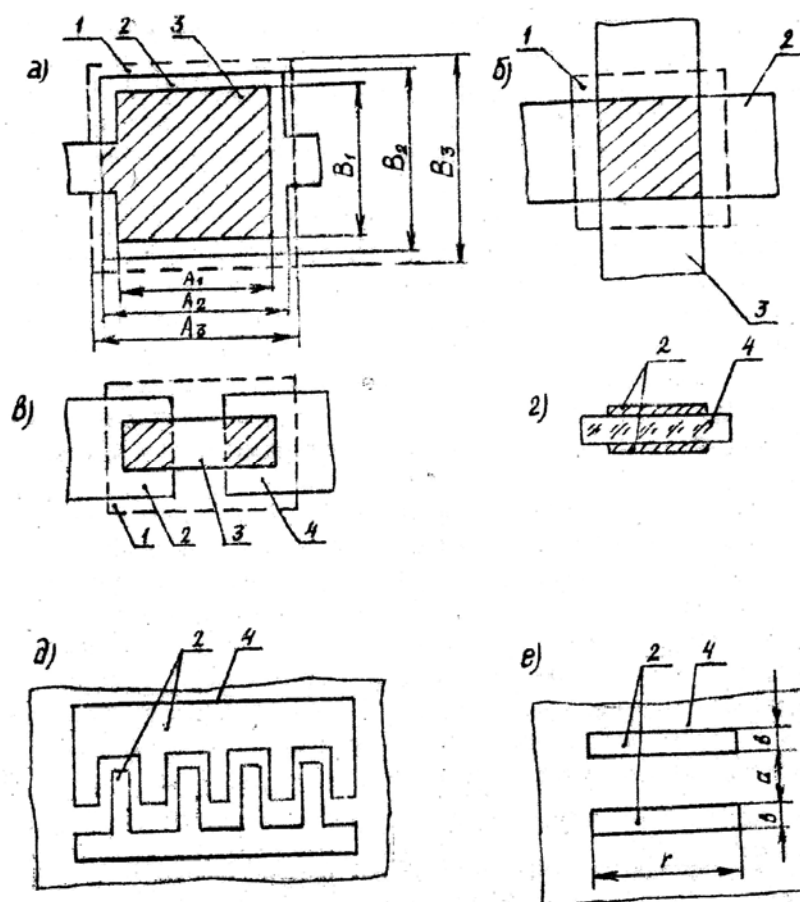
$$\gamma_{C_{дон}} = \gamma_C - \gamma_{C_0} - \gamma_{C_t} - \gamma_{C_{cm}},$$

где γ_{C_0} – погрешность воспроизведения удельной емкости (составляет 5-10%); γ_{C_t} – температурная погрешность емкости:

$$\gamma_{C_t} = \alpha_C \cdot (T - 20^\circ\text{C}).$$

α_C – температурный коэффициент емкости (ТКЕ) материала диэлектрика (1°C); T – максимальная рабочая температура конденсатора ($^\circ\text{C}$); $\gamma_{C_{cm}}$ – погрешность емкости, обусловленная старением тонкопленочных

конденсаторов (не превышает 2-3%).



1 – диэлектрик; 2,3 – обкладки; 4 – подложка

Рисунок 27 – Разновидности конструкций тонкопленочных конденсаторов: а – с активной площадью перекрытия обкладок $S > 5 \text{ мм}^2$; б – с $S = 1-5 \text{ мм}^2$; в, г – с $S < 1 \text{ мм}^2$; д – гребенчатая; е – в виде двух параллельно расположенных проводящих пленок.

Впоследствии оценивают удельную емкость материала диэлектрика по формулам

$$C'_0 = 0,0885 \cdot \frac{\epsilon}{d},$$

$$C''_0 = C \cdot \left(\frac{\gamma_{\text{сдон}}}{\Delta A} \right) \cdot \frac{K_\phi}{(1 + K_\phi)^2},$$

где ΔA – абсолютная погрешность воспроизведения размеров конденсатора (для масочного метода $\Delta A = \pm 0,001 \text{ см}$); $K_\phi = A_1/B_1$ – коэффициент формы конденсатора.

Окончательное значение удельной емкости C_0 выбирается из условия:

$$C_0' < C_0 < C_0''.$$

В дальнейшем уточняется толщина диэлектрика по формуле:

$$d = 0,0885 \cdot \frac{\varepsilon}{C_0}.$$

Минимальная толщина диэлектрика ограничивается электрической прочностью, а максимальная - возможностями пленочной технологии. Чаще всего толщина диэлектрика находится в пределах от 0,3-0,5 до 1 мкм. После окончательного выбора d уточняется величина C_0 . Из соотношения $S=C/C_0$ определяет активную площадь перекрытия S обкладок конденсатора. Геометрические размеры конденсатора рассчитывают по следующим формулам:

верхней обкладки

$$A_1 = \sqrt{S \cdot K_\phi} = \frac{\Delta A}{\gamma_{Cдон}} \cdot (1 + K_\phi),$$

$$B_1 = \frac{A_1}{K_\phi} = \frac{\Delta A}{\gamma_{Cдон}} \cdot \frac{1 + K_\phi}{K_\phi},$$

нижней обкладки

$$A_2 = A_1 + 2 \cdot (\Delta A + \eta),$$

$$B_2 = B_1 + 2 \cdot (\Delta A + \eta),$$

диэлектрика

$$A_3 = A_2 + 2 \cdot (\Delta A + \eta),$$

$$B_3 = B_2 + 2 \cdot (\Delta A + \eta),$$

где η – погрешность установки и совмещения масок (см).

При площади перекрытия обкладок 1-5мм² необходимо учитывать краевой эффект. Емкость конденсатора в данном случае вычисляется по формуле:

$$C = 0,0885 \cdot \frac{\varepsilon}{k \cdot d},$$

где k – поправочный коэффициент, который определяется из графика, представленного на рис.1.4.

С учетом краевого эффекта для получения заданной емкости конденсатора необходимо уменьшить его площадь в k раз. В остальном конструктивный расчет подобных конденсаторов не отличается от изложенного выше.

Емкость гребенчатого конденсатора определяется по

формуле:

$$C = \beta \cdot \frac{\varepsilon_1 + \varepsilon_2}{2} \cdot l,$$

где β - коэффициент, значение которого определяется из графика рисунок 28, б; ε_1 , ε_2 - диэлектрическая проницаемость соответственно материала подложки и окружающей среды; l - длина совместной границы двух проводников.

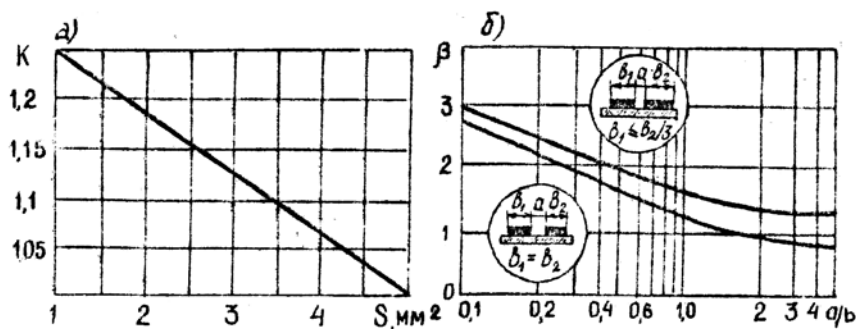


Рисунок 28 – Зависимости, характеризующие изменение поправочного коэффициента от конструктивных параметров пленочного конденсатора: а – для конденсатора, показанного на рисунке 27, б; б – для конденсаторов, показанных на рисунках 27, д, е.

1.5 Пленочные проводники

Для электрического соединения различных элементов микросхем и микросборок на подложке используют тонкопленочные проводники, которые должны быть выполнены из материалов с высокой проводимостью и адгезией к подложке. Конфигурацию таких проводников выбирают в виде полосок минимальной ширины, определяемой возможностями технологии с учетом максимального тока, протекающего по этому проводнику. Допустимую величину плотности тона принимает $j=20A/мм^2$. Технологический процесс получения микросхем значительно упрощается, если для внутрисхемных соединений и контактных площадок используют одинаковые материалы. Наиболее подходящим для проводников является алюминий, однако очень трудно обеспечить хорошее механическое и электрическое соединения с алюминиевой пленкой. Можно применять также такие материалы как серебро и золото, однако это не всегда экономически оправдано. Все эти материалы, обладая высокой проводимостью, имеют сравнительно низкую адгезию к подложке. Поэтому зачастую используют двух- или трехслойные пленочные структуры для межсоединений. Для достижения высокой адгезии напыляют подслои из хрома или никрома на подложки из ситалла, стекла, керамики или на межслойную изоляцию из монооксида

кремния. Материал следующего слоя выбирают из условия хорошей проводимости и возможности подсоединения внешних выводов. Обычно для этих целей используют золото, никель, медь вакуумной плавки и алюминий. Иногда применяют трехслойные структуры. В таблице 1 приведены характеристики некоторых материалов, применяемых для проводников и контактных площадок гибридных микросхем.

Таблица 1 – Характеристики материалов, применяемых для проводников и контактных площадок

Материал	Толщина слоя, нм	ρ_{\square} Ом/ \square	Рекомендуемый способ контактирования внешних выводов
подслой-нихром слой - золото	10-30 600-800	0,03-0,04	Пайка микропаяльником или сварка импульсным косвенным нагревом
подслой-нихром слой – медь покрытие-никель	10-30 600-800 50-60	0,02-0,04	Сварка импульсным косвенным нагревом
подслой-нихром слой – медь покрытие-серебро	10-30 400-1000 80-100	0,02-0,04	Пайка микропаяльником или сдвоенным электродом, сварка импульсным косвенным нагревом или сдвоенным электродом
подслой-нихром слой – медь покрытие-золото	10-30 600-800 50-60	0,02-0,04	пайка микропаяльником или сварка импульсным косвенным нагревом
подслой-нихром слой – алюминий покрытие-никель	40-50 250-350 50	0,1-0,2	пайка сдвоенным электродом

В конструкции тонкопленочной интегральной микросхемы часто один проводник пересекает другой. В месте пересечения проводники должны быть изолированы друг от друга тонкой пленкой диэлектрика. Каждое пересечение должно иметь сопротивление проводников не более 0,8 Ом/см, а емкость не более пФ. При выборе материала межслойной изоляции и прилегающих проводников необходимо учитывать совместимость материалов. Несовместимость может иметь место, например, при использовании хрома для проводника и монооксида кремния для изолятора. Хром будет диффундировать в монооксид кремния, снижая пробивное напряжение. Может возникнуть и другое явление - гальвано-диффузионный эффект. Этот эффект появляется в структурах металл-диэлектрик-металл, он увеличивает ток утечки в месте пересечения проводников и разрушает проводники. Для изоляции проводников в большинстве случаев применяют монооксид кремния и халькогенидное стекло.

1.6. Навесные элементы

В гибридных интегральных микросхемах в качестве активных элементов применяют навесные полупроводниковые микроминиатюрные приборы: дискретные транзисторы и диоды, транзисторные и диодные матрицы, бескорпусные полупроводниковые микросхемы. Конструктивно бескорпусные полупроводниковые элементы (микросхемы) представляют собой защищенные от воздействия окружающей среды специальными защитными покрытиями (лаками, эмалями, компаундами и др.) полупроводниковые кристаллы, в объеме и на поверхности которых размещаются элементы и межэлементные соединения. Выбор компонентов для конкретной микросхемы ведут исходя из схемотехнических, конструктивно-технологических и других требований, которые предъявляются к параметрам, габаритам и методам сборки разрабатываемой конструкции. При конструировании гибридных микросхем наряду с полупроводниковыми активными компонентами используют также миниатюрные резисторы, конденсаторы, катушки индуктивности и трансформаторы.

Размещение навесных компонентов на плате осуществляют с учетом выбираемых вариантов их установки по ОСТ 4.ГО.О10.043. Рекомендуется навесные компоненты располагать рядами, параллельными сторонам коммутационной платы. Размещение навесных компонентов на плате должно быть выполнено с учетом возможной их замены; обеспечения как ручной, так и автоматизированной установки; рационального использования площади подложки; обеспечения минимальной длины проводников при минимальном количестве мест их пересечения; обеспечения рекомендуемых зазоров между проводниками и контактными площадками на плате; обеспечения необходимого сопротивления проводящих слоев и изоляции; уменьшения или исключения паразитных связей между компонентами и соединительными проводниками; требований по обеспечению заданного теплового режима микросхемы.

Для крепления к коммутационной плате бескорпусных компонентов с гибкими выводами используют клей ВК-9. При установке на плате бескорпусных компонентов с жесткими выводами не предусматривается дополнительное крепление компонентов.

1.7. Технология получения гибридных микросхем и микросборок

Для проектирования микросхем одной из важнейших задач является размещение на подложке всех пленочных элементов и

навесных компонентов. При размещении элементов и компонентов на подложке необходимо учитывать конструкторские требования и технологические ограничения. Основные из них приведены в таблице 2.

Таблица 2 – Основные конструкторские требования и технологические ограничения

Содержание ограничений (требований)	Величина ограничений		
	М	Ф	С
Минимально допустимый размер резистора, (мм)	0,3	0,1	0,3
Точность воспроизведения линейных размеров пленочных элементов, (мм)	0,01		
Минимальное расстояние между пленочными элементами, расположенными в одном слое, (мм)	0,2	0,1	0,3
Минимальное расстояние между пленочными элементами, расположенными в разных слоях, (мм)	0,2	0,1	0,2
Минимальное расстояние от пленочных элементов до края платы, (мм)	0,5	0,2	0,5
Минимальная величина перекрытия для совмещения пленочных элементов, расположенных в разных слоях, (мм)	0,2	0,1	0,2
Минимальное отклонение сопротивления резистора от номинального значения, (%)	±15		
Минимальная величина перекрытия диэлектриком нижней обкладки конденсатора, (мм)	0,1		
Минимальный выступ нижней обкладки конденсатора за край верхней, (мм)	0,2		
Минимальное расстояние от края диэлектрика до мест соединения выводов обкладок конденсатора с другими пленочными элементами,(мм)	0,3		
1	2	3	4
Минимальная площадь перекрытия обкладок конденсаторов, (мм)	0,5x0,5		
Максимальное отклонение емкости конденсатора от номинального значения, (%)	±12		
Минимальная ширина пленочных проводников, (мм)	0,1	0,05	0,1

Размеры контактных площадок для монтажа навесных компонентов с шариковыми или столбиковыми выводами, (мм)	0,2x0,2
Минимальное расстояние между контактными площадками для припайки и приварки проволочных выводов, (мм)	0,2
Минимальные размеры контактных площадок, (мм) для приварки проволочных выводов для припайки проволочных выводов для контроля пленочных элементов	0,2 0,2x0,25 0,4x0,4 0,2x0,2
Минимальное расстояние от проволочного проводника или вывода до края пленочного элемента, не защищенного изоляцией (мм)	0,2
Максимальная длина гибкого проволочного проводника без дополнительного крепления, (мм)	3
Минимальное расстояние (мм) от края навесного компонента до: края платы края другого компонента проволочного проводника края пассивного элемента края контактной площадки, предназначенной для приварки проволочных выводов	0,4 0,3 0,3 0,6 0,4
Минимальные размеры периферийных контактных площадок (мм) при шаге их расположения: 0,625мм 0,25мм 2,5мм	0,4x0,4 1x0,4 1x0,4

М - масочный метод изготовления пленочных элементов; Ф – метод фотолитографии; С – совместное использование масочного и фотолитографического методов.

С учетом приведенных рекомендаций строится топология схемы. После выполнения расчетов, связанных с определением паразитных связей в микросхеме, с оценкой ее тепловых режимов, т.е. после оценки качества разработанной топологии приступают к ее изготовлению.

Технология изготовления гибридных микросхем состоит из двух основных этапов производства:

1) изготовление пассивной части - формирования на диэлектрической подложке пленочных пассивных элементов и внутрисхемных соединений;

2) сборки и герметизации - осуществления монтажа навесных элементов, монтажа в корпус, защиты и получения готовой конструкции схемы.

Сущность тонкопленочной технологии заключается в том, что для реализации пленочных элементов тонкие пленки наносят вакуумными способами (термическим испарением в вакууме, ионным распылением, реактивным ионным распылением и т.п.), а необходимая конфигурация пленочных элементов и внутрисхемных соединений достигается использованием

известных методов - свободных или контактных масок, фотолитографии, комбинации фотолитографии и свободных масок, электронно-лучевой гравировки.

В связи с этим разработано большое количество типовых технологических процессов для изготовления пассивной части гибридных микросхем. Наибольшее распространение получили следующие типовые технологические процессы:

1. Вакуумный с использованием свободных масок.
2. Вакуумный с использованием фотолитографии.
3. Комбинированный.
4. Вакуумный с использованием электронно-лучевой гравировки.
5. Вакуумный на основе пленок тантала (танталовая технология).

При масочном методе для получения каждого слоя тонкопленочной структуры из одного материала требуется отдельная маска, с помощью которой воспроизводят топологию формируемого слоя. Типовой технологический процесс изготовления пассивной части гибридной микросхемы, содержащей пленочные резисторы, конденсаторы и соединительные проводники, включает в себя напыление через съемные маски вначале пленки резистивного материала, затем - проводящего. На последней стадии формируют трехслойную структуру пленочных конденсаторов. Заканчивается процесс нанесением защитного слоя.

На рисунке 29 показана последовательность формирования простейшей тонкопленочной RC-схемы масочным методом. Иногда соединительные проводники и нижнюю обкладку конденсаторов наносят в одном вакуумном цикле через одну маску.

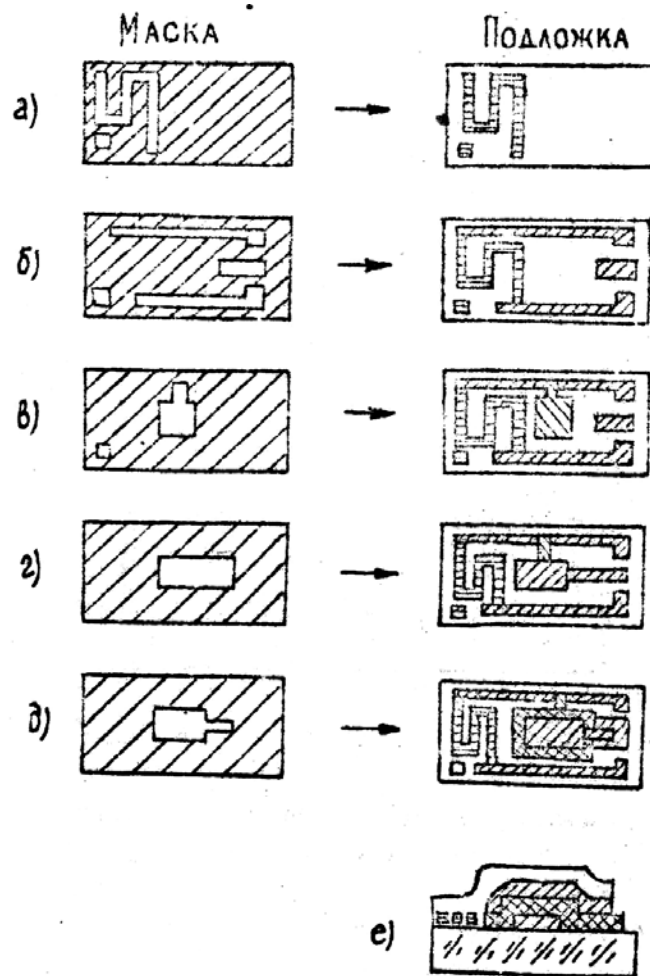


Рисунок 29 – Последовательность формирования тонкопленочной RC-схемы осаждением пленок через съемные маски: а) нанесение резистивного слоя; б) нанесение контактных площадок и соединений; в) нанесение нижней обкладки конденсатора; г) нанесение диэлектрического слоя; д) нанесение верхней обкладки конденсатора; е) нанесение защитного покрытия

Фотолитографический процесс основан на нанесении нескольких слоев пленок различных материалов в вакууме в виде сплошных покрытий с последующим получением конфигурации каждого слоя методом фотолитографии.

На рисунке 30 показана последовательность формирования участка пассивной части гибридной микросхемы, содержащей резистор (нихром) и контактные площадки (медь с подслоем ванадия).

Фотолитографический процесс по точности изготовления пленочных элементов и плотности их размещения превосходит масочный. Однако его нельзя применять для создания многослойных конструкций тонкопленочных микросхем, так как каждый раз для получения рисунка очередного слоя требуется обработка подложки химическим травителем. При этом неизбежно

воздействие травителя на другие слои, в результате чего могут меняться их электрофизические свойства. Кроме того, данный метод отличается значительной трудоемкостью из-за наличия в технологическом процессе дополнительных операций, связанных с фотохимическим травлением рисунков слоев. Более подробно с методом можно ознакомиться по прилагаемому к работе стенду.

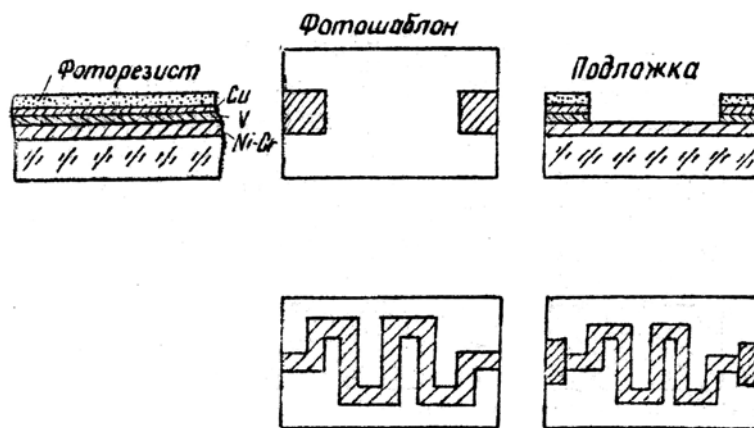


Рисунок 30 – Последовательность формирования тонкопленочной схемы, содержащей резистор и соединения, с использованием фотолитографии: а) исходная структура после операций вакуумного нанесения всех пленок и формирования слоя фоторезиста; б) фотолитография для создания контактных площадок; в) фотолитография для создания резисторов

Особенностью технологии электронно-лучевой гравировки является возможность ее автоматизации, при этом вначале на керамическую подложку в виде сплошных покрытий напыляют резистивный и проводящий слои, после чего проводят два фрезерования с помощью электронного луча для получения необходимой конфигурации пленочных элементов.

Типовые технологические процессы изготовления пассивной части гибридных микросхем по танталовой технологии основаны на ионном распылении танталовой мишени для нанесения пленок тантала и различных способах получения пленочных конфигураций. При этом металлические пленки из тантала являются исходным материалом для формирования проводящих резистивных и емкостных элементов. Так, применяя реактивное ионное распыление, можно получать резистивные плёнки с большим диапазоном удельного сопротивления, а используя анодирование пленок тантала - диэлектрические слои.

На рисунке 31 представлен наиболее распространенный процесс изготовления тонкопленочной РС – структуры по танталовой технологии.

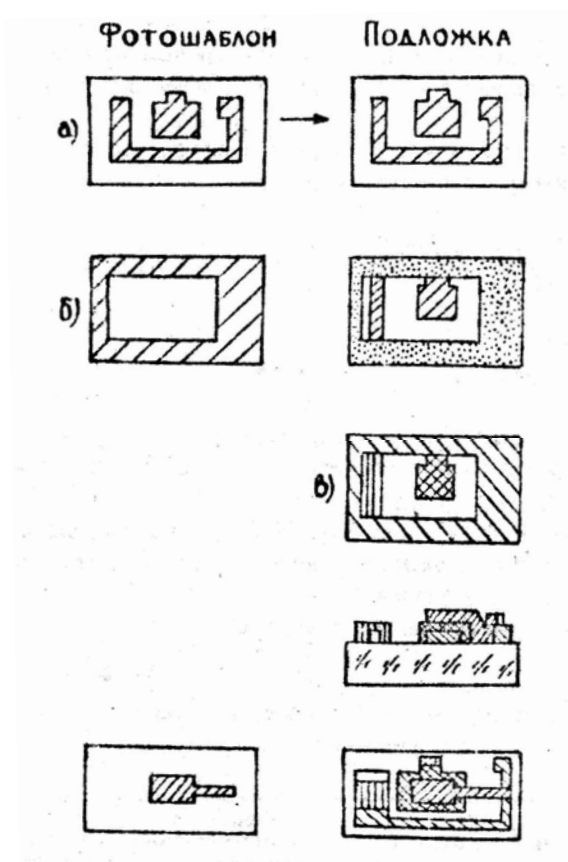


Рисунок 31 – Последовательность формирования тонкопленочной танталовой РС – схемы

1.8. Перечень оборудования и приборов, необходимых для выполнения лабораторной работы

1. Микроскоп металлографический ММУ-3.
2. Измеритель сопротивления ВК7-27А.
3. Микро-ЭВМ.

1.9. Порядок выполнения работы

1. Ознакомиться с приборами и инструкциями по их эксплуатации.
2. Получить у преподавателя тонкопленочные гибридные микросхемы или микросборки.
3. Пользуясь микроскопом ММУ-3 определить на полученных образцах соответствие пленочных элементов конструктивным и технологическим требованиям и ограничениям.
4. Результаты измерений занести в таблице 3.

Таблица 3 – Соответствие конструктивным требованиям и технологическим ограничениям

Содержание ограничений (требований)	Величина ограничений	Измеренное значение
1	2	3

5. Замерить сопротивление резистора, указанного преподавателем (для каждого студента указывается резистор), и, пользуясь методикой их расчета, определить материал резистора.

6. Обосновать выбор формы имеющихся на подложке резисторов и конденсаторов.

7. Разработать на технологических картах маршрутную технологию микросборки.

1.10. Индивидуальное задание

1. Спроектировать тонкопленочный резистор, изготавливаемый методом фотолитографии со следующими параметрами: $R=2\text{кОм}$; $P=0,5\text{Вт}$; $\delta=\pm 1\%$.

2. Спроектировать конденсатор со следующими параметрами: $C=2,1\text{нФ}$; $\gamma=\pm 15\%$; $U_p=1\text{В}$; $f=1\text{МГц}$.

3. Спроектировать топологию и составить маршрутную технологию изготовления микросхемы (схему задает преподаватель) методом свободных масок.

4. Спроектировать топологию и составить маршрутную технологию микросхемы п.3 методом фотолитографии.

5. Составить маршрутную технологию изготовления РС-структуры по танталовой технологии.

1.11. Содержание отчета

1. Цель работы.
2. Результаты измерения.
3. Расчет резистора и анализ материала (расчет проводится на микро-ЭВМ).
4. Обоснование выбора формы резисторов и их эскизы.
5. Маршрутная технология (в виде профильной схемы).
6. Технологический процесс изготовления микросборки, оформленный на технологических картах ГОСТ 3.1105-74 форма 2.
7. Индивидуальное задание.
8. Выводы.

1.12. Контрольные вопросы

1. Материалы, применяемые для изготовления тонкопленочных резисторов.
2. Конструкции тонкопленочных резисторов.
3. Материалы, применяемые для изготовления тонкопленочных конденсаторов.
4. Конструкции тонкопленочных конденсаторов.
5. Основные технологические требования и конструкторские ограничения тонкопленочных гибридных микросхем.
6. Требования к проводящим элементам интегральных микросхем.
7. Технологический процесс получения тонкопленочных ГИС на основе пленок тантала.

Литература

1. Матсон Э.А., Крыжановский Д.В. Справочное пособие по конструированию микросхем, - Мн: Выш.школа, 1982.
2. Ефимов М.Е. и др. Микроэлектроника. Физические и технологические основы, надежность. Уч.пособие для вузов. М.: Выш.школа, 1977.
3. Хамер Д., Бкгерс Дж. Технология толстопленочных гибридных интегральных схем. - Пер. с англ. под ред. Т.Д.Шермергора, М.: Мир, 1975.
4. Топфер М. Микроэлектроника толстых пленок. Пер. с англ. под ред. Т.Д. Шермергора. М.: Мир, 1973.

ЛАБОРАТОРНАЯ РАБОТА № 2 Изучение конструкторско-технологических особенностей толстоплёночных ГИС и микросборок

2.1. Цель работы. Изучить конструкции элементов гибридных толстоплёночных интегральных схем и микросборок, конструкторско-технологические требования и маршрутную технологию их изготовления.

2.2. Общие положения

Существующие в настоящее время методы изготовления микроэлектронике изделий могут быть разделены на три основных класса:

- 1) технологии производства полупроводниковых схем (включает в себя интегральные схемы средней и высокой степени интеграции).
- 2) тонкоплёночная гибридная технология.
- 3) толстоплёночная гибридная технология.

Сравнивая гибридные тонко- и толстоплёночные схемы по технологии производства, надо отметить, что для первых характерна возможность достижения более высоких параметров в области ВЧ и СВЧ техники, тогда как преимущество вторых состоит в их дешевизне и большой рассеиваемой мощности. С развитием полупроводниковых интегральных схем выявились некоторые недостатки их производства, которые заставили заняться совершенствованием технологии и расширением производства ГИС на тонких и толстых пленках. Сюда, прежде всего, относится высокая стоимость оборудования, полупроводникового производства, невозможность создания прецизионных пассивных элементов. Поэтому при производстве мелкосерийной продукции и схем с повышенной точностью пассивных элементов предпочтение отдается гибридной технологии тонких и толстых пленок. Эта технология, в свою очередь, может использовать в качестве навесных компонентов ГИС отдельные функциональные блоки в виде чипов интегральных схем в полупроводниковом исполнении, универсальность которых позволяет выпускать их большими партиями. Другое направление, где толстоплёночная технология может успешно конкурировать - производство мощных схем, работа которых сопровождается большим рассеянием энергии. Необходимо также отметить, что толстоплёночная технология находит применение в производстве больших гибридных интегральных схем для создания плат с многослойной разводкой, а также в конструкциях некоторых типов корпусов для формирования выводов. Толстоплёночная технология основана на последовательном нанесении на керамическую подложку различных по составу и назначению паст (проводящих, резистивных и диэлектрических) с помощью сеткографии (через сеточный трафарет) и последующей термообработке для образования толстых (5-25 мкм) пленок.

2.3. Применяемые материалы

Подложки. Подложки для толсто пленочных ИС должны, кроме традиционных требований, предъявляемых к подложкам ИС, обладать:

- 1) высоким значением сопротивления изоляции;
- 2) минимальным ТКЛР материала подложки, так как изменение размеров подложки ведет к изменению размеров резисторов и даже к их разрушению;
- 3) оптимальной жесткостью материала-подложки: изгиб ее ведет к изменению размера п. резисторов. Однако слишком высокая жесткость подложки приводит к разрушению резистора в условиях нагрузки;
- 4) материал должен выдерживать воздействие вибрации и ударных нагрузок;
- 5) высокой теплопроводностью и термостойкостью материала: он должен выдерживать температуру 800 - 1000°C (температура вжигания паст).

В таблице 4 приведены характеристики некоторых типичных материалов, используемых для подложек.

Таблица 4 - Физические свойства некоторых керамических материалов, используемых для подложек

Материал	ТКР 10^{-6} $^{\circ}\text{C}^{-1}$	Теплопроводность Дж/(см.с.град.) при 25°C	Удельное Сопротивление, См.см		Диэлектрическая проницаемость= ϵ , мГц	Модуль Юнга 10^4 кг/см 2	Прочность на изгиб, кг/см 2	Прочность на изгиб кг/см 2
			25°C	300°C				
1	2	3	4	5	6	7	8	9
Al_2O_3	7,3	0,4	10^{14}	10^{14}	3,6	0,1	3,73	3515,5
BeO	8,0	2,2	10^{14}	10^{14}	8,7	0,096	3,16	1557,7
$3\text{Al}_2\text{O}_3$ $x\text{SiO}_2$	5,3	0,6	10^{14}	10^{14}	8,5	0,082	1,48	1125,7
ZrSiO_4	4,0	0,1	10^{14}	10^{14}	6,5	0,098	2,11	1546,8
MgAl_2 O_3	8,8	0,1	10^{12}	-	6,0	0,097	2,39	1757,7
Боросиликатное стекло	3,3	0,1	10^{14}	10^{10}	4,1	0,067	0,74	1054,7
Кварцевое стекло	0,55	0,1	10^{14}	10^9	3,8	0,065	0,52	843,7

Наибольшее распространение в отечественной практике получили подложки из глиноземистой керамики, окиси алюминия (95% Al_2O_3), электрокорунда (99% Al_2O_3) и титанита бария для ВЧ микросхем. Бериллиевые керамики (99,5% BeO) в 6-10 раз превышают глиноземистые по теплопроводности, но токсичны, имеют стоимость в 15 раз выше и уступают

им по прочности. Одним из основных недостатков керамических подложек является трудность получения на них плоских поверхностей с отклонениями менее 0,1 мм на 25 мм длины.

Подложки обычно имеют квадратную или прямоугольную форму. Минимальная площадь подложки составляет 6 мм², а максимальная 500 мм². Наименьшая толщина принимается 0,25 мм. Керамические подложки изготавливают литьем с последующим обжигом. В подложке могут быть сделаны различные отверстия, углубления, выемки и др. Поверхность подложек обрабатывается до Ra 0,63 - 0,32.

Важная отличительная особенность подложек для толсто пленочных ИС состоит в том, что их поверхность должна быть достаточно шероховатой, чтобы обеспечить необходимую адгезию с веществом пасты.

Перед нанесением паст подложки тщательно обезжириваются и отмываются, затем сушатся и прокаливаются при температуре 600-700°С

Пасты. В качестве материала для изготовления толсто пленочных элементов принимаются резистивные, диэлектрические и проводящие пасты. Они представляют собой суспензию порошков наполнителя и стекла в какой-либо органической связующей жидкости или растворе. Наполнитель является основой пасты и придает пленкам необходимые резистивные, проводящие или диэлектрические свойства.

Основные требования, предъявляемые к пастам: возможность нанесения их через трафарет и термообработка (вжигание); воспроизводимость свойств; хорошая адгезия к подложке; совместимость с другими элементами; соответствующие электрические свойства; способность к пайке и термокомпрессии.

Плата должна быть определенной величиной текучести. Слишком большая текучесть приводит к растеканию пасты и искажению рисунка, а малая текучесть - к плохому продавливанию пасты через трафарет.

В качестве наполнителей проводниковых паст используются порошки металлов и сплавов с размером частиц не более 5 мкм. Размеры и форма частиц оказывают сильное влияние на физические и электрические свойства толстых пленок. Наполнители паст должны обладать крайне низкой химической активностью при высоких температурах термообработки в окислительной среде и при соприкосновении с химически активным стеклом, а также должны быть восприимчивы и устойчивы (нерастворимы) к воздействию припоя, применяемого при монтаже пайкой. Этим объясняется применение в качестве наполнителей благородных металлов: золота, серебра, сплавов золото-палладий, золото-платина, серебро-палладий и др. Сравнительная оценка проводниковых паст на основе различных наполнителей приведена в таблице 5.

Таблица 5 – Свойства проводниковых паст

Наполнитель	Стоимость	Электропроводность	Адгезия	Устойчивость к расплавленному припою	Контакт с резисторами	Миграция
1	2	3	4	5	6	7
Au	4	3	4	5	5	2
Pt-Au	5	5	3	3	1	1
Au-Pb	3	4	3	2	3	2
Ag-Pb	2	2	2	3	2	3
Ag	1	1	1	5	4	5

Оценка дана по 5- балльной системе, I - высший балл.

Наряду с приведенными в табл.2 наполнителями для проводниковых паст применяются неблагородные металлы: медь, никель, алюминий, вольфрам, молибден. Они обеспечивают не только меньшую стоимость паст, но и в ряде случаев лучшие параметры и стабильность при высоких температурах. Медь, например, является единственным металлом с высокой электропроводностью, к которому можно подсоединять внешние выводы, как сваркой, так и пайкой. Кроме того, медь имеет хорошую адгезию к алюмокерамическим подложкам, высокую теплопроводность, стойкость к выщелачиванию, к радиации, хорошие свойства в диапазоне СВЧ.

В качестве наполнителей резистивных паст применяется серебро, золото, палладий, платина, рений, окислы таллия, рутения, рения, палладия, а также различные композиции: серебро-палладий-оксид палладия, серебро-оксид рутения, висмут-рутений, рутений-иридий, платина-оксид иридия и др. Толсто пленочные резисторы имеют номиналы сопротивлений от 1 до 10^9 Ом, удельное сопротивление от 1 до 10 Ом/м² и широкий диапазон значений TAG.

При изготовлении диэлектрических паст для конденсаторов в качестве наполнителей применяют смеси порошков керамических материалов и флюсов, а также стекла и ферроэлектрических материалов. Например, пасты на основе композиции титанит бария - оксид титана - оксид алюминия - легкоплавкое стекло имеют диэлектрическую проницаемость от 10 до 2000.

Диэлектрики для межуровневой изоляции проводников изготавливают на основе стеклокерамических материалов. Но сравнению с диэлектриками для конденсаторов они обладают меньшей диэлектрической проницаемостью.

В качестве постоянного связующего в состав паст входят стекла, которые не удаляются после формирования пленки и остаются в готовом пленочном элементе. В проводниковой пасте стекло служит для удерживания в контакте зерен наполнителя и для обеспечения адгезии толстой пленки к подложке. При выборе состава стекла необходимо учитывать зависимость его вязкости от температуры, смачивание подложки, химическую активность и коэффициент термического расширения. Эти свойства стекла влияют на режим термообработки, на образование механических связей между зернами

металлического наполнителя, на удельное сопротивление пленки и процессы подсоединения выводов к контактными площадкам. От состава стекла в значительной степени зависит стабильность параметров резисторов. В диэлектрике, применяемом для межуровневой изоляции проводников, постоянное связующее является одновременно и основным функциональным компонентом. В диэлектрики конденсаторов стекло не должно вносить дефектов, приводящих к возникновению коротких замыканий между обкладками. В качестве постоянного связующего применяются легкоплавкие стекла: свинцово-боросиликатные, цинкборосиликатные, кадмиевые.

В качестве органических связующих и растворителей паст может применяться широкий набор материалов: этилцеллюлоза, воски, ланолин, вазелиновое масло, циклогексан, жидкие смолы, органические растворители.

Органические связующие и растворители вводятся для обеспечения равномерного распределения частиц порошков различных компонентов в процессе приготовления пасты, для получения определенной консистенции и для придания пасте необходимой вязкости. При нанесении пасты на подложку органические связующие полностью удаляются в процессе термообработки. При неполном удалении органических связующих в составе диэлектрика, например, остается углерод, который резко повышает электропроводность.

Специальные добавки вводят в состав паст для улучшения адгезии, паяемости, для придания пастам тиксотропности и др.

Тиксотропностью называется способность паст под действием механического давления увеличивать текучесть и затем после прекращения воздействия давления снова загустевать. Для придания пастам тиксотропных свойств в их состав вводят высокомолекулярные соединения, например, фуранкарбоновую или терефталевую кислоты.

2.4. Элементы толстопленочных интегральных схем

Проводники. Проводники толстопленочных схем выполняются путем нанесения через трафареты проводниковых паст.

Проводниковые пасты должны обеспечивать получение следующих характеристик композиции (после вжигания):

- 1) Высокую удельную проводимость во избежание заметного падения напряжения и нагрева.
- 2) Высокую адгезию пленки с подложкой, поскольку непосредственно к ней присоединяются выводы и навесные элементы.
- 3) Возможность присоединения к поверхностям проводников монтажных проводов и навесных элементов пайкой или сваркой.
- 4) Композиция должна быть устойчива к воздействиям, связанным с выполнением технологических процессов, и выдерживать заданные условия эксплуатации.

Проектирование топологии толстопленочных проводников во многом аналогично проектированию печатных плат. Проводники должны

изготавливаться предельно короткими, чтобы уменьшить сопротивление схемы. Поверхностное сопротивление толстопленочных проводников должно изменяться в пределах от $0,005 \text{ Ом/м}^2$ до $0,1 \text{ Ом/м}^2$ в зависимости от типа применяемой пасты. Для нанесения проводников необходимо использовать только одну сторону подложки. Количество пересечений должно быть минимальным, поскольку для их создания необходимы две дополнительные операции нанесения и вжигания пленок (нанесение межслойного диэлектрика и второго проводящего слоя). Для современной технологии стандартной шириной проводника считается $0,25 \text{ мм}$, однако, если это необходимо, можно изготавливать полоски шириной до $0,125 \text{ мм}$. Такие же значения допускаются и для расстояний между проводниками.

Толщина слоя проводника, например, на основе композиций палладий-серебро составляет $10\text{-}25 \text{ мкм}$, минимальная ширина (длина) проводника колеблется в пределах $0,15\text{-}0,20 \text{ мм}$ при нанесении пасты на керамику и $0,20\text{-}0,30 \text{ мм}$ при нанесении на сдой диэлектрика. Минимальное расстояние между проводниковыми элементами $0,05\text{-}0,20 \text{ мм}$ в зависимости от рецептурного состава пасты.

Резисторы. Резистивные пасты изготавливаются на основе более высокоомных функциональных материалов, обычно композиций: серебро-палладий-окись палладия, серебро-окись рутения, висмут-рутений, рутений-иридий, платина-окись иридия. Резистивные пасты, изготавливаемые на основе композиции палладий-серебро - обеспечивают номинальные сопротивления резисторов от 25 Ом до 1 МОм . Сопротивление квадрата резистивной пленки соответствует ряду значений: $5, 100, 500, 1000, 3000, 6000, 20000, 50000 \text{ Ом/м}^2$. Температурный коэффициент сопротивления подобных паст не превышает $800 \times 10^{-6} \text{ 1/град}$ в интервале температур $-60 \dots +125^\circ\text{C}$. Толщина резистивных пленок после вжигания составляет примерно $18\text{-}25 \text{ мкм}$.

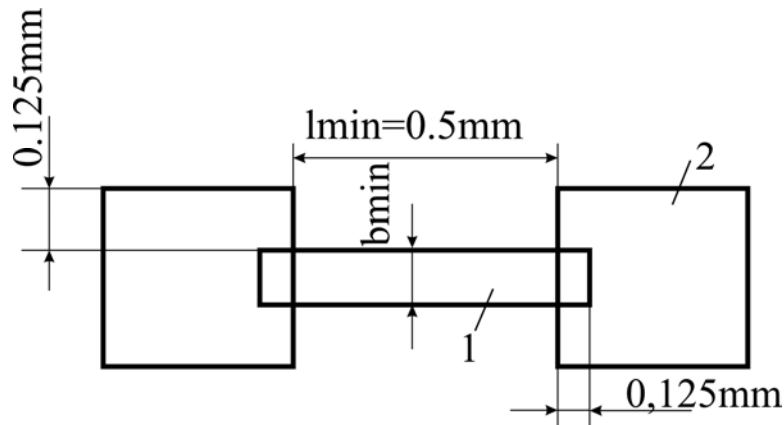
Учет отношения длины пленочного резистора L к его ширине B является очень важным при проектировании толстопленочных резисторов. Отношение сторон L/B или B/L никогда не должно превышать 10. Его лучше выбирать равным 3 или меньше. При проектировании схемы следует избегать зигзагообразных резисторов или резисторов в форме меандра. При такой геометрии на резисторе образуются области перегрева, а сопротивление резистора трудно подгонять к номиналу. Минимальный размер резистора должен быть порядка $0,5 \times 0,5 \text{ мм}$, однако резисторы должны быть по возможности большими для увеличения процента выхода годных и облегчения их последующей подгонки. Для обеспечения надежного электрического контакта резистор должен быть уже проводника на $0,25 \text{ мм}$ (по $0,125 \text{ мм}$ с каждой стороны), а длина перекрытия резистора проводником должна быть не меньше $0,125 \text{ мм}$ (рисунке 32).

Минимальное расстояние от края контактной площадки до края резистора должно быть не меньше $0,25 \text{ мм}$.

Расчет резисторов производится следующим образом. Номинальное значение сопротивления резистора определяется по формуле

$$R = \rho_0 \cdot K,$$

где ρ_0 - сопротивление квадрата резистивной пленки, Ом/мм^2 ; $K=l/b$ - коэффициент формы.



1-резистивная плёнка, 2-контактная площадка

Рисунок 32 – Толстоплёночный резистор

Ширина резистора

$$b \geq \sqrt{\frac{K_p \cdot P \cdot \rho_0}{P_0 \cdot R^2}},$$

где P - расчетное значение мощности рассеяния резистора, Вт;

P_0 - максимальная удельная мощность рассеяния резистивной пленки, Вт/мм^2 ; K_p - Коэффициент запаса мощности, учитывающий подгонку резистора, $K_p = 2p/100 + 1$; p - допустимое отрицательное отклонение сопротивления резистора от номинального до подгонки, %

Максимальное значение p принимается равным 52%. Расчетная длина резистора определяется из соотношения для K_f . Расчет резисторов, имеющих $K_f < 1$, начинают с определения длины, заменяя ширину b на длину l .

Удельная мощность рассеяния резисторов на основе композиции палладий-серебро обычно принимается равной 3 Вт/см^2 , однако толсто пленочные резисторы могут быть нагружены и сильнее, до 6 Вт/см^2 и более (для паст других составов), при условии правильной организации охлаждения.

Конденсаторы. Диэлектрические пленки в толсто пленочных микросхемах применяются в качестве диэлектриков конденсаторов, межслойной изоляции, защитных слоев.

Диэлектрические пасты для конденсаторов изготавливаются на основе смеси керамических материалов и флюсов. Толщина диэлектрических толстых пленок для конденсаторов после термической обработки составляет 40-60 мкм.

Используя пленки, обеспечивающие удельную емкость $C_0=3700$ пФ/см², изготавливают конденсаторы с номинальной емкостью от 500 до 300 пФ, а пленки с $C_0 = 10000$ пФ/см² позволяют производить конденсаторы в диапазоне от 100 до 2500 пФ. В большинстве толсто пленочных гибридных схем и микросборок используются многослойные дискретные керамические конденсаторы, поскольку на площади, необходимой для нанесения конденсатора с номиналом 300 пФ, можно расположить навесной многослойный конденсатор на 10000 пФ. Погрешность номинальной емкости конденсаторов обычно составляет $\pm 15\%$. Пробивное напряжение не менее 150 В.

Величина диэлектрической проницаемости для диэлектрических паст конденсаторов на основе композиции титанит бария - окись титана-окись алюминия-легкоплавкое стекло составляет от 10 до 2000.

Исходя из основного соотношения, для емкости конденсатора

$$C = \frac{8,85\varepsilon \cdot A(N-1) \cdot 10^3}{d} \text{ (нФ)}$$

где ε - диэлектрическая постоянная; A - площадь, мм²; N - число обкладок; d - толщина диэлектрической пленки, мм, можно вычислить площадь, необходимую для изготовления конденсатора.

Расчетная площадь верхней обкладки конденсатора определяется по формуле

$$S=C/C_0$$

где C - номинальное заданное значение емкости; C_0 - удельная емкость.

Нижняя обкладка конденсатора должна выступать за край верхней не менее, чем на 0,3 мм, пленка диэлектрика - за край нижней обкладки не менее, чем на 0,2 мм. Насты верхних обкладок должны быть инертны к лужению.

Защитные покрытия. Для межслойной изоляции и защиты микросборок от внешней среды изготавливаются пасты из низкоплавкого стекла и глинозема.

Толщина диэлектрического слоя составляет от 30 до 70 мкм, удельная емкость - от 150 до 200 пФ/см², пробивное напряжение - 500 В.

Диэлектрическая проницаемость пленок для изоляции и защиты находится в пределах от 10 до 15. Тангенс угла диэлектрических потерь на частоте от 1 кГц до 1,5 МГц и не превышает 25×10^{-4} ; сопротивление изоляции более 10^{12} Ом при постоянном напряжении 100 В. Для многослойной сложной разводки межсоединений используется кристаллизующееся стекло. В целях удобства сортировки различных микросхем на операциях сборки применяются разноцветные защитные пасты.

2.5. Основные этапы изготовления толсто пленочной ГИС

Производство современных типов толсто пленочных ГИС и микросборок осуществляется в настоящее время в условиях комплексно-механизированного и гибкого автоматизированного производства.

Схемы типовых маршрутов изготовления толсто пленочных микросборок показаны на стендах.

Основное преимущество технологии нанесения толстых пленок - простота применяемого оборудования и низкая стоимость производства.

К недостаткам следует отнести то, что толсто пленочные элементы имеют большие размеры, меньшую точность воспроизведения номинальных значений по сравнению с тонкими пленками. Для устранения этих недостатков разрабатываются новые трафареты и новые пасты, позволяющие применять для формообразования фотолитографическую обработку.

2.6. Оборудование и материалы, необходимые для выполнения работы

1. Набор толсто пленочных ГИС и микросборок (без герметизации).
2. Измеритель сопротивления типа В7-27А.
3. Зондовое устройство.
4. Микроскоп оптический ММУ-3.

2.7. Порядок выполнения работы

1. Получить у преподавателя инструкции по эксплуатации приборов и изучить их.

2. Получить образец толсто пленочной микросхемы или микросборки (индивидуально на каждого студента).

3. Проверить выполнение конструкторско-технологических требований на реальном изделии, используя для измерений микроскоп и зондовую установку.

4. Результаты измерений занести в таблицу 6.

Таблица 6 – Конструкторско-технологические требования к элементам толсто пленочных ГИС и микросборок

Содержание 1	Измеренная величина 2	Рекомендуемая величина 3
<u>Резисторы</u>		
1. Форма резистора	1.	
	2.	
	3.	
2. Площадь резистора, мм ²	1.	
	2.	
	3.	
3. Соотношение сторон резистора	1.	
	2.	
	3.	

4. Расстояние от края контактной площадки до края резистора мм ²	1. 2. 3.
5. Ширина резистора, мм	1. 2. 3.
6. Длина резистора, мм	1. 2. 3.
7. Перекрытие резистора проводником, мм	1. 2. 3.

Конденсаторы

1. Минимальная площадь, мм ²	1. 2. 3.
2. Выступ нижней обкладки конденсатора за край верхней, мм ²	1. 2. 3.
3. Выступ диэлектрика за край нижней обкладки, мм	1. 2. 3.

Проводники

1. Минимальная ширина проводника, мм ²	1. 2. 3.
2. Минимальная длина проводника, мм	1. 2. 3.
3. Минимальное расстояние между проводниками	1. 2. 3.
4. Конструкция пересечения проводников	
5. Сопротивление проводника, Ом/м ²	1. 2. 3.

5. Намерить значение сопротивления резистора, его размеры.

1. Исходя из данных п.5, выбрать материал резистивной пасты, используя методику расчета резисторов.
2. Обосновать выбор конструкции каждого элемента и микросхемы в целом..

3. Измерить сопротивление проводника (Ом/м^2) и выбрать материал проводящей пасты.
4. Составить маршрутную технологию изготовления микросхемы (в рисунках и на технологических картах).

2.8. Содержание отчета

1. Цель работы.
2. Топология микросхемы.
3. Результаты измерений на соответствие конструкторско-технологическим требованиям.
4. Расчет резистора и выбор его материала и материала проводника (индивидуально для каждого студента см. таблицу 7).
5. Обоснование конструкции элементов и микросхемы.
6. Маршрутная технология изготовления ГИС в рисунках.
7. Маршрутная технология изготовления ГИС на технологических картах.
8. Выводы.

Таблица 7 – Индивидуальные задания для выполнения лабораторных работ

№ подгруппы	1	2	3	4
1	2	3	4	5
1.	Схема 1 P1, P2	Схема 2 P1	Схема 3 P1, P2	Схема 4 P1, P2
2.	Схема 1 P3, P4	Схема 2 P2	Схема 3 P3, P4	Схема 4 P3, P4
3.	Схема 1 P5, P6	Схема 2 P3	Схема 3 P5, P6	Схема 4 P5, P6
4.	Схема 1 P7, P8	Схема 2 P4	Схема 3 P7, P8	Схема 4 P7, P8

2.9. Контрольные вопросы

1. Достоинства и недостатки толсто пленочных ГИС и микросборок.
2. Материалы проводников, требования к ним.
3. Материалы резисторов и их основные характеристики.
4. Материалы диэлектриков и их основные характеристики.
5. Состав паст. Назначение каждой компоненты.
6. Конструкции резисторов и основные конструкторско-технологические ограничения.
7. Конструкции конденсаторов и основные конструкторско-технологические ограничения.

8. Способы подсоединения навесных элементов ГИС.
9. Способы герметизации ГИС.

Литература

1. Матсон Э.А., Крыжановский Д.В. Справочное пособие во конструированию микросхем, - Мн: Выш. школа, 1982.
2. Ефимов М.Е. и др. Микроэлектроника. Физические и технологические основы, надежность. Уч.пособие для вузов. М.: Выси.школа, 1977.
3. Хамер Д., Бкгерс Дж. Технология толстопленочных гибридных интегральных схем. - Пер. с англ. под ред. Т.Д.Шермергора, М.: Мир, 1975.
4. Топфер М. Микроэлектроника толстых пленок. Пер. с англ. под ред. Т.Д. Шермергора. М.: Мир, 1973.

ЛАБОРАТОРНАЯ РАБОТА № 3 Проектирование маршрутной технологии производства кристаллов БИС матричным методом

Цель работы: ознакомиться с основами матричного метода проектирования маршрутов изготовления кристаллов полупроводниковых БИС и получить практические навыки восстановления технологических маршрутов по чертежу вертикальной структуры базовой ячейки кристалла.

1. Приборы, оборудование и вспомогательные материалы, необходимые для выполнения работы

- 1.1 Персональный компьютер ЕС-1840 или бытовой компьютер БК-0010Ш
- 1.2 Программа обучающая MATRIX.
- 1.3 Программа моделирующая MATR.
- 1.4 Стенды, натурные образцы по технологии кристаллов СБИС.

2. Краткие сведения из теории

2.1 Основные определения и понятия

Базовая ячейка – элемент или совокупность элементов ИС, периодическим повторением которых и соединением между собой с помощью пленочных проводников можно построить кристалл в целом.

Примером элемента ИС может служить транзистор, диод, резистор, простейший логический вентиль, например И²Л и т.п.

Примером базовой ячейки может быть логический инвертор, ячейка памяти, триггер и т.д.

Фрагмент базовой ячейки – структурная часть элемента ячейки, возникающая на конкретном этапе ее формирования и сохраняющаяся в том или ином виде в готовом кристалле.

Фрагментами являются, например, области транзистора (базовая, эмиттерная, коллекторная), пленочные элементы (слои диэлектриков, проводники, контакты), изоляционные области между соседними элементами и т.д.

Такие слои как фоторезистивные маски, плёнки диффузанта, использующиеся в процессе изготовления кристалла, как правило, не присутствуют в готовом изделии и поэтому не могут попасть под определение фрагмента базовой ячейки.

Операционный технологический процесс – группа элементарных технологических операций (в простейшем случае одна операция), выполняемых на нескольких взаимосвязанных технологических установках (одной установке), приводящих к получению полуфабриката изделия определенной степени законченности.

Примером операционного процесса в виде группы элементарных

операций является фотолитография. Фотолитография включает в себя такие операции, как формирование фоторезистивного слоя, экспонирование, проявление фоторезиста и т.д.

В качестве примера операционного процесса, состоящего из одной элементарной операции, можно назвать нанесение металлической пленки на поверхность кристалла в вакууме, окисление кремниевой пластины и т.п.

Все операционные технологические процессы, используемые в настоящее время в производстве кристаллов ИС, можно разделить на три группы по функциональному назначению:

1. – формозадающие процессы обеспечивают условия для дальнейшей обработки не всей поверхности кристалла, а отдельных (локальных) его участков определенной формы. К формозадающим процессам в технологии кристаллов ИС относятся все разновидности технологий Фотолитографии. Поскольку в результате выполнения фотолитографии обеспечиваются условия для локальной обработки поверхности, эти процессы еще называются локализирующими;

2. – формообразующие процессы изменяют конструкцию базовой ячейки, например, появляется легированная область, поверхностный пленочный слой, удаляется поверхностный слой (или его часть) и т.д. К формообразующим процессам в технологии ИС относятся операции легирования, травления, нанесения пленок, отжига;

3. – процессы очистки удаляют с поверхностных слоев кристалла различного рода загрязнения и фоторезистивные маски.

Маршрут изготовления кристалла – строго определенная последовательность выполнения различных операционных технологических процессов, в результате которых поэтапно формируется кристалл.

Любой конструктивный элемент, имеющий сложную вертикальную структуру, создаётся путём последовательных технологических обработок.

При этом синтез конструкции элемента осуществляется последовательным наложением фрагментов. Следовательно, на самом нижнем уровне вертикальной структуры элемента находятся фрагменты, формируемые на начальном этапе. Над ними будут находиться фрагменты, формируемые на последующих этапах.

Поэтапность формирования конструктивных фрагментов и требуемый для этого сравнительно небольшой набор типов (видов) технологических обработок обуславливают многократную повторяемость одних и тех же операций в процессе изготовления кристалла ИС. Например, фотолитография повторяется до 7-15 раз, операции травления различных материалов - до 15-20, химические очистки до 50 раз и т.д. Такая особенность технологии микронизации изделий побуждает искать определённые закономерности чередования указанных операций.

Основной задачей разработчика маршрута изготовления кристалла ИС является создание такой последовательности операционных процессов, которая обеспечивает производство кристаллов ИС с заданными

параметрами качества при минимальной себестоимости.

2.2 Сущность матричного метода проектирования

Для облегчения процесса разработки и оптимизации маршрута изготовления кристалла ИС был предложен матричный метод проектирования [1].

Основные положения матричного метода проектирования основаны на следующих рассуждениях.

Базовая ячейка ИС, как это следует из приведенных выше определений состоит из более элементарных конструктивных частей – фрагментов. Фрагменты, таким образом, являются своеобразными элементарными кирпичиками, на основе которых можно построить базовую ячейку любой ИС. Другими словами, для успешного конструирования кристалла разработчик должен иметь банк данных о существующих фрагментах и их взаимной увязке, подобно тому, как при реализации электрических схем и топологии кристаллов интегральных схем разработчики пользуются библиотекой (банком) стандартных элементов ИС.

Анализ известных конструкций элементов ИС позволяет выделить следующие основные конструктивные фрагменты. Часть из них представлена на рисунок 33.

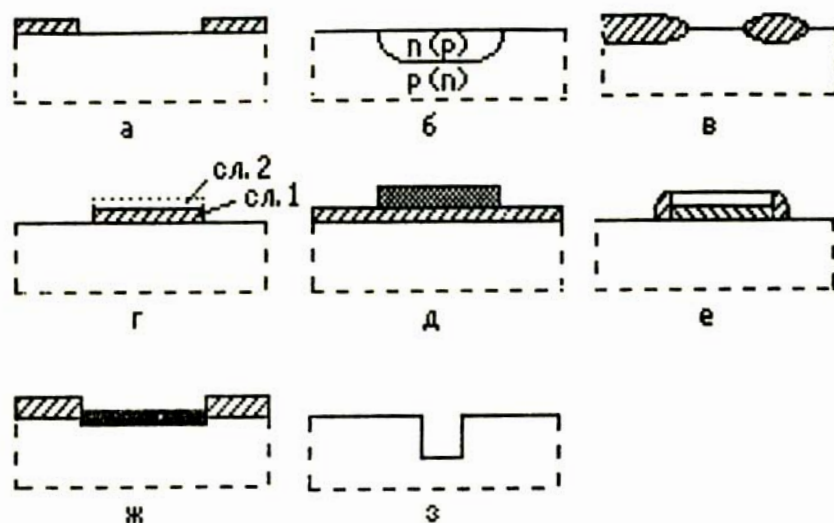


Рисунок 33 – Основные конструктивные фрагменты современных ИС:

- а) слой диэлектрика со сквозным окном к нижележащему слою Si, ПКК, металла.
- б) локальная легированная область;
- в) локальный участок толстого слоя SiO₂;
- г) локальный участок тонкого диэлектрического слоя или системы слоев;

- д) локальный участок токопроводящего слоя металла, ПКК, силицида или их композиций;
- е) локальный участок пристеночного окисла (наличие обусловлено приемами самосовмещения);
- ж) самосовмещенный с окном в диэлектрике локальный участок силицида или металла;
- з) канавка в кремнии.

Для того чтобы по аналогии с конструкцией создать банк данных для разработки технологического маршрута, надо определить тот элементарный технологический "кирпичик", на основе которого можно построить технологический процесс в целом. В качестве элементарной структурной единицы сквозного технологического процесса целесообразно взять совокупность операций, выполнение которых приводит к созданию единичного фрагмента. Такая совокупность операций в матричном методе проектирования называется *микроциклом*. Анализ показывает, что микроцикл имеет строго упорядоченную внутреннюю структуру.

Как последовательность операций (т.е. действий) микроцикл в общем случае состоит из четырех стадий. Микроцикл, у которого есть все четыре стадии, называется *полным*, а микроцикл, у которого отсутствует какая-либо из стадий, называется *сокращенным*.

Каждая стадия микроцикла представляет собой один или группу операционных технологических процессов одного и того же функционального назначения.

1-я стадия – формозадающий операционный процесс фотолитография. Результатом этой стадии является формирование на поверхности кристалла фоторезистивной маски, предназначенной для локализации последующего воздействия технологических факторов;

2-я стадия – формообразующий операционный процесс или группа процессов. Чаще всего это травление и ионная имплантация.

3-я стадия – операционные процессы очистки. Например, удаление фоторезиста и послойная химическая очистка.

4-я стадия – формообразующий процесс или совокупность 2-3-х однотипных процессов, выполняемых последовательно. К процессам этой стадии чаще всего относятся: нанесение слоев, диффузия, окисление, отжиги. Эти процессы имеют характерную особенность: после их выполнения на поверхности кристалла должен оставаться сплошной слой определенного материала (окисла, металла и т.д.).

На рисунке 34 приведены некоторые примеры стандартных микроциклов, позволяющих реализовать конструктивные фрагменты, изображенные на рисунках 33, а, б, в.

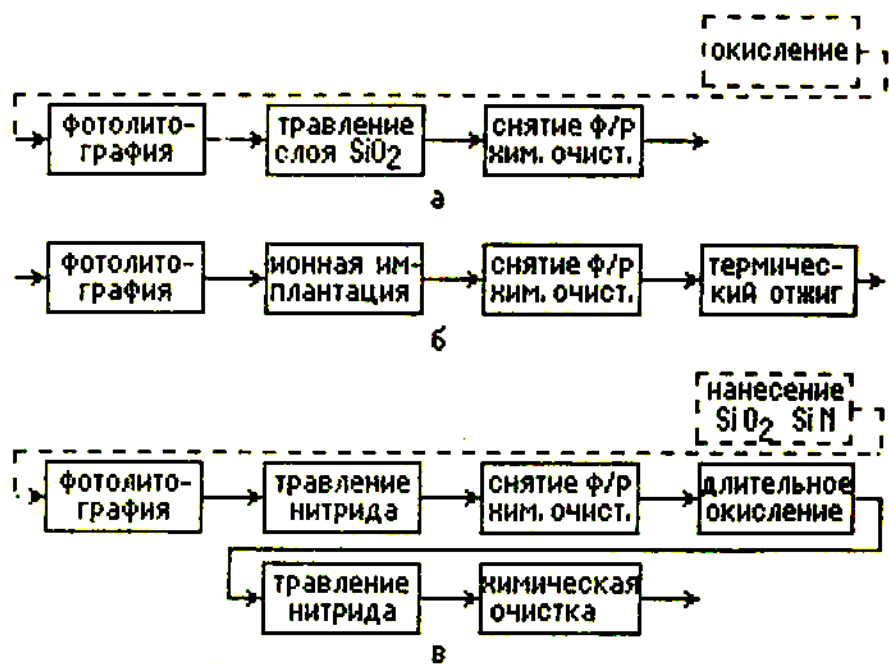


Рисунок 34 – Возможные варианты микроциклов, реализующих конструктивные фрагменты, представленные на рисунке 33:

- а) фрагмент рисунка 33, а;
- б) фрагмент рисунка 33, б;
- в) фрагмент рисунка 33, в.

Особо следует подчеркнуть, что микроцикл с точки зрения оптимизации и стандартизации режимов и рабочего оборудования должен рассматриваться как единое целое, как некоторая макрооперация маршрута. В этом случае возможно стандартизировать целые группы взаимосвязанных по цели операций, что исключит возможность эвристического подхода к подбору технологических режимов обработки.

В зависимости от конструкции запускаемого в производство прибора, требований к его параметрам технолог будет иметь возможность либо выбрать из банка данных нужную совокупность стандартных микроциклов, либо, если необходимо, приступить к разработке и аттестации оригинального микроцикла (группы микроциклов), который также будет занесен в библиотеку и использован в общем маршруте.

Таким образом, значительно сокращается время отработки технологических режимов и унифицируются технологические маршруты разных приборов.

Принципиальным моментом метода матричного представления технологических маршрутов является характерное графическое изображение найденных «повторяющихся последовательностей технологических обработок. Стадии микроцикла должны изображаться последовательно в горизонтальной строке, причем каждый микроцикл занимает отдельную строку. При этом во всех микроциклах операционные технологические

процессы одинаковых стадий располагаются строго друг под другом и образуют вертикальные столбцы однотипных обработок. В результате технологический маршрут представляется в форме матрицы технологических обработок, в каждой из строк которой содержится комплексный набор обработок для формирования единичного структурного фрагмента базовой ячейки ИС, а в столбце – совокупность однотипных обработок из всех микроциклов.

Таким образом, для того, чтобы восстановить или разработать маршрут кристалла ИС, надо иметь исходные данные в виде конструкции базовой ячейки и библиотеку стандартных микроциклов для формирования тех фрагментов, которые составляют данную базовую ячейку.

3. Порядок выполнения работы

Часть I

3.1 Ознакомьтесь с процессом проектирования матрицы технологического маршрута по страницам 1,2 обучающей программы MATRIX. Для чего:

- подключите к компьютеру БК-0010Ш кассетный магнитофон;
- включите компьютер и дисплей-телевизор;
- нажмите последовательно клавиши ЛАТ, ЗАГЛ;
- наберите на экране следующую надпись:
L_G_MATRIX (значок _ обозначает нажатие клавиши "пробел");
- нажмите клавишу ВВОД;
- вставьте в магнитофон кассету с программой и нажмите клавишу "Воспроизведение";
- в случае правильного считывания программы на экране появится надпись *MATRIX;
- в противном случае повторите всё сначала.

3.2 Обратите внимание на методику определения фрагментов базовой ячейки.

3.3 Дайте письменные ответы на следующие вопросы:
что дает технологу информация о разбиении конструкции базовых элементов на отдельные конструктивные Фрагменты?

Сформулируйте правило, позволяющее определить последовательность формирования фрагментов базовой ячейки в технологическом маршруте.

3.4 После выполнения пунктов 3.1 - 3.3 вернитесь к изучению теоретических сведений (раздел 2.3).

2.3 Анализ и оптимизация матрицы технологического маршрута изготовления кристалла ИС

Целью анализа матрицы технологического маршрута является определение некоторых количественных показателей, прогнозирующих эффективность разрабатываемой технологии.

Прежде всего определяются отдельные абсолютные количественные показатели, знание которых позволяет судить о сложности процесса в целом.

Простейшей количественной информацией, которую дает матрица маршрута, является число однотипных операционных процессов и их удельный вес в маршруте. Если число всех операционных процессов в маршруте обозначить как N_M , число операций травления – N_T , фотолитографии – N_Φ , то соответствующий удельный вес операционных процессов травления и фотолитографии определяется соотношениями:

$$P_T = N_T / N_M; P_\Phi = N_\Phi / N_M.$$

Что дает знание вышеприведенных показателей?

Во-первых, число однотипных операций в маршруте может послужить исходными данными для определения потребности в соответствующем оборудовании и проектирования производственных участков гермозоны;

Во-вторых, удельный вес однотипных операций в маршруте позволяет определить их относительную трудоемкость. Появляются, таким образом, исходные данные для разработки мероприятий по снижению себестоимости производства конкретного прибора и конкретной ИС.

В реальных условиях производства существуют операционные процессы, вносящие наиболее заметный вклад в технологические потери из-за высокой дефектности или сложности их реализации. Очевидно, что подобные "трудные" процессы различны для конкретных предприятий, однако среди них есть и процессы, потенциально "опасные" для производства любой ИС на любом производстве.

Прежде всего к ним относятся процессы фотолитографии, которым свойственны погрешности размеров элементов и погрешности совмещения фотошаблона с топологией фрагментов, сформированных на предыдущих стадиях. Однако наиболее опасны дефекты фотолитографической маски в виде нарушений ее рисунка. Поэтому при сравнении различных вариантов реализации той или иной базовой ячейки всегда следует исходить из возможности максимально уменьшить число операций фотолитографии. По числу фотолитографий в матрице можно грубо оценить процент выхода годных на этапах кристалльного производства по соотношению:

$$K = K_\Phi^n,$$

где K – процент выхода годных на всей матрице; K_Φ - процент выхода годных на микроцикле, содержащем фотолитографию; n - число микроциклов с фотолитографией.

Этой формулой можно пользоваться, если все микроциклы с фотолитографией характеризуются приблизительно одинаковыми процентами выхода.

Если полные микроциклы имеют резко отличные проценты выхода годных $K_{\phi i}$, то прогнозную оценку процента выхода всей матрицы получают из соотношения:

$$K = K_{\phi 1} * K_{\phi 2} * \dots * K_{\phi i}.$$

В чем заключается оптимизация матрицы технологического маршрута?

Если полагать, что операционный процесс фотолитографии является наиболее критичной частью маршрута в целом, то оптимальным можно назвать маршрут, позволяющий сформировать базовую ячейку минимальным числом микроциклов, содержащих фотолитографию.

Иначе говоря, разработчик должен так построить технологический маршрут, чтобы с помощью одной операции фотолитографии реализовать максимальное число фрагментов базовой ячейки. В технологии ИС есть технический прием – самосовмещение, когда конструктивный фрагмент, сформированный на предыдущем этапе, является маской для формирования фрагментов последующего слоя. Используя этот технический прием, можно минимизировать число операций фотолитографии, обеспечив тем самым возможность достижения более высокого процента выхода годных в серийном производстве.

Теперь по коэффициенту K_{cc} можно количественно оценить степень совершенства разработанного маршрута.

K_{cc} – это отношение числа разнотипных фрагментов базовой ячейки, имеющей вертикальные границы, к числу операций фотолитографии в матрице. Менее совершенны маршруты, для которых $K_{cc} \leq 1$. Чем больше K_{cc} тем совершеннее маршрут.

Чаще всего наилучших результатов можно добиться, когда K_{cc} повышается как за счет оптимизации маршрута, так и за счет оптимизации конструкции базовой ячейки. Конструкция базовой ячейки при этом должна претерпевать такие изменения, которые позволяют правильно выбрать базовый слой и его топологию и на основе этого слоя реализовать приемы совмещения. Таким образом, разработчик технологии ИС должен в достаточной мере владеть и знаниями о принципах конструирования кристаллов.

3. Порядок выполнения работы

Часть 2

3.5 Продолжите работу с программой MATRIX. Включите п. 3 программы.

3.6 Обратите внимание на изображение маршрута в виде матрицы, на содержание горизонтальных строк и вертикальных столбцов матрицы.

3.7 Письменно дайте предложения по снижению себестоимости производства кристалла, используя информацию об удельных весах однотипных операций в маршруте и текущих процентах выхода годных на них (процент выхода на отдельных операциях задает преподаватель).

3.8 Вернитесь к теоретическому материалу (раздел 2.4).

2.4 Эффективная технология современных СБИС

Применение принципов самосовмещения, использование современных операционных технологических процессов, прежде всего плазменного травления и ионной имплантации, позволяют создавать эффективную технологию кристаллов СБИС.

На рисунке 35 показана базовая ячейка (логический вентиль И-НЕ) n-МОП СБИС [2]. Логический вентиль с двумя входами выполнен на основе последовательно включенных двух полевых транзисторов, работающих в режиме обогащения (нормально закрытых) (EMD_A и EMD_B), и транзистора, работающего в режиме обеднения (ДМД) (нормально открытого).

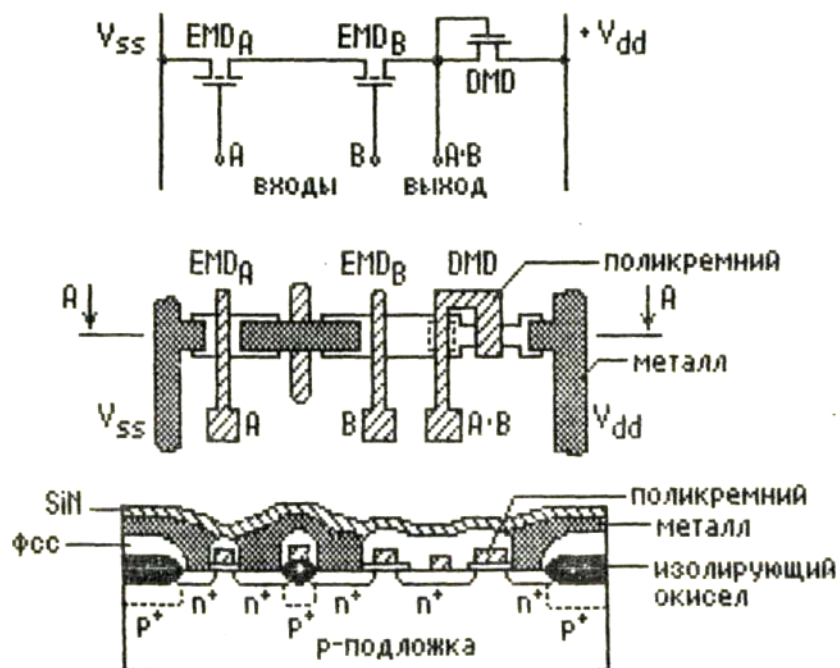


Рисунок 35 – Базовая ячейка nМОП СБИС на основе логического вентиля И-НЕ:

- принципиальная схема;
- топология;
- профильная схема

Базовая ячейка содержит 12 фрагментов:

- p^+ - область, ограничивающая распространение канала;
- изолирующий локальный окисел;
- области стока и истока;
- подзатворный окисел;
- маска скрытого контакта;
- канал ЕМД транзистора;

- маска обедненного слоя;
- канал ДМД транзистора;
- затвор, он же и первый уровень разводки из поликремния;
- защитный пассивирующий слой из ФСС с контактными окнами;
- второй уровень разводки из Al;
- слой пассивации из плазмохимически осажденного нитрида кремния с контактными окнами.

Матрица маршрута изготовления кристалла включает в себя 7 полных микроциклов, содержащих операции фотолитографии и 2 сокращенных микроцикла.

На рисунке 36 приведена профильная схема этапов создания базовой ячейки, а на рисунке 37 матрица маршрута.

Видно, что разработчики маршрута эффективно использовали принципы самосовмещения. Например, горизонтальная изоляция элементов базовой ячейки включает в себя два фрагмента - 1,2. За счет использования операций ионного легирования через фоторезистивную маску, которая задает конфигурацию локального изолирующего окисла, оба фрагмента выполнены одним микроциклом (микроцикл № 2). Такой же прием использован еще дважды: в микроциклах № 5,6.

Заметим, что 1-я фотолитография практически задает и рисунок канала ЕМД транзисторов, поскольку локальный окисел, сформированный в микроцикле № 2, является маской для ионного легирования в микроцикле № 3.

Таким образом, коэффициент K_{cc} для разработанного маршрута определяется соотношением: $K_{cc} = 12/7 = 1,71$.

Столь высокое значение K_{cc} - одно из основных условий для реализации кристаллов современных СБИС, содержащих десятки и сотни тысяч элементов.

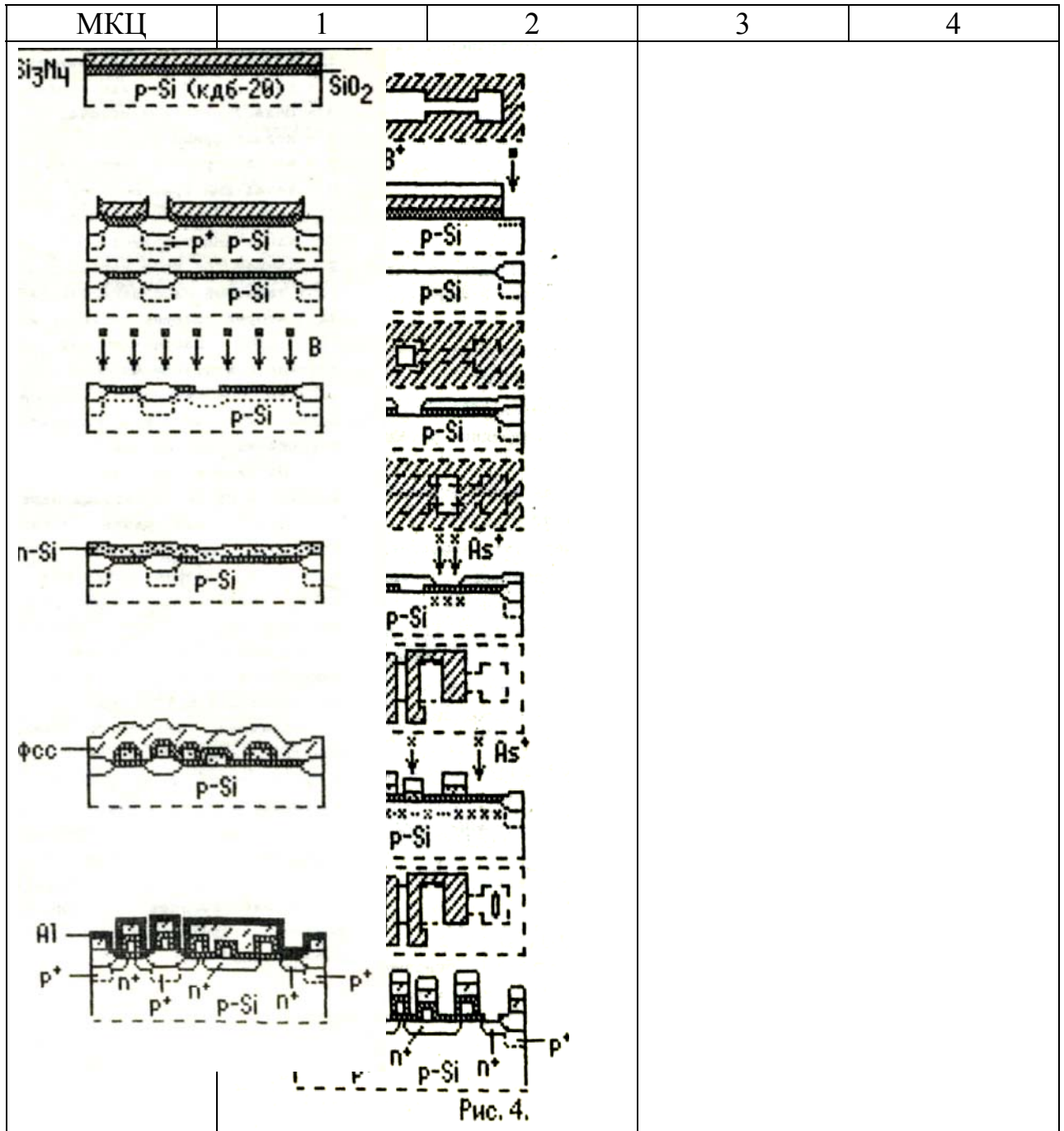


Рисунок 36 – Профильная схема маршрута

Микроцикл		Стадии микроцикла и их содержание			
		1	2	3	4
1	Подготовительный	1-я ф/л	Пластина КДБ-20	п/о	Окисление Осаждение Si ₃ N ₄ 0.1мкм
2	Изоляция	2-я ф/л	Травление Si ₃ N ₄ - SiO ₂ Имплантация В ⁺ - 3*10 ¹² см ⁻² 60кэВ	Уд.ф/р п/о	Локальное окисление 0,4 мкм Разгонка примеси
3	Подзатворный окисел	3-я ф/л	Травление Si ₃ N ₄ - SiO ₂	п/о	Позатворное окисление 0,02
4	Маска скрытого контакта и канал ЕМД-транзистора	4-я ф/л	Травление SiO ₂	Уд.ф/р п/о	имплантация В ⁺ - 8*10 ¹¹ см ⁻² 35 кэВ
5	Маска обедненного слоя и обедненный слой (канал ДМД-транзистора)	5-я ф/л	Имплантация As ⁺ - 3*10 ¹² см ⁻² 80кэВ	Уд.ф/р п/о	Нанесение Si* 0.35 мкм Диффузия Р
6	Поликремниевый затвор, сток-исток, первый уровень разводки из поликремния	6-я ф/л	Травление Si* Имплантация As ⁺ - 1*10 ¹⁶ см ⁻² 80кэВ	Уд.ф/р п/о	Окисление Нанесение ФСС 0,7-0,8 мкм Разгонка стока, истока и скрытого контакта
7	Маска контактных окон	7-я ф/л	Травление ФСС	Уд.ф/р п/о	Оплавление ФСС Нанесение Al
8	Металлическая разводка (второй уровень разводки из Al)	8-я ф/л	Травление Al	Уд.ф/р п/о	Вжигание Al Нанесение SiN
9	Маска пассивации	9-я ф/л	Травление SiN	Уд.ф/р п/о	Окончание

Рисунок 37 – Матрица маршрута изготовления логической n-МОП СБИС
(базовая ячейка – вентиль И-НЕ с двумя входами)

3. Порядок выполнения работы

Часть 3

3.9 Повторите работу с программой MATRIX, если это вам необходимо для усвоения теоретической части.

3.10 Получите у преподавателя индивидуальное задание, предъявив ему письменные ответы на поставленные в описании вопросы.

3.11 Определите фрагментный состав вашей базовой ячейки.

3.12 Определите примерную последовательность формирования фрагментов в будущем маршруте .

3.13 Загрузите в персональный компьютер БК-0010Ш моделирующую программу MATR и массивы данных НТК.

3.14 Запустите программу MATR и получите матрицу вашего маршрута.

Помните, что данные в массивах программы MATR ограничены по объему. Поэтому полученная вами матрица может быть несовершенной. Составьте профильные схемы вашей базовой ячейки на различных этапах ее формирования в соответствии с полученной матрицей.

Проведите оптимизацию разработанной матрицы с целью повышения K_{cc} .

4. Содержание работы

1.Цель работы.

2.Исходная конструкция базовой ячейки и формулировка принципов определения фрагментного состава и последовательности выполнения фрагментов.

3.Разработанная матрица маршрута.

4.Профильные схемы после основных микроциклов матрицы.

5.Количественный анализ матрицы и выводы по возможным путям снижения себестоимости производства вашего кристалла.

5. Литература

5.1 Ширипов В.Я., Долгий Н.А. И Др. Методическая разработка по курсовому проектированию по курсу " Технология микросхем и микропроцессоров". - Минск I ротапонт МРТИ, 1987. - стр.7...20.

5.2 Технология СБИС: Кн.2. Пер. с англ. / Под ред. С.Зи. - М.: Мир, 1986.

ЛАБОРАТОРНАЯ РАБОТА № 4 Изучение и исследование технологического процесса формирования токопроводящих систем БИС

Цель работы: изучение принципов построения и конструктивно-технологических особенностей пленочных токопроводящих систем полупроводниковых интегральных схем – БИС и СИС и исследование технологического процесса их формирования.

1. Краткие сведения из теории

На кристалле интегральной схемы ("чипе") содержится определённое количество изолированных друг от друга конструктивных элементов транзисторов, диодов, резисторов и т.д. Электрические соединения между этими элементами для создания законченной электронной схемы обеспечиваются с помощью плёночных токопроводящих систем (ТС), представляющих собой совокупность проводящих электрический ток плёночных элементов. Другим широко распространённым в современной отечественной и зарубежной литературе аналогом термина токопроводящая система является понятие "система металлизации" или "металлизация". *)

Сформированные методами пленочной технологии конструктивные элементы ИС имеют на своей поверхности защитную пленку, как правило, SiO_2 . Для электрического соединения элементов друг с другом к каждой из электродных областей (эмиттер, база, коллектор, исток, сток, затвор, резистор и т. д.) в окисном слое вытравливается отверстие прямоугольной формы – контактное окно. Такая операция в технологии ИС носит название "вскрытие окон под контакты". Например, в трёхэлектродных элементах – транзисторах – вскрываются по три контактных окна: в биполярном – к коллектору, к базе и эмиттеру; в МОП – к истоку, стоку и затвору; в резисторах – два окна к каждому из концов резистора. Размер контактных окон зависит от размера электродных областей, но наибольшие трудности вызывает подключение к электродам, имеющим наименьшие размеры.

Современные СБИС, объединяющие в одном кристалле сотни тысяч активных и пассивных элементов, имеют контактные окна размером 2×2 мкм и менее.

Отдельные участки плёночных ТС выполняют на кристалле и вполне определённые функции. Так, например, проводящие элементы, непосредственно контактирующие с кремнием в контактных окнах, отводят электрические сигналы от электродов одного элемента к электродам другого и в конечном итоге к внешним выводам кристалла – контактными площадкам.

*) Термин "металлизация" в широком техническом смысле означает покрытие какого-либо объекта тонкой плёнкой проводящего материала, формируемой одним из известных вакуумных методов, и поэтому наиболее приемлем для описания самого процесса нанесения покрытий, а не для характеристики конструктивно-технологических особенностей систем металлизации.

В этом случае область между проводящим элементом и кремнием (полупроводником) представляет собой контакт типа металл-полупроводник, а проводящий слой, выполняющий функцию контакта, носит название контактного слоя (КС) (рисунок 38).

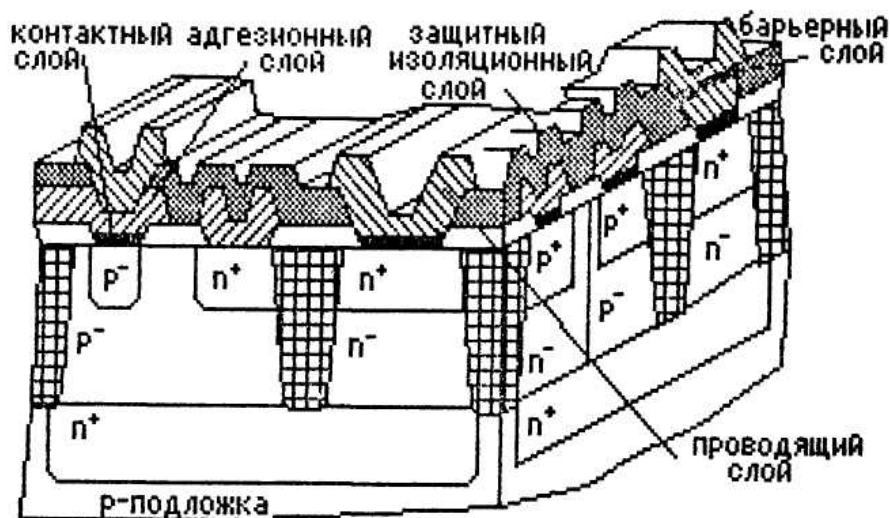


Рисунок 38 – Принципы построения токопроводящих систем СБИС и функциональное назначение отдельных слоёв

КС – первый по отношению к полупроводнику слой, являющийся наиболее ответственным элементом ТС в плане создания приборов с заданными электрическими характеристиками. К материалам КС предъявляется целый комплекс требований по обеспечению заданных электрических, механических, надежностных и других характеристик. По электрическим характеристикам материал КС должен реализовывать две диаметрально противоположные задачи. В подавляющем большинстве случаев он должен обеспечивать невыпрямляющий контакт с полупроводниками различного типа проводимости в достаточно широком диапазоне концентрации примесей в полупроводнике (10^{18} - 10^{21} см⁻³). Иными словами, переход металл-полупроводник должен обеспечивать при работе схемы линейную вольтамперную характеристику (ВАХ). Иногда такие контакты называются "омические". Однако термин "невыпрямляющий контакт" наиболее предпочтителен, т.к. характеризует большинство реальных контактов современных СБИС.

Как правило, невыпрямляющие контакты формируются между металлом и полупроводником при соотношениях работ выхода материалов, отвечающих следующим неравенствам: $\Phi_{Me} < \Phi_{ПП}$ (n-тип) и $\Phi_{Me} > \Phi_{ПП}$ (p-тип). При таких соотношениях работ выхода приконтактная область полупроводника обогащается основными носителями заряда и обладает высокой электропроводностью. Переменный электрический ток, проходя через такой контакт, обладающий малым переходным активным сопротивлением, сохраняет свою форму и фазу.

В зависимости от величины удельного переходного сопротивления (ρ_k) выпрямляющего контакта на нём происходит выделение тепла, что является нежелательным, особенно в СБИС с высокой плотностью элементов. Поэтому на практике необходимо, чтобы величина ρ_k была минимальной и лежала в пределах 10^{-4} до 10^{-7} Ом*см². Линейная ВАХ и низкая величина необходимы для обеспечения требуемых электрических характеристик активных элементов СБИС. В противном случае нелинейная ВАХ контакта, накладываясь на ВАХ активных элементов, искажает последние, а при значительной величине сдвигает их в область повышенных напряжений (возрастает величина $U_{эб}$ и др.).

Кроме соотношения работ выхода, на величину ρ_k невыпрямляющих контактов существенное влияние оказывают поверхностные состояния, силы зеркального изображения и другие физические характеристики.

Другим достаточно распространенным в технологии путем получения низкоомных невыпрямляющих контактов является подлегирование приконтактной области полупроводника примесями того же типа проводимости до концентраций 10^{19} - 10^{21} см⁻³. При контакте высоколегированной области полупроводника с металлом создается прозрачный барьер малой протяженности (около 10 нм), через который протекает ток в основном за счет квантомеханического туннелирования носителей. Падение напряжения на таком барьере крайне мало. Такой конструктивный вариант позволяет формировать невыпрямляющие контакты к n- и p-областям из одного металла, что выгодно на стадии формирования ТС. Однако подлегирование полупроводника требует воздействия на активную структуру дополнительного высокотемпературного диффузионного процесса или ионной имплантации с последующей термообработкой, а также дополнительных операций литографии, что не всегда выгодно в технологическом и экономическом плане.

Третьим путем получения низкоомных невыпрямляющих контактов является создание большого числа рекомбинационных центров в приповерхностной области полупроводника. Наличие таких центров способствует прохождению носителей заряда за счет рекомбинационного и сложного туннельно-рекомбинационного механизмов без изменения формы электрического сигнала. Нарушенный рекомбинационный слой создают путем введения в приповерхностный слой повреждений шлифовкой, электроннолучевой обработкой, целенаправленным возбуждением механических напряжений за счет соответствующего выбора металла, ионной имплантацией и др. Невыпрямляющие контакты рекомбинационного типа в основном формируют на непланарной стороне кристалла и с их помощью осуществляют посадку в корпус.

С другой стороны, материал контактного слоя в биполярных СБИС на основе транзисторно-транзисторной логики с целью повышения быстродействия должен обеспечивать также и выпрямляющий контакт или барьер Шоттки. Структура современного изопланарного транзистора СБИС с диодом Шоттки показана на рисунке 39. Выпрямляющий контакт между

материалом контактного слоя и полупроводником формируется при условиях $\Phi_{Me} > \Phi_{ПП}$ (n-тип) и $\Phi_{Me} < \Phi_{ПП}$ (p-тип). Однако такое простое соотношение, как и в случае невыпрямляющих контактов, не реализуется на практике, поскольку не учитывает влияния поверхностных состояний на границе раздела металл-полупроводник. Плотность поверхностных состояний при этом определяется технологией процессов очистки поверхности полупроводника и нанесения материала контактного слоя, а также зависит от чистоты используемых материалов, сред и последующих термических обработок.

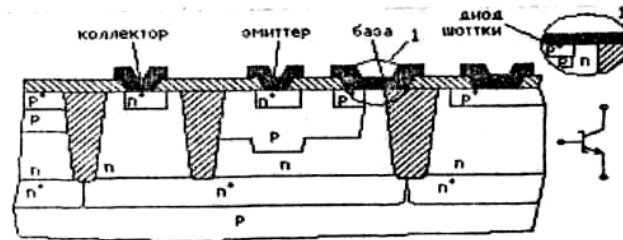


Рисунок 39 – Структура изопланарного n-p-n-транзистора с диодом Шоттки и его обозначение

Если материал контактного слоя обеспечивает электрический контакт к области элементов ИС (базе, эмиттеру, стоку, истоку и т.д.), то электрические соединения (связи) между отдельными элементами (базой транзистора и резистором, стоками n- и p-канальных транзисторов и др.) обеспечивает материал проводящего слоя (рисунок 38). Проводящий слой последний по отношению к активной структуре и очередности нанесения слой, призванный обеспечивать высокую электропроводность (низкое сопротивление межсоединений), устойчивость к электромиграционным процессам при плотностях электрического тока 10^5-10^7 А/см², хорошее покрытие сложного рельефа БИС, и допускать подсоединение внешних выводов известными методами. К элементам ТС относятся также контактные площадки кристалла ИС, представляющие собой сравнительно большие по площади (< 100x100 мкм.) участки проводящего слоя, расположенные по периферии кристалла и предназначенные для присоединения к траверсам ножек корпуса ИС, осуществляемого приваркой тонких (20-50 мкм) проволочек к площадке и траверсе или же наращиванием на них объемных выводов в виде шариков или балок.

Для ИС малой и средней степени интеграции и БИС с невысокими требованиями по надёжности функции контактного и проводящего слоев могут быть совмещены одним материалом, например, алюминием или сплавом алюминий-1,5 вес. % кремния (АК-1,5). В этом случае ТС называется однослойной.

Назначение адгезионного слоя – обеспечение высокой адгезии ТС к диэлектрическим поверхностям БИС (SiO_2 , Si_3N_4 , ФСС, полиимид и др.). Это обеспечивается выбором в качестве материалов адгезионных слоев металлов

с низкой свободной энергией образования окислов или специальными методами нанесения плёнок. Адгезионный слой может одновременно выполнять функции контактного и проводящего слоев и наоборот. В общем же случае, особенно при использовании в качестве элементов ТС благородных металлов, имеющих крайне низкую адгезию к диэлектрическим поверхностям, наличие адгезионного слоя необходимо.

Как уже отмечалось, ТС – совокупность плёночных элементов и поэтому содержит ряд поверхностей раздела: металл-металл, металл-диэлектрик, металл-полупроводник. Кроме разнородных поверхностей раздела, в плёночных слоях ТС имеют место также структурные несовершенства, такие, как границы зёрен, вакансии и дислокации, способствующие наиболее интенсивному протеканию диффузионных процессов. Возникающие между разнородными материалами реакции и диффузионные процессы существенно изменяют характеристики ТС и снижают надёжность БИС. Особенно острыми оказываются эти проблемы для элементов СБИС микронных размеров. Для ослабления таких нежелательных эффектов массопереноса и взаимодействия контактирующих материалов соседних слоев между ними вводят дополнительные барьерные слои. Барьерный слой – это слой тугоплавкого металла, сплава или химического соединения, являющийся эффективным диффузионным барьером между контактным слоем и проводящим слоем или адгезионным и проводящим слоем, а также между плёночными системами различных уровней.

Выбор конструктивного варианта и технологическая реализация токопроводящей системы являются одной из важнейших проблем изготовления СБИС. От характеристик ТС и её качества зависят такие показатели ИС, как степень интеграции, надёжность, быстродействие, процент выхода годных и себестоимость промышленного производства. Конкретное конструктивно-технологическое исполнение ТС определяется особенностями конструкций изготовленных в полупроводниковом кристалле элементов, в первую очередь размерами их структурных областей как в плоскости пластины, так и по глубине кристалла. Имеется несколько общих правил проектирования ТС, выполнение которых обеспечивает повышение степени интеграции при достаточно высоких проценте выхода годных и надёжности:

- контактные окна и зазоры между дорожками должны иметь минимально возможные геометрические размеры, т.е. равные минимальной норме литографии;
- толщина токопроводящей системы должна быть достаточной для обеспечения плотности тока выше критической величины, характерной для используемого материала;
- ширина проводящих элементов ТС должна быть достаточной для обеспечения полного перекрытия контактного окна с учётом взаимного рассовмещения масок при литографии и растратов при травлении, как окон, так и проводящих элементов.

Различают следующие основные типы ТС:

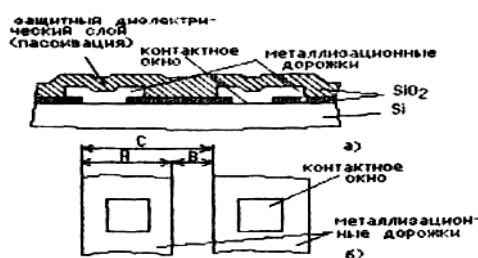
- одноуровневая однослойная;
- одноуровневая многослойная;
- многоуровневая однослойная;
- многоуровневая многослойная.

Понятие одноуровневой однослойной ТС вам уже знакомо - это такая ТС, которая объединяет все активные и пассивные элементы ИС в рамках одного уровня (однослойного, т.е. выполненного из одного материала).

Однако технологическая сложность и насыщенность кристаллов современных СБИС элементами не позволяет соединить последние в рамках одного уровня ТС. Поэтому в большинстве случаев в СБИС используются двух- и трёхуровневые, а иногда четырёх- или пятиуровневые системы, которые отделены друг от друга изолирующими диэлектрическими слоями. Электрический контакт между плёночными ТС различных уровней осуществляется через контактные окна, вскрытые в изолирующих слоях межуровневого диэлектрика. ТС каждого уровня могут быть как однослойными, так и многослойными – изготовленными из слоёв разнородных материалов. Выше изложенное в одинаковой степени относится и к межуровневому диэлектрику.

Многослойные ТС содержат различные по своему функциональному назначению слои, которые мы определили как контактные, адгезионные, барьерные и проводящие. Каждый из этих слоев может быть сформирован и на основе разнородных материалов: металлов, сплавов, химических соединений (силицидов, нитридов и др.). Отдельные слои ТС реализуют и строго определённые функции. Так они выполняют роль невыпрямляющих и выпрямляющих контактов, межэлементных и межуровневых соединений, контактных площадок, электродов МДП, ПЗС и других функциональных структур.

Поперечное сечение и топология участка одноуровневой ТС приведены на рисунке 40.



а) вертикальный разрез; б) топология двух слоёв (контактных окон и проводящего слоя) А – ширина дорожки; В – зазор между дорожками; $C=A+B$ – шаг металлизации

Рисунок 40 – Одноуровневая однослойная токопроводящая система

Контактные окна в SiO_2 обычно вскрываются жидкостным химическим травлением. Контролируют качество вскрытия окон методом смачивания

окон парами воды. Основной материал одноуровневых ТС – алюминий, а также его сплавы с Si или с Si и Cu. Для повышения надежности ТС они покрываются слоем низкотемпературного диэлектрика, т.е. пассивируются. Основным параметр ТС – шаг металлизации, уменьшается при снижении толщины плёнки проводящего материала. Обратимся к структурной схеме технологического процесса формирования одноуровневой ТС в виде регулярных последовательностей операций-микроциклов.



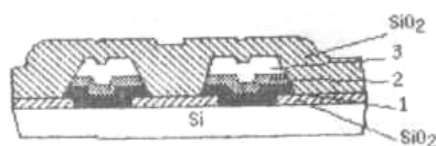
Рисунок 41 – Структурная схема технологического процесса формирования одноуровневой однослойной ТС

Базовыми операциями маршрута являются:

- напыление проводящей плёнки;
- фотолитография;
- удаление фоторезиста и химическая очистка;
- травление плёнок окислов и проводящего материала;
- низкотемпературное осаждение диэлектрического слоя;
- вжигание ТС (термообработка);

Таким образом, техпроцесс одноуровневой ТС содержит три однотипных четырёхстадийных микроцикла.

Для формирования ТС элементов БИС с мелкими р-п-переходами используются многослойные ТС (рисунок 42).



1 – контактный и адгезионный слой; 2 – барьерный слой; 3 – проводящий слой

Рисунок 42 – Одноуровневая многослойная ТС

Отдельные этапы формирования многослойных ТС приведены на рисунке 43. Для БИС со сложной межэлементной коммутацией применяются многоуровневые ТС, позволяющие уменьшить размеры микросхемы в соответствии с формулой

$$S^{1/2} = \frac{PG^{2/3}}{N},$$

где S – площадь кристалла;

P – шаг металлизации;

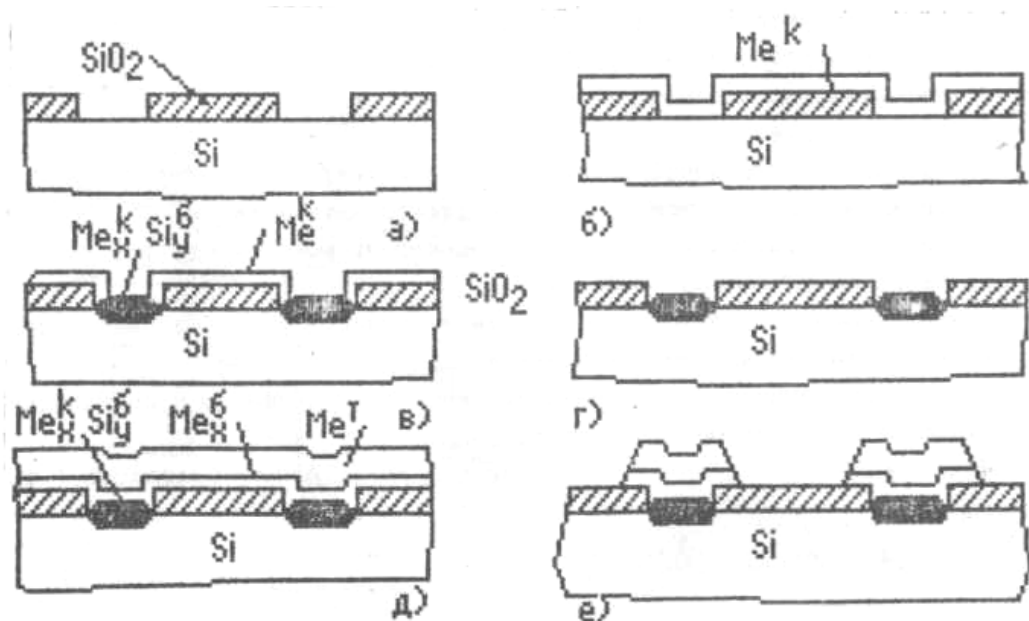
G – число вентиляей;

N – число уровней разводки;

$P=0,8$ при высокой плотности упаковки, $P=1,33$ при средней и малой плотности упаковки. Для БИС с высокой плотностью упаковки вместо величины $2/3$ следует использовать показатель степени при G , равный $0,2$.

Для разделения ТС разных уровней используются диэлектрические плёнки, осаждаемые низкотемпературными методами (рисунок 44). Уровни металлизации контактируют между собой через отверстия в межуровневом диэлектрике (рисунок 45).

Дополнительные микроциклы маршрута формирования второго уровня ТС представлены на рисунке 469. Бесспорно, что вышеприведенный состав базовых технологических операций для создания одноуровневой ТС является вполне достаточным и для двухуровневой ТС.



а) вскрытие контактных окон; б) нанесение контактного (в основном силицидобразующего) металла (Me^k); в) вжигание (синтез силицида) г) удаление непрореагировавшего металла; д) нанесение материалов адгезионного, барьерного Me^b и токопроводящего Me^t слоёв; е) литография и травление токопроводящей системы

Рисунок 43 – Этапы формирования многослойной одноуровневой токопроводящей системы

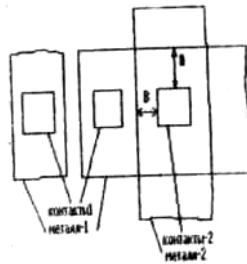
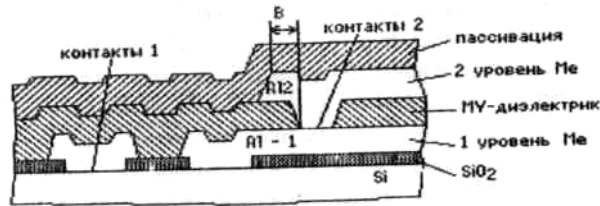


Рисунок 44 – Двухуровневая однослойная токопроводящая система



А - зазор между краями Me-I-контакт-II;
 Б-перекрытие контактов-II металлом-II

Рисунок 45 – Топология фрагмента двухуровневой токопроводящей системы:

Рассмотрим основные технологические операции, применяемые для создания систем металлизации.

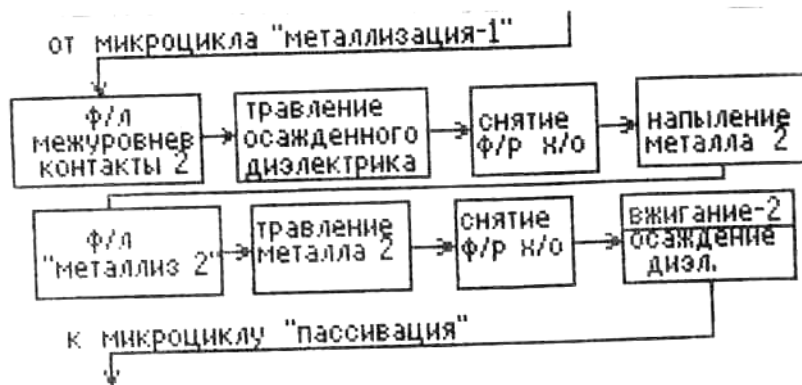


Рисунок 46 – Дополнительные микроциклы технологического процесса формирования второго уровня токопроводящей системы

Известно, что качество травления по заданному рисунку определяется, главным образом, размером зерна плёнки. Так, при химическом травлении алюминия с величиной зерна до нескольких микрон ровный край ТС можно получить только при ширине дорожки не менее 7-8 мкм. Процесс влажного травления из-за его изотропной природы становится всё менее приемлемым с точки зрения миниатюризации. При минимальных проектируемых размерах ширина шины после влажного травления приближается к удвоенной толщине плёнки, что вызывает потерю номинальной площади поперечного сечения

проводника на 80 %.

Как решить эту проблему? Можно использовать сухие процессы, такие, как ионное, плазмо- или ионно-химическое травление. Алюминиевые пленки можно травить в хлорсодержащих средах, например в плазме тетрахлорида углерода. Летучие вещества, возникающие в результате реакции, можно удалять с помощью вакуумных насосов. Однако при травлении пленочных элементов ТС на основе сплавов могут возникать проблемы их совместимости с процессом травления. Так, травление алюминия, содержащего медь, может быть затруднено, поскольку медь не образует с хлором достаточно летучих соединений.

Обеспечивать соответствующий размер критических зародышей пленки, как одно из важных условий качества литографии, можно при конденсации материала. Согласно теории зародышеобразования пленок, размер критических зародышей определяется летучестью материала пленки, связанной с теплотой его испарения. Так, сплошные пленки толщиной всего в несколько монослоев можно получить из самых тугоплавких металлов, таких, как Mo, Ta, W, Ti и др. Малая величина зерна пленки обеспечивает не только высокую разрешающую способность процесса фотолитографии на гладких участках поверхности подложки, но и на рельефной ступенчатой поверхности кристалла, характерной для современных СБИС. К примеру, получение безразрывных ТС на основе молибдена на окисной ступеньке возможно при толщине металлической пленки, равной половине высоты этой ступеньки. Для алюминиевых ТС такой толщиной является высота ступеньки SiO₂.

Наносят материалы ТС обычно на пластины, нагретые до 150-350 °С. Нагрев необходим для обеспечения высокой адгезии материала пленки к нижележащим слоям и требуемого размера зерна пленки. Выбор конкретной температуры подложки при нанесении ТС зависит прежде всего от свойств наносимого материала.

После фотолитографической гравировки с целью формирования топологического рисунка ТС-структуры подвергаются термической обработке. Термическая обработка в технологическом маршруте изготовления КС носит название "вжигание металлизации". Её цель – модификация структуры пленок для увеличения размера зерна (снижения сопротивления проводящих дорожек) и снижения величины. Температурный диапазон операции вжигания достаточно широк и зависит от свойств контактирующих материалов. Для ТС на основе Al или сплава АК-1,5 температура вжигания составляет 475-510 °С и, как правило, не должна превышать температуру эвтектики системы Al-Si (576,7°). Для тугоплавких силицидобразующих металлов (Ti, Ni, Pd, Pt, Mo и др.) температура вжигания определяется температурой образования той или иной силицидной фазы. Например, силицид никеля фазы Ni₂Si формируется после термообработки при 200 °С, в то время как NiSi – при 350 °С, а NiSi₂ – при 750 °С. Длительность операции вжигания выбирается экспериментально, для ТС на основе Al не превышает 30-40 минут.

2. Порядок выполнения работы

Изучите описание и инструкции по эксплуатации вакуумных установок УВН-2М-2 и ВУ-2МП.

Ознакомьтесь с принципом работы и последовательностью действий при получении вакуума в технологическом объёме установки с помощью программы LAB.COM или CCC.COM для ПЭВМ ЕС-1840.

Проверьте свои знания и навыки в качестве оператора вакуумной установки с помощью программы CCC.COM.

Порядок выполнения экспериментальной части работы, описание используемого оборудования и приборов, индивидуальные задания и программное обеспечение изложены в соответствующей технологической инструкции.

После выполнения экспериментальной части работы по указанию преподавателя рассчитайте на ПЭВМ "Электроника БК-0010" и ЕС-1840 с помощью программ RKONT.FOC и METAL.BAS. величину ρ_k контактов Me-8i для реальных областей биполярного или МДП-транзистора. Промоделируйте влияние материала контакта на его сопротивление с учетом ранее измеренных размеров контактных окон: $R_k = \rho_k * S_k$, где S_k – площадь контактного окна, см^2 , и оцените вклад контакта в величину $U_{эб}$ биполярного транзистора при токах 10-100 мкА.

3. Содержание отчета

1. Введение.
2. Основные теоретические сведения.
3. Результаты экспериментальных исследований и замеров.
4. Фрагменты топологии одноуровневых и многоуровневых ТС.
5. Операционные карты процесса формирования ТС (нанесение и вжигание металла).
6. Моделирование и расчеты на ЭВМ.
7. Анализ полученных результатов, выводы.

4. Контрольные вопросы

1. Что такое токопроводящая система БИС и каковы принципы её построения?
2. Назовите базовые операции технологического процесса формирования одноуровневых и многоуровневых ТС.
3. В каких случаях используются однослойные и многослойные ТС? Нарисуйте одноуровневую многослойную ТС.
4. Назовите и нарисуйте основные этапы технологического процесса формирования многослойной одноуровневой ТС.
5. Нарисуйте схему вакуумной установки для нанесения слоев ТС, назовите

- функциональное назначение ее основных узлов.
6. Благодаря каким свойствам алюминий является основным материалом ТС промышленно изготавливаемых ИС? Какие недостатки алюминия ограничивают его использование для перспективных сверхсложных ИС?
 7. Начертите топологию фрагмента двухуровневой ТС и обоснуйте необходимость топологических зазоров между окном 1-го и 2-го уровней разводки.
 8. Чем ограничивается шаг системы металлизации? Назовите типовые значения шага металлизации в современных БИС и СБИС.
 9. Во сколько раз размеры контактных площадок больше минимальной ширины дорожек металлизации?
 10. Назовите типовые размеры зерна напыленных пленок алюминия. От чего зависит размер зерна? В каких случаях размер зерна следует увеличивать? В каких случаях уменьшать?

5. Литература

1. Достанко А.П., Баранов В.В., Шаталов В.В. Пленочные токопроводящие системы СБИС. – Мн.: Вышэйшая школа, 1989. – 300 с.
2. Поут Дж., Ту К., Мейер Дж. и др. Тонкие пленки. Взаимная диффузия и реакции. – М.: Мир, 1982, с. 7-56.
3. Технология СБИС: Кн. 2. Пер. с англ./Под ред. С. Зи. – М.: Мир, 1986, с. 62-108.
4. Сугано Т., Икома Т., Такэиси Ё. Введение в микроэлектронику. Пер. с яп. – М.: Мир, 1988, с. 201-209.