

Министерство образования Республики Беларусь
Учреждение образования
«Белорусский государственный университет информатики
и радиоэлектроники»
Кафедра систем управления

Лабораторные работы по курсу
«ЭЛЕКТРОНИКА И МИКРОСХЕМОТЕХНИКА»
для студентов специальности
I-53 01 07 «Информационные технологии и управление
в технических системах»

Минск 2006

СОДЕРЖАНИЕ

ЧАСТЬ 1	3
Лабораторная работа № 1	3
ИНТЕГРАЛЬНЫЕ СТАБИЛИЗАТОРЫ НАПРЯЖЕНИЯ.....	3
Лабораторная работа № 2	29
БЛОКИНГ–ГЕНЕАТОРЫ.....	29
Лабораторная работа №3	47
ИНТЕГРАЛЬНЫЕ ТРИГГЕРЫ И ТРИГГЕРЫ НА ПОТЕНЦИАЛЬНЫХ ЛОГИЧЕСКИХ ЭЛЕМЕНТАХ.....	47
Лабораторная работа №4	89
МУЛЬТИВИБРАТОРЫ	89
Лабораторная работа №5	123
ТРИГГЕРЫ НА ДИСКРЕТНЫХ ЭЛЕМЕНТАХ	123
Лабораторная работа №6	150
ТРИГГЕРЫ НА ОПЕРАЦИОННЫХ УСИЛИТЕЛЯХ И ДИСКРЕТНЫХ ЭЛЕМЕНТАХ (ТИРИСТОРЫ, ТУННЕЛЬНЫЕ ДИОДЫ, ОДНОПЕРЕХОДНЫЕ ТРАНЗИСТОРЫ).....	150
Лабораторная работа №7	181
МАГНИТНО-ТРАНЗИСТОРНАЯ СХЕМА УПРАВЛЕНИЯ ДВИГАТЕЛЕМ ПОСТОЯННОГО ТОКА	181
ЧАСТЬ 2	194
Лабораторная работа №1	194
ЛОГИЧЕСКИЕ СХЕМЫ.....	194
Лабораторная работа №2	201
ЦИФРОАНАЛОГОВЫЕ ПРЕОБРАЗОВАТЕЛИ.....	201

ЧАСТЬ 1

Лабораторные работы на макетах

Лабораторная работа № 1

ИНТЕГРАЛЬНЫЕ СТАБИЛИЗАТОРЫ НАПРЯЖЕНИЯ

1.1 Основные определения

Электронные устройства автоматики удовлетворительно работают в определенных границах внешних воздействий. Отклонение за пределы границ приводит к отказу или порче электронного устройства. Стабилизаторы источников питания удерживают диапазон питающих напряжений, токов в соответствии с техническими условиями для электронного устройства.

Выделяют следующие основные характеристики стабилизаторов.

По виду входной электроэнергии – работающие от сети переменного напряжения (однофазной или многофазной), работающие от сети постоянного напряжения и работающие от сетей переменного и постоянного напряжений.

По выходной мощности – микромощные с выходной мощностью до 1 Вт, малой мощности (от 1 до 10 Вт), средней мощности (от 10 до 100 Вт), повышенной мощности (от 100 до 1000 Вт) и большой мощности (свыше 1000 Вт).

По виду выходной электроэнергии – с выходом на переменном токе (однофазные и многофазные), с выходом на постоянном токе и комбинированные – с выходом на переменном и постоянном токах.

По номинальному значению выходного напряжения – низкое (до 100 В), среднее (от 100 до 1000 В), высокое (свыше 1000 В).

По допустимому отклонению номинала выходного напряжения – низкой точности (свыше 5 %), средней (от 1 до 5 %), высокой (от 0,1 до 1 %), прецизионные (менее 0,1 %).

По пульсациям при выходе на постоянном токе – с малой (менее 0,1 %), средней (0,1 до 1 %) и большой (свыше 1 %) пульсациями выходного напряжения.

По числу выходов питающих напряжений – одноканальные, имеющие один выход, и многоканальные, имеющие два и более выходов питающих напряжений.

По способу стабилизации напряжения – с непрерывным регулированием и импульсным регулированием.

По методу стабилизации напряжения – параметрические и компенсационные стабилизаторы. В параметрическом стабилизаторе отсутствует цепь обратной связи, и стабилизация осуществляется за счет использования нелинейных элементов, входящих в его состав, в компенсационном – за счет воздейст-

вия изменения выходного напряжения (тока) на его регулирующее устройство через цепь обратной связи.

Как параметрические, так и компенсационные стабилизаторы могут выполняться по последовательной или параллельной схеме включения стабилизирующего элемента относительно нагрузки.

Номинальные значения выходного напряжения постоянного тока и допуск на точность его установки в вольтах должны выбираться из следующего ряда: 0,25; 0,4; 0,6; 1,2; 2,4; 3,0; 4,0; 5,0; 6,0; (6,3); 9,0; (10); 12,0; (12,6); 15; 20; 24; 27; 30; 40; 48; 60; 80; 100; (125); 150; 200; 250; (300); 400; (450); 600; 800; 1000; 1250; 1500; 2000; 2500; 3000; 4000; 5000; 6000; 8000; 10000; 12000; 15000; 20000; 25000. Номинальные значения напряжений переменного тока в вольтах действующий значений выбираются из ряда: 1,2; 2,4; 3,45; 5,0; 7,0; (6,3); 12; (12,6); 15; 24; 27; 36; 40; 60; 80; 110; (115); 127; 200; 220; 380.

Уровень пульсаций выходных напряжений задается из следующего ряда: 0,01; 0,02; 0,03; 0,05; 0,1; 0,2; 0,3; 0,5; 1; 2; 3; 5 %. Под видом пульсаций имеются в виду три ее составляющие: собственно пульсация выпрямленного напряжения, кратная основной частоте, шумы с широким спектром частот, а также узкие пиковые выбросы. Суммарная нестабильность выходного напряжения при воздействии всех действующих факторов задается в процентах от номинального напряжения: 0,1; 0,5; 1,0; 2,0; 3,0; 5,0; 10 %. Выделяют нестабильность по напряжению – допустимое изменение выходного напряжения питающей сети и неизменном токе нагрузки, при этом указывается характер изменения напряжения сети – плавный или скачкообразный.

Нестабильность по току – допустимое изменение выходного напряжения при заданных пределах изменения тока нагрузки и неизменном входном напряжении питающей сети. Этот параметр определяет внутреннее сопротивление стабилизатора при медленных изменениях тока.

При импульсном потреблении тока указывается допустимое динамическое внутреннее сопротивление или частотные характеристики.

Температурная нестабильность (ТКН) – допустимое изменение выходного напряжения при изменении температуры окружающей среды в заданных пределах. Обычно температурная нестабильность задается совместно с частными нестабильностями по напряжению и току. Типовые требования по качеству потребляемой энергии для некоторых видов электронных приборов приведены в табл. 1.1:

Таблица 1.1

Типовые требования к напряжению питания

Вид аппаратуры	Напряже-ние, В	Вид потреб-ляемого тока	Неста-биль-ность	Пульсации, % (амплитудное значение)
Радиоприемные устройства:				
входные каскады	5; 6	Постоянный	3-5	0,1-0,01
УНУ	6	”	3-5	0,5-1
выходные каскады	12; 15	”	5-10	0,2-1
Маломощные передающие устройства:				
задающие генераторы	5; 9	”	5	1-2
усилители мощности	12; 24	”	10	1-2
Приборы вычислительной техники:				
ПЗУ	5; 9	Импульсный	5-7	1-2
арифметическое устройство	5; 12	”	7-10	1-2
устройство отображения ин-формации	5; 12	”	10	1-2
периферийные устройства	20; 27	”	10	1-2
приборы автоматики и теле-механики	5; 6	Постоянный	5-10	1-2
операционные усилители	±15	”	10	0,5-1

Коэффициент полезного действия стабилизатора зависит от принятых способов стабилизации, различных режимов работы: непрерывном, повторно-кратковременном или импульсном; уровня выходного напряжения и мощности; требуемой точности, гальванической развязки и т.д. Обобщенные данные КПД для стабилизаторов с выходным напряжением до 100 В и мощности до 100 Вт приведены в табл. 1.2.

Таблица 1.2

Типовые значения КПД для стабилизирующих источников питания

Способ ста-билизации	Значения выходного напряжения, В			
	До 2,4	От 2,4 до 5	От 5 до 15	Свыше 15
Непрерывный	0,25-0,35	0,35-0,4	0,4-0,5	0,5-0,55
Импульсный	0,4-0,45	0,45-0,55	0,65-0,75	0,7-0,8
Комбинированный	0,3-0,35	0,35-0,45	0,45-0,55	0,55-0,65

Стабилизатор должен иметь защиту от перегрузок и коротких замыканий в нагрузке и схему автоматического восстановления работоспособности источника питания при снятии перегрузки или короткого замыкания в нагрузке.

В случае порчи стабилизирующего элемента вторичное напряжение может повыситься до недопустимых величин и выжечь электронные схемы потреби-

теля. Для предотвращения этого должно быть предусмотрена защита от превышения напряжения питания в этом аварийном режиме.

Стабилизаторы должны удовлетворять ряду эксплуатационных и конструктивно-технологических требований. Среди них – надежность, работоспособность в условиях вибраций, ударов, ускорений; работоспособность в условиях воздействий климатических факторов; ремонтпригодность, безопасность и простота обслуживания; дистанционная управляемость; время готовности источника питания или время выхода его на режим, когда выходные напряжения достигают заданного уровня; способы сигнализации о неисправностях; масса устройств электропитания должна быть минимальной; конструкция стабилизаторов должна исключать возможность случайного сдвига органов регулирования.

Основным показателем стабилизированных источников питания можно считать:

1. Относительный коэффициент стабилизации, равный отношению относительного приращения на входе к относительному приращению на выходе источника при $R_H = const$:

$$K_{CT} = \frac{\Delta U_{\Pi}}{U_{\Pi}} : \frac{\Delta U_{\text{вых}}}{U_{\text{вых}}}$$

Отношение $K_{CT} = \Delta U_{\Pi} / \Delta U_{\text{вых}}$ или абсолютный коэффициент стабилизации равноценно коэффициенту сглаживания фильтра, и часто применяется для оценки сглаживания пульсаций выпрямленного напряжения.

2. Выходное сопротивление, характеризующее изменение выходного напряжения при колебаниях тока нагрузки, но при $U_H = const$:

$$r_{\text{вых}} = \Delta U_{\text{вых}} / \Delta I_H$$

3. Дрейф выходного напряжения, возникающий из-за температурных колебаний и старения элементов схемы. Дрейф измеряется как приращение выходного напряжения, приходящееся на изменение соответственно температуры и времени на единицу.

4. КПД, равный отношению мощности, потребляемой на нагрузке (в номинальном режиме), к мощности, потребляемой от источника питания стабилизатора

$$\eta_{CT} = P_{\text{вых}} / P_{\Pi}$$

5. Диапазон допустимого изменения входных и выходных напряжений, а также токов нагрузки, в пределах которого сохраняется заданная степень стабилизации выходного напряжения:

$$U_{\Pi\text{макс}} - U_{\Pi\text{мин}}; U_{\text{вых_макс}} - U_{\text{вых_мин}}; I_{H\text{макс}} - I_{H\text{мин}}$$

6. Коэффициент нестабильности по напряжению δU_H , %, определяется при заданном изменении входного питающего напряжения на величину $\Delta U_{\text{вых}}$ и $I_H = const$:

$$\delta U_H = \frac{(U_H)_U}{U_H} \cdot 100\%$$

7. Коэффициент неустойчивости по току δU_H определяется при заданном изменении тока нагрузки на величину $\Delta I_H = I_{H\max} - I_{H\min}$ при $U_{\text{вых}} = \text{const}$

$$\delta U_H = \frac{(U_H)_I}{U_H} \cdot 100\%$$

где индексы "U" и "I" означают, что изменения выходного напряжения ΔU_H измерены при изменении входного напряжения и выходного тока нагрузки соответственно.

1.2 Параметрические стабилизаторы напряжения

Выполняются на основе приборов с нелинейной вольтамперной характеристикой, имеющей участки, почти параллельные оси тока, как, например, $p-n$ –переход при прямом смещении или при обратном, в области зеновского пробоя.

Простейший вариант параметрического стабилизатора изображен на рис.1.1.

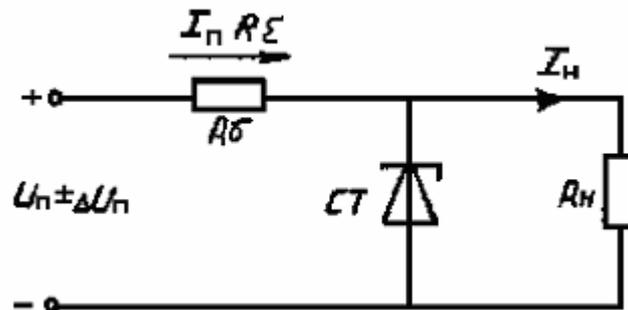


Рис. 1.1

Поскольку напряжение на стабилитроне относительно неизменно при изменении напряжения питания U_π , следовательно, таким же оно будет и на нагрузке R_H . Расчет схемы может быть произведен следующим образом. Преобразуем схему 1.1, таким образом, как показано на рис. 1.2,а. На основе метода холостого хода и короткого замыкания объединяем R_δ и R_H , приводим схему к виду рис. 1.2, б, где

$$R_{\text{экв}} = \frac{R_\delta \cdot R_H}{R_\delta + R_H}; \quad U_{\text{экв}} = \frac{U_\pi}{R_\delta + R_H} \cdot R_H. \quad (1.1)$$

Используем характеристику стабилитрона, показанную на рис. 1.3. Откладываем на горизонтальной оси точки $U_{\text{ЭКВ1}}$ и $U_{\text{ЭКВ2}}$. Точка $U_{\text{ЭКВ1}}$ определяется коленом характеристики. Ниже уровня колена точку $U_{\text{ЭКВ1}}$ располагать нельзя, так как здесь нет стабилизации. Точка $U_{\text{ЭКВ2}}$ ограничивает наибольшее возмож-

ное напряжение $U_{Пмакс}$. При этом ток стабилитрона не должен превышать допустимую для него величину $I_{доп}$. Откладываем точку $I_{доп}$ на вертикальной оси графика рис.1.3, из неё опускаем перпендикуляр на характеристику стабилитрона, получаем точку A . Через точку A и $U_{ЭКВ2}$ проводим прямую, она определяет конкретную цифру сопротивления $R_{экв}$ схемы рис.1.2,б:

$$R_{экв} = \frac{\Delta U}{\Delta I}$$

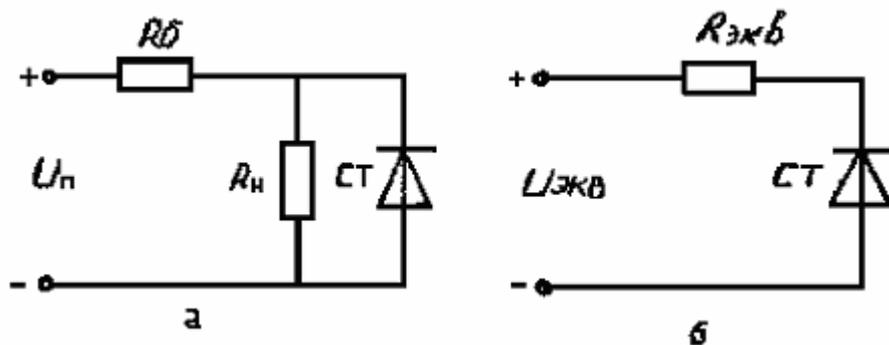


Рис. 1.2

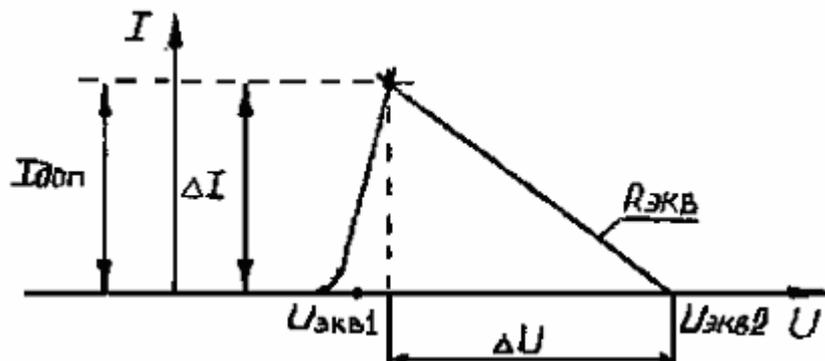


Рис. 1.3

При известных величинах $R_{экв}$ и $R_{н}$ по формуле (1.1) находим R_0 .

Недостаток схемы рис.1.2,а является невысокая стабильность и невозможность регулирования выходного напряжения. Чтобы повысить коэффициент стабилизации, надо применить каскадное включение стабилитрон (рис.1.4). Однако это не очень эффективный способ. Лучшие результаты дает замена $R_{балл}$ токостабилизирующей цепочкой с полевым транзистором (рис.1.5). Такая цепочка может иметь высокое динамическое сопротивление, порядка 1-10 МОм. Резистор $R_{н}$ используется для установки тока $I_{СТ}$. Операционный усилитель ОУ уменьшает влияние изменения сопротивления $R_{н}$ на $U_{вых}$. Стабилитроны с обратным включением (СТ1) имеют положительный ТКН (2-10 мВ/к).

Для стабилитронов при прямом включении ТКН отрицательный и составляет минус (1-2) мВ/к. Включая последовательно с основным стабилитроном СТ1 дополнительные стабилитроны СТ2, СТ3 в прямом включении, можно достичь близкого к нулю общего ТКН и скомпенсировать температурную зависимость, при этом стабилитроны необходимо размещать рядом. В качестве стабилизирующих элементов могут быть использованы коллекторные и эмиттерные переходы транзисторов.

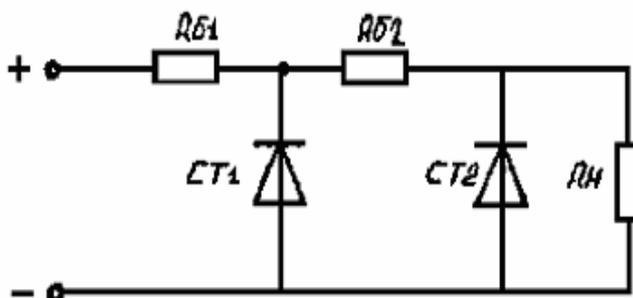


Рис. 1.4

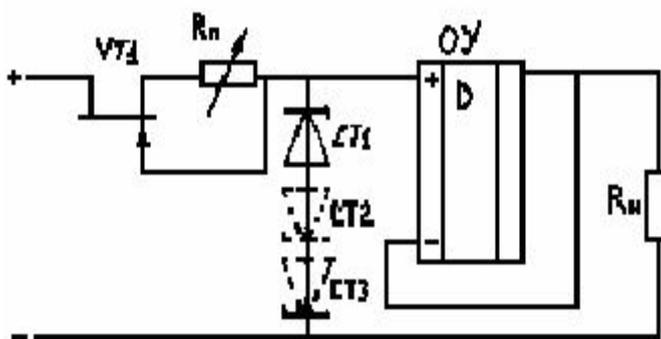


Рис. 1.5

На рис. 1.6,а изображен один из вариантов использования перехода эмиттер-база, работающего в режиме обратного пробоя, составляющего 6-7 В, при токах 1 мкА-1 мА. Переход база-коллектор схемы рис.1.6,а закорочен, потому не оказывает влияния на схему. Если закоротку удалить, то получаем схему рис 1.6,б. Здесь переход база-коллектор играет роль стабилитрона с прямым смещением и отрицательным ТКН, компенсирующим прямой ТКН стабилизирующего перехода эмиттер-база.

Для некоторого увеличения стабилизирующей мощности в схемах параметрических стабилитронов используют транзисторы, как это изображено на рис. 1.7,а, б. В схеме рис.1.7,а стабилитроны СТ включены последовательно с переходом база-эмиттер транзистора VT_1 , поэтому выходное сопротивление стабилизатора определяется суммой сопротивлений стабилитрона и перехода база-эмиттер:

$$r_{\text{вых}} \approx r_{CT} + h_{11}$$

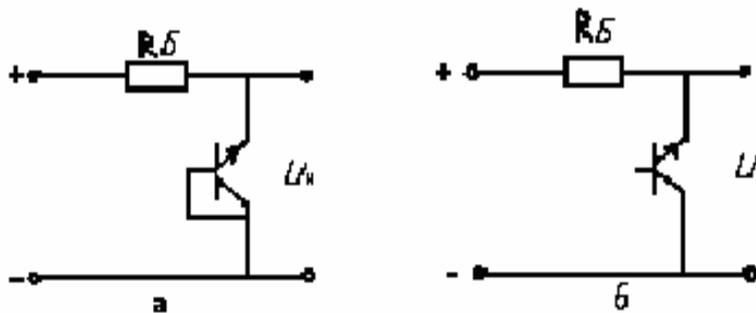


Рис. 1.6

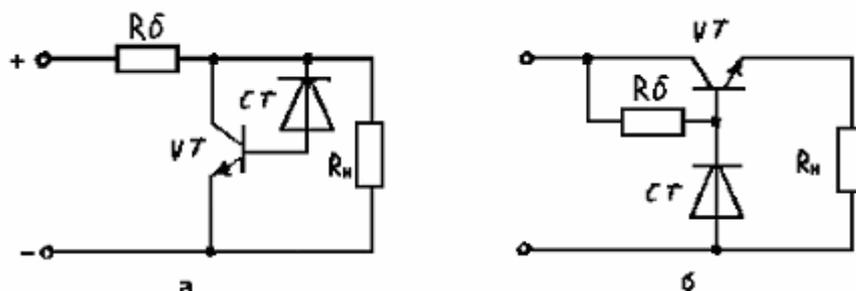


Рис. 1.7

Вместе с тем, транзистор VT_1 , включенный параллельно нагрузке, увеличивает крутизну стабилизирующей ветви, так как ток стабилитрона умножается на h_{21} транзистора.

При последовательном включении транзистора V выходное сопротивление убывает:

$$r_{\text{вых}} = \frac{r_{CT} + h_{11}}{h_{21}}$$

Объясняется это тем, что транзистор работает в режиме эмиттерного повторителя по отношению к нагрузке R_H .

Параметрические стабилизаторы, как правило, служат основой для создания источника опорного напряжения, т.е. таких источников, напряжение которых принимается образцовым при выявлении отклонения других напряжений от установленного для них номинала. Источник опорного напряжения - это маломощный источник, нагрузка которого невелика и постоянна. От них требуется высокий коэффициент стабилизации и малый дрейф выходного напряжения. Как правило, все более сложные стабилизаторы – компенсационные, импульсные содержат первичный параметрический стабилизатор напряжения.

1.3 Компенсационные стабилизаторы напряжения

Содержат параметрический стабилизатор напряжения (опорный источник), с выходным напряжением которого сравнивается выходное напряжение

нагрузки. Разность между этими напряжениями усиливается усилителем и подается на компенсирующие транзисторы. Чем больше разность, тем выше компенсирующее противодействие нестабильному входному напряжению питания компенсирующих транзисторов: они работают в режимах регулируемых сопротивлений и изменяют свое сопротивление таким образом, чтобы уменьшить разность между напряжениями нагрузки и опорным напряжением параметрического стабилизатора.

Структурная схема стабилизатора компенсирующего типа изображена на рис.1.8,а. На вход регулирующего элемента подается напряжение U_{Π} . После прохождения регулирующего элемента оно поступает в нагрузку, а также на вход элемента сравнения, на другой вход которого подается $U_{оп}$. Элемент сравнения производит операцию вычитания $U_{оп} - U_{\Pi} = \varepsilon$. Разностный сигнал ε устанавливает такое сопротивление регулирующего элемента, что выходное напряжение становится близким к $U_{оп}$.

На рис. 1.8,б изображена структурная схема замкнутой системы автоматического управления в привычной для нас форме, к виду которой приведена схема рис.1.8,а. Из схемы 1.8,б следует, что напряжение питания поддерживается близким к $U_{оп}$:

$$U_{\text{н}} = U_{\text{оп}} \cdot \frac{k}{1+k}.$$

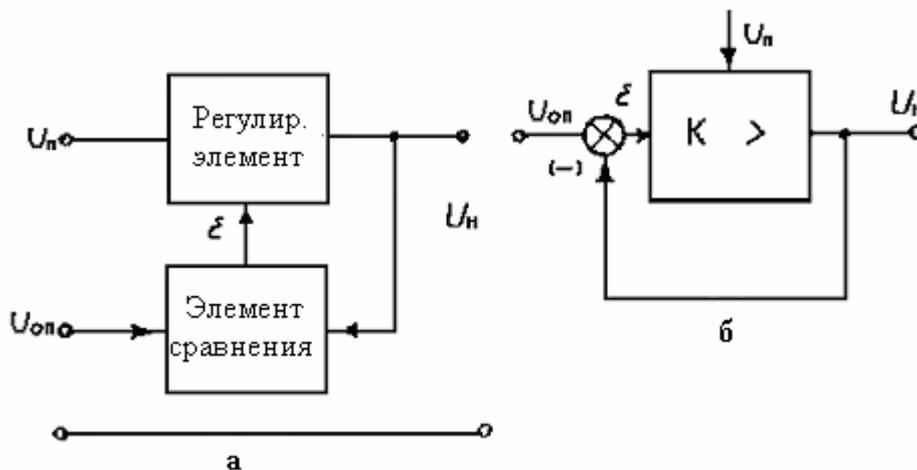


Рис. 1.8

Например, при $k=100$,
$$U_{\text{н}} = U_{\text{оп}} \cdot \frac{100}{1+100} \approx U_{\text{оп}}$$

Если в цепь обратной связи схемы рис. 1.8,б ввести прямоугольник обратной связи с коэффициентом передачи β , то

$$U_{\text{н}} = U_{\text{оп}} \cdot \frac{k}{1+k \cdot \beta}$$

Например, при $k_1 = 100$, $\beta = 0,1$

$$U_H = U_{оп} \cdot \frac{100}{1+100 \cdot 0.1} \approx U_{оп} \cdot 9,9,$$

т.е. выходное напряжение будет превышать опорное примерно 10 раз. На этом принципе основано стабилизированное регулирование выходного напряжения U_H . Для регулирования в схему стабилизатора вводится специальный делитель и потенциометр.

Простейшая неинтегральная схема компенсационного стабилизатора изображена на рис. 1.9. В этой схеме резистор R_2 совместно со стабилитроном $VD1$ выполняет роль параметрического стабилизатора для получения опорного напряжения, поступающего на эмиттерный электрод транзистора VT_2 . С другой стороны, на базу транзистора VT_2 поступает выходное напряжение U_H , поделенное делителем R_3, R_4, R_5 . На переходе база-эмиттер транзистора VT_2 происходит вычитание этих двух напряжений, т.е., чем меньше их разность, тем больше приоткрыт транзистор VT_2 и наоборот. Степень открытого состояния VT_2 влияет на компенсирующий транзистор VT_1 . Через него протекают два тока: 1) управляющий ток по цепи: $+U_{оп}, R_1$, база-эмиттер VT_1 , нагрузка R_H , минус $U_{оп}$; 2) силовой ток по цепи: $+U_{оп}$, транзистора VT_1 , нагрузка R_H , минус $U_{оп}$. Если транзистор VT_2 закрыт, то весь управляющий ток резистора R_1 протекает через базу VT_1 , максимально открывая его. Если же напряжение $U_{оп}$ начнет повышаться, то возрастает U_H , следовательно, увеличивается разность между опорным напряжением на стабилитроне $VD1$ (эмиттерный электрод VT_2) и базовым напряжением транзистора VT_2 , снимаемого с потенциометра резистора R_H , в итоге транзистор VT_2 приоткрывается. Поэтому часть тока резистора R_1 начинает ответвляться в транзистор VT_2 , таким образом, базовый ток транзистора VT_1 убывает, транзистор подзакрывается, его сопротивление возрастает, компенсируя нарастающее напряжение U_H , и, следовательно, стабилизируя напряжение U_H .

Достоинство схемы рис.1.9. в том, что она построена на транзисторах одного типа проводимости и при необходимости может быть легко усложнена с целью повышения стабилизируемой мощности и увеличения коэффициента усиления для улучшения стабилизации.

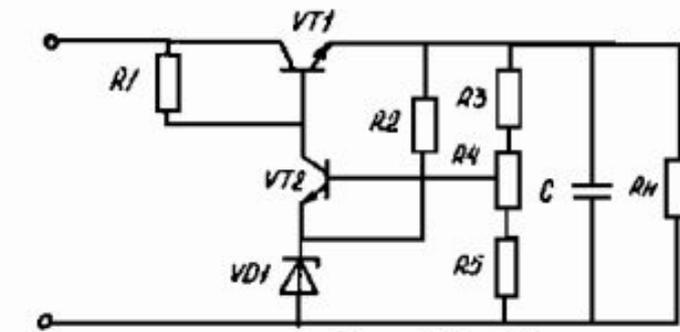


Рис. 1.9

Схемы интегральных компенсационных стабилизаторов строятся по аналогичному принципу. На рис. 1.10,а изображена принципиальная схема интегрального стабилизатора КР142ЕН1(КР142ЕН2).

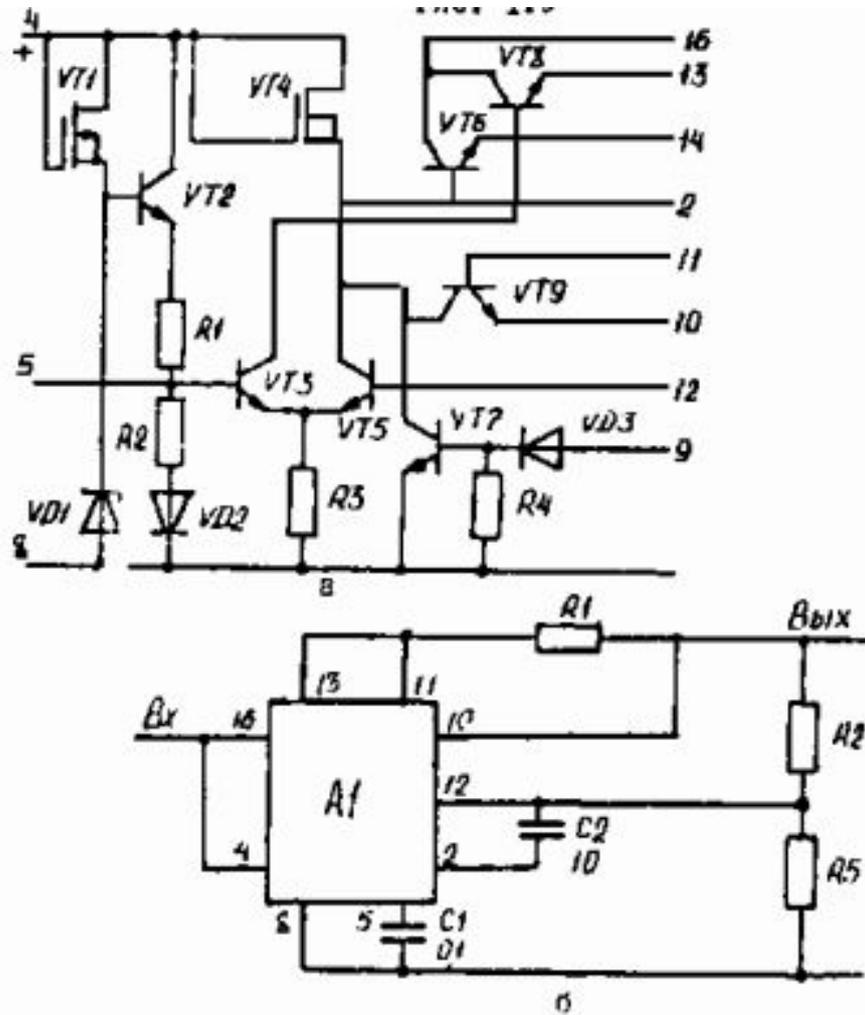


Рис. 1.10

Транзистор VT_1 и стабилитрон VD_1 исполняют роль обычного параметрического стабилизатора (источник опорного напряжения), выход которого подключен к базе биполярного транзистора VT_2 , работающего в режиме эмиттерного повторителя. Выход транзистора VT_2 через делитель R_1, R_2 связан с базой транзистора VT_3 , входящего в параллельный балансный каскад на транзисторах VT_3, VT_5 . Назначение параллельного балансного каскада – выполнять роль элемента сравнения опорного напряжения с выходным, поступающим на базу транзистора VT_5 . Кроме того, известно, что параллельный балансный каскад (VT_3, VT_5) показывает малый дрейф при изменении напряжения питания и одностороннем старении параметров элементов, в сравнении с обычными, небалансными схемами (на несколько порядков ниже). Выход параллельного балансного каскада подключен к переходу база-эмиттер первого компенсирующего транзистора VT_6 , входящего в схему составного транзистора VT_6 - VT_8 , а

именно, коллектор VT_3 связан с эмиттером VT_6 , а коллектор VT_5 - с базой VT_6 . Дополнительной коллекторной нагрузкой параллельного балансного каскада VT_3 , VT_5 также является транзистор VT_4 , работающий в режиме сопротивления нагрузки, причем к затвору и стоку этого транзистора подведено одно общее напряжение U_{II} , следовательно, при анализе работы VT_4 необходимо совмещать входные характеристики с семейством его выходных характеристик. Транзисторы VT_7 , VT_9 выполняют вспомогательную роль: к ним подключаются цепи защиты и внешнего управления. Так, например, при соединении коллекторного электрода транзистора VT_5 через открытые транзисторы VT_7 или VT_9 с землей, на базу транзистора VT_6 поступает минус земли, закрывающий его, а также одновременно и, VT_8 следовательно, составной транзистор VT_6 - VT_8 отключает нагрузку от сети питания.

Схема внешних соединений стабилизатора КР142ЕН1, изображенная на рис. 1.10, б, содержит дополнительный резистор R_1 , сопротивление которого невелико (от десятых долей до единиц Ома). Через это сопротивление протекает ток нагрузки. Если ток нагрузки не превышает номинальную величину, то падение напряжения на резисторе R_1 невелико (одна-две десятых долей Вольта), транзистор VT_9 закрыт и не оказывает влияния на транзистор VT_5 . При коротком замыкании ток нагрузки выделяет на R_1 падение напряжения более 0,6 - 0,7 В, транзистор VT_9 открывается, следовательно, эмиттерный электрод 13 транзистора VT_8 оказывается соединенным с базовым электродом VT_6 , базовый ток транзисторов VT_6 , VT_8 резко убывает, приводит к их закрыванию, т.е. защите от короткого замыкания.

Делитель R_2 R_3 необходим для получения фиксированного выходного напряжения. Если, вместо делителя установить потенциометр, то получаем регулятор стабилизированного выходного напряжения. Конденсаторы $C1$, $C2$ уменьшают уровень пульсаций, а также делают схему устойчивой в смысле предотвращения самовозбуждения. Теория этого обстоятельства полностью идентична теории устойчивости замкнутых систем автоматического управления.

Основные данные стабилизатора КР142ЕН1 приведены в табл.1.3.

Стабилизатор КР142ЕН2 имеет ту же схему включения, отличается входным и выходным напряжением. В табл. 1.3 приведены данные и некоторых других интегральных стабилизаторов напряжения.

Стабилизатор К142ЕН3 (рис. 1.11) содержит двухкаскадный усилитель разности ошибки на базе дифференциального усилителя с активной нагрузкой, позволяющий получить коэффициент неустойчивости по напряжению на порядок ниже, чем у стабилизаторов К142ЕН1. Микросхема К142ЕН4 имеет ту же

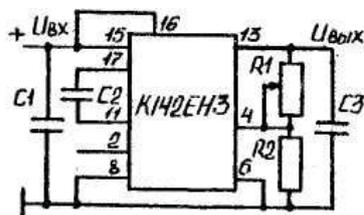


Рис. I.II



Рис. I.I2

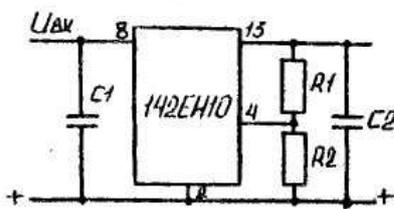


Рис. I.I3

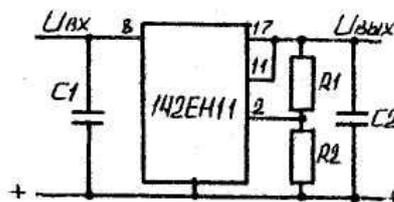


Рис. I.I4

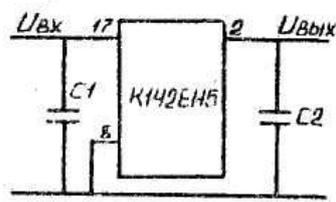


Рис. I.I5

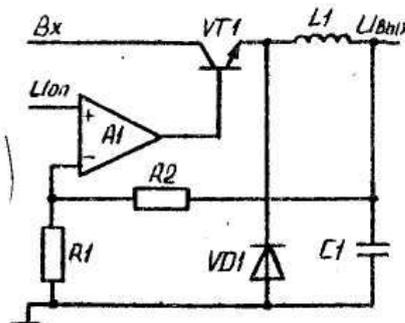


Рис. I.I6

схему, что и К142ЕН3, но имеет небольшие отличия в параметрах согласно табл. 1.3.

Параметры интегральных стабилизаторов

Тип стабилизатора	%	%	мин, В	В	В	мА	мА
К142ЕН1А	0,3	0,5	3	9...20	3...12	50...150	4
К142ЕН1Б	0,1	0,2					
К142ЕН2А	0,3	0,5	3	15...40	12...30	50...150	4
К142ЕН2Б	0,1	0,2					
К142ЕН3А	0,05	0,5	3	19...45	16...30	1000	10
К142ЕН3Б							
К142ЕН4А	0,05	0,5	3	19...40	15...30	1000	10
К142ЕН4Б			4				
К142ЕН5А	0,05	3	-	-	4,9...5,1	3000	10
К142ЕН5Б					5,88...6,12		10
К142ЕН5В	0,05	2	-	-	4,82...5,18	3000	10
К142ЕН5Г					5,79...6,21		10
142ЕН10	0,05	1,0	-	-			7,0
142ЕН11	0,05	0,33	-	35	1,2...30	-	-

Микросхема К142ЕН6 (рис. 1.12) стабилизирует двухполярное напряжение, причем входное напряжение питания также должно быть двухполярным. Выходное напряжение этого стабилизатора фиксировано в соответствии с табл. 1.4.

Для стабилизации напряжений отрицательной полярности могут быть использованы микросхемы К142ЕН10 и К142ЕН11, схемы включения которых изображены на рис. 1.13 и 1.14. Эти стабилизаторы позволяют регулировать выходное напряжение путем включения внешних потенциометров. В серию К142 входят стабилизаторы с фиксированным рядом выходных напряжений К142ЕН5 - 5 и 6В (рис. 1.15), К142ЕН8 - 9,12 и 15 В; К142ЕН9 - 20,24 и 27 В (табл. 1.4).

Параметры интегральных стабилизаторов

Тип стабилизатора	%	%	В	В	В	А	мА
И42ЕН6А И42ЕН6Б	0,0015	0,2	2,2	± 20	14,7...15,3	0,2	$\pm 7,5$
КИ42ЕН8А КИ42ЕН8Б	0,05	1	2,5	35...12	8,73...9,7 11,64...12,36	1,5	10
КИ42ЕН8Б КИ42ЕН9А КИ42ЕН9Б КИ42ЕН9В	0,05	1	2,5	40...23	14,55...15,45 19,6...20,4 23,52...24,48 26,46...27,54	1,5	10

1.4. Импульсные стабилизаторы

Для увеличения КПД разработаны стабилизаторы типа КИ42ЕП1. Принцип работы его иллюстрируется схемой рис. 1.16, а интегральная схема изображена на рис. 1.17. Основные параметры стабилизатора приведены в табл. 1.5.

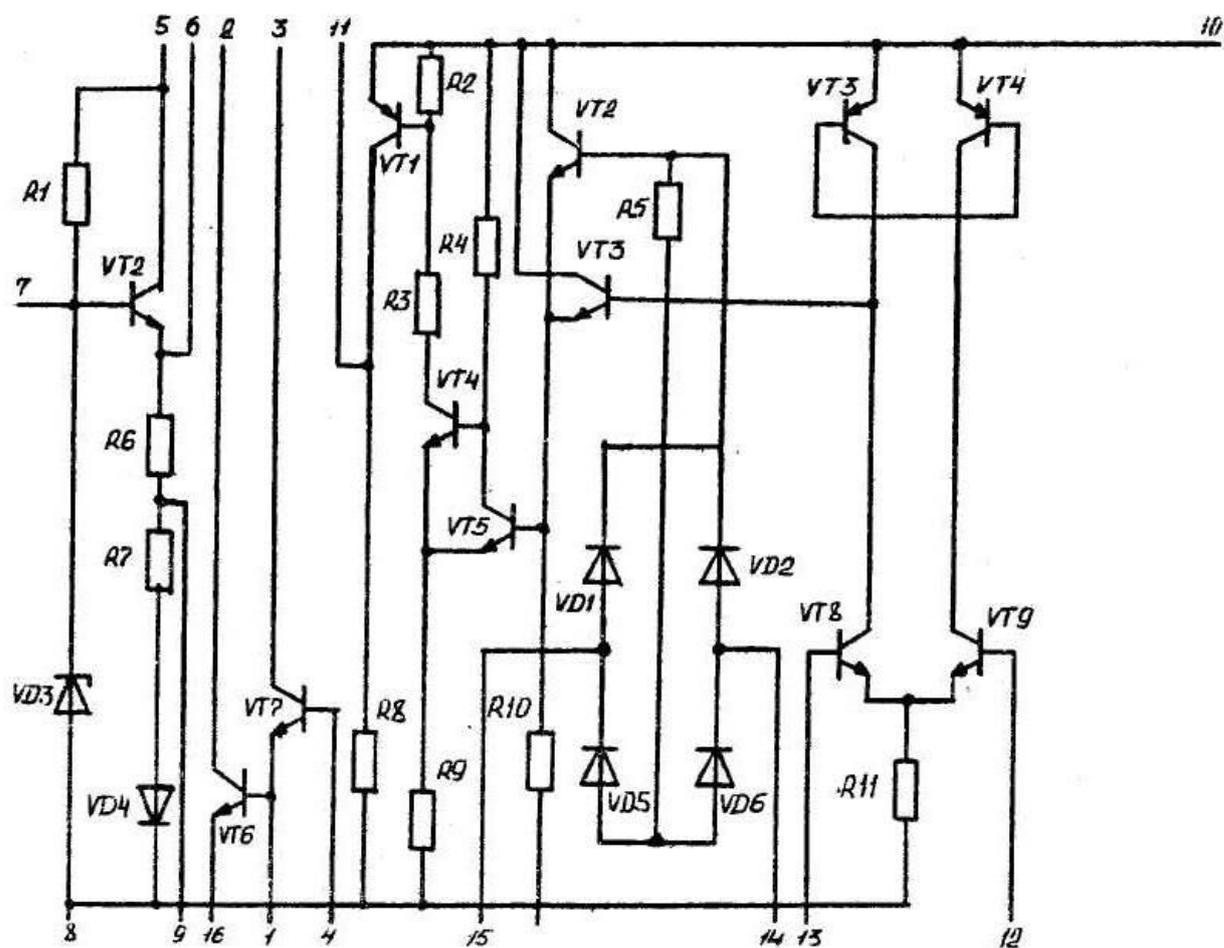


Рис. 1.17

Когда транзистор VT_1 открыт, диод VD_1 закрыт и ток в катушке индуктивности L_1 увеличивается;

$$I_L = \frac{1}{L_1} \int_{t_0}^t u dt,$$

где U - напряжение, приложенное к индуктивности.

Ток через катушку L_1 подается в нагрузку, а также заряжает конденсатор C_1 , который соединен с инвертирующим входом усилителя. Выходное напряжение увеличивается до тех пор (конденсатор C_1 заряжается), пока не превысит опорное напряжение на неинвертирующем входе усилителя ошибки. В этот момент усилитель ошибки прекращает питать базу транзистора VT_1 и он закрывается.

Таблица 1.5

Параметры интегральных стабилизаторов

Параметр	KI42EPIA	KI42EPIB	Режим измерения		
			мА	В	В
Ток утечки $I_{ут}$, мкА не более	100	100	-	40	40
Остаточное напряжение $U_{ост}$, В, не более	1,8	1,9	200	-	40
Напряжение опорного элемента $U_{оп}$, В	1,7...2,2	1,65...2,3	-	40	40
Порог срабатывания от- пускания $U_{срб-от}$, мВ, не более	5	6	50	40	40
Коэффициент нестабиль- ности опорного напряже- ния $K_{нцоп}$, не более	0,03	0,03	-	40	40
Время нарастания импуль- са выходного напряжения $t_{нар}$ при $f_{вх} = 100 \cdot 10^3$ Гц, мкс, не более	0,2	0,2	50	-	40
Время спада импульса выходного напряжения $t_{сп}$ при $f_{вх} = 100 \cdot 10^3$ Гц, мкс, не более	0,2	0,2	50	-	40
Ток потребления $I_{пот}$, мА, при $f_{вх} = 50$ Гц, не более	9	12	-	-	40

Энергия, запасенная в катушке индуктивности L_1 , служит причиной возникновения импульса напряжения, имеющего отрицательную полярность. Этот

импульс пропускается демпфирующим диодом VD_1 , ток индуктивности подается в нагрузку. Когда ток в катушке индуктивности упадет ниже значения тока нагрузки, конденсатор C_1 разряжается и выходное напряжение, а, следовательно, и напряжение на инвертирующем входе усилителя ошибки уменьшается. Когда напряжение на инвертирующем входе станет ниже опорного, усилитель включает транзисторный ключ (транзистор VT_1) и цикл повторяется. Выходное напряжение ключевого стабилизатора колеблется около напряжения $U_{ВЫХ} = U_{ОП}(R_2 + R_1)/R_2$ с амплитудой, которая определяется чувствительностью усилителя ошибки и отношения номиналов резисторов делителя R_1, R_2

В схеме рис. 1.17 вывод 5 является выходом параметрического стабилизатора, имеющего выходы в точках 6 и 9. Вход 5 может быть подключен к электроду 10 питания схемы стабилизатора. Коллекторный электрод первого транзистора, входящего в составной транзисторный ключ, соединен с выводом 3, базовый электрод с выводом 4, эмиттерный электрод с выводом 1, второй (основной транзистор ключа) имеет коллекторный вывод 2, базовый - 1 и эмиттерный 16. Выводы 12, 13 соединены с базами транзисторов, входящих в параллельный дифференциальный каскад. Один из них через резистор может быть подключен к выхода параметрического стабилизатора. Второй, также через резистор, соединяется с нагрузкой или с движком потенциометра, подключаемого параллельно нагрузке. Выводы 14, 15 диодного ограничителя используются для образования определенной величины напряжения смещения в базовой цепи второго усилителя каскада, выход электронного усилительного каскада 11 через резистор соединяется с базой составного транзисторного каскада.

1.5 Описание лабораторной установки

Изображение передней панели лабораторной установки приведено на рис. 1.18. Исследуются четыре варианта (А, Б, В, Г, Д) интегральных стабилизаторов, схемы которых размещены на передней панели сверху вниз. Первая схема (А) относится к интегральному стабилизатору 142ЕН1 (142ЕН2). Она практически полностью совпадает со схемой, изображенной на рис. 1.10, б.

Вторая схема (Б, В), содержащая два стабилизатора К142ЕН2 и дополнительные внешние транзисторы, предназначена для стабилизации двуполярного (симметричного) напряжения, а также увеличения стабилизируемой мощности за счет транзисторов VT_1, VT_3 . Аналогичный результат может быть получен, если применять стабилизаторы напряжения положительной полярности 142ЕН1 - 3 и отрицательной полярности 142ЕН110 - 11, однако в этом случае (без дополнительных транзисторов) стабилизируемая мощность будет меньше. Отдельное изображение второй схемы приведено на рис. 1.19. Первоисточник ее - книга /1/, с. 201. Схема, стабилизирующая положительное напряжение (Б), содержит стабилизатор К142ЕН2, выход которого усилен транзистором VT_1 . Регулирование выходного напряжения (Б) производится потенциометром R_6 . При

нижнем положении движка потенциометра R_6 его сопротивление равно нулю, поэтому потенциал входа 12 К142ЕН2 максимально приближен к потенциалу гнезда 13, следовательно, выходное напряжение максимально. При верхнем положении движка потенциометра сопротивление R_6 наибольшее, следовательно, потенциал входа 12 микросхемы 142ЕН2 снижается, что также относится и к U_{II} на гнезде 13.

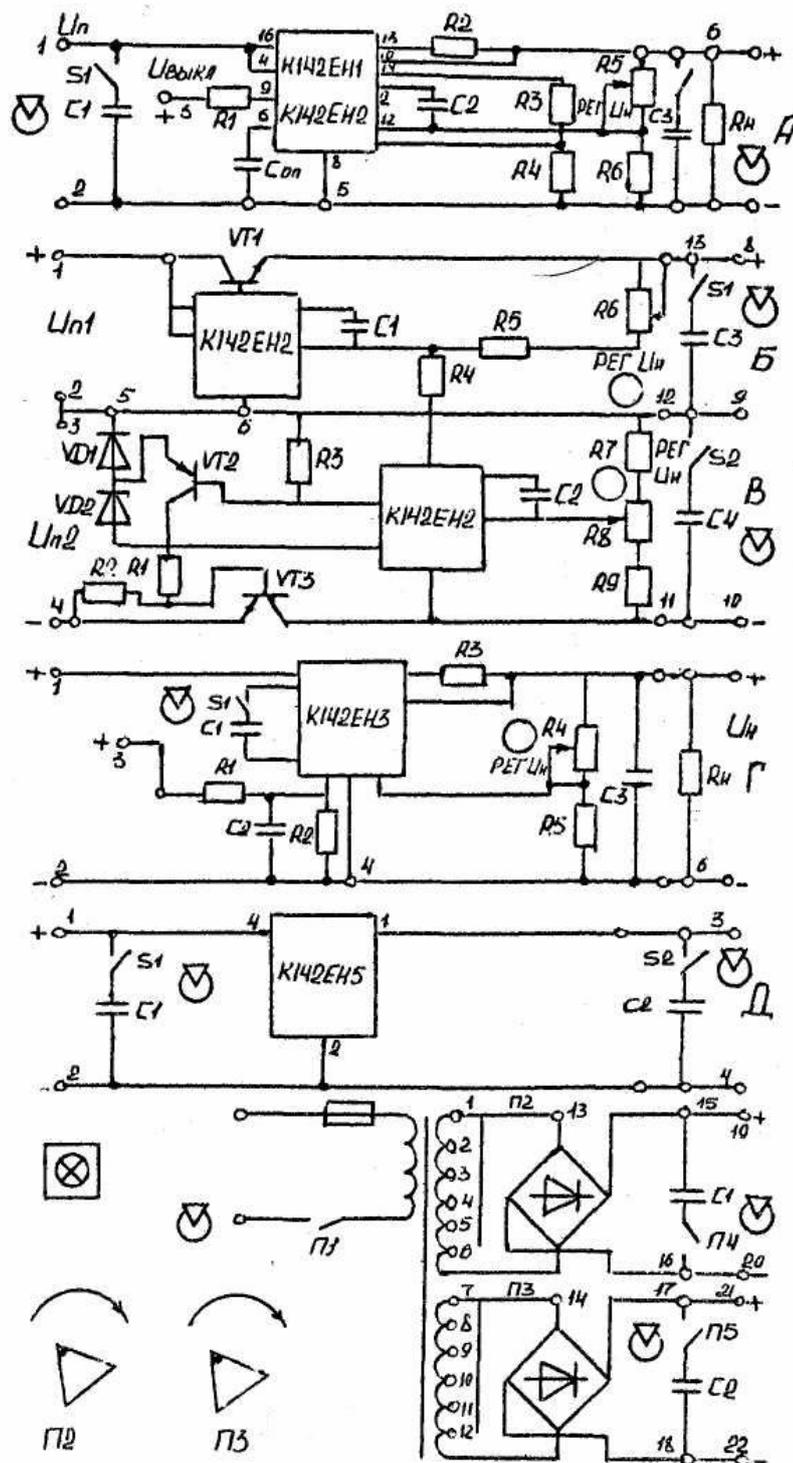


Рис. 1.18

Стабилизация отрицательной полярности напряжения осуществляется несколько более сложной схемой, но с применением интегрального стабилизатора того же типа К142ЕН2.

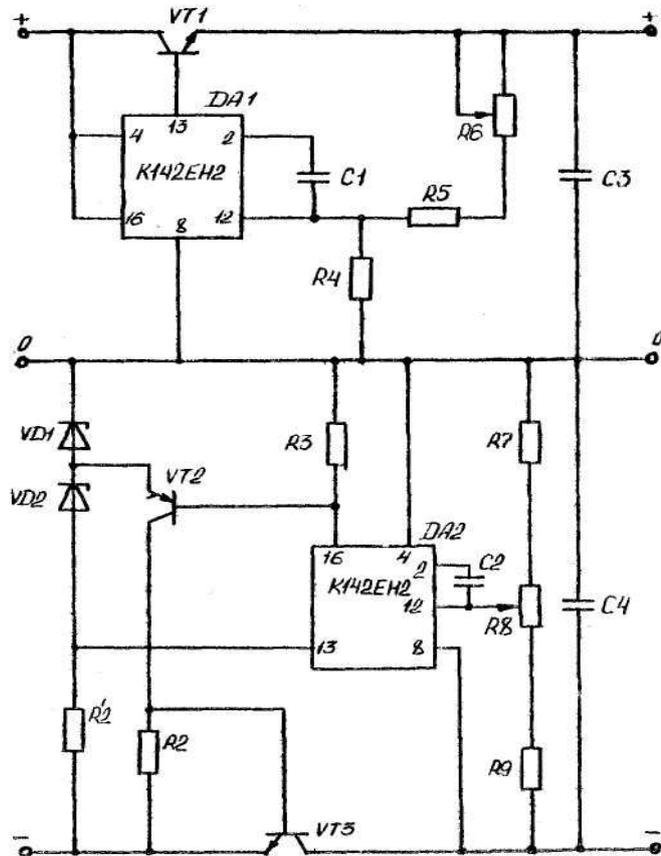


Рис. 1.19

Усложнение объясняется тем, что стабилизатор К142ЕН2 рассчитан на стабилизацию положительного напряжения, в то время как при стабилизации отрицательного напряжения в положительную цепь нельзя включать какие-либо элемент, так как в противном случае земляная цепь не будет иметь нулевое сопротивление. Поэтому в схеме В использованы дополнительные элементы. Это транзистор VT_2 , образующий каскад, изображенный на рис. 1.20. В его базовой цепи включен выходной транзистор стабилизатора К142ЕН2 с коллекторным электродом 16 и эмиттерным 13. При изменении сопротивления этого транзистора изменяется ток в цепи: плюс источника питания, стабилитрон VD_1 , переход эмиттер-база VT_2 , электроды 16-13 транзистора стабилизатора К142ЕН2, резистор R'_2 , минус источника питания. Вследствие изменения базового тока VT_2 изменяется его сопротивление, поэтому регулируется ток в цепи: плюс источника питания, стабилитрон VD_1 , транзистор VT_2 , резистор R_1 , переход база-эмиттер VT_3 минус источника питания. В итоге изменяется ток транзистора VT_3 , стабилизирующего напряжение нагрузки.

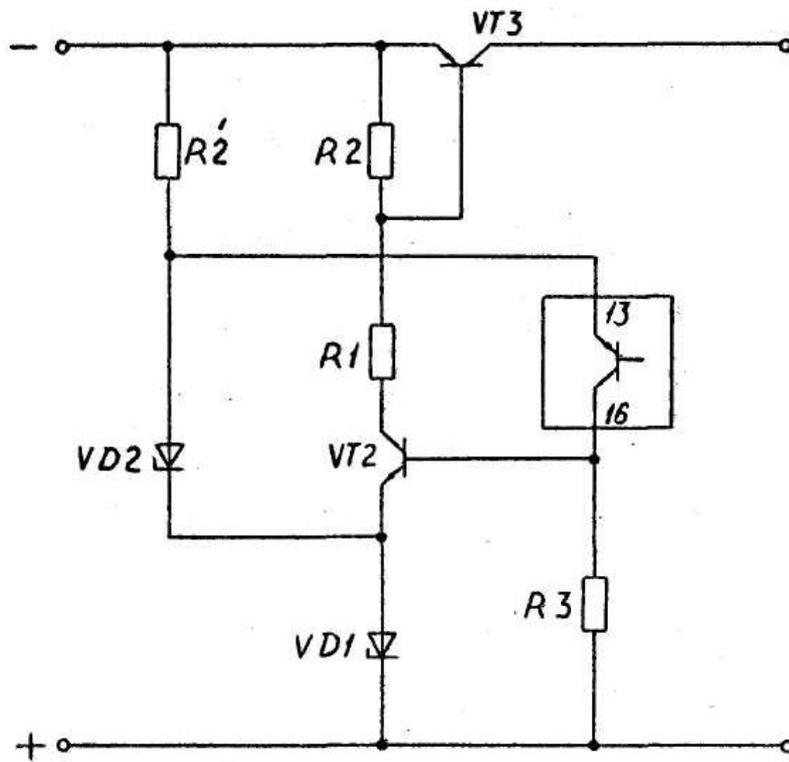


Рис 1.20

В лабораторном макете применены микросхемы КРЕН1421Б. Принципиальная схема этой микросхемы изображена на рис. 1.21, а схема включения на рис. 1.22, аналогичной схеме рис. 1.19.

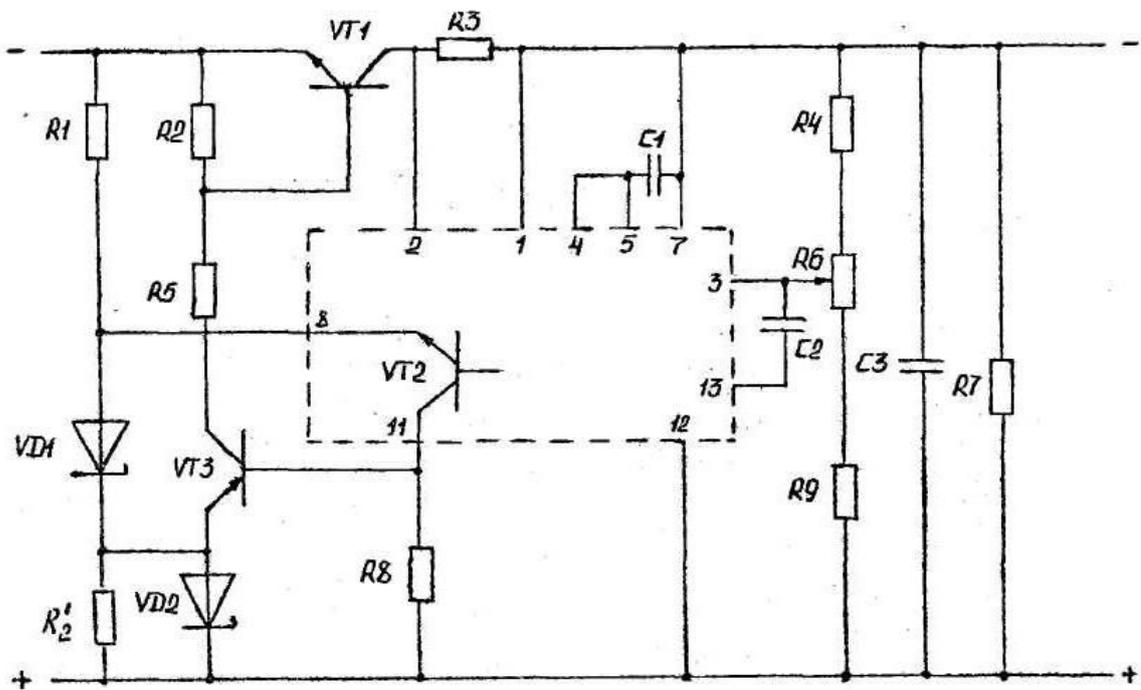


Рис. 1.21

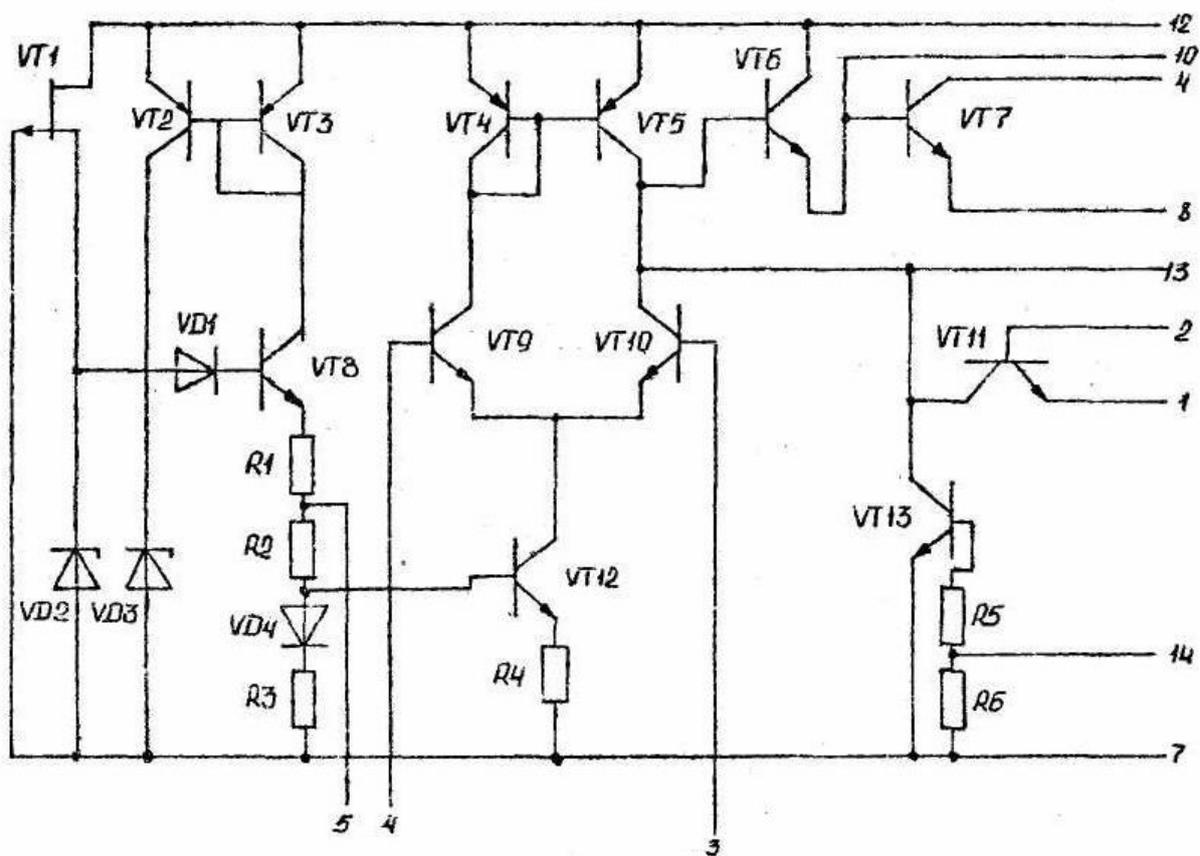


Рис. 1.22

Третья схема (Г) эквивалентна схеме рис. 1.11

Четвертая схема (Д) относится к стабилизатору с фиксированным выходным напряжением (рис. 1.15). В нижней части передней панели изображены схемы источников питания, позволяющие получить ступенчатое регулирование двух выходных напряжений, первое на гнездах 19, 20, второе - 21, 22. Регулировка осуществляется переключателями П2 и П3.

1.6 Порядок проведения лабораторной работы

1.6.1. Включить вилку лабораторного макета в розетку. Включить тумблер П1, по высвечиванию индикатора контролировать наличие напряжения питания. Установить переключатели П2 и П3 в крайнее левое положение, что соответствует наименьшему напряжению на выходах 15, 16 и 17, 18. Установить тумблеры П4 и П5 в нижнее положение, отключив конденсаторы G1, 02, на выходах должны быть несглаженные выпрямленные напряжения. Подключить к гнездам 15, 13 осциллограф, причем к гнезду 15 - потенциальный вход осциллографа, к гнезду 16 - земляной. К гнездам 19, 20 подключить электронный вольтметр. Зарисовать осциллограммы напряжений на выводах 15, 16 для всех положений переключателя П2 и снять зависимости напряжений на выходах 19, 20 в функции от положения переключателя. Данные измерений свести в табли-

цу. Объяснить формы осциллограмм для каждого положения переключателя. Аналогичные зарисовки и измерения выполнить на выходах 17, 18 (21, 22).

1.6.2. Включить тумблерами П4, П5 (верхнее положение) конденсаторы С1, С2, произвести аналогичные исследования, объяснить формы выходных напряжений.

1.6.3. Выключить тумблеры П4, П5 (нижнее положение), подключить к гнездам 17, 18 осциллограф, к гнездам 21, 22 последовательно включить амперметр и реостат (170 Ом). Установить в цепи ток примерно равный 0,7 А при максимальном напряжении на выходе источника питания. Зарисовать форму осциллограмм напряжения на реостате (гнезда 17, 18). Включить тумблер П5, также зарисовать форму осциллограмм. Сравнить с формами осциллограмм пп. 1.6.1, 1.6.2.

1.6.4. Исследовать стабилизатор КИ42ЕН1 по схеме "А". Выключить конденсаторы С1, С2 источников питания, установив в нижнее положение тумблеры П4, П5. Выключить конденсаторы С1 и С3 схемы "А", установив в нижнее положение тумблеры S1, S2. Подключить стабилизатор к источнику питания, соединив гнезда 19-1 и 20-2. Подключить осциллограф к выходу стабилизатора (гнезда 6, 7 схемы). Установить регулятор R5 в положение минимального уровня выходного напряжения (вращать против часовой стрелки в крайнее левое положение). Установить переключатель П2 источника питания в положение наименьшего напряжения, вращая ручку против часовой стрелки.

1.6.4.1 Снять зависимость $U_{вых} = f(U_{вх})$. Для этого измерять напряжения на выходе источника питания (гнезда 15, 16) и выходе стабилизатора (гнезда 6, 7), увеличивая напряжение источника питания переключением П2. Зарисовать осциллограммы, соответствующие выходу источника питания (гнезда 15, 16) и выходу стабилизатора (гнезда 6, 7) для каждого положения переключателя П1. Объяснить формы осциллограмм.

1.6.4.2. Выполнить аналогичные исследования:

а) при включении конденсатора С1 на выходе источника питания и выключенных конденсаторах С1 и С3 в цепях стабилизатора;

б) при включении конденсатора С1 на входе стабилизатора и выключенных конденсаторах С3 на выходе стабилизатора и С1 – на выходе источника питания;

в) при включенном конденсаторе С3 на выходе стабилизатора и выключенных конденсаторах С1 на входе стабилизатора и С1 - на выходе источника питания;

г) при включенных конденсаторах С1 на выходе источника питания, С3 - на выходе стабилизатора и С1 - на выходе источника питания.

1.6.4.3. Выполнить исследования стабилизатора при включении нагрузки. Для этого включить конденсатор С1 источника питания. С1 и С3 в схеме стабилизатора, к выводам 6, 7 стабилизатора подключить последовательно включенные амперметр и реостат (170 Ом), во входную цепь включить амперметр (между гнездами 19 источника питания и 1 стабилизатора). Установить наибольшее напряжение на выходе источника питания, переключая переключатель

П2 в крайнее правое положение, посредством регулятора R_5 стабилизатора схемы А установить напряжение на выходе стабилизатора равным 10 В. Движком реостата установить минимальный ток нагрузки. Перемещая движок реостата нагрузки от положения наибольшего сопротивления к положению наименьшего сопротивления измерить зависимость тока нагрузки от напряжения на выходе стабилизатора (на нагрузке). Осциллографическим методом измерить пульсации. Построить зависимость, рассчитать значения коэффициента полезного действия в каждой точке, объяснить характер кривой. Рассчитать коэффициенты пульсаций, построить зависимость пульсаций от тока нагрузки.

1.6.4.4. При среднем положении движка реостата, с помощью регулятора R_5 (РЕГ U_H) установить напряжение на нагрузке равным 5 В. Переключая регулятор П2 источника питания задаться диапазоном $\Delta U_{\text{вх}}$ (например, два крайние правые положения П2), измерив при этом $\Delta U_{\text{вых}}$. Рассчитать относительный и абсолютный коэффициенты стабилизации.

1.6.4.5. Установить переключатель П2 источники питания в положение наибольшего выходного напряжения (крайнее правое), при этом ток нагрузки должен составлять ориентировочно 45-50 мА, выходное напряжение стабилизатора 5 В. Отметить момент времени на часах и дать выдержку времени 10 мин, по истечении которого вновь измерить напряжение и ток нагрузки. Определить нестабильность напряжения и тока во времени.

1.6.5. Исследовать симметричный стабилизатор напряжения (схемы Б, В). Вначале установить переключатели П2, П3 источников питания в положение наименьшего напряжения на выходе, вращая в крайнее левое положение, затем подключить стабилизатор к источнику питания, соединив гнезда 19 источника питания с гнездом 1 схемы Б, гнездо 20 с гнездом 2, гнездо 21 с гнездом 3 и гнездо 22 с гнездом 4. Так как стабилизаторы Б и В независимы, то их можно исследовать отдельно.

1.6.5.1. Исследование схемы Б стабилизации положительного напряжения. Выключить конденсатор С3 на выходе схемы Б и С1 на выходе источника питания. Подключить к выходу стабилизатора осциллограф (гнезда 8, 9), установить регулятор РЕГ « U_H » в крайнее правое положение, вращая его по часовой стрелке, что соответствует максимуму выходного напряжения. Наблюдая формы выходных импульсов, в некоторой степени подобных пилообразным, вращать ручку "РЕГ U_H " против часовой стрелки до появления ограничения вершин импульсов, что свидетельствует о начале стабилизации. Подключить к выходу стабилизатора вольтметр, измерить выходное напряжение, затем включить конденсаторы С1 источника питания и С3 стабилизатора, вновь измерить напряжение и форму осциллограммы выхода стабилизатора. Включить амперметр во входную цепь стабилизатора, подключить последовательно соединенные амперметр и реостат $R = 170$ Ом к выходу стабилизатора, установив среднее сопротивление, установить РЕГ U_H в положение, соответствующее $U_H = 5$, измерить ток нагрузки, зарисовать осциллограмму выходного напряжения. Перемещая движок реостата в направлении уменьшения и увеличения сопротив-

ления, снять зависимость между напряжением и токами I_H, I_{ex} осциллографическим методом измерить пульсации (5-8 точек). Установить среднее положение движка реостата (неизменная нагрузка), задавшись ΔU_{ex} (например, два крайние правые положения регулятора П2 источника питания), измерить $\Delta U_{вых}$. Рассчитать относительный и абсолютный коэффициенты стабилизации, коэффициенты пульсаций, КПД, $r_{вых}$, построить график

$$U_{вых} = f(I_{вых}), U_H = f(I_H), \text{ коэффициенты пульсации и КПД в функции } I_H.$$

1.6.5.2. Исследование схемы В стабилизации отрицательного напряжения. Проверить наличие соединения гнезд 21-3 и 22-4 (21, 22 - гнезда выхода источника питания; 3, 4 - гнезда входа) ИП2 (схемы В). Подключить к выходу схемы стабилизатора (гнезда 9-10) последовательно соединенные амперметр (200 мА) и реостат (170 Ом). Установить среднее положение движка потенциометра, верхнее положение регулятора схемы 3 и крайнее правое положение регулятора П3 источника питания. Выключить конденсаторы С4 стабилизатора (тумблер S2 схемы В - нижнее положение) и источника питания (тумблер П5- нижнее положение). Измерить напряжение $U_{П2}$, U_H и I_H . Зарисовать осциллограмму напряжения на нагрузке (гнезда 9, 10), объяснить ее. Включить конденсатор С2 тумблером П5 в цепи источника питания, зарисовать осциллограмму на выходе стабилизатора, объяснить её. Выключить конденсатор С2 источника питания и включить конденсатор С4 тумблером S2 на выходе стабилизатора, зарисовать осциллограмму, объяснить ее. Оставив включенным конденсатор С4, включить конденсатор С2 источника питания, зарисовать осциллограмму, объяснить ее, сравнить с предыдущими. Вращая ручку потенциометра РЕГ U_H стабилизатора против часовой стрелки, снять зависимости выходных тока и напряжения в функции положения движка потенциометра (8...10 точек). Положения точек выбрать самостоятельно, с примерной равномерностью шкалы, для определения которой вначале сделать "пробный проход" всего диапазона вращения ручки потенциометра. Построить графики, объяснить их. Повернуть движок потенциометра в крайнее правое положение (наибольшее выходное напряжение) и, вращая ручку против часовой стрелки, установись напряжение на нагрузке равным 5 В. Снять зависимости U_H, I_H в функции от напряжения на входе, построить графики. Регулировку их производить переключением П3 источника питания. Рассчитать $K_{отн}$ и $K_{абс}$. Установив переключателем П3 наибольшее напряжение, при $U_H = 5$ В, изменять движком реостата ток нагрузки, снять зависимость $U_H = f(I_H)$ построить график, рассчитать $R_{вых}$.

1.6.6. Исследовать схему Г стабилизатора КИ42ЕН3. Подвести к входу стабилизатора напряжение питания, соединив гнезда 19-1 и 20-2. Установить крайние правые положения переключателя П2 источника питания и регулятора РЕГ U_H стабилизатора. Конденсатор С1 источника питания выключить. К выходу стабилизатора (гнезда 5, 6) подключить последовательно соединенные амперметр (200 мА) и реостат (170 Ом) с движком в среднем положении (ток, нагрузки не должен превышать 150 мА). Вращая против часовой стрелки ручку

РЕГ U_H , зарисовать для 4-5 положений ручки формы осциллограмм напряжения на нагрузке, объяснить их. Включить конденсатор С1 источника питания и снять зависимости U_H, I_H в функции положения движка потенциометра. Построить графики. Движком потенциометра РЕГ U_H установить $U_H = 5$ В ($I_H \approx 50$ мА). Переключая П2 источника питания снять зависимость $U_{\text{вых}}, I_{\text{вых}} = f(U_{\text{вх}})$, построить графики, рассчитать $K_{\text{абс}}, K_{\text{отн}}$. Установив П2 в крайнее правое положение (максимум $U_{\text{вых}}$) и перемещая движок реостата ($R_H = 5$ В), снять зависимость $U_H = f(I_H)$, построить график, рассчитать $Z_{\text{вых}}$ при среднем положении движка реостата, $U_H = 5, I_H = 50$ мА, отключить тумблер (конденсатор С1 схемы). Зарисовать осциллограмму U_H , объяснить ее.

1.6.7. Исследовать стабилизатор КИ42ЕН5 (схема Д). Входы 1, 2 стабилизатора соединены с выходами 19, 20 источника питания, поэтому соединять перемычками гнезда 19-1 и 20-2 не надо. Так как ЕН5 рассчитан на токи до 3-5 А, то к выходу схемы (гнезда 3, 4) подключается реостат 50 Ом с амперметром 1 А (или 3...5 А). При крайнем правом положении переключателя П2 источника питания и включенных конденсаторах С1 источника питания и С1. С2 стабилизатора установить ток нагрузки 1 А (фиксированное $U_{\text{вых}} = 5$ В). Снять зависимость $U_{\text{вых}}, I_{\text{вых}} = f(U_{\text{вх}})$, переключая $U_{\text{вх}}$ с помощью П2. Построить графика, рассчитать $K_{\text{абс}}, K_{\text{отн}}$.

Установив П2 в крайнее правое положение снять зависимость $U_H = f(I_H)$, передвигая движок реостата. Рассчитать $R_{\text{вых}}$, построить график. Отключить все три конденсатора. Зарисовать осциллограммы для всех положений переключателя П2, объяснить их. Включить конденсатор С2 на выходе стабилизатора, зарисовать осциллограммы для всех положений П2. Аналогичные операции проделать при включенном С1 схемы стабилизатора и при включенном С1 схемы источника питания. Объяснить осциллограммы.

Содержание отчета

1. Принципиальные схемы стабилизаторов и схемы измерений.
2. Осциллограммы сигналов.
3. Графики зависимостей, расчетные данные.
4. Выводы.

Контрольные вопросы

1. Рассказать о параметрических стабилизаторах напряжения.
2. Как производится расчет элементов параметрического стабилизатора?
3. Рассказать о компенсационных стабилизаторах напряжения.
4. Рассказать об импульсных стабилизаторах напряжения.
5. Рассказать об основных параметрах и характеристиках стабилизаторов.
6. Принципы построения стабилизаторов тока.

7. Привести обзор интегральных стабилизаторов напряжения.
8. Рассказать о процессах и схеме интегрального стабилизатора ЕНІ.
9. Рассказать о процессах в схеме стабилизатора с симметричным выходным напряжением и микросхемами КРІ42ЕН2.
10. Рассказать о процессах в схеме импульсного интегрального стабилизатора.
11. В чем отличие интегральных микросхем, на корпусе которых имеется обозначение “КР”
12. Рассказать методику проведения исследований каждой схемы лабораторной установки.

Список литературы

1. Найвельт Г.С, Мазель К.Б. и др. Источники электропитания радиоэлектронной аппаратуры. Справочник /Под ред. Г.С.Найвельта.-М.: Радио и связь, 1985.-576 с.
2. Якубовский СВ., Нисельоон Л.И. и др. Цифровые и аналоговые интегральные микросхемы. Справочник. - М.-: Радио и связь, 1990.-496 о.
3. Сергеев Б.С. Схемотехника функциональных узлов источников вторичного электропитания. - М.: Радио и связь, 1992.-224 с.

Лабораторная работа № 2

БЛОКИНГ–ГЕНЕАТОРЫ

2.1. Общие сведения

Цель работы – изучить основные схемы блокинг–генераторов, режимы их функционирования.

Блокинг–генератором называют однокаскадный релаксационный генератор, в котором положительная обратная связь входной и выходной цепей обеспечивается за счет использования импульсного трансформатора. Эта положительная обратная связь может вводиться различными способами, в том числе для дискретных биполярных транзисторов между коллектором и базой, между коллектором и эмиттером, между эмиттером и базой. В лабораторной работе исследуются блокинг–генераторы на импульсных трансформаторах с ненасыщающимся сердечником.

Блокинг–генераторы могут действовать в двух режимах: автоколебательном, когда на выходе выдаётся последовательность прямоугольных импульсов, и ждущем, при котором блокинг–генератор генерирует только один импульс в момент поступления входного сигнала.

Обычно в режиме ожидания транзистор блокинг–генератора закрыт и только в момент генерации импульса открывается на короткое время. Благодаря этому в момент импульса через транзистор можно пропустить значительно большие токи, чем при непрерывном режиме, получая эффект формирования большой мощности в импульсе.

Автоколебательные генераторы также, как правило, генерируют очень короткие импульсы по сравнению с интервалом времени между ними, когда транзистор вполне успевает рассеять тепловой нагрев. При необходимости получения различных амплитуд напряжения у трансформатора делают несколько вторичных обмоток. Таким образом, блокинг–генераторы дают возможность получать импульсы большой мощности повышенного или пониженного напряжения.

2.2. Ждущий блокинг–генератор с коллекторно–базовой связью

На рис. 2.1 изображена типовая схема блокинг–генератора с коллекторно–базовой связью, предназначенная для работы в ждущем режиме. Между коллекторной и базовой цепями осуществляется положительная обратная связь через трансформатор с коллекторной обмоткой, имеющей количество витков W_K , и базовой обмоткой W_B .

Для того чтобы в режиме ожидания транзистор был более надёжно закрыт, в цепи базы включен смещающий источник Есм, плюсом приложенный к базовому электроду. Применение источника Есм необязательно.

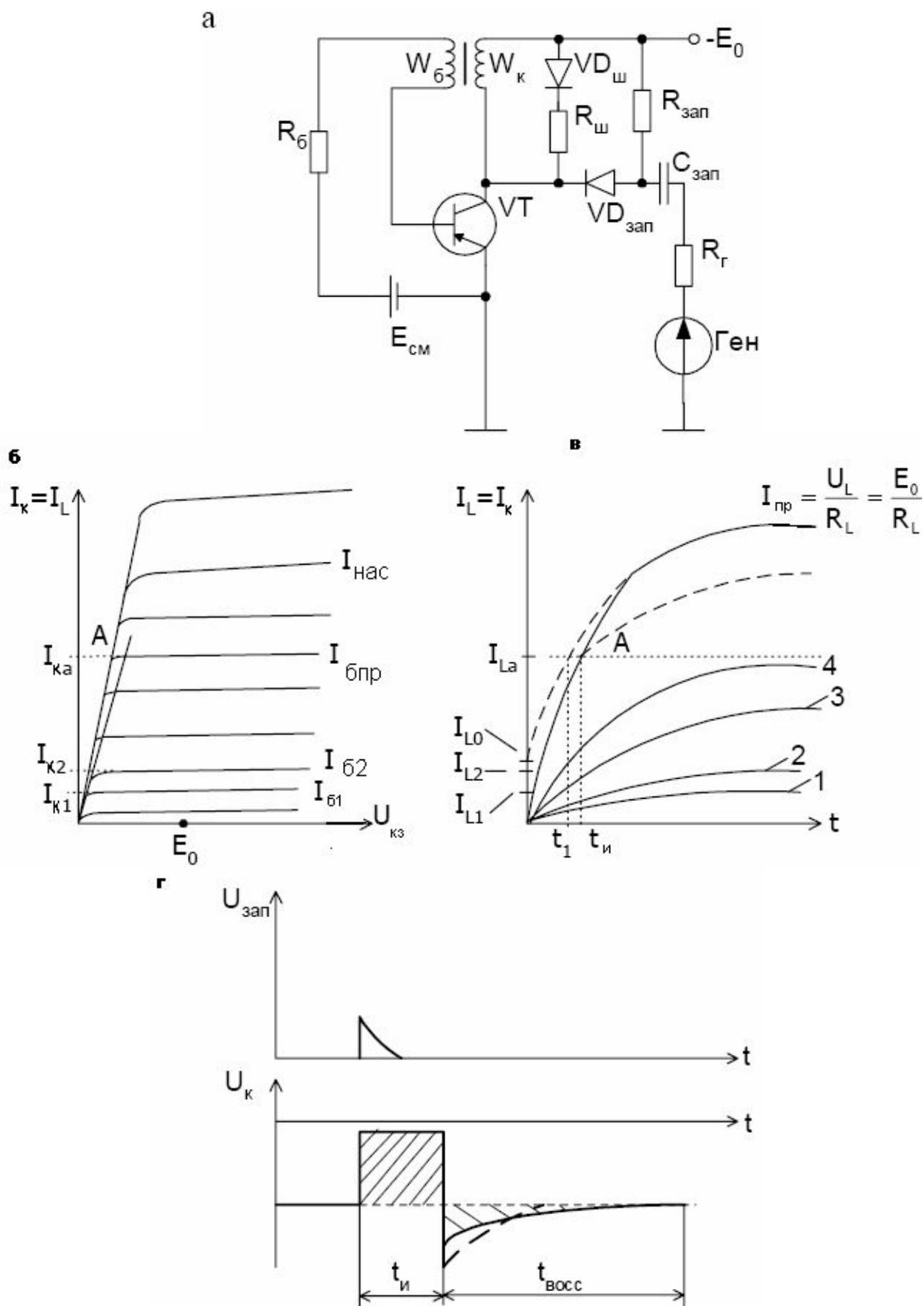


Рис. 2.1. Ждущий блокинг–генератор с коллекторно–базовой связью:
 а – схема; б – выходные характеристики транзистора; в – переходный процесс в индуктивности; г – временные графики

С другой стороны, запуск схемы будет происходить импульсами с амплитудой, большей $E_{см}$, что увеличит помехоустойчивость схемы.

Итак, в режиме устойчивого равновесия транзистор заперт и в первичной обмотке трансформатора W_K ток отсутствует.

Запускающий импульс положительной полярности, проходя через $C_{зап}$, $V_{Dзап}$, обмотку W_K , внутреннее сопротивление E_0 , вызывает изменение тока в первичной обмотке трансформатора и соответственно изменение магнитного потока. Во вторичной обмотке трансформатора согласно закону электромагнитной индукции наводится ЭДС:

$$e_6 = - \frac{d\Phi}{dt} = -L \frac{dI_L}{dt}.$$

Эта вторичная обмотка подключается так, чтобы её минусовой контакт обязательно был подключен к базе транзистора. И если амплитуда e_6 больше напряжения смещения $E_{см}$, транзистор выходит из режима отсечки в активную область. В схеме начинает действовать положительная обратная связь, приводящая транзистор в режим насыщения.

Принцип её действия иногда описывается следующим образом. Благодаря усилительным действиям транзистора, работающего в активном режиме, приращение базового тока приводит к приращению коллекторного тока большей величины. Появление тока коллекторной обмотки вследствие трансформаторной связи коллекторной и базовой цепей вызывает приращение базового тока. Процесс переключения транзистора развивается лавинообразно.

Правдоподобно и другое объяснение. Первоначальный ток $I_{б1}$, создаваемый за счет генератора запускающих импульсов, вызывает выход транзистора в активный режим с предельным для данного момента времени значением коллекторного тока $I_{к1}$ (см. временные диаграммы). В коллекторной индуктивности будет протекать экспоненциальный переходный процесс (кривая 1), так как к индуктивности будет приложено $U_L > 0$ из-за изменения потенциала на коллекторе V_T . Это изменение тока согласно (2.1) будет наводить новое значение e_6 и соответственно тока $I_{б2}$. Этот процесс протекает лавинообразно, пока транзистор не перейдет из активного режима в насыщение. Соответственно переходный процесс в индуктивности на графике отобразится предельным графиком с конечным током $I_{np} = \frac{E_0}{R_L}$, а в базе будет протекать предельный базовый ток $I_{бпр}$.

Таким образом, когда схема ждущего блокинг-генератора находится в квазистойчивом состоянии, транзистор V_T находится в режиме насыщения, в коллекторной обмотке трансформатора протекает электромагнитный переходный процесс. Общеизвестно, что часть экспоненты от нуля и до 0,7 от её максимума хорошо аппроксимируется прямой линией. Если токи в трансформаторе не будут превосходить эти значения, то коллекторный ток при переходном процессе практически будет изменяться линейно, в базовой обмотке будет на-

водиться постоянная величина напряжения e_b и в базе транзистора будет протекать постоянный по величине ток $I_{бр}$. Такой режим блокинг–генератора обычно называют работой с ненасыщенным трансформатором.

После переключения транзистора в его коллекторной нагрузке протекает переходный процесс. И по мере нарастания коллекторного тока при постоянном базовом уровне степень насыщения транзистора уменьшается. В момент времени t_1 VT будет находиться на границе активной области при $I_k = I_{ка}$. Дальнейшее незначительное увеличение тока вынуждает транзистор перейти в активную область, вследствие чего появится изменение коллекторного напряжения (VT закрывается), ведущее к уменьшению напряжения U_L , приложенного к индуктивности. Поэтому переходный процесс не будет отображаться предельной экспонентой (см. пунктирную линию). В результате приращение коллекторно-

го тока или $\frac{dI_k}{dt}$ уменьшит своё значение и уменьшится величина базового тока, что повлечет ещё большее изменение приращения I_k . Процесс переключения транзистора в устойчивое состояние идёт лавинообразно, пока транзистор не перейдёт в режим отсечки.

В начале переключения транзистора коллекторный ток изменяет свою скорость нарастания, в результате чего в базу VT поступает уменьшающийся ток открывающей полярности. Но когда коллекторный ток станет убывать, то зна-

чение $\frac{dI_k}{dt}$ уменьшит своё значение и уменьшится величина базового тока, что повлечет ещё большее изменение приращения I_k . Процесс переключения транзистора в устойчивое состояние идёт лавинообразно, пока транзистор не перейдёт в режим отсечки. В начале переключения транзистора коллекторный ток изменяет свою скорость нарастания, в результате чего в базу VT поступает уменьшающийся ток открывающей полярности. Но когда коллекторный ток ста-

нет убывать, то значение $\frac{dI_k}{dt}$ изменит свой знак и в базовой обмотке будет генерироваться уже другое запирающее напряжение, ускоряющее процессы запирающего транзистора.

Если для работы блокинг–генератора использовать нелинейную часть экспоненты переходного процесса коллекторного тока (если установить $I_b > I_{бр}$), то схема будет работать с насыщающимся сердечником трансформатора. Процессы в такой схеме имеют незначительные отличия от описанных ранее. Основное отличие заключается в том, что в этих случаях базовый ток будет уменьшаться (ранее $I_b = \text{const}$) с увеличением коллекторного тока, пока транзистор не выйдет в активную область. Затем все основные переходные процессы не будут отличаться от блокинг–генератора с ненасыщенным трансформатором.

Регулировку длительности генерируемого импульса t_n легче всего производить путём изменения величины I_b . В результате этого момент перехода

транзистора из области насыщения в активный режим будет зависеть от коллекторного тока, т. к. будет происходить в различные моменты времени. В общем случае для схемы рис. 2.1 базовый ток можно рассчитать по формуле:

$$I_b = \frac{e_b - E_{см} - U_{бэ} \nu t}{R_b + R_э}.$$

При лавинообразном характере закрывания транзистора в коллекторной индуктивности наводится ЭДС самоиндукции, полярность которой препятствует мгновенному изменению тока. Это напряжение может во много раз превышать значение E_0 . Суммарная величина ЭДС самоиндукции и напряжения E_0 прикладывается к промежутку коллектор–эмиттер транзистора и часто вызывает его пробой. Для нормальной работы VT необходимо, чтобы напряжение на его коллекторе не превосходило $U_{К_{доп}}$, являющегося паспортным параметром прибора. Для уменьшения ЭДС самоиндукции в схему блокинг–генератора вводят демпфирующий диод $VD_{ш}$, через который создается цепь исчезающего тока индуктивности. Но при таком решении затягивается переходный процесс. Из–за сохранения энергии, которая накапливается в индуктивности, площадь генерируемого импульса должна быть равна площади выброса. Для сокращения времени восстановления в цепь шунтирования последовательно включают резистор $R_{ш}$, увеличивающий выброс напряжения (ЭДС самоиндукции) до допустимой величины, но уменьшающий время восстановления (на графике пунктирная линия). Энергия, накопленная в индуктивности, быстрее преобразуется в тепловые потери на резисторе $R_{ш}$.

Запуск в работу блокинг–генератора осуществляется посредством специальных цепей запуска. В общем случае цепь запуска должна:

- 1) обеспечить по возможности полную развязку блокинг–генератора и генератора запускающих импульсов как по постоянному току, так и по переменной (импульсной) составляющей. Развязка по постоянному току нужна для того, чтобы цепь запуска не создавала дополнительной нагрузки на блокинг–генератор во время формирования скачков напряжения при переключении и не нарушала лавинных процессов переключения;
- 2) исключить ложные срабатывания схемы за счёт искажения формы запускающего импульса при передаче через эту цепь;
- 3) исключать потери запускающего импульса в цепи запуска;
- 4) быть простой в реализации; число используемых элементов должно быть по возможности малым.

По способу выполнения цепи запуска могут быть емкостными, транзисторными, диодно–емкостными и др. На рис. 2.2 приведены стандартные цепи запуска блокинг–генератора и способы их подключения к схеме. В этих цепях использована гальваническая развязка за счет применения конденсатора $C_{зап}$ или за счет трансформаторной связи с базовой обмоткой. Диоды $VD_{зап}$ осуществляют развязку схемы и генератора запуска по переменной составляющей,

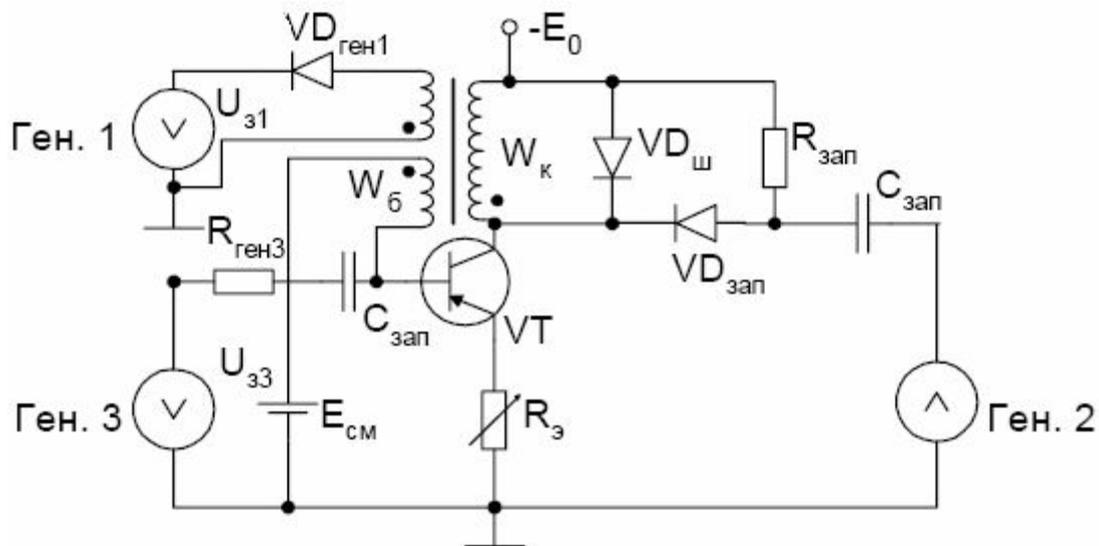


Рис. 2.2. Способы запуска блокинг-генератора в ждущем режиме

пропуская лишь импульсы одной полярности. Запускающая цепь от генератора $U_{г3}$ выполнена чисто емкостной без развязки по переменной составляющей. Диодно-емкостная запускающая цепь $U_{г2}$ является наиболее компромиссной с точки зрения качества развязки и её сложности. Резистор $R_{зап}$ выполняет двойную роль. Во-первых, помогает разряду ёмкости $C_{зап}$, когда последняя зарядится во время действия запускающего импульса. Без разряда ёмкости $C_{зап}$ все последующие импульсы будут игнорироваться схемой.

Во-вторых, через $R_{зап}$ на анод диода $VD_{зап}$ подается минусовой потенциал от источника E_0 . Когда транзистор находится в закрытом состоянии, то через индуктивность и на катод подается такой же потенциал и диод будет находиться в нейтральном состоянии. Когда транзистор переключится и будет находиться в квазистационарном состоянии ($U_k=0$), диод $VD_{зап}$ будет заперт напряжением E_0 и не будет пропускать импульсы от генератора запуска.

2.3. Автоколебательный блокинг-генератор с коллекторно-базовой связью

На рис. 2.3 приведена схема типового блокинг-генератора с коллекторно-базовой связью, работающей в автоколебательном режиме.

В момент подключения питания транзистор закрыт, и начинает заряжаться конденсатор C по цепи: земля, C , R , $-E_0$. По мере заряда конденсатора на базу транзистора поступает открывающее отрицательное напряжение, когда U_c достигает уровня открывания VT (0,2..0,3В для германиевых VT , 0,7..0,9В – для кремниевых). Как только транзистор перейдет из режима отсечки в активный режим, создаются условия для его лавинного переключения и транзистор переходит в режим насыщения. Тогда обкладка конденсатора, подключенная к базовой обмотке, начинает заряжаться плюсовым потенциалом за счет генерируемой e_b .

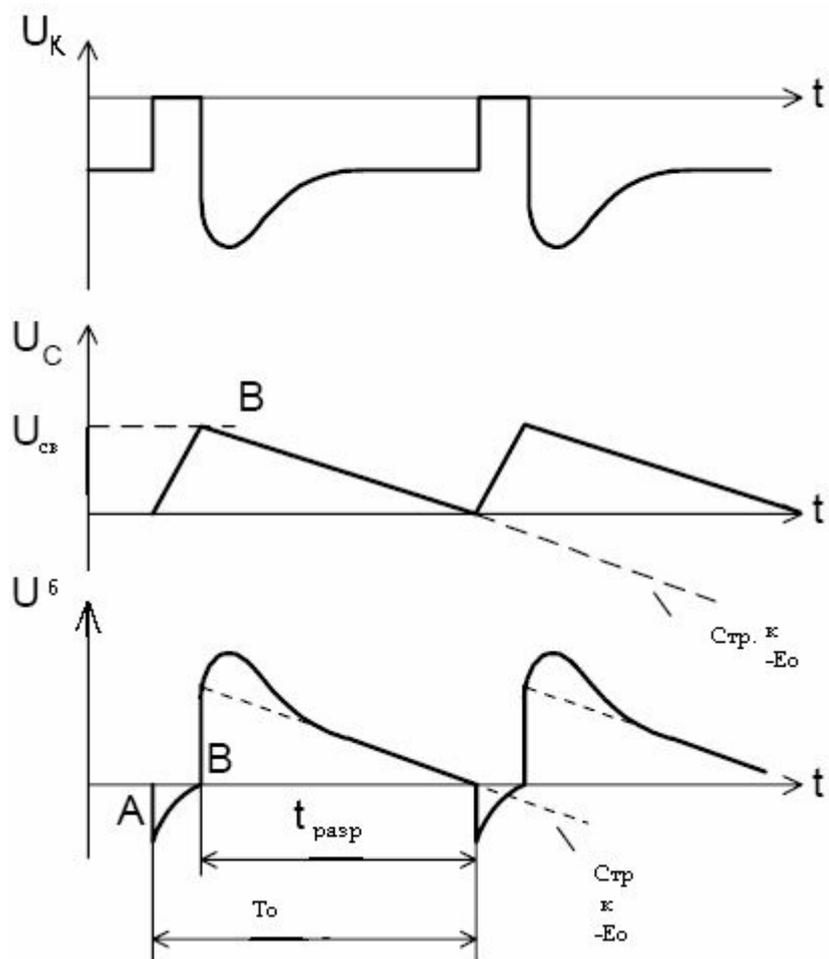
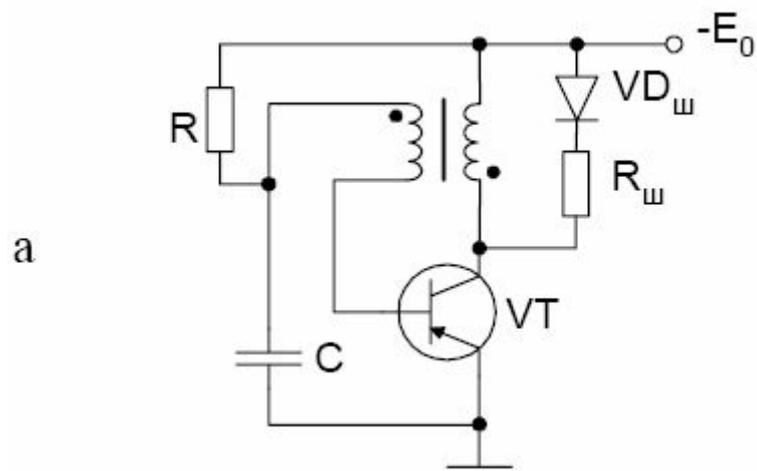


Рис. 2.3. Автоколебательный блокинг-генератор с коллекторно-базовой связью: а – схема; б – временные графики

В этой схеме ток заряда конденсатора (ток I_b) уменьшается по мере заряда конденсатора, ток коллектора нарастает по экспоненте и создаются условия выхода транзистора из режима насыщения в активный режим (см. работу ждущего блокинг–генератора с ненасыщенным сердечником). Выход транзистора в активный режим вызывает лавинный процесс его запираания.

После запираания VT происходит обратная перезарядка заряженного током I_b конденсатора от источника $-E_0$ и когда на нём опять будет напряжение отпираания транзистора, все описанные процессы повторяются.

На рис. 2.4,а,б приведены схемы блокинг–генераторов в ждущем режиме с коллекторно–эмиттерной и эмиттерно–базовой связями. Особенность первой схемы заключается в том, что регулировочный потенциометр $R_э$ устанавливается в базовой цепи, поэтому во время генерации импульсов выходное напряжение коллекторного электрода практически равно нулю, в то время как на схеме рис. 2.2 это напряжение не равно нулю из–за наличия потенциометра $R_э$ в эмиттерной цепи. В схеме рис. 2.4,б коллектор транзистора заземлён, что выгодно в тех случаях, когда радиатор транзистора также заземлён. В отношении процессов генерации рассматриваемые схемы совершенно идентичны блокинг–генератору, изображённому на рис. 2.1, а.

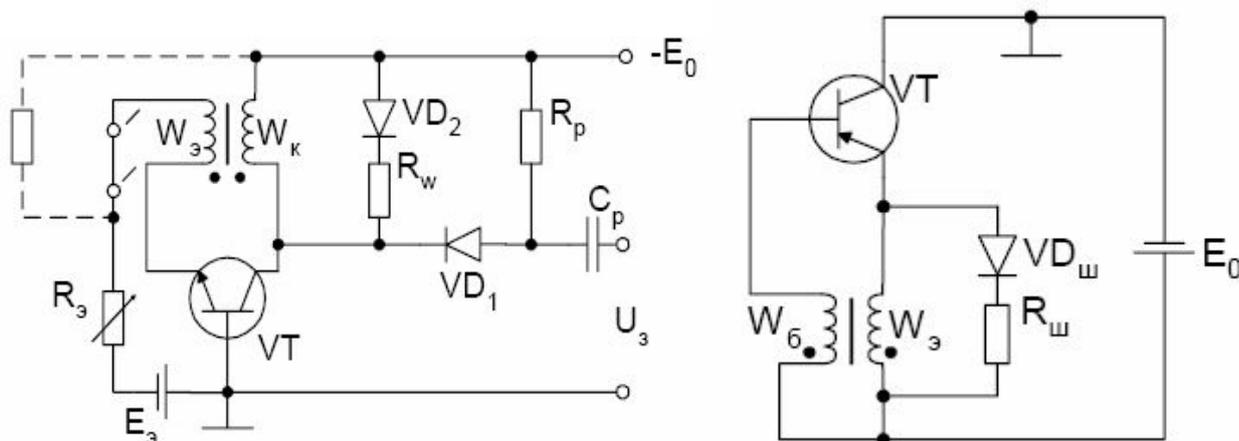


Рис. 2.4. Схемы блокинг–генератора:
а – с коллекторно–эмиттерной связью; б – с эмиттерно–базовой связью

На рис. 2.5 приведён пример запускающей цепочки к схеме блокинг–генератора с коллекторно–эмиттерной связью. Рис. 2.5 иллюстрирует различные способы подключения нагрузки к блокинг–генератору с коллекторно–базовыми связями.

Автоколебательные варианты блокинг–генераторов приведены на рис. 2.6 и 2.7. Первая обладает большей температурной стабильностью благодаря тому, что конденсатор дополнительно разряжается не током I_b , как это имело место в предыдущей схеме, а током $I_{э0}$, который значительно меньше.

Аналогичный результат отмечается и для приведённой на рис. 2.7 схемы блокинг–генератора с коллекторно–эмиттерной связью.

Специфичные схемы блокинг-генераторов на двух транзисторах изображены на рис. 2.8,а и в. Подобные схемы в литературе часто называют магнито-транзисторными преобразователями, генераторами напряжения прямоугольной формы. Они предназначены для получения последовательности прямоугольных импульсов, а также для преобразования постоянного тока в переменное прямоугольное с высоким коэффициентом полезного действия (до 0,95). Графики, иллюстрирующие работу схемы, приведены на рис. 2.8,б. Особенностью обмоток является то обстоятельство, что их начала включены специальным образом, благодаря которому обеспечивается положительная обратная связь. На схеме 2.8,а начальные концы обмоток обозначены точками. В момент включения напряжения питания оба транзистора VT1 и VT2 закрыты и через них начинают протекать начальные токи утечки $I_{к0}$. Вследствие незначительной несимметричности эти токи различаются, например, через транзистор VT1 начинает протекать чуть больший ток. Такое несимметричное протекание приводит к нарастанию магнитного потока в магнитопроводе и генерированию ЭДС в базовых обмотках, причем, так как ток VT1 больше, то на его базовом электроде трансформируется ЭДС отрицательной полярности, открывающая транзистор. Теперь ток в цепи $W_{к1}$ и VT1 нарастает не только из-за несимметричности, но и из-за открывания транзистора VT1. Этот процесс происходит лавинообразно, и транзистор VT1 оказывается открытым. Если на базовом конце обмотки $W_{б1}$ генерировалась отрицательная ЭДС, то на противоположном начале, обозначенном точкой, генерируется положительная полярность этой ЭДС. На всех других выводах трансформатора, обозначенных точкой, также генерируются положительные полярности, в том числе и на базе транзистора VT2, вследствие чего этот транзистор надёжно закрывается. Таким образом, в течение первого полупериода транзистор VT1 открыт, а VT2 – закрыт. Процесс этот продолжается до тех пор, пока магнитный поток магнитопровода трансформатора не достигнет насыщения, когда приращение магнитного потока становится отрицательным, вследствие чего и полярность генерируемых в обмотках ЭДС также меняет знак. Теперь первый транзистор VT1 закрывается, а второй открывается, начинается второй полупериод преобразования в переменное напряжение и т.д. Частота генерируемых импульсов зависит от приложенного напряжения, чем больше это напряжение, тем выше частота, поэтому эти схемы используют в качестве пропорциональных преобразователей напряжения в частоту. Резисторы R1, R2 необходимы для задания небольшого начального смещения по базовым цепям, что предотвращает «засыпание» процессов преобразования, особенно при низких температурах. Особенность схемы рис. 2.8,в заключается в том, что оба коллектора имеют гальваническую связь, благодаря этому их можно расположить на одном и том же радиаторе.

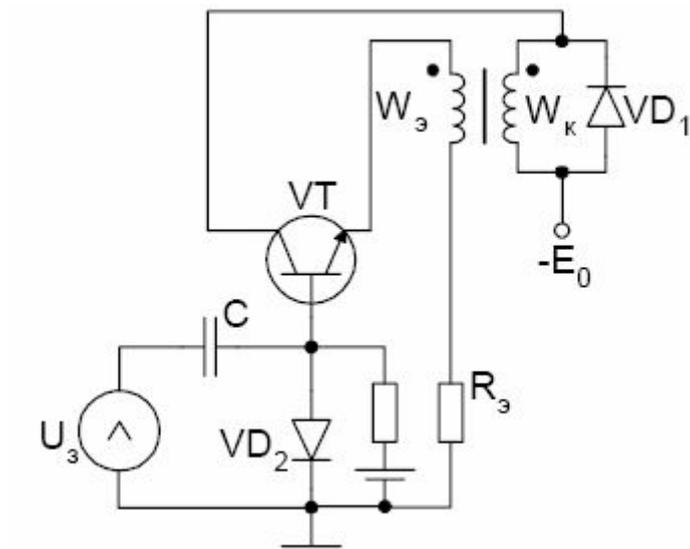


Рис. 2.5. Схема запуска блокинг-генератора с коллекторно-эмиттерной связью

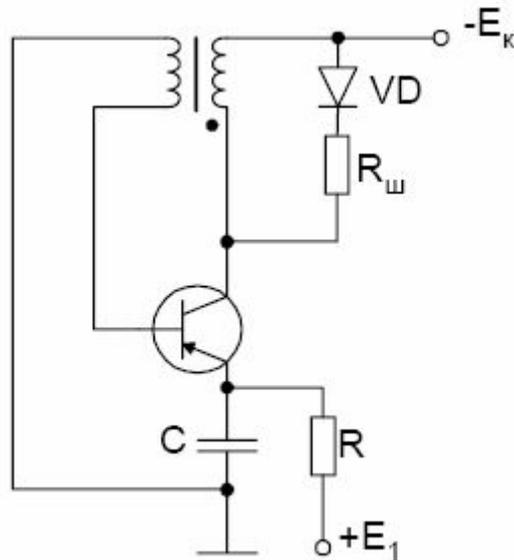


Рис. 2.6. Схема блокинг-генератора с улучшенной температурной стабильностью

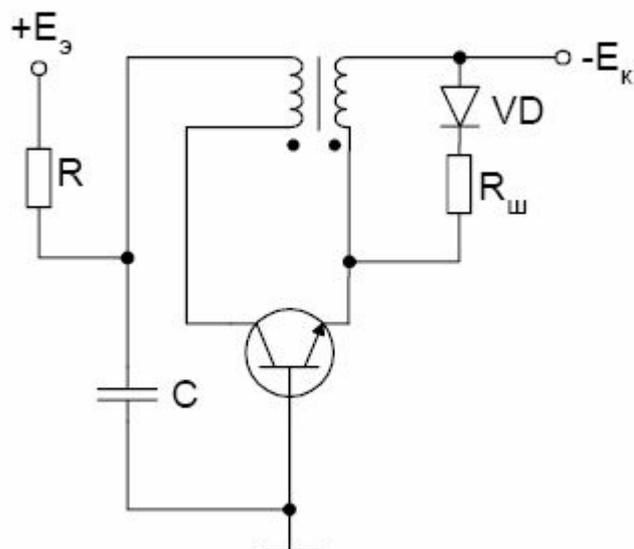


Рис. 2.7. Схема автоколебательного блокинг-генератора с коллекторно-эмиттерной связью

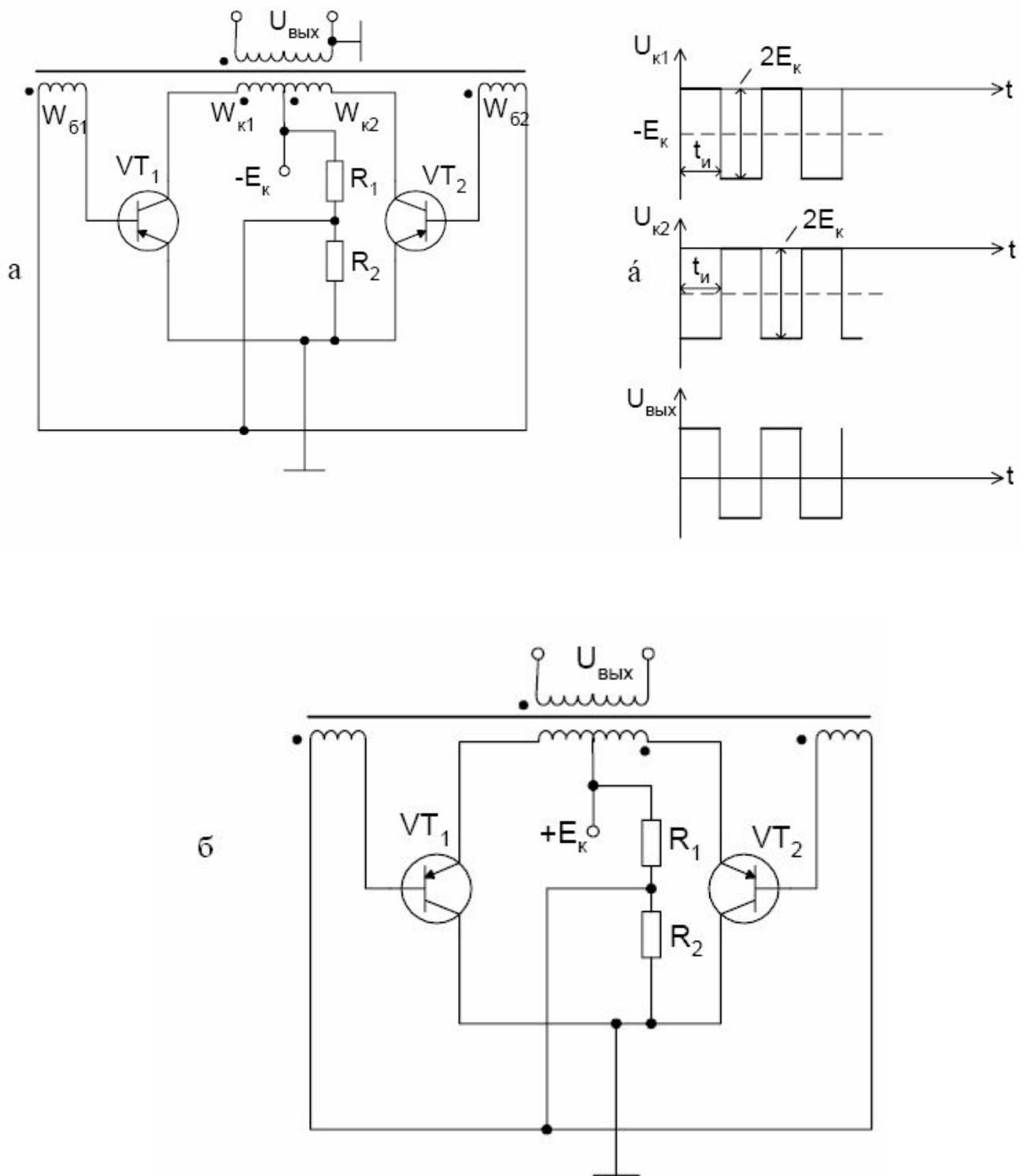


Рис. 2.8. Магнитно–транзисторный преобразователь: а – типовая схема; б – временные графики; в – случай гальванической связи коллекторных электродов

Наряду с двухтранзисторными преобразователями широко применяются четырёхтранзисторные мостовые и двухтранзисторные полумостовые схемы. Специальное включение транзисторов в этих схемах даёт возможность в два раза уменьшить допустимое напряжение коллектор – эмиттер, что особенно

важно в высоковольтных схемах. Подключение нагрузки вносит некоторые особенности в работу блокинг-генератора, так как она часто не имеет гальванической развязки со схемой. Точки её подключения показаны на рис.2.5. В частности в лабораторной работе исследуется влияние подключения нагрузки в виде подключения R , L , C_n к выводам $U_{вых1}$. Подключение любого нагрузочного элемента изменяет характер переходного процесса в коллекторной индуктивности по сравнению с холостым ходом. Например, при подключении R_n при закрытом транзисторе в индуктивности будет протекать начальный ненулевой ток по цепи: $-E_0$, L , R_n , $+E_0$. Тогда при открывании транзистора весь этот ток мгновенно переключается на транзистор (переход коллектор-эмиттер открыт). В схеме начинается переходный процесс с начальным ненулевым током (рис. 2.1, штриховая кривая 4) и транзистор быстрее войдет в активный режим. Длительность выходного импульса будет короче.

Изменение переходного процесса при подключении нагрузки типа L_n и C_n также легко анализируется (самостоятельно).

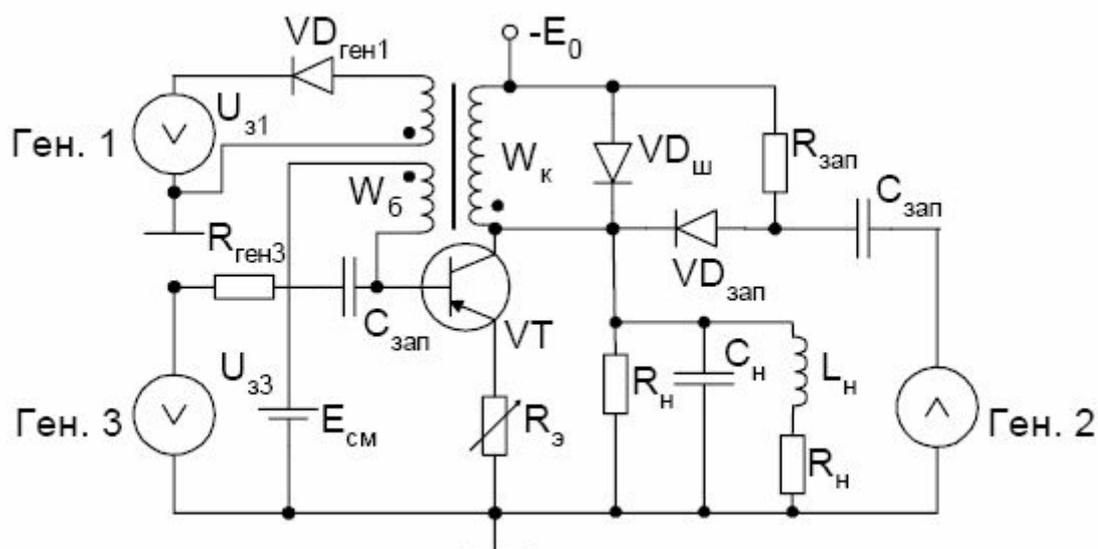


Рис. 2.9. Способы подключения нагрузки к блокинг-генератору

2.4. Лабораторное задание

1. Изучить виды схем ждущих блокинг-генераторов.
2. Изучить виды схем автоколебательных блокинг-генераторов.
3. Изучить процессы в схемах ждущих и автоколебательных блокинг-генераторов, сравнительные особенности отдельных схем.
4. Исследовать схему блокинг-генератора с коллекторно-базовой связью в ждущем и автоколебательном режимах при организации различных видов цепей запуска и нагрузок.
5. Исследовать схему блокинг-генератора с коллекторно-эмиттерной связью в ждущем и автоколебательном режимах.
6. Исследовать схему блокинг-генератора с эмиттерно-базовой связью в ждущем и автоколебательном режимах.

2.5. Описание лабораторной установки

На передней панели лабораторной установки выгравированы три вида схем блокинг–генераторов: с коллекторно–базовой, коллекторно–эмиттерной связью и эмиттерно–базовой связями. Галетные переключатели, микротумблеры и потенциометры дают возможность выполнять исследования при различных величинах напряжения и параметров элементов схемы. Вид передней панели лабораторной установки изображен на рис. 2.10. В нижней части лабораторной установки расположены органы управления встроенного генератора мультивибратора и двух формирователей  и  импульсов положительной и отрицательной полярности. Посредством ручек потенциометров I–IV и галетных переключателей V и VI производится регулировка длительности и частоты генерируемых мультивибратором импульсов. В гнездах  и  можно наблюдать с помощью осциллографа генерируемые мультивибратором импульсы, которые после дифференцирования проходят на гнезда, ,  и ,  Регулировка амплитуды импульсов производится потенциометром «Рег.ампл». Частота и длительность импульсов формирователей настраиваются галетным переключателями VII, VIII и регуляторами IX, X, амплитуда изменяется потенциометром «Рег.ампл». Для вывода постоянных напряжений с амплитудой до 3 В предусмотрены гнезда +E и –E, величину напряжений можно плавно изменять потенциометром «Рег.+E и Рег.–E».

Гнездовой штепсельный разъем предназначен для исследования других схем блокинг–генераторов.

Вид передней панели лабораторной установки для исследования блокинг–генераторов представлен на рис. 2.10

Включить тумблер П4 цепи запуска блокинг–генератора с коллекторно–базовой связью, соединить гнездо 12 цепи запуска с гнездом  продифференцированных импульсов, установить потенциометры R3, R6 в крайнее правое положение, установить потенциометр «Рег.Есм1» напряжения смещения в гнезде 6 равным 0,25...0,3 В. Подключить осциллограф к коллектору транзистора (гнездо 8), при этом на экране должны высвечиваться импульсы работающего в режиме запуска блокинг–генератора. Кратковременно отключить сигнал от гнезда 12, убедиться, что запуск блокинг–генератора прекращён. В исследуемой схеме, так же как и в других, трансформаторы блокинг–генератора имеют большие магнитопроводы, поэтому постоянная времени в цепи коллекторной обмотки и импульсы получаются длинными во времени. Это сделано с целью удобства развертки и наблюдения формы импульсов на экране осциллографа.

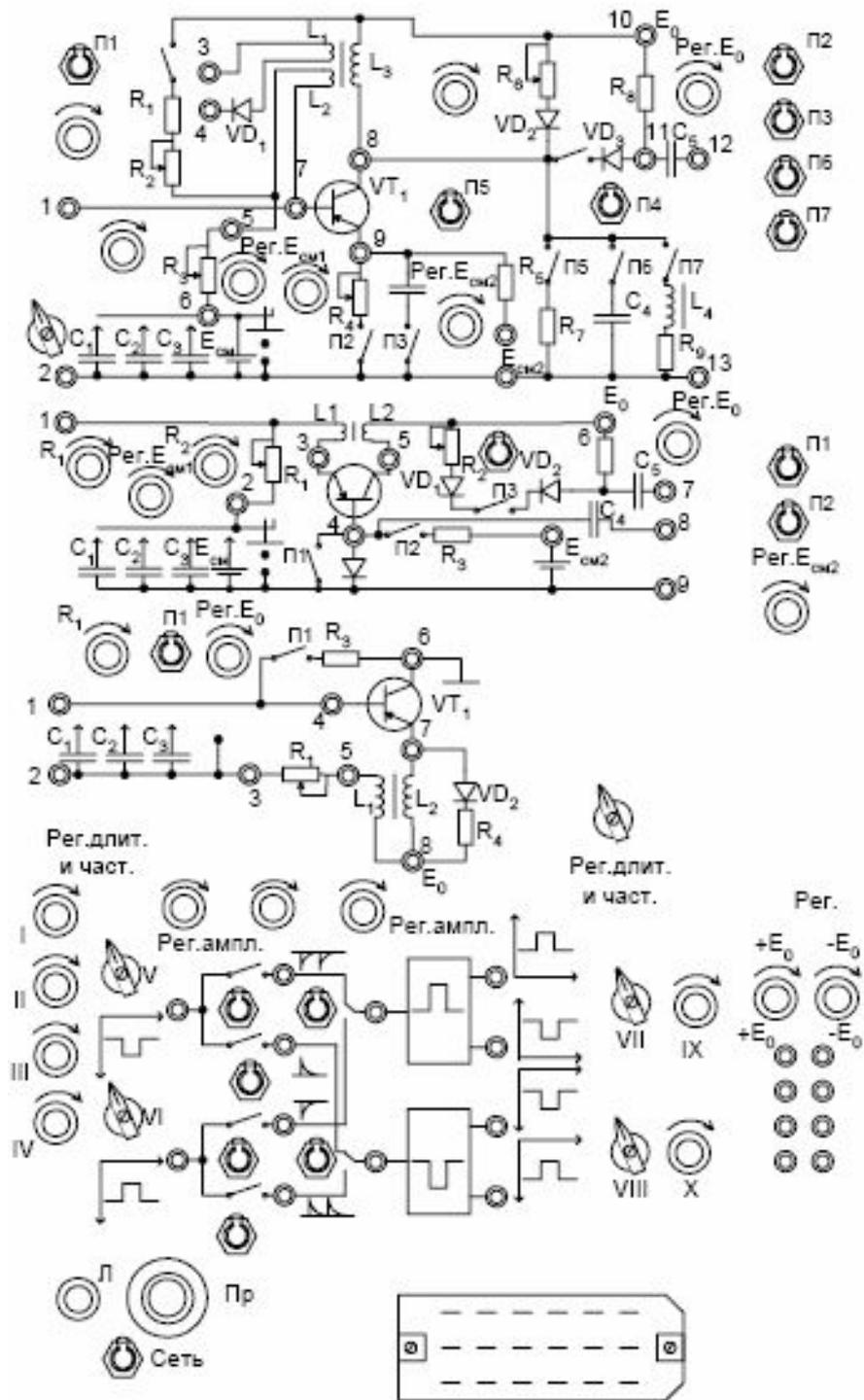


Рис. 2.10. Вид передней панели лабораторной установки для исследования блокинг-генераторов

1.1. Постоянно увеличивая сопротивление потенциометра R_3 вращением его ручки против часовой стрелки (от крайнего правого положения), снять зависимость длительности генерируемого импульса в функции изменяемого сопротивления. Измерение длительности импульса производить визуально на экране осциллографа.

Объяснить причину изменения длительности импульса при увеличении сопротивления R3.

1.2. Установить потенциометр R3 в крайнее правое положение. Постепенно увеличивая потенциометром Есм1 напряжение смещения в точке 6, измерить зависимости длительности импульса в функции напряжения. Объяснить причину изменения длительности импульса.

1.3. Установить потенциометр «Рег.Есм1» в крайнее левое положение (наименьшее напряжение). Постоянно увеличивая потенциометром R4 (вращать по часовой стрелке) сопротивление в эмиттерной цепи, наблюдать на экране осциллографа уменьшение импульса. Объяснить причину этого уменьшения.

1.4. Установить потенциометры R3 в крайнее правое положение, R4 – в крайнее левое положение, а потенциометром «Рег.Есм1» установить напряжение смещения 0,25...0,3 В (в гнезде 6). Микротумблером П5 подключить к коллектору активную нагрузку R7. Наблюдать и зарисовать изменённую форму импульса, объяснить физику процессов такого изменения. Затем поочередно произвести такие же опыты с помощью микротумблеров П6, П7. Зарисовать осциллограммы и привести объяснение.

1.5. Установить микротумблер П5 во включенное (верхнее) положение, переключить проводник с запускающим сигналом с гнезда 12 на гнездо 3, а к гнезду 4 подключить землю (гнездо 2 или 13). Наблюдать генерацию импульсов при этом способе запуска. Отключить кратковременно тумблер П5, наблюдать высокочастотную генерацию (самовозбуждение), объяснить его.

1.6. Исследовать схему блокинг–генератора в автоколебательном режиме. Исходное состояние: тумблер П1 включен, галетный переключатель установить в положение I (крайнее левое положение, упор в ограничитель), проводники от задающего генератора отсоединены, тумблер П2 включен, П3, П4, П5, П6, П7 отключены, потенциометр R4 – в крайнем левом положении, R2, R3 – в крайнем левом положении. В этом исходном состоянии на экране осциллографа выявляются генерируемые импульсы.

1.7 Измерить зависимость частоты генерируемых импульсов от величины сопротивления R3.

Не изменяя настройки схемы, при крайнем правом положении потенциометра R3 галетный переключатель блокинг–генератора установить в положение II и III и также измерить генерируемые частоты.

Установить галетный переключатель блокинг–генератора в положение I и произвести поочередно опыт подключения нагрузок R7, C4 и L4, R9 микротумблерами П5, П6, П7. Зарисовать формы импульсов и измерить частотометром изменение частоты.

Переключить галетный переключатель блокинг–генератора во положение II, произвести те же опыты, объяснить их.

1.8. Установить потенциометр R3 в крайнее положение, галетный переключатель – в положение I. Увеличивая потенциометром R4 сопротивление в эмиттерной цепи, наблюдать изменение частоты генерации. Произвести тот же

опыт при включенном конденсаторе посредством тумблера ПЗ. Объяснить опыты.

1.9. Установить потенциометр R3 в крайнее правое положение, выключить тумблер ПЗ. Увеличивая потенциометром «Рег.Есм2» (вращать по часовой стрелке) напряжение смещения, наблюдать за изменением генерируемых импульсов, объяснить опыт.

2. Исследовать схему блокинг–генератора с коллекторно–эмиттерной связью.

2.1. Исследовать схему в ждущем режиме.

Исходное состояние схемы: потенциометры R1, R2, «Рег.Есм1» находятся в крайнем левом положении (против часовой стрелки), галетный переключатель–в положении IV, тумблеры П1, ПЗ включены, П2 отключен, потенциометр «Рег.Е0» находится в крайнем правом положении. Соединить гнездо 7 блокинг–генератора с гнездом выхода  мультивибратора . При этом на выходе блокинг–генератора (гнездо 5) наблюдаются генерируемые импульсы. Кратко- временно отключив микротумблером ПЗ входной сигнал, убедиться в прекращении генерации импульсов.

2.2. Вращая ручку потенциометра R1 по часовой стрелке (увеличение R1), снять зависимость уменьшения длительности импульса в функции этого сопротивления (аналогично п. 1.1).

2.3. Установить потенциометр R1 в крайнее левое положение. Постепенно вращая по часовой стрелке ручку потенциометра «Рег.Есм1», снять зависимость уменьшения длительности генерируемого импульса в функции напряжения (гнездо 2).

2.4. Переключить проводник входного сигнала с гнезда 7 на гнездо 8. Отключить тумблер П1, включить П2. Установить потенциометр Есм2 в крайнее левое положение. На коллекторном электроде транзистора (гнездо 5) с помощью осциллографа наблюдаем генерируемые импульсы. Зарисовать и объяснить форму. Постепенно увеличивая потенциометром «Есм2»напряжение смещения, наблюдать изменение формы импульсов, привести объяснение. Отключить микротумблер П2, наблюдать генерируемые импульсы, объяснить их.

2.5. Выполнить исследование блокинг–генератора в автоколебательном режиме.

Исходное состояние схемы: проводник источника сигнала соединить, галетный переключатель установить в положение I, потенциометры R1, R2 установить в крайнее левое положение, тумблер П1 включить, П2 отключить. Так как в режиме автоколебаний транзистор должен находиться в режиме небольшого открывающего смещения, то к эмиттеру (гнездо 1) подключаем напряжение смещения +Е0, проводники от источника +Е0 внизу справа, причем потенциометр «Рег.+Е0» устанавливаем в крайнее правое положение (наибольшее напряжение смещения). В этом исходном состоянии на коллекторе (гнездо 5) наблюдаются генерируемые импульсы. Зарисовать их форму и измерить частоты генерации при трех положениях галетного переключателя – I, II, III.

Любознательным студентам провести исследования при изменении параметров элементов схемы аналогично п. I.

3. Исследование блокинг–генератора с эмиттерно–базовой связью.

3.1. Выполнить исследования в ждущем режиме.

сходное состояние: потенциометр R1 находится в крайнем левом положении, потенциометр «Рег.+Есм» – в крайнем правом положении, тумблер П1 включен, галетный переключатель – в положении IV.

Проводником связи соединить гнездо 4 (базу) транзистора блокинг–генератора с гнездом  мультивибратора . При этом на эмиттерном электроде (гнездо 7) наблюдаются генерируемые импульсы. Зарисовать и объяснить их форму. Наблюдать изменение формы этих импульсов при медленном вращении вправо (по часовой стрелке) ручки потенциометра R1.

3.2. Выполнить исследование в автоколебательном режиме. Исходное состояние: тумблер П1 включен, сигнал (гнездо 4) отключен, галетный переключатель установлен в положение I. На эмиттере (гнездо 7) наблюдать форму генерируемых импульсов. Постепенно вращая ручку потенциометра R1 по часовой стрелке, наблюдать форму импульсов, привести объяснения. Устанавливая галетный переключатель в положения I, II, III, измерить частоту генерируемых импульсов.

2.7. Содержание отчета

1. Принципиальные схемы блокинг–генераторов.
2. Осциллограммы импульсов.
3. Таблицы и графики.
4. Выводы, обобщения.

2.8. Контрольные вопросы

1. В чем состоит схемная особенность блокинг–генератора по сравнению с другими релаксационными схемами?
2. Каким образом составляются схемы блокинг–генераторов в ждущем и автоколебательном режимах?
3. Каково назначение цепочек, подключенных параллельно первичной обмотке трансформатора?
4. Перечислите способы запуска блокинг–генератора.
5. Рассказать о процессах в ждущем блокинг–генераторе.
6. Рассказать о процессах в автоколебательном блокинг–генераторе.
7. В чем состоит сущность процесса синхронизации блокинг–генератора?
8. Как с помощью блокинг–генератора произвести деление частоты?
9. Рассказать о формах импульсов блокинг–генераторов.
10. Как происходит закрывание транзистора блокинг–генератора в момент окончания импульса?
11. Рассказать о схемах магнитно–транзисторных преобразователей.

Литература

1. Опачий Ю. Ф., Глудкин О.П., Гуров А. И. Аналоговая и цифровая электроника. Учебник. – М.: «Горячая линия – Телеком». 1999.
2. Карлащук В.Л. Электронная лаборатория на IBM PC. Программа Electronics Workbench и её применение. Изд-во «Салон – Р». М., 1999

Лабораторная работа №3

ИНТЕГРАЛЬНЫЕ ТРИГГЕРЫ И ТРИГГЕРЫ НА ПОТЕНЦИАЛЬНЫХ ЛОГИЧЕСКИХ ЭЛЕМЕНТАХ

Цель работы – ознакомиться с основными принципами построения триггерных структурных схем с использованием интегральных микросхем, изучить особенности работы различных типов триггеров.

3.1. Общие сведения

Интегральная микросхема – это микроэлектронное изделие, выполняющее определенные функции преобразования (например, входные сигналы в выходные) и представляющее собой законченный функциональный блок, изготовленный в одном корпусе, имеющий параметры, заданные в технических условиях, в принципиальную схему которого нельзя внести никаких изменений, не предусмотренных при его проектировании.

При подключении требуемых напряжений питания и выполнении необходимых внешних соединений такой законченный функциональный блок имеет параметры, указанные в его техническом паспорте.

Условное обозначение микросхем состоит из следующих элементов: первый элемент – цифра, обозначающая группу микросхемы. По конструктивно-технологическим признакам микросхемы подразделяют на три группы, которым присвоены обозначения: 1, 5, 6, 7 – полупроводниковые (7 – бескорпусные); 2, 4, 8 – гибридные; 3 – прочие (пленочные, вакуумные, керамические и т. д.).

В полупроводниковых микросхемах все элементы (диоды, транзисторы, резисторы и т. д.) выполняются внутри или на поверхности полупроводниковой подложки (кристалла) в едином технологическом процессе. Они характеризуются высокой степенью интеграции, массовым производством. В гибридных микросхемах часть элементов может закрепляться (наклеиваться) на поверхности полупроводниковой подложки, поэтому микросхемы могут конструироваться и выпускаться малыми сериями, в том числе и по индивидуальным заказам.

Второй элемент обозначения микросхемы состоит из трех (от 000 до 999) или двух цифр (от 00 до 99), обозначающих порядковый номер серии микросхемы. Обычно первый и второй элементы обозначения используют совместно.

Третий элемент – две буквы, соответствующие функциональному назначению микросхемы, четвертый – условный номер микросхемы в группе данного функционального назначения. Так, например запись 1500ЛА2 состоит из четырех элементов: 1) 1; 2) 500; 3) ЛА; 4) 2, которые обозначают: 1 – полупроводниковая микросхема, 500 – порядковый номер серии, ЛА – логический

элемент И-НЕ, 2 – порядковый номер данной схемы в серии по функциональному признаку.

В составе обозначения схемы используются и некоторые другие признаки, по которым отличаются отдельные серии. Например, если в серии используются МОП – транзисторы, то дополнительно вводят обозначение НСТЛМ, где НС – непосредственная связь, ТЛ – транзисторная логика, М – МОП-структура, ТТЛ – транзисторно-транзисторная логика, ЭСЛ – эмиттерно-связная логика и т. д. Необходимо иметь в виду, что каждый вид логики имеет свои особенности, например, ТТЛ – “положительная” логика, т.е. запитывается положительным напряжением питания (обычно +5 В), ЭСЛ – “отрицательная логика”, запитывается отрицательным напряжением питания (обычно -5 В). НСТЛМ, как правило, относится к классу микромощной логики, характеризующейся малым потреблением. В положительной (ТТЛ-логике) за логический ноль принимается напряжение в диапазоне (0 - 0.4)В, а за логическую единицу – диапазон напряжений (2.4 - 5)В. Если при работе микросхемы напряжение будет отличным от приведённых, то это будет указывать на её неработоспособность (обязательную замену). Логические элементы различаются также по быстродействию, температурному диапазону, типу корпуса микросхемы, расположению выводов и т. д.

Некоторые условные обозначения третьего – буквенного элемента триггеров и логических элементов приведены ниже:

Триггеры универсальные (типа JK).....	ТВ
Триггеры с раздельным запуском (типа RS).....	ТР
Триггеры с задержкой (типа D).....	ТМ
Триггеры счетные (типа Т).....	ТТ
Триггеры динамические.....	ТД
Триггеры Шмита.....	ТЛ
Триггеры комбинированные (типов DT, RSTи т.п.).....	ТК
Триггеры прочие.....	ТП
Логический элемент И-НЕ.....	ЛА
Логический элемент ИЛИ.....	ЛЛ
Логический элемент ИЛИ-НЕ.....	ЛЕ
Логический элемент НЕ.....	ЛН
Прочие логические элементы.....	ЛП

Буквы К, КР, КМ, КЕ, КА, КИ перед условным обозначением характеризуют условия их приемки и особенности конструктивного выполнения: буква К указывает, что эта микросхема широкого применения; Р – пластиковый корпус; М – металлический, металлокерамический, стеклокерамический корпус; Е – металлополимерный корпус; А – пластмассовый планарного типа; И – стеклокерамический планарный.

Схемы триггеров обычно строят на базе многоходовых элементов, выполняющих функции И-НЕ или ИЛИ-НЕ. В схемах, реализующих эти функции, логические нули или единицы обычно представлены разными значениями напряжения: напряжением или уровнем нуля U^0 и напряжением или уровнем

единицы U^1 . Если уровень единицы больше уровня нуля, говорят, что схема работает в “положительной логике”, в противном случае она работает в “отрицательной логике”. Никакой принципиальной разницы между ними нет. Одна и та же электронная схема может работать и в той, и в другой логике.

Известно, что логические операции И и ИЛИ для двух функций X_1 и X_2 дают следующие результаты (F):

Таблица 3.1

И	И-НЕ
$X_1 * X_2 = F$	$X_1 * X_2 = \bar{F}$
$0 * 1 = 0$	$0 * 1 = 1$
$1 * 0 = 0$	$1 * 0 = 1$
$0 * 0 = 0$	$0 * 0 = 1$
$1 * 1 = 1$	$1 * 1 = 0$

Таблица 3.2

ИЛИ	ИЛИ-НЕ
$X_1 + X_2 = F$	$X_1 + X_2 = \bar{F}$
$1 + 0 = 1$	$1 + 0 = 0$
$0 + 1 = 1$	$0 + 1 = 0$
$1 + 1 = 1$	$1 + 1 = 0$
$0 + 0 = 0$	$0 + 0 = 1$

Для упрощения анализа схем, выполненных на многовходовых логических элементах, часто схему И называют схемой, работающей с преобладанием нуля, т.е. если на одном её входе будет логический ноль, то анализ состояния остальных входов не проводят и делают окончательный вывод о нулевом выходе. Соответственно схему с логической функцией ИЛИ называют схемой с преобладанием единицы.

Рассмотрим электронную схему для “положительной логики”, выполняющую операцию И. Заменим логические нули на логические единицы. В результате анализа входных и выходных сигналов (см. табл. 3.1, табл. 3.2) получим, что в “отрицательной логике” та же электронная схема (или микросхема) будет выполнять операцию ИЛИ. Это свойство взаимного преобразования постулатов операций логического сложения и умножения в булевой алгебре носит название принципа двойственности. Математическая запись этого принципа записывается так:

$$\begin{aligned} \text{если } X_1 * X_2 = Z, \text{ то } \overline{X_1 + X_2} = \bar{Z}; \\ \text{если } X_1 + X_2 = Z, \text{ то } \overline{X_1 * X_2} = \bar{Z}. \end{aligned}$$

Итак, один и тот же логический элемент (ЛЭ) в зависимости от типа принимаемой логики выполняет или логическую функцию И, или логическую функцию ИЛИ.

На принципиальных схемах логические элементы, триггеры и т.д. изображаются прямоугольником (основное поле), в верхней части которого указан символ функций (&-И; 1-ИЛИ; Т-триггер). Входы показывают с левой стороны, а выходы – с правой. Допускается и другая ориентация прямоугольника, при которой выходы показываются снизу, а входы – сверху. Если микросхема работает в “отрицательной логике” (т.е. обозначенная функция выполняется для низких потенциалов), то на входе ставятся кружочки. В случае триггеров кружочки на входах следует трактовать следующим образом: *входы оказыва-*

ют влияние (командуют выходом) только при низких потенциалах (логических нулях), а при высоких (логических единицах) будет состояние ожидания.

Триггерами называются электронные устройства, имеющие два устойчивых состояния, у которых переход из одного состояния в другое происходит вследствие регенеративного процесса.

Все схемы, которые относят к классу триггеров, должны обладать рядом специфических требований. Наиболее важными из них являются:

а) наличие в структуре положительной обратной связи (ПОС), за счёт которой реализуется регенеративный процесс переключения;

б) наличие гистерезиса, когда устройство срабатывает от различных (по величине или знаку, либо управление прикладывается в различные точки схемы) значений входного сигнала, т.е. схема обладает устойчивыми состояниями.

Под регенеративным процессом обычно понимают переходный процесс в электрической цепи, охваченной положительной обратной связью с петлевым усилением $K_{yc} > 1$ в широком диапазоне частот, который характеризуется резкими изменениями токов и падений напряжений на элементах цепи.

Переход триггера из одного устойчивого состояния в другое происходит при воздействии управляющего сигнала и сопровождается скачкообразным изменением токов и напряжений внутри схемы.

При выполнении триггерных схем на основе стандартных логических элементов процесс их проектирования сводится к разработке схем соединения логических элементов и организации цепи управления. Большое число комбинаций возможных внешних соединений привело к появлению значительного количества триггерных устройств, свойства которых существенно различаются. Их обычно классифицируют по способу записи информации и по функциональному признаку.

Классификация по *способу записи* информации характеризует временную диаграмму работы. По этому признаку триггеры подразделяются на не синхронизируемые (асинхронные) и синхронизируемые (синхронные или тактируемые). У асинхронного триггера изменение его состояния происходит с появлением управляющего сигнала. В синхронизируемых кроме информационных входов, на которые подают управляющие сигналы, имеются входы синхронизации, или, что то же самое, тактовые входы. Изменение состояния триггера при наличии на входе информационных сигналов может произойти только в момент подачи на входы синхронизации соответствующих разрешающих сигналов, причём управление может осуществляться либо потенциалом импульсов (статическое – управление уровнем), либо его фронтом (динамическое – управление перепадом входного сигнала синхронизации).

Основой классификации триггеров по *функциональному признаку* является вид логического управления, характеризующего состояние входов и выходов триггеров в момент времени до t_n и после их срабатывания t_{n+1} . По этому признаку триггеры подразделяются на RS-, D-, JK- типы и т.д. Название триггера отражает особенность организации его управления и характеризует вид логического управления, описывающего его функционирование при подаче

электрических сигналов. Один из выходов триггера называют *прямым* и обозначают буквой Q , другой – *инверсным*, и обозначают \bar{Q} . Состояние триггера отождествляют с сигналом на прямом выходе. Триггер находится в единичном состоянии при $Q = 1, \bar{Q} = 0$ и в нулевом - при $Q = 0, \bar{Q} = 1$.

Обозначения входов проводят исходя из состояний, в которые устанавливается триггер при подаче на них управляющих сигналов. При этом используют следующие метки: S – вход для раздельной установки триггера в состояние 1 (S-вход от англ. «Set» – установка 1); R – вход для раздельной установки триггера в состояние 0 (R-вход от англ. «Reset» - установка 0, сброс); J-вход для установки состояния 1 в универсальном триггере (J-вход); K-вход для установки состояния 0 в универсальном триггере (K-вход); T - счётный вход (T-вход); D - информационный вход для установки триггера в состояние 0 или 1 (D-вход); E—дополнительный управляющий вход для разрешения приёма информации (старое обозначение - V); C – управляющий вход разрешения приёма информации (синхронизация, C-вход или тактовый). Триггер обозначают в виде прямоугольника, имеющего основное и дополнительные поля. Внутри *основного поля* пишется буква T или TT, если триггер двухступенчатый; внутри дополнительных полей записываются буквы, характеризующие входы и выходы триггера. Причём, если триггер управляется инверсным сигналом (логическим нулём), то у соответствующего входа имеется метка \circ . При наличии нескольких входов одного назначения допускается добавлять к буквам цифры, например: 1, 2, C1, C2 и т.д. Если переключение триггера осуществляется только в момент действия фронта или спада импульса (динамическое управление), то соответствующие входы обозначают дополнительно маленьким треугольником или косой линией. Треугольник повернут вершучкой внутрь триггера, а косая линия имеет наклон 45° , если триггер срабатывает по перепаду 0, 1 (фронт импульса). Если переключение происходит по перепаду 1, 0 (спад импульса), то направление вершины треугольника изменяется на противоположное, а косая линия проводится под углом 135° . Выходы триггера используют с правой стороны прямоугольника, причём инверсный выход (\bar{Q}) так же обозначают кружочком. Примеры условного обозначения триггеров приведены на рис.3.1,а—е.

Следует обратить внимание на то, что хотя входы двухступенчатого триггера часто показывают не как динамические, его переключение осуществляется в момент перепада сигнала C на входах. Это следует из принципа действия триггеров этого типа. Поэтому иногда двухступенчатый триггер показывают как одноступенчатый, имеющий динамический вход C.

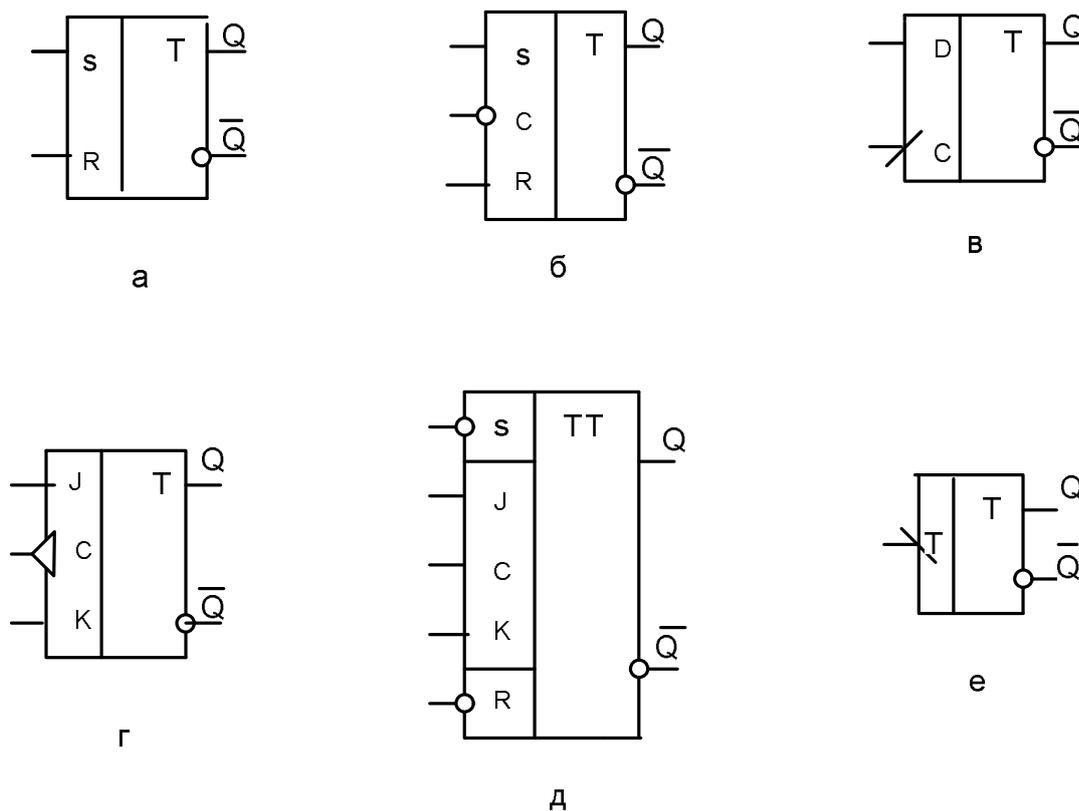


Рис. 3.1 Примеры условных обозначений триггеров:
 а - асинхронный RS-триггер; б - синхронизируемый логическим нулём RS-триггер; в - D-триггер, срабатывающий по фронту 0,1; г - JK-триггер, срабатывающий по спаду 1,0; д - двухступенчатый JK-триггер с входами раздельной установки в нулевое (R) и единичное состояние (S); е- T -триггер, срабатывающий по спаду

3.2. Асинхронные триггеры

3.2.1. RS-триггеры

Триггер RS-типа (рис. 3.2, а) представляет собой устройство, имеющее два информационных входа R и S. В нём возможны два устойчивых состояния.

В этой схеме выход логического элемента соединен с входом второго логического элемента. Если на выходе одного логического элемента (например Q) имеется сигнал логической единицы, то на входе другого будет также логическая единица. На выходе второго и входе первого логического элемента будет сигнал логического нуля. Этот логический ноль на входе первого логического элемента обеспечивает получение логической единицы на его выходе. Следовательно, состояние триггера устойчиво. Изменение сигналов на выходах триггера приводит к тому, что схема принимает новое устойчивое состояние, в котором может находиться как угодно долго.

Так как логические элементы И-НЕ в логике другого типа выполняют функции ИЛИ-НЕ, схемы рис.3.2, а,г эквивалентны между собой. При $R = 0$, S

= 1 триггер принимает состояние 1 ($Q = 1$), а при $R = 1, S = 0$ – состояние 0 ($Q = 0$). Иногда вход S называют единичным, а R – нулевым.

Исходя из перечисленных наборов будет правильным следующий вывод: сигналы на S и R входах (под сигналами понимаются значения логической единицы для положительной логики—рис.3.2,а,б) обеспечивают однозначное состояние триггера. Сигнал $S = 1$ означает $Q = 1$, сигнал $R = 1$ означает $Q = 0$. По окончании сигналов принятое состояние сохраняется; оно сохраняется и после повторения таких же сигналов.

Но на входах триггера может быть набор $S = 1$ и $R = 1$. Каким бы ни было предыдущее состояние триггера, при таком наборе входных сигналов уровни на обоих выходах согласно рис. 3.2, а,б будут одинаковы: $Q = \bar{Q} = 0$. Уже одно это обстоятельство говорит о ненормальности ситуации, хотя выхода из строя элементов триггера не произойдёт. Такое состояние триггера называют запрещённым, но предсказуемым. Если после этого снова будет ситуация $S = 0, R = 1$ или $S = 1, R = 0$, то поведение триггера будет предсказуемым и управляемым. Однако, главное противоречие состоит в том, что при одновременном изменении сигналов R и S ($R = 0, S = 0$), триггер оказывается в неопределённом (непредсказуемом) состоянии: на обоих парах входов в первый момент устанавливаются нулевые сигналы. Под действием внутренних флюктуаций триггер с равной вероятностью может перейти в любое из двух устойчивых состояний $Q = 1$ или $Q = 0$. Поэтому набор $S = 1, R = 1$ в данном триггере является запрещённым (с точки зрения правильного его функционирования), т.е. он не должен встречаться в триггерах узлов используемой аппаратуры. Такой запрет понятен из общих соображений: нельзя одновременно подавать на триггер противоположные команды «установить единицу (S)» и «установить ноль (R)».

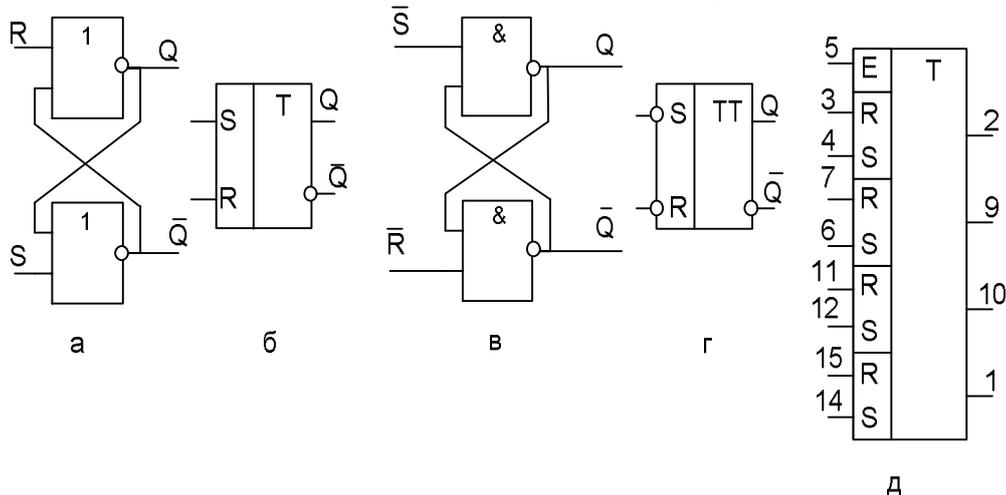


Рис 3.2 Схемы асинхронного RS - триггера: а - на элементах ИЛИ-НЕ; б - условное обозначение RS-триггера с управлением логическими единицами (прямыми входами); в - на элементах И-НЕ; г - условное обозначение RS-триггера с управлением логическими нулями (с инверсными входами); д - интегральная микросхема типа 564TP2

В схеме показанной на рис.3.2, в,г триггер устанавливают в состояние 1 сигналом $\bar{S} = 0$, а в состояние 0 ($Q=0$) сигналом $\bar{R} = 0$. Запрещённой является

комбинация $\bar{S} = \bar{R} = 0$, когда на выходе будет $Q = \bar{Q} = 1$. Установка данного триггера по \bar{S} и \bar{R} входам производится сигналом, уровень которого соответствует логическому нулю. Такой RS-триггер можно назвать триггером с *инверсным* управлением.

Нетрудно убедиться, что при любом начальном состоянии триггера Q_n подачей на вход \bar{S} кода нуль приводит к появлению единицы на выходе ($Q = 1$), а подача потенциала логического нуля на вход \bar{R} вызывает появление на выходе сигнала $Q = 0$.

Для нормальной работы триггера необходимо, чтобы длительность сигналов, действующих на его входах, была больше задержки переключения обоих плеч триггера.

Асинхронные RS-триггеры находят ограниченное применение в качестве самостоятельных устройств. Однако они часто входят составной частью в схему более сложных триггеров. В ряде случаев RS-триггеры выпускают в виде самостоятельных микросхем. Так, например, в корпусе ИС-типа 564ТР2 находятся 4 RS-триггера, имеющие свои информационные выходы $Q_1 - Q_4$ (1, 2, 9, 10—рис. 3.2, д). Кроме того, имеется один вход Е разрешения приёма информации. Если на нём имеется логическая единица, то все триггеры работают независимо друг от друга. При логическом нуле на входе Е никакие сигналы на остальных входах триггеров не могут изменить их состояния.

3.2.2. Асинхронный JK-триггер

Триггер JK-типа часто называют *универсальным*. Это устройство, имеющее входы J и K (Jump-Keep), у которого нет запрещённого состояния. Если на входы J и K подаются сигналы логической единицы, то состояние JK-триггера меняется на противоположное при каждом новом входящем импульсе. Другими словами, если входы J и K объединены между собой, JK-триггер работает как T-триггер. В остальных случаях он функционирует как триггер RS-типа. При этом вход J эквивалентен входу S, K – входу R. На рис.3.3, а,б показана структурная схема простейшего JK-триггера. При одновременной подаче на входы J и K сигнала логической единицы, триггер с помощью соответствующих схем совпадений устанавливается в положение 1 или 0 в зависимости от его начального состояния (т.е. ведёт себя как триггер T-типа). Если сигнал подаётся на входы J и K, то триггер, аналогично RS-триггеру, устанавливается соответственно в состояние 1 или 0. Линии задержки необходимы для устранения «состязаний» сигналов. Так, если при объединённых входах J и K за время действия входного сигнала произойдёт изменение потенциала на входе одного из входных логических элементов, то триггер переключится дополнительно. *Для устранения подобных сбоев длительность входного сигнала должна быть меньше времени задержки распространения сбоев, вносимых линией задержки DL.*

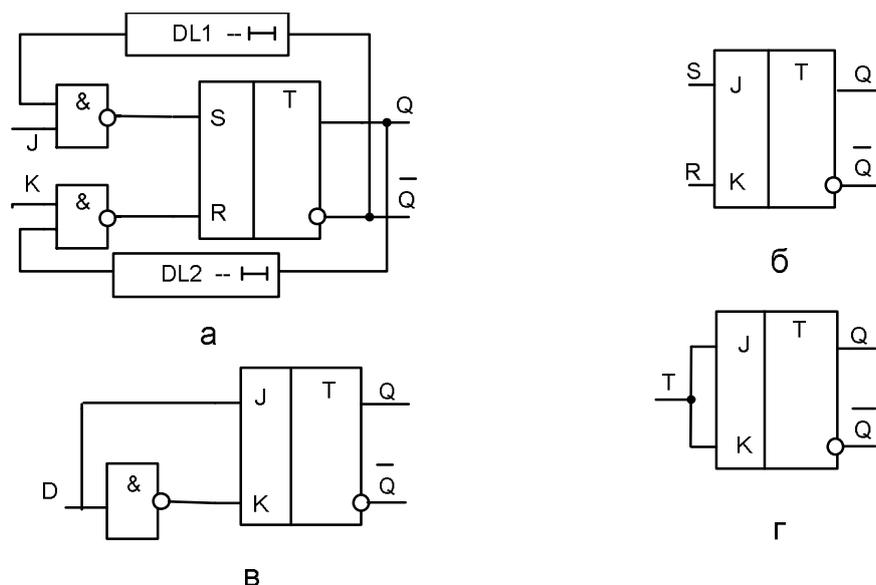


Рис. 3.3. Схемы триггеров: а - асинхронного JK триггера; б – асинхронного RS - триггера на базе асинхронного JK - триггера; в - асинхронного D - триггера на базе JK - триггера; г - асинхронного T - триггера на базе JK – триггера

Таким образом, таблица переходов JK-триггера имеет следующий вид:

Таблица 3.3

J_n	K_n	Q_{n+1}
0	0	Q_n
0	1	0
1	0	1
1	1	$\overline{Q_n}$ (переключение)

Здесь Q_n – исходное состояние триггера, Q_{n+1} – новое состояние триггера в соответствии с набором управляющих сигналов.

Триггер JK-типа универсальным называют потому, что на его основе с помощью несложных коммутационных изменений можно получить RS-, D-, T-триггеры (рис.3.3, б—г), которым присущи те же недостатки, что и JK-триггеру (смотри текст выделенный курсивом на с. 11).

3.2.3. Асинхронные D-триггеры

Триггеры D-типа (от англ. «Delay» – задержка) иногда называют триггерами задержки. У них имеется один информационный вход D и возможны два устойчивых состояния.

Логическое уравнение, описывающее работу D-триггера, имеет вид

$$Q^{n+1} = D^n$$

Оно показывает, что состояние D-триггера в момент времени t_{n+1} совпадает с кодом входного сигнала, действующего в момент времени t_n .

Роль простейшего асинхронного D-триггера может выполнить схема состоящая из двух или нескольких последовательно включенных элементов (рис. 3.4, а), в которой выходной сигнал из-за задержки распространения ($t_{здр}$) в каждом логическом элементе сдвинут относительно входного сигнала.

В состав D-триггеров, применяемых на практике, обычно входят RS-триггеры, управление которыми организовано соответствующим образом. Известно, что в положительной логике на выходе RS-триггера будет сигнал, совпадающий со значением S при $S \neq R$. Поэтому вход D необходимо соединить непосредственно с S-входом, а на вход R подавать инверсный сигнал для выполнения условия $S \neq R$. Возможная структура D-триггера показана на рис. 3.4, б. В нём вследствие задержки распространения в логических элементах сигнал на выходе Q появляется так же с определённой задержкой времени. Запрещённое состояние в D-триггере невозможно.

Действительно, если на вход D был подан сигнал 1, то на выходе триггера $Q=1$, $\bar{Q}=0$. При подаче на вход D кода 0 на входе S триггера, входящего в D-триггер, появится код 0, а на входе R из-за задержки распространения в логическом элементе останется код 0. Состояние триггера не изменится. Через промежуток времени, равный $t_{здр}$, на входе R появится код 1, который изменит состояние выхода на 0, а выхода \bar{Q} - на 1. Другими словами, выходной сигнал повторит входной сигнал с задержкой $t_{здр}$ (рис. 3.3, в). Если теперь сигнал входа D примет значение 1, то на выходе Q должен появиться сигнал 0. Но так как на входе R на время $t_{здр}$ останется код 1, состояние триггера измениться не успеет. Через промежуток времени $t_{здр}$ на входе R появится 0, а на выходе Q установится код 1. Сигнал на выходе триггера опять повторит входной сигнал с задержкой $t_{здр}$.

Данный D-триггер работает в том случае, когда задержка в элементах RS-триггера больше времени задержки дополнительно введённого элемента ИЛИ-НЕ, так что информация не теряется при возникающих неопределённых ситуациях.

Если на вход D будет поступать ряд повторяющихся импульсов, выходной сигнал имеет ту же частоту.

Асинхронный D-триггер можно создать и на базе асинхронного JK-триггера в соответствии со схемой рис.3.3, в. В этой схеме используется особенность работы JK-триггера, описываемая в табл.3.3 второй и третьей строками. Эти строки совместно реализуют алгоритм функционирования D-триггера.

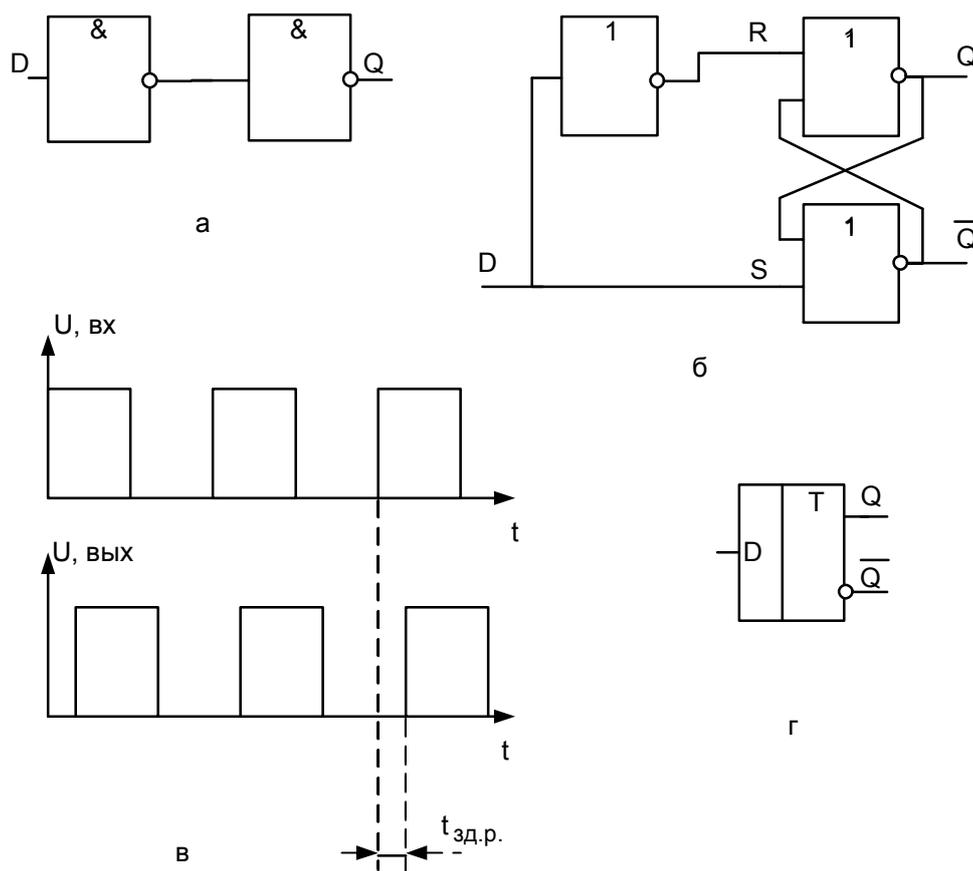


Рис. 3.4. Схемы асинхронных D - триггеров (а,б); диаграммы изменений входного и выходного напряжений (в); условное обозначение (г)

3.2.4. Асинхронные Т-триггеры

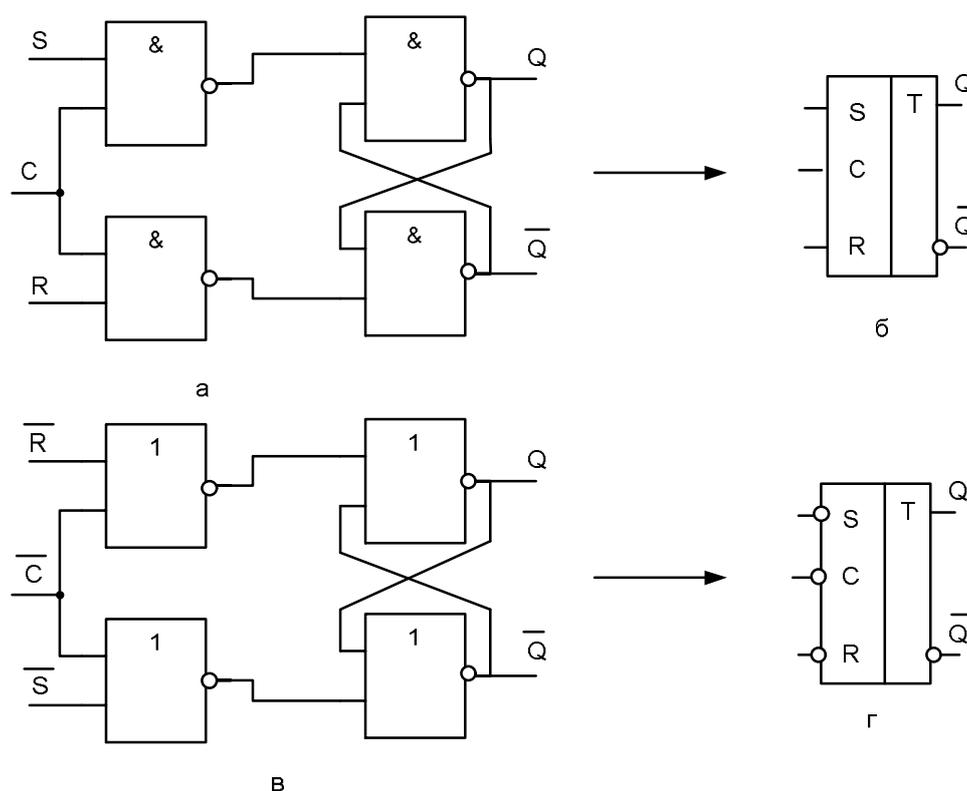
Триггер Т-типа – это логическая схема с двумя устойчивыми состояниями и одним информационным входом Т, изменяющая своё состояние на противоположное всякий раз, когда на вход Т поступает управляющий сигнал. Его часто называют триггером со счётным входом. Если на вход Т подать сигнал определённой частоты, то в отличие от D-триггера частота выходных импульсов будет в два раза меньше входных (счёт—деление на 2). Промышленность не выпускает отдельных микросхем этого типа, поэтому их строят на основе тактируемых (синхронных) RS-, D- или JK-триггеров. Сами схемы Т-триггеров могут быть асинхронными или синхронными. Особенности построения Т-триггеров будут рассмотрены в разделе 3.3 (тактируемые триггеры).

На рис.3.3, г показана схема асинхронного Т-триггера на базе асинхронного JK-триггера, которая при эксплуатации имеет ряд существенных недостатков, ограничивающих её практическое применение (основной недостаток выделен курсивом в разделе 3.2.2).

3.3. Тактируемые (синхронные) триггеры

3.3.1. Синхронные статические RS-триггеры

Синхронные (тактируемые) RS-триггеры имеют на входе каждого плеча схемы совпадения, первые входы которых объединены и принимаются входами синхронизирующих (тактирующих) импульсов. На вторые входы подают информационные сигналы. Такое включение обеспечивает поступление на входы R и S триггера информационных сигналов только во время действия потенциала импульсов синхронизации. Некоторые варианты синхронизируемых RS-триггеров показаны на рис. 3.5.



Р

ис. 3.5. Синхронные статические RS –триггеры (RCS-триггеры):
а- на ЛЭ И-НЕ; б - условное обозначение с прямым управлением; в - на ЛЭ
ИЛИ-НЕ; г - условное обозначение с инверсным управлением

Для примера рассмотрим работу триггера (рис. 3.5, а). Пусть триггер находится в положении $Q = 1$, а на вход R подан сигнал логической единицы. В этом случае при подаче тактирующего импульса на вход С нижняя схема И-НЕ сформирует на своём выходе сигнал ноль. Он вызовет появление выходного сигнала $\bar{Q} = 1$, как и в асинхронном RS-триггере, который по цепи обратной связи подаётся на второй вход верхней схемы И триггера и фиксирует, таким образом, состояние RCS-триггера. Следовательно, по окончании такто-

вого импульса, хотя левая нижняя схема совпадений и закроется, состояние триггера не изменится.

Аналогично, при комбинации $S = 1$ и $C = 1$ триггер установится в состояние $Q = 1$. Комбинация $S = R = C = 1$ является запрещённой, так как может привести к неопределённости как и в асинхронном триггере.

Если сигнал $C=1$, то рассматриваемый RCS-триггер будет работать как обычный асинхронный RS-триггер.

Условные графические обозначения синхронных RS-триггеров приведены на рис. 3.5, б, г.

3.3.2. Синхронные статические D-триггеры

Варианты практической реализации синхронных одноклапных триггеров D-типа, выполненных на элементах И-НЕ или ИЛИ-НЕ, показаны на рис.3.6, причём схема рис.3.6, а тактируется сигналами логической единицы, а схема рис.3.6, б сигналами логического нуля. На рис.3.6, в показано условное обозначение синхронизируемого D-триггера.

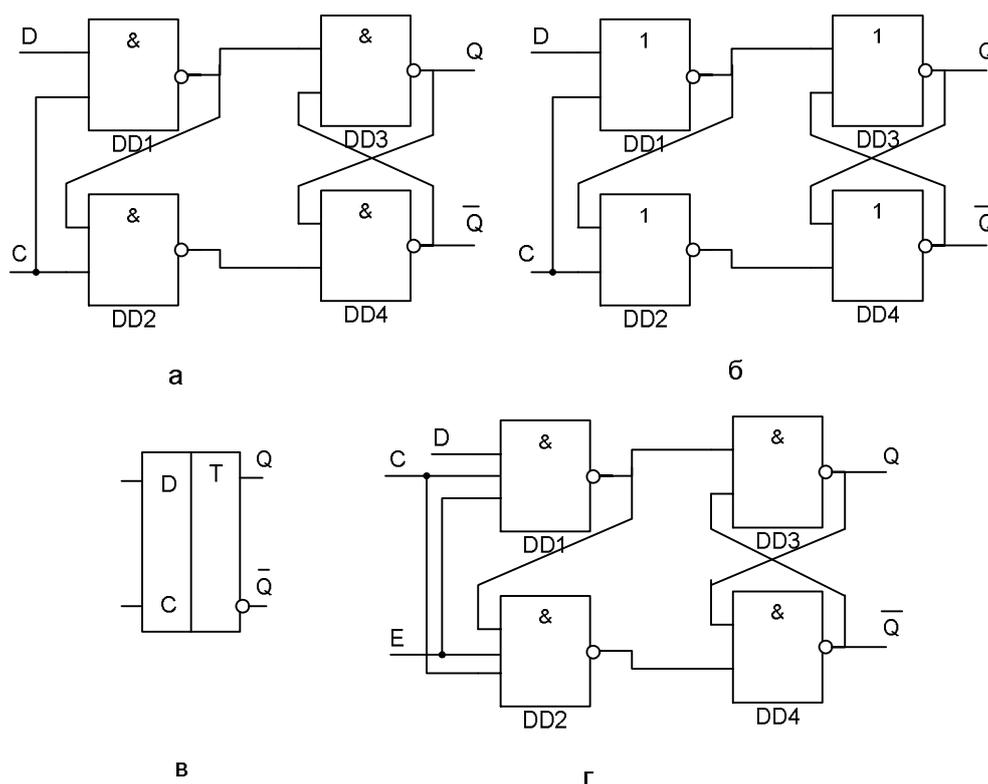


Рис. 3.6. Синхронные статические D-триггеры: а - на элементах И-НЕ; б - на элементах ИЛИ-НЕ; в - условное обозначение; г - D - триггер с дополнительным управляющим входом Е

В отсутствие сигнала на входе С логические элементы DD1 и DD2 закрыты (они выполняют роль вентилях). Информационный сигнал на входе D

не меняет состояние триггера. Если подается тактовый импульс $C = 1$ и при этом $D = 1$ (см. рис.3.6, а), то на выходе DD1 формируется потенциал логического нуля. Этот сигнал, подается на вход элемента DD3, и устанавливает триггер в состояние $Q = 1$, одновременно блокируя включение DD2. При $D = 0$ и $C = 1$ DD1 останется закрытым, а на выходе DD2, который в этом случае открыт, появится сигнал логического нуля и триггер устанавливается в положение $Q = 0$.

Таким образом, в триггере записывается та информация, которая была на входе D до прихода синхронизирующего импульса. *Для четкой работы триггера (без сбоев) необходимо, чтобы к приходу синхронизирующего импульса потенциалы выходов логических элементов установились в значения, исключая ложные срабатывания.* Поэтому минимальный интервал между импульсами синхронизации у триггеров с подобной структурой $t_{\min} = 4 \cdot t_{\text{здр}}$, а минимальная частота включения равна $\frac{1}{t_{\min}} = 0.25 \cdot t_{\text{здр}}$, где $t_{\text{здр}}$ - среднее время задержки распространения сигнала одним логическим элементом.

Структура триггера не меняется, если в нем логические элементы И-НЕ будут заменены на ИЛИ-НЕ. При этом могут меняться местами выходы, а прямые входы - на инверсные (см. рис.3.6, а,б).

D-триггеры рис.3.6 обладают свойством «прозрачности», так как при $C = 1$ выход Q повторяет информацию на входе D , в отличие от «непрозрачных» D-триггеров типа рис.3.15 (шестиэлементных ТМ2), а так же двухступенчатых триггеров типа MS (Master-Slave). Кроме того D-триггеры (см. рис.3.6, г) называют «замкнутыми»: при $E = 1$ информация поступает на выход и закрывается в момент перехода от единицы к нулю (Transparent latch – программный фиксатор)

3.4. Двухступенчатые (двухтактные) триггеры

3.4.1. Принцип работы двухступенчатого триггера

Рассмотренный ранее синхронный одноктактный RCS-триггер при информационном (управляющем) потенциале входа C ведёт себя как обычный асинхронный триггер и изменяет своё состояние в соответствии с набором информации на входах S и R . Эта особенность не позволяет строить на его базе работоспособные схемы T-триггеров в соответствии с рис.3.7.

Приведённые структуры соответствуют алгоритму работы T-триггера. Однако на практике они не могут обеспечить его надёжное функционирование. Объясняется это тем, что в данном случае элемент памяти (сам триггер) одновременно должен выполнять две взаимоисключающие функции: с одной стороны, он должен быть источником информации, а с другой – её приёмником. Очевидно, что одновременное выполнение этих функций одним триггером невозможно, так как приём новой информации автоматически означает потерю

старой. Поэтому при идеальном быстродействии используемых логических элементов приведённые структуры неработоспособны.

Неработоспособны данные структуры и при использовании элементов, обладающих собственной инерционностью, либо внешних цепей задержки (рис.3.7). Объясняется это следующим: если к моменту изменения сигнала на входах R, S или D сигнал T ещё не снят, происходит следующее переключение триггера. В результате устройство начинает функционировать как генератор незатухающих колебаний. Для их устранения необходимо либо использовать дополнительный элемент памяти, запоминающий новые значения сигналов R, S или D и подающий их на информационные входы основного элемента памяти только после снятия активного сигнала со входа T, либо искусственно ограничивать длительность сигнала T. Эти принципы реализованы в так называемых двухступенчатых триггерах и триггерах с динамическим управлением.

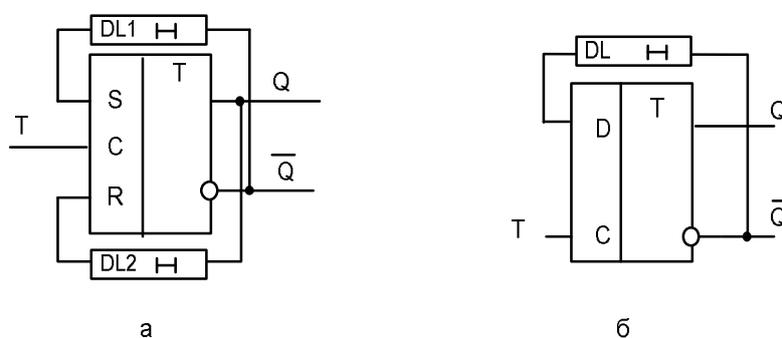


Рис. 3.7. Асинхронные Т-триггеры на основе одноклапчатного потенциального RCS-триггера (а) и одноклапчатного потенциального D-триггера (б)

В двухступенчатом триггере противоречие между процессами хранения старой и приёмом новой информации разрешено введением второго запоминающего элемента. При этом новая информация формируется сначала только во входной ступени триггера при сохранении старой информации в выходной его ступени. Когда новое состояние входной ступени сформировано и снят активный уровень сигнала со входа T, происходит её перезапись в выходную ступень устройства. Таким образом, двухступенчатый триггер фактически состоит из двух последовательно соединённых триггеров – ведущего и ведомого (рис.3.8). Для устранения режима автоколебаний синхронизация работы ведомого триггера осуществляется инверсными логическими уровнями сигнала синхронизации. По отношению к синхроимпульсу ведущего, часто двухступенчатый триггер называют MS-триггером (от англ. слов «Master» и «Slave» – хозяин и раб, ведущий и ведомый). Следует отметить, что по структуре двухступенчатого могут быть построены любые типы триггеров.

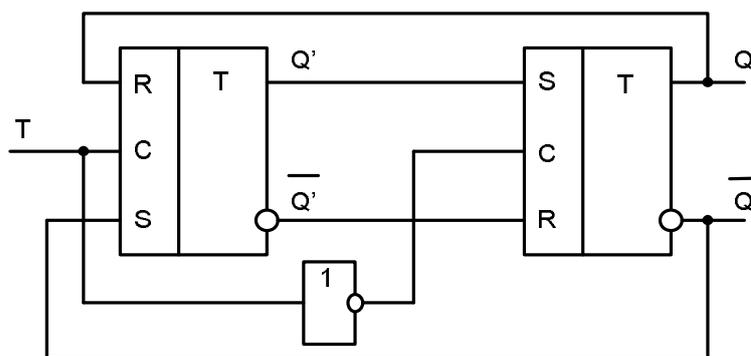


Рис. 3.8. Двухступенчатый Т - триггер

Как уже отмечалось промышленность не выпускает отдельных микросхем Т-триггеров, поэтому на рис.3.8 представлен лишь теоретический пример.

3.4.2. Двухступенчатый RS-триггер

В качестве примера рассмотрим реальную структуру двухступенчатого RS-триггера или триггера с запрещающими связями (рис.3.9).

На интервале действия сигнала $C = 0$ на входах первого (DD1) и второго (DD2) элементов 2И-НЕ присутствуют сигналы лог.1. Эти сигналы пассивны для первого асинхронного RS-триггера (DD3) и он находится в режиме хранения информации. Допустим, что при этом $Q' = 1$, $\bar{Q} = 0$. Эти сигналы совместно с выходными сигналами первого и второго элементов (DD1 и DD2) 2И-НЕ подаются на входы первого (DD4) и второго (DD5) элементов 3И-НЕ. В результате на входах второго асинхронного RS-триггера (DD6) формируются сигналы $S_2 = 0$ и $R_2 = 1$, по которым второй асинхронный RS-триггер устанавливается в единичное состояние.

Таким образом на интервале действия сигнала $C = 0$ информация из первого триггера переписывается во второй триггер, на выходе которого устанавливаются сигналы $Q' = 1$, $\bar{Q} = 0$.

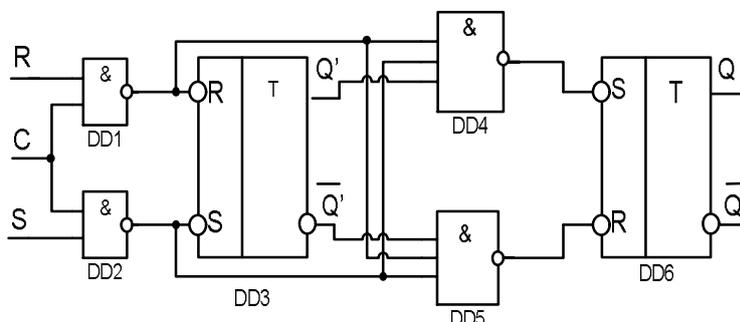


Рис 3.9 Структурная схема RS-триггера с запирающими связями

Предположим, что на входах триггера действуют сигналы $R = 1$ и $S = 0$. Тогда по сигналу $C = 1$ непосредственно на входах R1 и S1 первого асинхронного триггера DD3 сформируются сигналы $R = 0$ и $S = 1$, которые сбрасывают

его. Одновременно с этим сигнал логический нуль с выхода первого элемента 2И-НЕ (DD1), поступая на входы первого (DD4) и второго (DD5) элементов 3И-НЕ, формирует на их выходах пассивные для второго асинхронного RS-триггера сигналы. Поэтому этот триггер находится в режиме хранения информации.

Следовательно, при $C = 1$ входная информация записывается в триггер (DD3) первой ступени. Триггер второй ступени (DD6) хранит старую информацию, которая будет заменена на новую только на интервале действия сигнала $C=0$.

Из сказанного следует, что использование двухступенчатых триггеров, выполненных по структурным схемам (рис.3.8 и 3.9), позволяет обеспечить высокую надёжность функционирования триггеров с внутренними цепями связи. На принципиальных схемах двухступенчатые триггеры обозначаются двоякой буквой (ТТ) (рис.3.10).

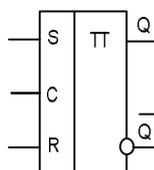


Рис. 3.10. Условное графическое обозначение двухступенчатого RS-триггера

3.4.3. Двухступенчатый JK-триггер

В интегральной схемотехнике JK-триггеры выполняют с динамической синхронизацией и двухступенчатыми. В последних имеются основной триггер (1-я ступень), в который записывается приходящая информация, и вспомогательный (2-я ступень), в который переписывается информация из основного триггера.

Построение двухступенчатого триггера разберём на примере рис.3.11, а. Он состоит из основного триггера на логических элементах DD3, DD4 с вентилями DD1, DD2 и дополнительного триггера на логических элементах DD7, DD8 с вентилями DD5, DD6. Дополнительный триггер также является тактируемым, причём в отличие от основного он синхронизируется потенциалом логического нуля. Для этой цели в схему введён инвертор DD9 на логическом элементе ИЛИ-НЕ.

Рассмотрим работу триггера при разных комбинациях входного сигнала. Пусть в исходном положении триггер находится в нулевом состоянии ($Q = 0$). Тогда на входах вентилях DD1, DD2 будут соответственно логическая единица ($\bar{Q}=1$) и логический нуль ($Q=0$). При отсутствии тактового импульса на входе C вентили DD1, DD2 закрыты, независимо от того, какие сигналы на остальных входах DD1, DD2.

Пусть на вход J подан сигнал логической единицы, тогда с приходом импульса синхронизации $C = 1$ клапан $DD1$ откроется, а клапан $DD2$ останется закрытым. Одновременно закроются оба клапана $DD5, DD6$ сигналом логического нуля, снимаемого с выхода инвертора $DD9$. Сигнал логического нуля, снимаемого с открытого клапана $DD1$, записывает в основной триггер информацию, устанавливая его в состояние единицы. Тогда на одном из входов клапана $DD5$ будет сигнал логической единицы, а на входе клапана $DD6$ – сигнал логического нуля. Однако эти сигналы никак не меняют состояния вспомогательного триггера, так как клапаны $DD5$ и $DD6$ во время действия импульса синхронизации $C = 1$ закрыты. По его окончании на вторых входах клапанов $DD5, DD6$ появится логическая единица, а клапаны $DD1, DD2$ закроются. Так как основной триггер находится в положении единицы, то откроется клапан $DD5$ и информация запишется во вспомогательный триггер, который установится в положение единицы ($Q = 1$).

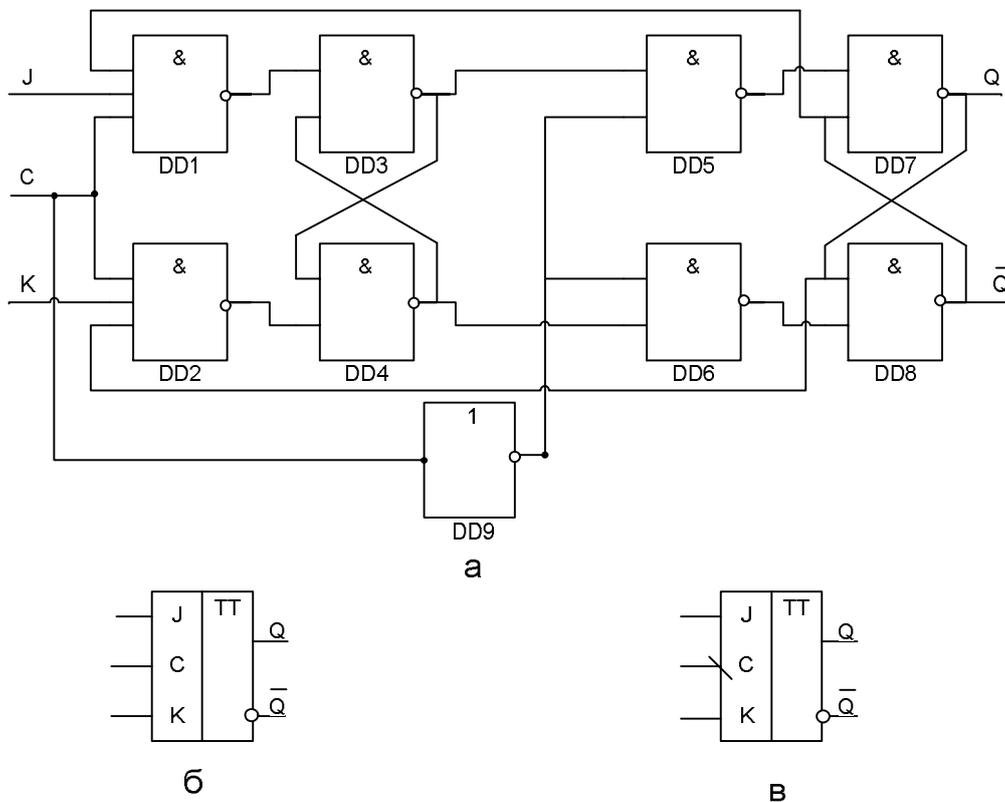


Рис. 3.11. Схема двухступенчатого JK- триггера (а) и его условное обозначение (б, в)

Совершенно аналогично сигнал, поданный на вход K ($K = 1$), установит триггер в состояние логического нуля ($Q = 0$).

Таким образом в триггере данного типа изменение выходного сигнала происходит только в моменты, когда потенциал C переходит из единицы в нуль. Поэтому говорят, что эти триггеры тактируются фронтом или спадом в отличие от триггеров, тактируемых потенциалом.

Если соединить вместе входы J и K, то триггер станет счётным и превратится в триггер Т-типа. Действительно, если триггер находится в положении логической единицы ($Q = 1$), то при одновременной подаче $K = J = 1$ и $C = 1$ вентиль DD1 будет закрыт сигналом логического нуля ($\bar{Q}=0$), снимаемым с выхода триггера. Так как открывается только вентиль DD2, триггер устанавливается в нулевое состояние $Q = 0$. При этом выходной потенциал $Q = 0$ блокирует вентиль DD2. Поэтому следующая комбинация $J = K = C = 1$ переводит триггер в состояние $Q=1$ и т.д. Если входы J, K, C объединить между собой, то синхронный JK-триггер будет работать как асинхронный Т-триггер. Тот же результат получается в случае, если на входы J и K подать логическую единицу, а счётные импульсы—на вход C.

Двухступенчатый триггер ведёт себя подобно триггеру с инверсной динамической синхронизацией, хотя и основной и вспомогательный триггеры имеют статическое управление.

Промышленностью выпускаются JK-триггеры, имеющие разные функциональные возможности. Так, в ИС типа 155ТВ1 (рис.3.12, а), срабатывающие JK-триггеры по спаду, на входах J и K установлены трёхвходные логические элементы и имеются входы отдельной установки в состояние логического нуля (R) и состояние логической единицы (S). Использование этой микросхемы в качестве Т-триггера показано на рис.3.12, б, в качестве асинхронного RS-триггера—на рис.3.12, в, в качестве синхронного RS-триггера на рис.3.12, г. Наличие логического элемента И на входах J и K расширяет функциональные возможности микросхемы. Так при введении дополнительных логических элементов и использовании логики, имеющейся во входных цепях триггеров, удастся реализовать устройства с видоизменёнными уровнями функционирования. В ряде случаев они имеют свои названия, например триггеры типа S (при $S = R = 1$ устанавливаются в единичное состояние), типа R (при $S = R = 1$ устанавливаются в нулевое состояние), типа E (при $S = R = 1$ не изменяют своего состояния).

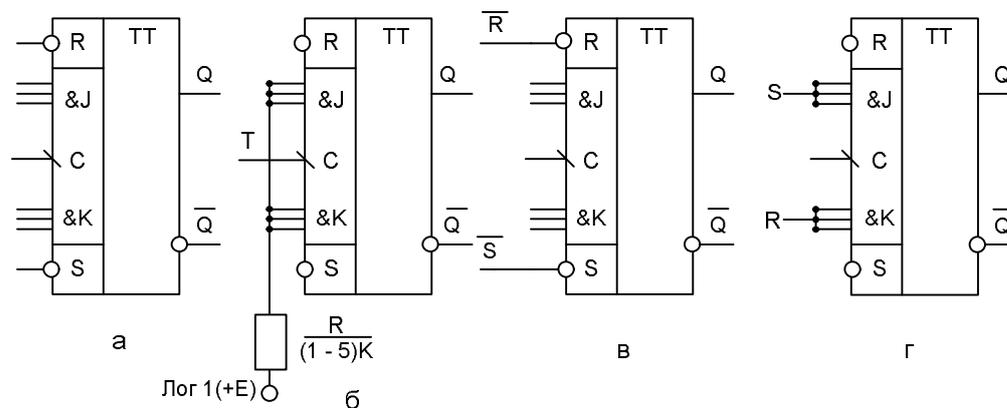
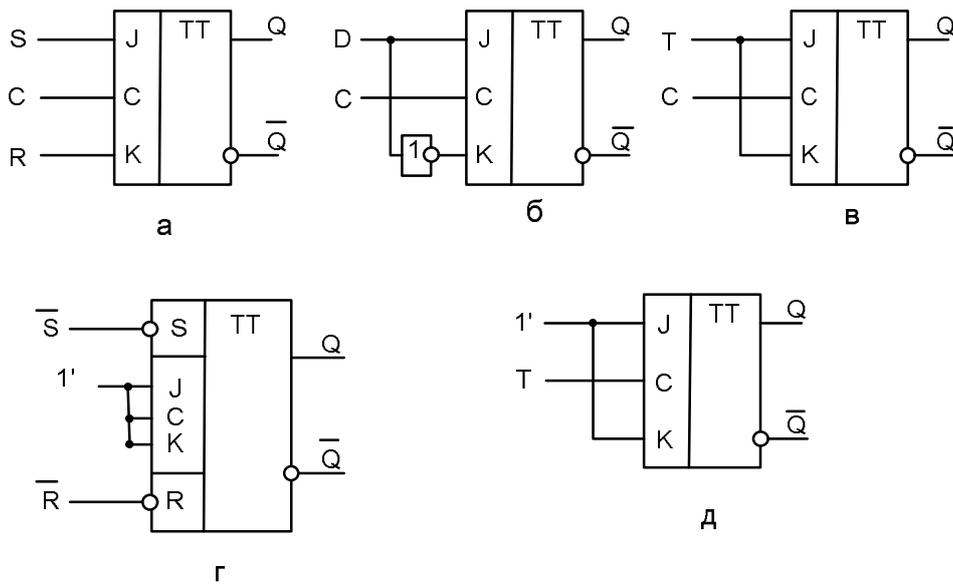


Рис. 3.12. Микросхема JK- триггера типа 155ТВ1 (а) и её включения: Т- триггером (б); асинхронным RS- триггером (в) и синхронным RS-триггером (RCS-триггер)(г)

Ранее уже отмечалось, что JK-триггер является универсальным и позволяет построить на своей основе все рассмотренные ранее типы триггеров. Сказанное можно проиллюстрировать рис. 3.13, где приведены упрощённые условные схемы функциональных триггеров. Следует отметить, что JK-триггер, аналогично ранее рассмотренным, может дополнительно снабжаться входами асинхронной установки R и S, сигналы на которых имеют приоритет над сигналами остальных входов.



Р

ис. 3.13. Построение триггеров на основе JK-триггера: синхронный RS-триггер (а); D-триггер (б); синхронный T-триггер (в); асинхронный RS-триггер (г); асинхронный T-триггер (д)

3.5. Триггер с динамической синхронизацией

Все рассмотренные типы триггеров являются триггерами со статическим управлением, хотя работа двухступенчатого близка к работе триггеров с динамической синхронизацией. Это накладывает определенные требования на вид сигнала синхронизации. Так как активным логическим уровнем на входе синхронизации рассмотренных ранее триггеров является сигнал $C=1$, то на интервале действия этого сигнала они беспрепятственно воспринимают любое изменение сигналов на своих информационных входах. Поэтому для записи определенной информации сигнал на информационных входах триггера должен оставаться неизменным на всем интервале действия активного логического сигнала на входе синхронизации. На практике такое требование приводит к дополнительным трудностям при проектировании цифровых устройств и их усложнению. От указанного недостатка свободны триггеры с так называемым динамическим управлением. Суть такого управления заключается в том, что в качестве активного логического сигнала выступает не

сам статический уровень, а его изменение. Другими словами, переключение триггера происходит в течение короткого промежутка времени вблизи фронта или спада импульса синхронизации.

Если триггер реагирует на фронт импульса, т.е. на перепад сигнала от логического нуля к логической единице, то считают, что он снабжен *прямым динамическим входом*. Если же триггер реагирует на спад импульса, т.е. на перепад сигнала от логической единицы к логическому нулю, то считают, что он снабжен *инверсным динамическим входом*. Обозначение на принципиальных электрических схемах таких входов показано на рис.3.14.

Среди триггеров с динамическим управлением широкое распространение получила так называемая схема трех триггеров. Идея построения структуры такого триггера состоит в запоминании сигналов, действовавших на информационных входах в момент изменения значения сигнала на входе синхронизации.

Данная идея реализуется подачей информационных сигналов на основную ячейку памяти (асинхронный RS-триггер) не через вспомогательную комбинационную схему, а с использованием дополнительных элементов памяти, т.е. асинхронных RS-триггеров. Так как асинхронный триггер содержит два информационных входа, то для реализации описанной идеи необходимы два вспомогательных RS-триггера. Отсюда и название структуры — схема трех триггеров, или шестиэлементный триггер.

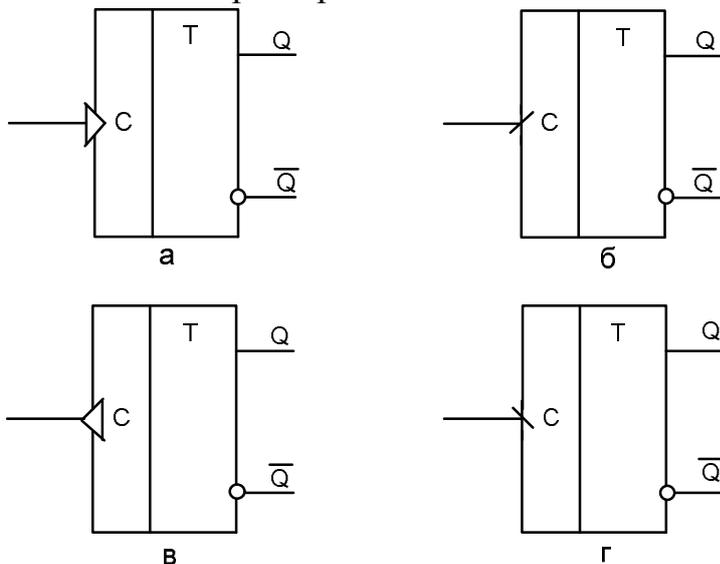


Рис. 3.14. Обозначение входов триггера с динамической синхронизацией:
а, б - прямой динамический; в, г - инверсный динамический

Рассмотрим структуру схемы трех триггеров на примере D-триггера (рис.3.15). Данная структурная схема получается из схемы обычного синхронного RS триггера (на рис.3.15 обведен штриховой линией) с добавлением двух элементов 2И—НЕ (*DD5, DD6*), образующих совместно с элементами входной комбинационной схемы (*DD1* и *DD2*) вспомогательные триггеры.

Для полученной таким образом структурной схемы запишем зависимость выходных переменных x_i , выраженную через совокупность входных переменных, с помощью операций алгебры логики:

$$\begin{aligned} X1 &= \overline{X2X4} = \overline{X2} + \overline{X4}, \\ X2 &= \overline{X1C} = \overline{X2} + \overline{C}, \\ X3 &= \overline{X2X4C} = \overline{X2} + \overline{X4} + \overline{C}, \\ X4 &= \overline{X3D} = \overline{X3} + \overline{D}. \end{aligned} \tag{1}$$

Решим систему уравнений (1) относительно входных сигналов выходного асинхронного RS-триггера:

$$\begin{aligned} X2 &= \overline{X1} + \overline{C} = \overline{\overline{X2X4}} + \overline{C} = X2(\overline{X3} + \overline{D}) + \overline{C}, \\ X3 &= \overline{X2} + \overline{X4} + \overline{C} = \overline{X2} + \overline{C} + \overline{\overline{X3D}} = \overline{X2} + \overline{C} + X3D. \end{aligned} \tag{2}$$

Полученные выражения содержат сигналы $X2$ и $X3$ как в правой, так и в левой части. Это означает, что, подставляя в правые части уравнений значения X_{2n} и X_{3n} , в левой соответственно получаем X_{2n+1} и X_{3n+1} .

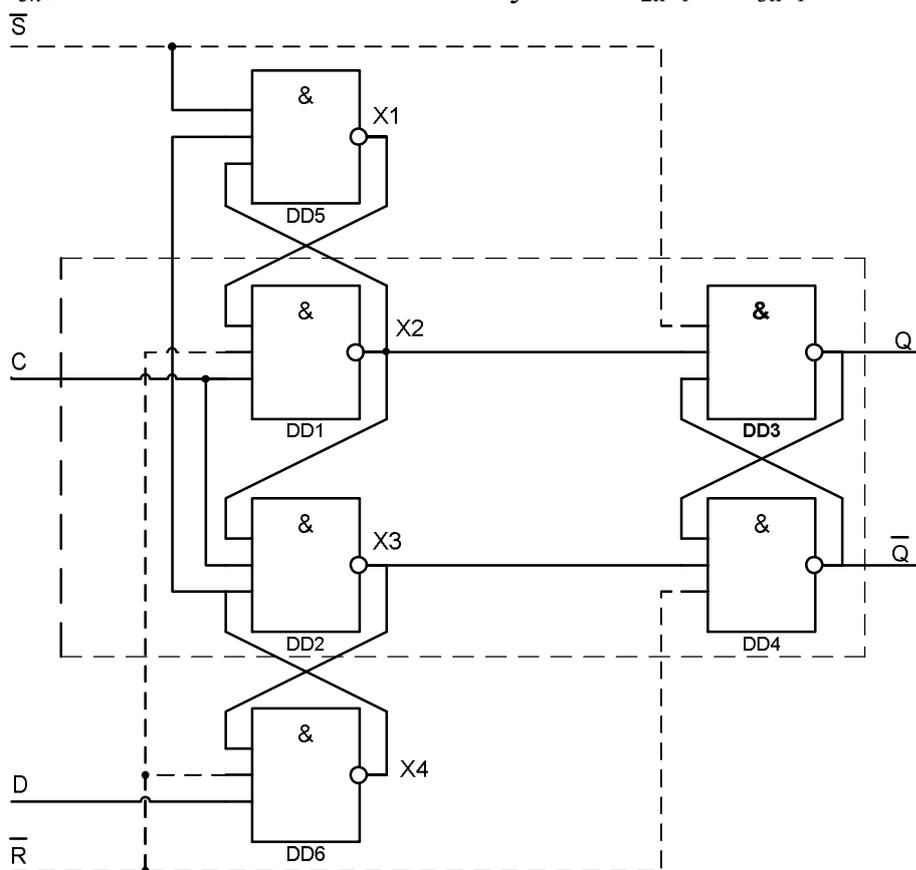


Рис. 3.15. Триггер с динамическим управлением по схеме трех триггеров
Используя выражения (2), рассмотрим работу динамического D-триггера. Допустим, в исходном состоянии $C=0$, тогда, согласно (2),

$X_2=X_3=1$ независимо от значения сигнала D . На входах основного асинхронного RS-триггера будут действовать пассивные логические уровни, и он будет находиться в режиме хранения информации.

При поступлении синхронизирующего сигнала $C = 1$ (в момент фронта) из (2) будем иметь

$$\begin{aligned} X_2 &= 1(0 + \bar{D}) + 0 = \bar{D}, \\ X_3 &= 0 \cdot 0 + 1D = D. \end{aligned}$$

Данное состояние будет устойчивым, что легко проверить, подставив полученные значения x_2 и x_3 в уравнения (2). Таким образом, при появлении синхронизирующего сигнала $C=1$ на входах основного асинхронного RS-триггера будут присутствовать сигналы, определенные информационным сигналом на входе D . При $D=1$ получим $Q=1$, при $D = 0$ будем иметь $Q = 0$.

Предположим, что $D = 1$, тогда сразу после прихода синхроимпульса (после завершения фронта, во время действия потенциала) имеем $X_2 = 0$ и $X_3 = 1$. Подставив эти значения в (2), найдем

$$\begin{aligned} X_2 &= 0(0 + \bar{D}) + 0 = 0, \\ X_3 &= 1 + 0 + 1D = 1. \end{aligned}$$

Таким образом, после прихода синхроимпульса $C = 1$ состояние выходного асинхронного RS-триггера становится нечувствительным к изменению значения сигнала на информационном входе D .

Для следующего переключения триггера сначала необходимо подать уровень $C=0$, при этом оба входных триггера устанавливаются в такое состояние, при котором $X_2 = X_3 = 1$. Выходной асинхронный RS-триггер при этом будет находиться в режиме хранения ранее записанной информации. Фронтом следующего импульса синхронизации триггер будет переведен в новое состояние, определяемое значением сигнала на информационном входе D .

Рассмотренный триггер будет триггером с прямым динамическим управлением. На практике в него обычно дополнительно вводят входы асинхронной установки исходного состояния (на рис.3.15 показаны штриховыми линиями, идущими от \bar{S} и \bar{R}), которые обладают наивысшим приоритетом над всеми информационными входами триггера.

Рассмотренная структура находит применение при построении D-, T- и JK-триггеров.

Следует еще раз подчеркнуть, что триггер с динамическим управлением не чувствителен к изменению информационных сигналов на интервалах действия сигналов $C = 1$ и $C=0$. Переключение происходит после изменения сигнала синхронизации. Строго говоря, переключение триггера происходит не непосредственно по фронту или спаду импульса синхронизации. Так как для гарантированной записи

информации она должна оставаться неизменной на информационных входах на некотором интервале в окрестности изменения сигнала синхронизации. Ширина этой области определяется реальными задержками в выбранных логических элементах. Обозначим через $t_{здp}$ время, необходимое для переключения логического элемента. Тогда зона, на которой запрещается изменение информационных сигналов для триггера (см. рис.3.15), будет равна $2t_{здp}$. Интервал от $t_0 - t_{здl}$ до t_0 (t_0 — момент изменения сигнала на входе С) необходим для переключения под действием информационных сигналов элементов $DD5$ или $DD6$. Интервал от t_0 до $t_0 + t_{здp}$ необходим для того, чтобы после появления в момент t_0 сигнала синхронизации $C=1$ успели переключиться элементы $DD1$ и $DD2$, т.е. входная информация успела зафиксироваться во входных триггерах.

При практических реализациях схем D-триггеров с динамическим управлением запись информации осуществляется в момент действия фронта или спада импульса синхронизации (при перепаде напряжения входа С 0, 1 или 1, 0).

У ряда D-триггеров также имеется дополнительный вход Е (V) разрешения приёма информации (DE-триггеры). При $E = 1$ такие триггеры функционируют как обычные D-триггеры, а при $E = 0$ сохраняют исходное состояние независимо от информации на входе D. Реализовать такой триггер можно путём введения в D-триггер дополнительно элемента И, включённого так, как показано на рис.3.6, г. Наличие дополнительного входа Е позволяет расширить функциональные возможности триггера и сохранить записанную информацию при непрерывном изменении сигналов на входах D и С. Запись информации возможна только в том случае, если на входе Е будет логическая единица.

Промышленностью выпускаются микросхемы синхронизируемых D-триггеров с разными функциональными возможностями. Так, в ИС типа 155ТМ7 (рис.3.16, а) в одном корпусе имеется 4 синхронизируемых (двухступенчатых) D-триггера, причём каждая пара триггеров может синхронизироваться своим потенциалом входа синхронизации. У интегральных микросхем типа 564ТМ2 (рис.3.16, б) в одном корпусе имеется 2 триггера. Использована динамическая синхронизация перепадом сигнала 0, 1 (по фронту). Каждый триггер имеет входы независимой установки в состояние нуля (R1 и R2) и состояние единицы (S1 и S2). Интегральная микросхема типа 155ТМ8 (рис.3.16, в) содержит 4 D-триггера с динамической синхронизацией фронтом 0, 1 и инверсным входом R установки в нулевое состояние.

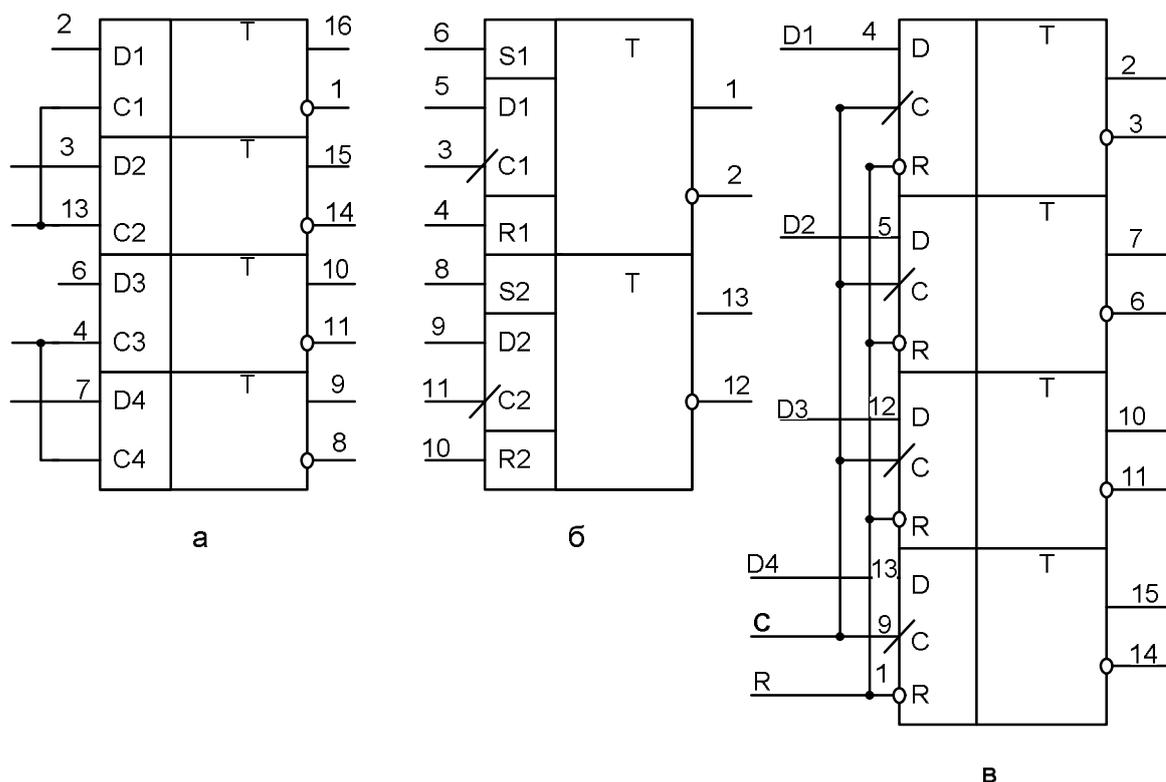


Рис. 3.16. Микросхемы D - триггеров:
 а—155ТМ7; б—564ТМ2; в—155ТМ8

3.6. Т-триггеры

Основным способом построения счётных триггеров является введение соответствующих обратных связей в тактируемые RS- и D-триггеры.

Рассмотрим реализацию Т-триггера на основе схемы D-триггера с динамической синхронизацией. Для этого инверсный выход \bar{Q} соединим с входом D, а информационный сигнал подаётся на вход C (рис.3.17, а). Пусть исходное состояние триггера будет таким, что сигнал на выходе $Q = 0$, а на выходе $\bar{Q} = 1$. Следовательно, и сигнал на входе D равен логической единице. При первом же перепаде напряжений 0, 1 на входе синхронизации C триггер примет единичное состояние ($Q = 1$), так как на его входе D был потенциал логической единицы. При этом потенциалы на выходе \bar{Q} и на выходе D соответствуют логическому нулю.

Так как переключение триггера происходит в течение очень короткого времени, то изменение сигнала на входе D, происходящее с небольшой задержкой относительно момента срабатывания триггера, не может изменить его состояние. Таким образом, первый импульс синхронизации установит триггер в состояние логической единицы. На входе D будет потенциал логического нуля. Поэтому следующий перепад напряжения 0, 1 на входе C установит триггер в состояние логического нуля. Потенциал на входе D станет равным логической единице. Таким образом, состояние триггера меняется на

противоположное при каждом перепаде импульса напряжения на входе импульса синхронизации и триггер как бы считает приходящие входные импульсы

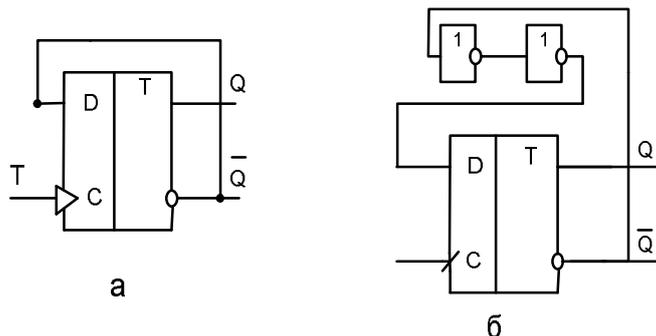


Рис. 3.17. Т-триггер выполненный на основе D-триггера (а); устранение “гонки” в Т-триггере (б)

Подобный D-триггер нормально функционирует в том случае, если сигнал на входе D не успевает измениться за время переключения триггера. В противном случае начнётся «состояние» или «гонки». В результате их триггер может переключиться два раза или более вследствие быстрого изменения сигнала на входе D, который он успевает отработать. Для исключения этого выход соединяют с входом D через линию задержки, в качестве которой можно использовать один или два логических элемента (рис.3.17, б) (необходимо следить, чтобы в цепи задержки не было инверсии сигнала). Их задержка распространения сигнала обычно бывает достаточной для гибкой работы Т-триггеров, выполненных на микросхемах любых типов.

У Т-триггеров также может иметься дополнительный вход E(V) разрешения приёма информации. Действие его аналогично действию E-входа RS- и D-триггеров. Промышленность не выпускает самостоятельных ИС Т-триггеров, их обычно получают путём соответствующих включений D- и JK-триггеров.

Рассмотренная схема Т-триггера (см. рис.3.17) реализует основной алгоритм работы, хотя создана на схеме динамического D-триггера. Схемы Т-триггеров создаются и на базе синхронного (двухступенчатого) JK-триггера. В этом случае используется особенность работы JK-триггера, описываемая в табл.3.3 четвёртой строкой, которая чётко реализует алгоритм функционирования Т-триггера. Исходя из необходимости может применяться схема асинхронного Т-триггера (см. рис.3.13, д) или схема синхронного Т-триггера (см. рис.3.13, в).

Переходные процессы в триггерах, выполненных на основе интегральных логических элементов, протекают достаточно быстро. При ориентировочной оценке можно считать, что для каждой пары логических элементов, соединённых так, что образуется петля положительной обратной связи, длительность фронта или спада равна времени задержки распространения сигнала в этих логических элементах.

Из рассмотренного следует, что триггеры осуществляют запоминание информации и остаются в заданном состоянии после прекращения действия переключающих сигналов. Поэтому они относятся к классу устройств, которые носят название *конечных автоматов* – устройств, имеющих память об их предыдущем состоянии.

Триггеры широко используют при цифровой обработке информации в устройствах измерительной техники.

3.7. Описание лабораторной установки.

Передняя панель лабораторной установки изображена на рис.3.18. В верхней части панели изображены разъёмы с микросхемами, выводы которых подключены к оцифрованным гнездам. Разъёмы имеют номера от 1 до 10 (схемы 1-10). Триггеры на операционных усилителях обозначены цифрами 11, А, В и 12, триггеры на тиристорах, туннельных диодах и однопереходных транзисторах соответственно пронумерованы цифрами 13, 14, 15. В нижней части панели слева размещён разъём для микросхемы К155ЛА3, которая используется для построения D-, RS-триггера на логических элементах, а так же для вспомогательных целей в процессе выполнения лабораторной работы. Здесь же расположена кнопка с гнездами, нажав на которую, можно образовать уровни единиц или нулей. В средней части размещены генераторы импульсов +0...5 В, -0...5 В, +0...9 В. Амплитуда импульсов устанавливается регуляторами амплитуды РЕГ.АМПЛ.1, РЕГ.АМПЛ.2, РЕГ.АМПЛ.3, частоты следования импульсов могут быть изменены посредством переключателей РЕГ.ЧАСТ.1, РЕГ.ЧАСТ.2, РЕГ.ЧАСТ.3, каждый из которых имеет три фиксированных положения – I, II, III. Для съёма импульсов предусмотрены по четыре горизонтально расположенных гнезда 1-4, 9-12, 17-20. Здесь же расположены «земляные» гнезда 5-8, 13-15, 21-24. Они необходимы для подключения земляных электродов осциллографов, вольтметров, для подачи уровня нуля на входы исследуемых триггеров. В правой нижней части передней панели размещены элементы индикации – две сигнальные лампы и два светодиода. Используются для высвечивания уровней нуля и единицы при подключении к выходам соответствующих триггеров. Для подключения лампочки или светодиода к выходу исследуемого триггера необходимо один из входов элемента индикации соединить с землёй, другой присоединить к выходу исследуемой схемы. Лабораторная установка многофункциональная, позволяет выполнять лабораторные работы №1 и №2, описанные в данном методическом пособии. Так же можно производить эксперименты с триггерами ЭСЛ- и КМОП-логики.

3.8. Порядок выполнения лабораторной работы.

3.8.1. Лабораторная работа выполняется на учебных макетах во время занятий согласно расписанию. Студенты, которые имеют доступ к персональному компьютеру и на винчестере которых имеется специальная про-

грамма Electronics WorkBench (дискеты с этой программой и дискету с сервисом по выполнению непосредственной работы можно взять у преподавателя) имеют возможность выполнять лабораторную работу вне аудиторных занятий. В этом случае работа выполняется в соответствии с диалоговым интерфейсом и необходимо точно выполнять все требования по оформлению отчёта (схемы, величины резисторов, частоты, временные диаграммы и т.д.). По этим признакам преподаватель имеет возможность сделать корректный вывод о самостоятельной работе студента. Во время аудиторных занятий уточняются теоретические знания по этой работе, по её выполнению и производится защита выполненных лабораторных работ. Кроме того, при работе на компьютере необходимы знания теории в объёме общего описания работы, которые будут способствовать успешной защите лабораторной работы.

3.8.2. Для выполнения лабораторной работы на учебном макете возникает необходимость наличия нескольких генераторов, способных работать с ТТЛ-логикой.

Первый генератор Г1 с регулировкой амплитуды выходных импульсов в диапазоне $+(0...5)$ В имеется непосредственно в структуре макета (гнезда 1 - 4) рис.1.18.

Второй генератор Г2 реализуется на базе генератора отрицательных импульсов (гнезда 9-12) с использованием микросхемы К500ПУ125 (рис. 1.18, 1.19, г, преобразователь уровня). Установив в генераторе отрицательных импульсов максимальную амплитуду, подключают его выход на одно из входных гнезд схемы ПУ (гнезда 3, 7, 11, 15). Тогда на соответствующем выходе схемы ПУ (гнезда 4, 5, 12, 13) будут положительные импульсы с амплитудой до 5 В.

Третий генератор Г3 реализуется на базе генератора $+(0...9)$ В (гнезда 17 - 20) с использованием микросхемы К176ПУ2 (преобразователь уровней, рис.3.18, 3.19, в. Имеется ввиду, что преобразователи К176ПУ1, ПУ2, ПУ3, ПУ4, ПУ5 предназначены для перехода от КМДП к ТТЛ. Для обратного перехода используются микросхемы ПУ6, ПУ7, ПУ8 и других). Для этого, установив на выходе генератора максимальную амплитуду, его выход необходимо подключить к одному из входов ПУ (гнезда 3, 5, 7, 9, 11, 14). Соответственно на одном из выходов микросхемы (гнезда 2, 4, 6, 10, 12, 15) будут положительные импульсы амплитудой до 5 В. Можно поступить иначе. С помощью регулятора выходного напряжения на выходе генератора $+(0 - 9)$ В установить напряжение порядка 4 В и, используя выходные гнезда генератора, подключить его к требуемым точкам исследуемых схем без использования микросхем ПУ.

1 K155TM2	2 K500ПУ124	3 K500TM131	4 K176ПУ1	5 K176TM2
6 K155ТВ1	7 K500ПУ125	8 K500TM133	9 K176ПУ2	10 K561ТВ1
11 A B	12 C	13 ТРИГТЕР НА ТИРИСТОРАХ	14 ТРИГТЕР НА ТУННЕЛЬНОМ ДИОДЕ	15 ТРИГТЕР НА ОДНОПЕРЕХОДНОМ ТРАНЗИСТОРЕ
K155ПДЗ	<p>Рег. Част.1</p>	<p>Рег. Част.2</p>	<p>Рег. Част.3</p>	

Рис. 1.18. Лицевая панель учебной лабораторной установки

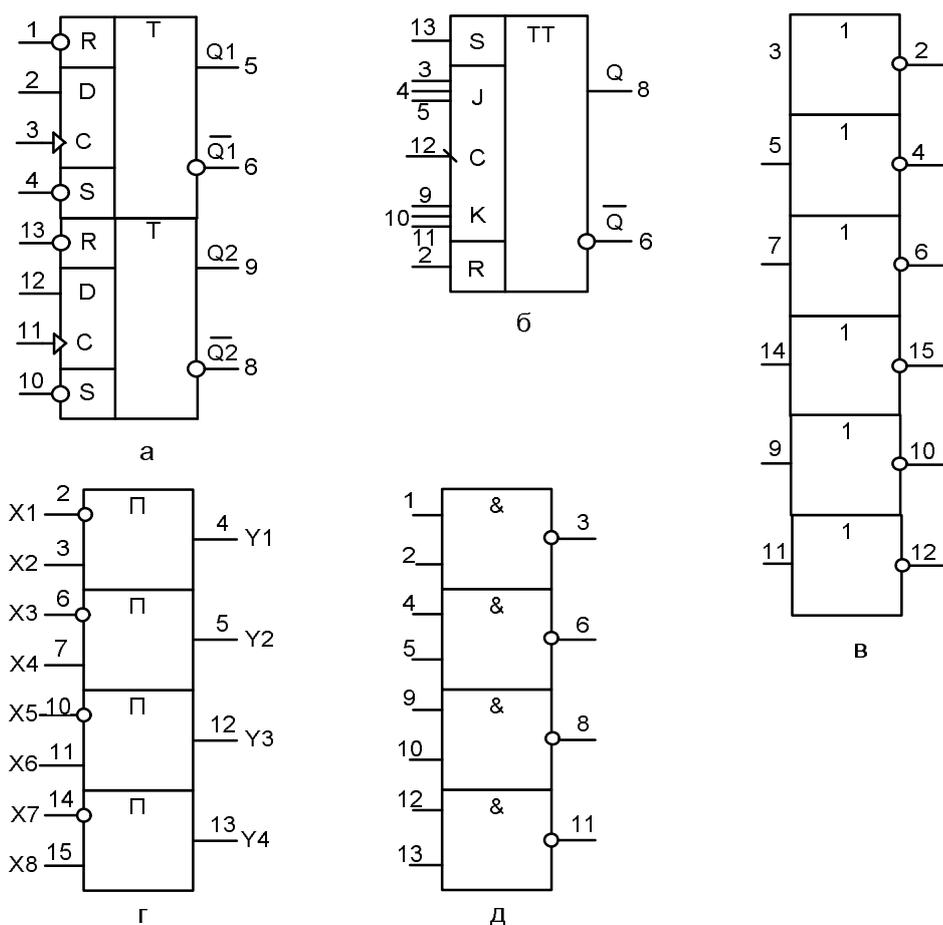


Рис. 319. Интегральные микросхемы: а - К155ТМ2; б - К155ТВ1; в - К176ПУ2; г - К500ПУ125; д - К155ЛА3

Для получения напряжения высокого уровня (логической единицы) использовать выходные гнезда кнопки.

3.8.3. Все временные диаграммы, величины напряжений, частоты сигналов фиксируются осциллографическим методом. Для этого одну клемму осциллографа (землю) постоянно подключают к соответствующей клемме макета. Второй проводник осциллографа (информационный) подключают к необходимой конкретной точке исследуемой схемы.

3.8.4. Исследовать асинхронный RS-триггер на логических элементах И-НЕ ТТЛ-логики (микросхема К155ЛА3), (рис.3.19, д).

1. Собрать схему RS-триггера в соответствии с рис.3.20, а.
2. Для различного набора входных логических величин заполнить табл.3.3.

Таблица 3.3

R		S		Q		\bar{Q}	
Логическая величина	Напряжение						
0		0					
		1					
1		0					
		1					

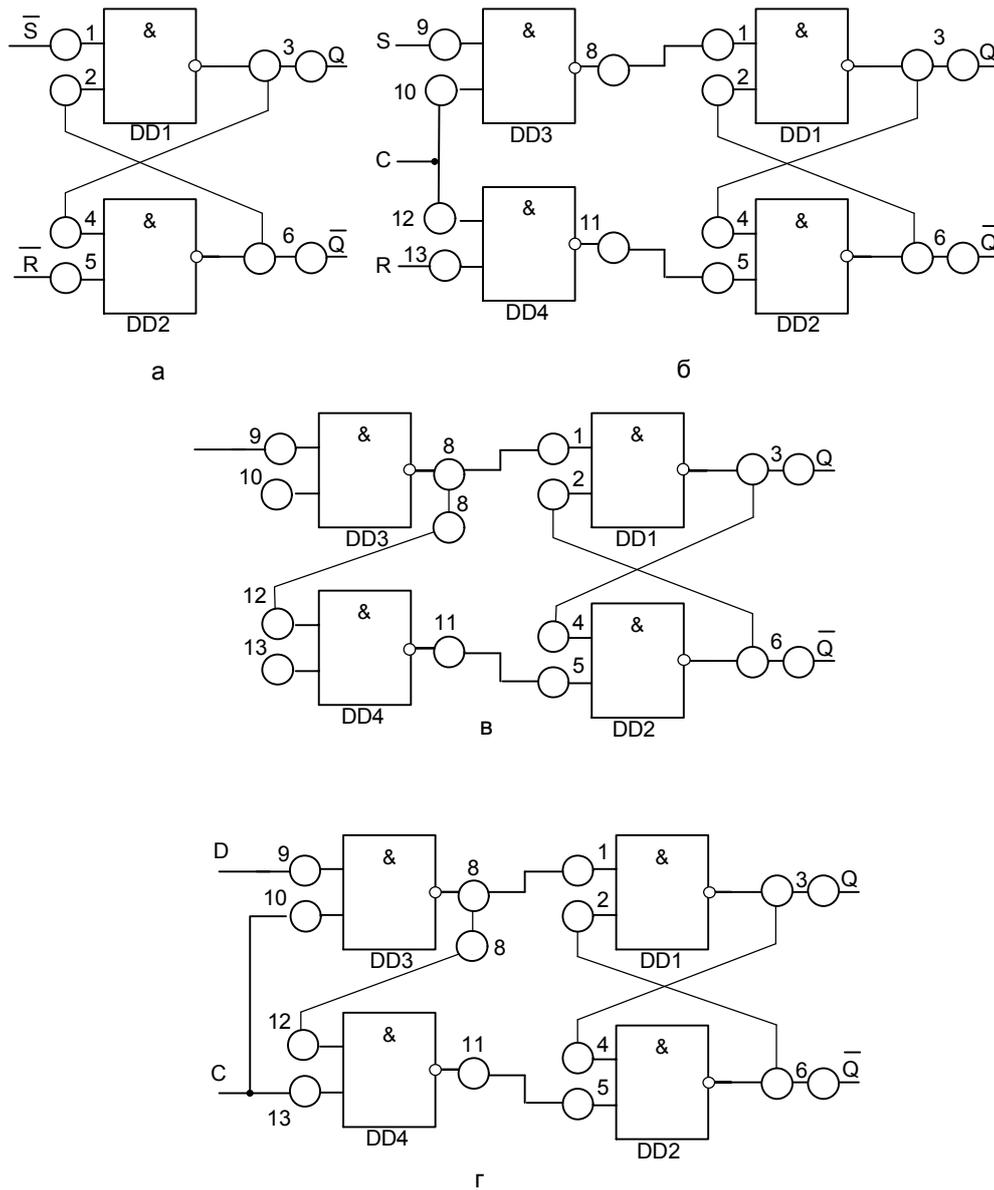


Рис. 3.20. Схемы исследуемых триггеров:
а - асинхронного RS-триггера; б - RCS-триггера со статическим управлением; в - асинхронного D-триггера; г - синхронного D-триггера со статическим управлением

Определить логику работы схемы триггера (отрицательная, положительная), нарисовать условную схему триггера. Отметить запрещённое состояние триггера.

3. Подать на вход \bar{R} логический 0. Ко входу \bar{S} подключить генератор Г1, установив на его выходе минимальное напряжение импульсов. Зарисовать на выходе триггера (Q) осциллограмму. Постоянно повышая напряжение генератора Г1 определить момент (напряжение), при котором на Q будут импульсы, соответствующие ТТЛ-логике. Пояснить опыт.

3.8.5. Исследовать RCS-триггер на логических элементах И-НЕ ТТЛ-логики со статическим управлением (микросхема К155ЛА3, рис.3.19, д):

1. Не разбирая схему RS-триггера из пункта 3.8.4, дополнить её в соответствии с рис.3.20, б RCS-триггера.

2. Для различного набора входных логических величин заполнить табл.3.4.

Таблица 3.4

C		R		S		Q		\bar{Q}	
Лог. вел.	Напряжение								
1		0		0					
				1					
		1		0					
				1					
0		0		0					
				1					
		1		0					
				1					

Определить логику работы схемы триггера, нарисовать условную схему триггера. Отметить асинхронную работу RCS-триггера. При определённых уровнях сигнала C отметить запрещённое состояние триггера.

3. Подать на вход C логическую единицу. Ко входу S подключить генератор Г1, ко входу R – другой генератор (Г2 или Г3). Изменять амплитуду генератора Г1 от 0 до момента (напряжения), когда на выходе Q будут чёткие импульсы, соответствующие ТТЛ-логике. Зафиксировать эту величину напряжения. Сравнить её с величиной, полученной при испытании RS-триггера.

3.8.6. Исследовать асинхронный D-триггер (микросхема К155ЛА3, рис.3.19, д):

1. Не разбирая RS-триггер, на его основе собрать D-триггер в соответствии с рис.3.20,в. При этом необходимо помнить, что неподключённые входы микросхемы К155ЛА3 (10, 13) следует принять как подачу логической единицы. Но этого следует избегать, так как различного рода помехи, принимаемые по этим входам, могут нарушить нормальную работу схемы. На практике их объединяют совместно с используемыми входами (но при этом увеличивается $t_{здр}$) или в соответствии с их логикой работы подключают к логической единице (через резисторы (1 - 3) кОм к E_n) или к логическому нулю (земле).

2. В ходе эксперимента заполнить табл.3.5, строго чередуя последовательность изменения сигнала D.

Таблица 3.5

D		Q		\bar{Q}	
Логическая величина	Напряжение	Логическая величина	Напряжение	Логическая величина	Напряжение
1					
0					
1					
0					

Записать логику работы D-триггера, нарисовать условную схему D-триггера.

3. Подключить генератор Г1 ко входу D. Измерить частоту входных и выходных импульсов. Сделать вывод об импульсной работе D-триггера (сравнить входные и выходные частоты).

3.8.7. Исследовать синхронный статический D-триггер:

1. Не разбирая схему асинхронного триггера, видоизменить её в соответствии со схемой рис.3.20, г. Для различного набора входных логических величин заполнить табл.3.6.

Таблица 3.6

C		D		Q	
Логическая величина	Напряжение	Логическая величина	Напряжение	Логическая величина	Напряжение
1		1			
		0			
		1			
		0			
0		1			
		0			
		1			
		0			

Записать логику работы синхронного D-триггера. Нарисовать условную схему D-триггера. Отметить асинхронную работу схемы при соответствующем уровне сигнала C.

2. Подключить вход C к логической единице. Ко входу D подключить генератор Г1. Изменять его амплитуду от 0 до момента, когда на выходе будут чёткие импульсы ТТЛ-логики. Зафиксировать этот момент (напряжение), измерить частоту входных и выходных импульсов. Сравнить чувствительность схемы D-триггера с проведёнными исследованиями RS- и RCS-триггера.

3.8.8. Исследовать интегральную микросхему D-триггера с динамической синхронизацией (рис.3.18, 3.19, а, 3.19, б):

1. Исследовать микросхему в качестве асинхронного RS-триггера. Для различного набора входных величин заполнить табл.3.7.

Таблица 3.7

R		S		Q		\bar{Q}	
Логическая величина	Напряжение						
0		0					
		1					
1		0					
		1					

На условной схеме триггера уточнить логику работы триггера по входам R и S (инверсная или прямая). В табл.3.7 отметить запрещённое состояние триггера.

2. Исследовать микросхему в качестве D-триггера:

1. Исследовать D-триггер при статической синхронизации. Для различного набора входных величин заполнить табл.3.8.

Таблица 3.8

C		D		Q	
Логическая величина	Напряжение	Логическая величина	Напряжение	Логическая величина	Напряжение
1		1			
		0			
		1			
		0			
0		1			
		0			
		1			
		0			

Сделать вывод о работе динамического D-триггера при статической синхронизации. Сравнить с работой синхронизируемого статического D-триггера.

2. Исследовать D-триггер при динамической синхронизации. Подключить C вход к генератору Г1, установив максимальную амплитуду выходных сигналов Г1. Для различного набора логических величин заполнить табл.3.9.

Таблица 3.9

D		Q	
Логическая величина	Напряжение	Логическая величина	Напряжение
0			
1			
0			
1			

Объяснить различное поведение схемы D-триггера при динамической и статической синхронизации. Результаты опыта отобразить на условной схеме D-триггера.

3. Исследовать микросхему D-триггера в качестве T-триггера. Собрать схему рис.3.21,а. На вход T подать сигнал с генератора Г1 с максимальной амплитудой импульсов и максимальной частотой, а на вход С подать сигнал с генератора Г2 или Г3 с максимальной частотой. Измерить частоту входных импульсов и выходных. Сделать вывод об их соотношении и о логике работы T-триггера.

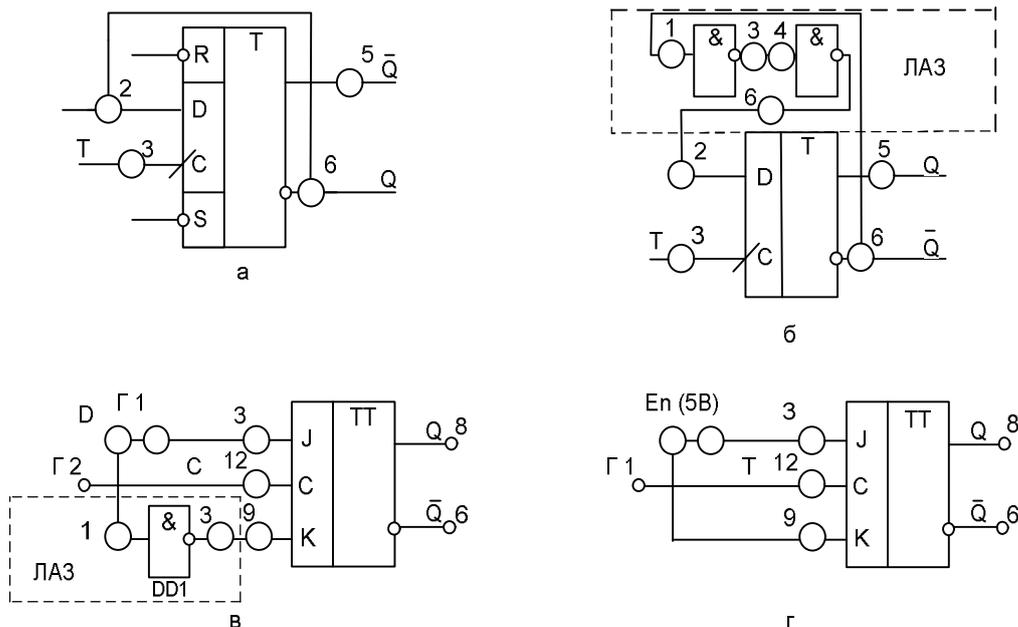


Рис. 3.21. Схемы исследуемых триггеров: а, б - асинхронного триггера на базе D - триггера; в - двухступенчатого D-триггера на базе JK-триггера; г - асинхронного T-триггера на базе JK-триггера

4. Исследовать микросхему D-триггера в качестве T-триггера. Собрать схему рис.3.21,б, дополнительно используя микросхему ЛА3. На вход D подать сигнал с генератора Г1, на вход С подать сигнал с генератора Г2 или Г3 с максимальной частотой. Измерить частоту входных и выходных импульсов. Сделать вывод об их соотношении.

3.8.9. Исследовать интегральную микросхему JK-триггера (микросхема К155ТВ1, рис.3.19, б):

1. Исследовать микросхему в качестве асинхронного RS-триггера.

Для различного набора входных величин заполнить табл.3.10.

Таблица 3.10

R		S		Q		\bar{Q}	
Логическая величина	Напряжение						
0		0					
		1					
1		0					
		1					

На условной схеме триггера отметить логику работы по входам S и R (инверсная или прямая). В таблице отметить запрещённое состояние триггера.

2. Исследовать микросхему в качестве JK-триггера.

1. Исследовать микросхему в качестве JK-триггера при статической синхронизации. Для различного набора входных величин заполнить табл.3.11.

Таблица 3.11

C		K		J		Q	
Логическая величина	Напряжение						
0		0		0			
				1			
		1		0			
				1			
1		0		0			
				1			
		1		0			
				1			

Сделать вывод о работоспособности триггера при статической синхронизации.

2. Исследовать микросхему в качестве JK-триггера при динамической синхронизации.

Подключить генератор Г1 с максимальной амплитудой ко входу C. Для различного набора логических величин заполнить табл.3.12.

Таблица 3.12

К		J		Q	
Логическая величина	Напряжение	Логическая величина	Напряжение	Логическая величина	Напряжение
0		0			
		1			
1		0			
		1			

Сделать вывод о работоспособности триггера при динамической синхронизации. Отметить в отчете особенности работы JK-триггера при наборе $J = K = 1$.

3. Исследовать микросхему JK-триггера в качестве D-триггера.

Собрать схему рис.3.21, в. На вход D подать максимальные импульсы с минимальной частотой от генератора Г1, на вход С подать импульсы от Г2 или Г3 с максимальной частотой. Измерить частоту входных и выходных импульсов. Сравнить их соотношение.

4. Исследовать микросхему JK-триггера в качестве асинхронного Т-триггера.

Собрать схему рис.3.21, г. На вход Т подать максимальные импульсы от генератора Г1. Измерить частоту входных и выходных импульсов. Сравнить их соотношение.

3.9. Контрольные вопросы.

1. Расшифровать обозначение микросхемы 564ТР2.
2. Какие логические схемы относят к положительной и отрицательной логикам?
3. Что такое принцип двойственности?
4. Какие схемы относятся к числу триггерных?
5. Чем отличаются синхронный и асинхронный триггеры?
6. Логика работы RS-триггера.
7. Логика работы RCS-триггера.
8. Логика работы D-триггера.
9. Логика работы JK-триггера.
10. Логика работы Т-триггера.
11. Чем отличаются статические триггеры от динамических?
12. Дать определения прямых и инверсных входов.
13. Какие отличия работы двухступенчатого триггера от динамического.
14. Привести структурную схему Т-триггера на базе D-триггера.
15. Привести структурную схему Т-триггера на базе JK-триггера.
16. Привести структурную схему D-триггера на базе JK-триггера.
17. Нарисовать временные диаграммы выходных импульсов D-триггера, (входные импульсы изображены на рис.3.22):
 - а) триггер одноступенчатый с управлением по фронту;
 - б) триггер одноступенчатый с управлением по спаду;

в) триггер двухступенчатый .

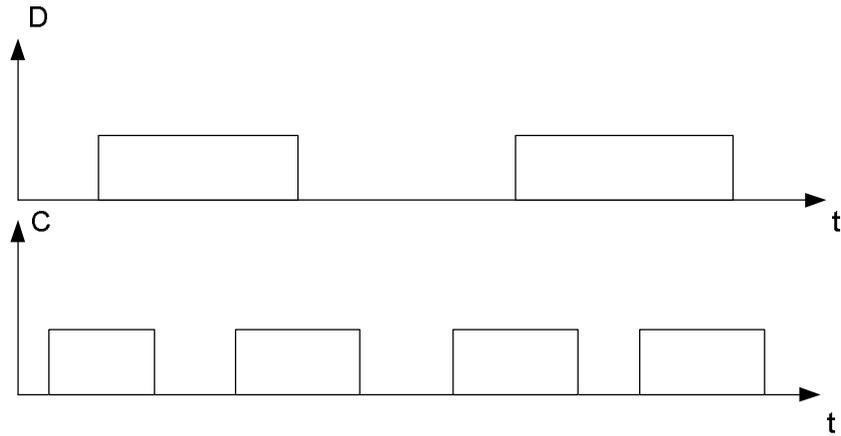


Рис. 3.22. Пример входных сигналов D - триггера

18. Нарисовать временные диаграммы выходных импульсов, выделить участки запрещённого состояния, неопределённого состояния для различных структурных схем потенциальных RCS-триггеров (рис.3.23).

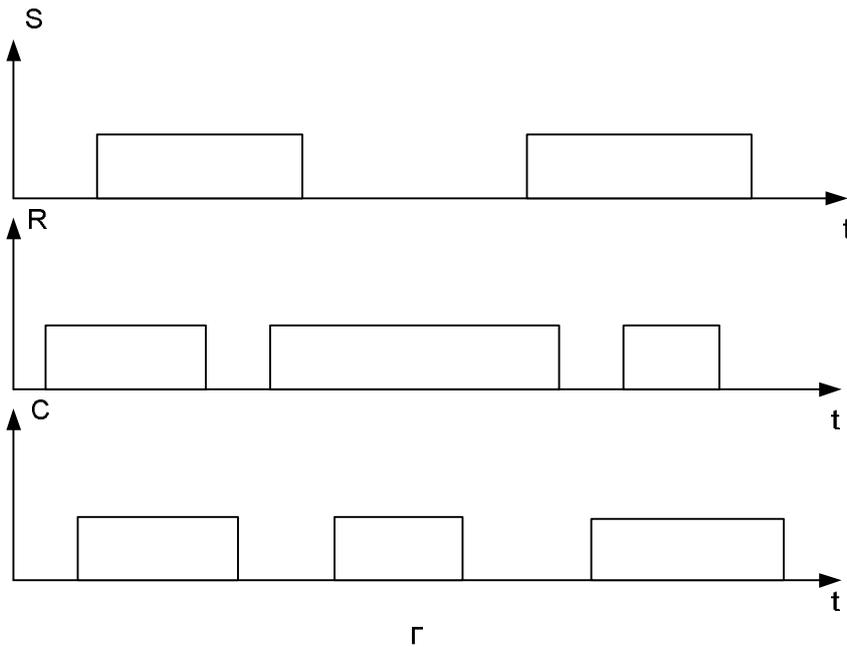
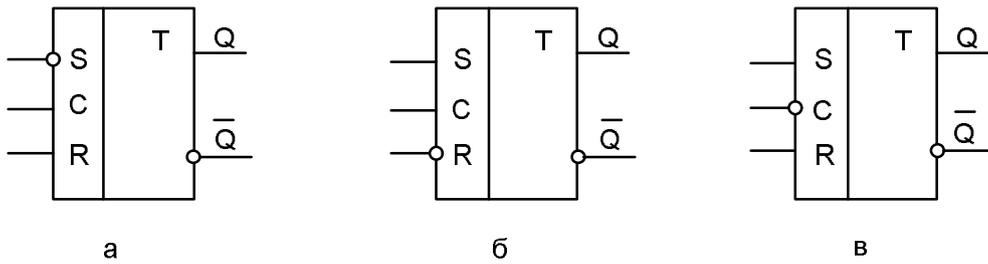


Рис 3.23. Структурные схемы анализируемых RSC-триггеров (а - в); пример входных сигналов триггеров (г)

19. Нарисовать временные диаграммы выходных импульсов JK-триггеров (см. рис. 3.24), если:

- а) JK-триггер имеет динамическое управление по фронту;
- б) JK-триггер имеет динамическое управление по спаду;
- в) JK-триггер двухступенчатый.

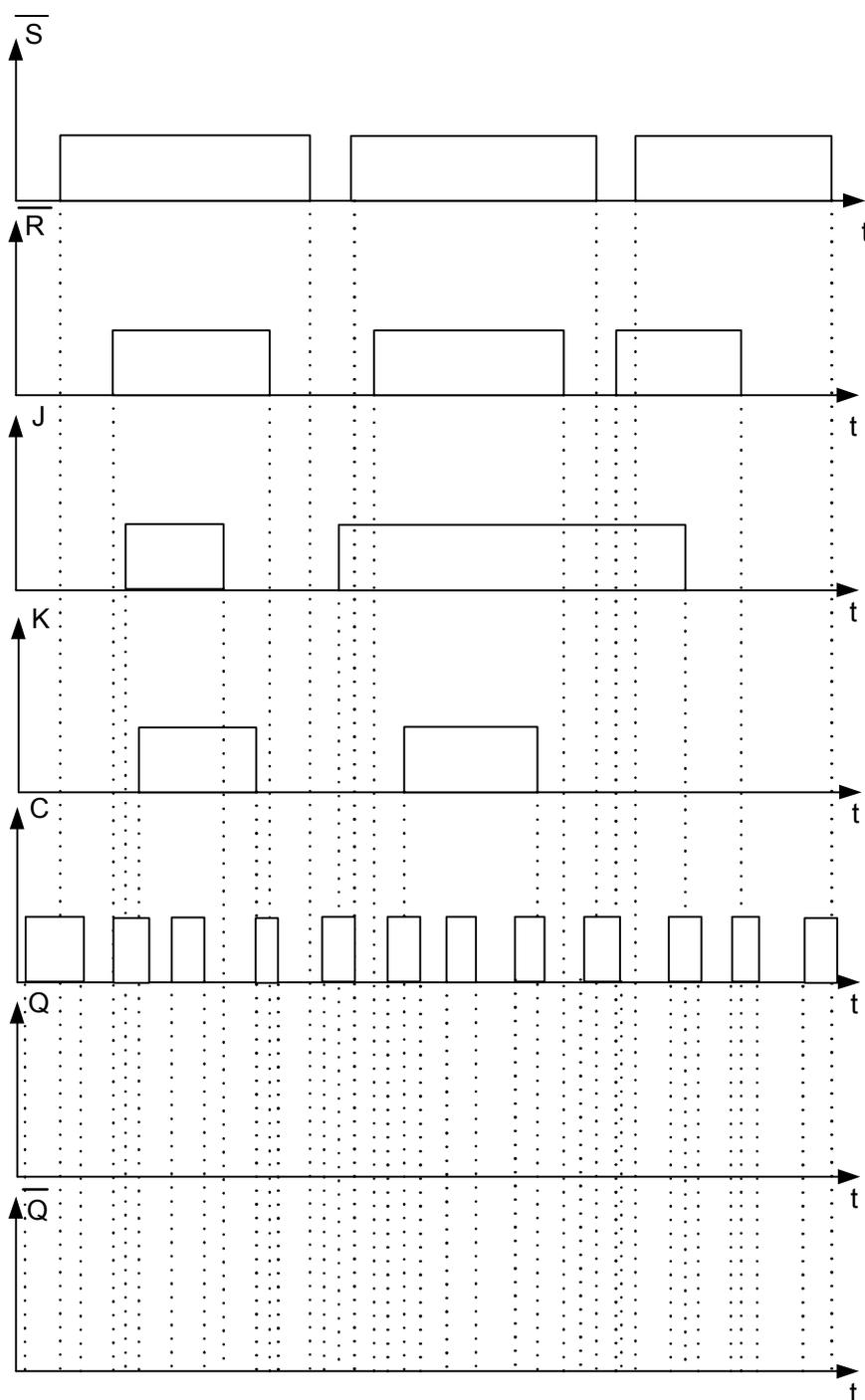


Рис. 3.24. Пример входных сигналов JK- триггера

20. Показать, что в структурной схеме D-триггера с динамическим управлением при $C=1$ и $C=0$ на его выходах информация не изменяется.

21. Пояснить работу схемы двухступенчатого RS-триггера.

22. Имеется группа микросхем D-триггеров. Разработать на учебном макете алгоритм для калибровки микросхем по следующим признакам:

- а) статические;
- б) динамические по фронту;
- в) динамические по спаду;
- г) двухступенчатые.

3.10. Содержание отчёта.

1. Цели проводимых опытов.
2. Функциональные и принципиальные схемы исследуемых триггеров.
3. Осциллограммы, таблицы данных и, если требуется, графики снятых зависимостей.
4. Выводы и ответы на вопросы, поставленные в каждом пункте исследований.
5. Рекомендуется в конце отчёта в краткой форме дать письменные ответы на контрольные вопросы 1 - 19. Если при первой защите знания студента окажутся неудовлетворительными, то при повторной необходимо ещё дополнительно дать ответы на более сложные вопросы (20-22).

3.11. Литература.

1. Электроника: Учебник для вузов /В.Г. Гусев, Ю.М. Гусев, - М: Высшая школа, 2000. - 630 с
2. Аналоговая и цифровая электроника (полный курс): Учебник для вузов/ Ю.Ф. Опадчий, О.П. Глудкин, А.И. Гуров; Под ред. О.П. Глудкина. – М: Горячая линия – Телеком, 2000. – 768 с.
3. Лабораторная работа «Триггеры» по курсу «Электронные устройства автоматики» для студентов специальности «Автоматика и управление в технических системах» /Решетиллов А.Р. – Мн.: МРТИ, 1989. – 54 с.

Лабораторная работа №4

МУЛЬТИВИБРАТОРЫ

4.1 Общие сведения

Цель работы - изучить электронные схемы генераторов прямоугольных импульсов, их основные режимы функционирования.

Импульсными генераторами называют устройства, преобразующие энергию источников постоянного напряжения в энергию электрических импульсов. В зависимости от формы вырабатываемых импульсов выделяют генераторы прямоугольных импульсов, генераторы линейно изменяющегося напряжения и генераторы импульсов специальной формы.

Генераторы прямоугольных импульсов, как и другие типы генераторов электрических сигналов, являются схемами с положительной обратной связью. В зависимости от способа её создания различают двухкаскадные генераторы с RC-цепями, генераторы с трансформаторной обратной связью и специальные генераторы, выполненные на приборах с отрицательным сопротивлением. В последних системах положительная обратная связь является внутренней и определяется спецификой работы конкретного прибора (тиристора, туннельного диода и т.д.).

Мультивибраторы генерируют сигналы, по форме близкие к прямоугольным. Их относят к релаксаторам, скачкообразно изменяющим своё состояние. Могут работать в одном из трёх режимов: ждущем, автоколебательном и синхронизации.

В ждущем режиме мультивибраторы имеют одно состояние длительного устойчивого равновесия, когда на выходе может быть напряжение, близкое к нулю или близкое к напряжению питания (зависит от схемы). Переход из устойчивого равновесия в состояние квазиравновесия происходит только под действием запускающих импульсов. В течение времени состояния квазиравновесия выходное напряжение меняет своё значение, т.е. происходит генерация импульса. По истечении определённого времени схема самопроизвольно возвращается опять к состоянию устойчивого равновесия.

В автоколебательном режиме работы в схеме нет состояния устойчивого равновесия, но зато существуют два чередующихся состояния квазиравновесия. Период автоколебаний определяется параметрами релаксатора.

При синхронизации сам мультивибратор работает в автоколебательном режиме. Но дополнительно на схему поступают ещё внешние запускающие импульсы, что заставляет принудительно изменять момент чередования состояний квазиравновесия по отношению работы схемы в автономном режиме. Если период внешних импульсов несколько меньше, чем период импульсов в автономном режиме, то частота мультивибратора будет синхронна внешним. Если наоборот, то частота выходных импульсов становится кратной частоте внешних запускающих импульсов.

4.2. Мультивибраторы с коллекторно-базовыми связями в ждущем режиме

Простейшая схема ждущего мультивибратора изображена на рис. 4.1. Она образована на двух биполярных транзисторах VT_1 , VT_2 , базы которых присоединены к коллекторам взаимно противоположных транзисторов через связи, одна из которых резистивно-емкостная ($R_{б1}, C_1$), вторая емкостная (C_2). Эти цепи реализуют в схеме положительную обратную связь в момент смены одного состояния мультивибратора на второе.

Рассмотрим длительно устойчивое состояние равновесия схемы. В этом режиме на транзистор VT_2 через резистор $R_{б2}$ поступает открывающий базовый ток. Величины резисторов $R_{б2}$ и $R_{к2}$ выбираются так, чтобы транзистор VT_2 находился в насыщенном состоянии (в первом приближении можно принять, что ключи $K_{эб2}$ и $K_{эк2}$, показанные на рис. 4.1 штриховыми линиями, замкнуты).

Транзистор VT_1 закрыт частью положительного напряжения, полученного делением запирающего напряжения источника смещения $E_{см}$ делителем $R_1 R_{б1}$ (в первом приближении принимаем, что ключи $K_{эб1}$, и $K_{эк1}$ разомкнуты). Конденсатор C_2 через резистор $R_{к1}$ ключ $K_{эб2}$ заряжен до величины E_0 , причём на обкладке конденсатора, подключенной к коллектору VT_1 , будет минусовая полярность. Так как VT_1 закрыт (ключ $K_{эк1}$ разомкнут), то напряжение конденсатора C_2 не оказывает никакого влияния на работу транзистора VT_2 , хотя одна его обкладка с положительной полярностью напряжения постоянно подключена к базе VT_2 . Ускоряющий конденсатор C_1 довольно малой величины за счёт делителя $R_1 R_{б1}$ заряжен частью напряжения $E_{см}$. В данном состоянии ждущий мультивибратор может находиться сколь угодно долго - до прихода запускающего импульса.

С приходом импульса начинается процесс опрокидывания. Этот процесс включает в себя несколько этапов. Если использовать запуск схемы мультивибратора от генератора $E_{зап2}$, импульсы которого открывают транзистор VT_1 то различают следующие этапы:

1. Этап подготовки, на котором за счёт запускающего импульса уменьшается запирающее напряжение на базе VT_1 до уровня, соответствующего отпиранию транзистора (VT_1 будет находиться на границе активной зоны).

2. Этап рассасывания относится к транзистору VT_2 . На этом этапе транзистор VT_1 работает в активном режиме, его коллекторный ток увеличивается, напряжение на коллекторе уменьшается по абсолютной величине (приближается к нулю). Приращение напряжения через конденсатор C_2 поступает на базу VT_2 и способствует рассасыванию неосновных носителей из его базы. Коллекторный ток транзистора VT_2 на этапе рассасывания не изменяется, также не изменяется напряжение на его коллекторе. В конце этапа транзистор будет находиться на границе активной зоны.

3. Этап регенерации, в течение которого оба транзистора работают в активном режиме. На этом этапе действует глубокая положительная связь: увеличение коллекторного тока VT_1 приводит к положительному приращению на-

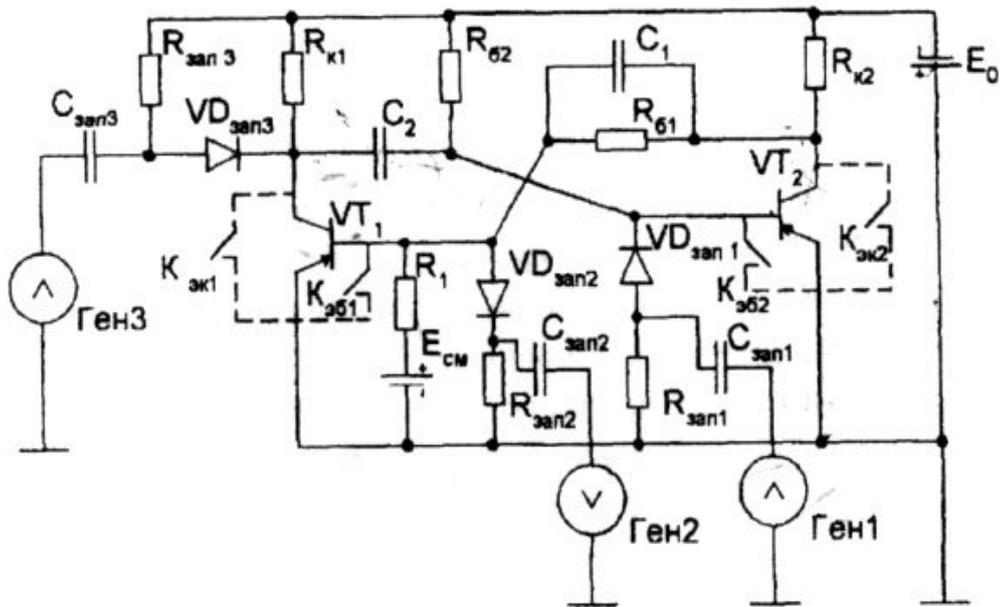
пряжения на его коллекторе; этот скачок коллекторного напряжения, передаваясь через конденсатор C_2 на базу VT_2 , вызывает запираение данного транзистора и уменьшение коллекторного тока; напряжение на коллекторе VT_2 по абсолютной величине повышается (приближается к $-E_0$), получая отрицательное приращение. Передаваясь через цепь $R_{\delta 1}$, E_1 на базу VT_1 это приращение напряжения приводит к дальнейшему отпираению транзистора VT_1 и увеличению его коллекторного тока. Процесс переключения идёт лавинно, занимает малое время (десятые доли микросекунд) и завершается насыщением VT_1 и запираением VT_2 . На этом этапе исходный запускающий импульс уже может отсутствовать, но его наличие обязательно на первых двух этапах: подготовки и рассасывания.

4. После завершения процесса переключения транзисторов мультивибратор переходит в квазиустойчивое состояние равновесия. В этом режиме транзистор VT_1 насыщен (контакты $K_{\delta 1}$, и $K_{\delta 2}$ замкнуты). За время пребывания схемы в квазиустойчивом состоянии равновесия происходят следующие два главных процесса.

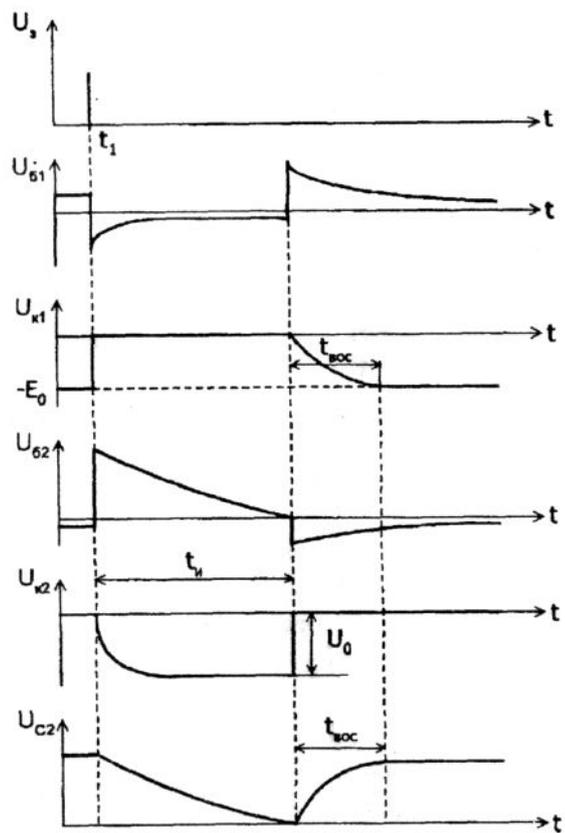
Первый из них - сравнительно быстрый процесс перезарядки конденсатора C_2 от источника $-E_0$ через резистор $R_{\kappa 2}$, контакт $K_{\delta 1}$ с постоянной

$$\tau = C_1 \cdot R_{\kappa 2}.$$

Второй процесс, занимающий более длительное время, чем первый, связан с перезарядкой конденсатора C_2 . За короткое время переключения транзисторов его напряжение не успевает существенно измениться. Левая обкладка C_2 через участок коллектор-эмиттер насыщенного транзистора VT_1 (замкнутый ключ $K_{\delta 1}$) связана теперь с плюсом E_0 и с эмиттером транзистора VT_2 . И пока на этой обкладке C_2 будет минусовой потенциал, то VT_2 будет закрыт. Напряжение на C_2 (правая обкладка) изменяется по экспоненциальному закону от напряжения $+E_0$ к напряжению $-E_0$ по цепи: земля, коллектор-эмиттер VT_1 , левая обкладка C_2 , правая обкладка C_2 , резистор $R_{\delta 2}$, источник $-E_0$. И когда напряжение на конденсаторе C_2 перейдёт нулевой уровень и станет немного отрицательным, транзистор VT_2 отпирается, а VT_1 закрывается с протеканием этапов подготовки, рассасывания и регенерации. Этим процессом завершается формирование длительности выходного импульса. Таким образом, процесс перезарядки конденсатора C_2 (фактически разрядка до нулевого потенциала) является основным процессом в схеме во время квазиустойчивого состояния равновесия. Длительность выходного импульса t_u прямо пропорциональна C_2



а)



б)

Рис. 4.1 Ждущий мультивибратор:
а – схема; б – графики;

и $R_{б2}$. Поэтому указанные элементы схемы часто называют времязадающими или хронизирующими, а продолжительность сформированного импульса оценивается как

$$t_u \approx 0,7 \cdot R_{б2} \cdot C_1.$$

В результате вышеописанных процессов мультивибратор лавинно возвращается из состояния квазиравновесия в состояние устойчивого равновесия, когда транзистор VT_2 находится в режиме насыщения, а транзистор VT_1 заперт.

5. После завершения переключения транзисторов в исходное начальное положение в схеме протекают следующие два процесса.

Первый из них - сравнительно быстрая перезарядка ускоряющего конденсатора C_1 . За время релаксации и действия положительной обратной связи он зарядился до напряжения, близкого к величине E_0 (минус на правой обкладке C_1 , плюс на левой). Через малое сопротивление коллектор-эмиттер насыщенного VT_2 этот конденсатор связан с «землей» схемы и эмиттером VT_1 . Поэтому на базе VT_1 создаётся большой положительный скачок напряжения. Конденсатор C_1 начинает перезарядаться через две параллельные цепи: одна - это R_{61} , вторая - переход коллектор-эмиттер VT_2 , $E_{см}$, R_1 . В результате на C_2 , устанавливается первоначальное исходное напряжение.

Второй процесс - это зарядка конденсатора C_2 . Конденсатор C_2 к концу формирования импульса разрядился практически до нуля. После переключения транзисторов в исходное состояние разряженный C_2 начинает заряжаться от источника $-E_0$ через замкнутый контакт K_{962} . Постоянная времени этой цепи $\tau = C_2 \cdot R_{к1}$. Процесс восстановления напряжения на C_2 является основным на данном этапе (наиболее продолжительным) и имеет длительность

$$t_{вос} \approx (3-5)\tau = (3-5)C_2 \cdot R_{к1}$$

называемую временем восстановления, весь этот этап называется этапом восстановления.

С процессом восстановления напряжения на C_2 связаны следующие изменения напряжений в схеме:

а) экспоненциальное изменение напряжения на коллекторе транзистора VT_1 . Конденсатор C_2 своей правой обкладкой через замкнутый контакт K_{962} связан с эмиттером транзистора VT_1 , т.е. конденсатор подключен параллельно закрытому транзистору. Поэтому напряжение $U_{кэ1}$ повторяет по форме напряжение на конденсаторе;

б) отрицательный выброс на базе VT_2 . Из-за неидеальности транзистора имеется хотя и малое, но конечное значение входного сопротивления R_{962} . Базовый ток VT_2 теперь создаётся суммой токов, протекающих через R_{962} и через конденсатор C_2 . В начале процесса восстановления ток заряда велик (близок к $E_0/R_{к1}$). Поэтому даже на малом входном сопротивлении $r_{вх}$ открытого VT_2 создаётся ощутимый скачок напряжения отрицательной полярности. Затем по мере зарядки C_2 и уменьшения тока зарядки напряжение на базе VT_2 принимает установившийся уровень, определяемый величиной R_{962} .

После завершения этапа восстановления все токи и напряжения в схеме принимают исходные, установившиеся значения. Мультивибратор готов к повторному запуску. Если запускающий импульс подан до завершения процесса восстановления, то мультивибратор либо вовсе не запустится из-за роста порога срабатывания (переходный процесс в конденсаторах C_1 , C_2 и соответственно базах VT_1 и VT_2), либо сработает, но выработает импульс меньшей, чем при

первом запуске, длительности. Это связано с тем, что C_2 не успевает зарядиться до исходной величины E_0 .

Если осуществлять запуск схемы от генератора $E_{\text{зап1}}$, импульсы которого закрывают транзистор VT_2 , то при опрокидывании мультивибратора в состояние квазистойчивого равновесия первым будет этап рассасывания, вторым - этап подготовки. Это связано с тем, что за счёт внешнего генератора будет происходить запирающее насыщение транзистора VT_2 , а лишь затем за счёт положительной обратной связи открывание VT_1 .

В общем случае в зависимости от места подключения источников запускающих импульсов, от мощности источников, от режимов работы транзисторов некоторые этапы в реальных схемах мультивибраторов могут отсутствовать. Например, если транзисторы будут работать на границе активной зоны, то будет отсутствовать этап рассасывания неосновных носителей из их баз. Возможны и другие ситуации.

Запуск ждущего мультивибратора осуществляется за счёт внешних источников. Их возможные схемы подключения приведены на рис. 4.1. Во всех случаях для нормальной работы схемы цепи запуска должны обязательно обеспечивать воздействие этих импульсов на первых двух этапах: рассасывания и подготовки. Максимальная продолжительность воздействия ограничивается моментом перехода схемы из квазистойчивого состояния равновесия в устойчивое. В общем случае цепь запуска должна:

1. Обеспечить по возможности полную развязку мультивибратора и генератора запускающих импульсов по постоянному току (гальваническую развязку) и по переменной составляющей. Развязка по постоянному току нужна для того, чтобы цепь запуска не влияла на статические уровни напряжений и токов в мультивибраторе, не нарушала условий отсечки и насыщения транзисторов. Развязка по переменной составляющей напряжений и токов необходима для того, чтобы цепь запуска не создавала дополнительной нагрузки на мультивибратор во время формирования скачков напряжения при переключении, не нарушала условия лавинных процессов переключения и обеспечивала требуемую длительность выходного импульса.

2. Минимизировать потери энергии запускающего импульса в цепи запуска.

3. Исключить ложные срабатывания схемы за счёт искажения формы запускающего импульса при передаче через эту цепь.

4. Быть простой в реализации; число используемых элементов должно быть по возможности малым.

По способу выполнения цепи запуска могут быть емкостными, транзисторными, диодно-емкостными. Диодно-емкостная цепь запуска, изображенная на рис. 4.1, является компромиссной с точки зрения качества развязки и сложности. Ёмкость $C_{\text{зап}}$ обеспечивает развязку мультивибратора с генератором запускающих импульсов по постоянному току. Диод $VD_{\text{зап}}$ осуществляет развязку по переменной составляющей, так как при длительных импульсах запуска на выходе конденсатора $C_{\text{зап}}$ будут образовываться короткие импульсы различ-

ной полярности (выходные импульсы дифференцирующей цепи). Один из них может осуществлять необходимое переключение мультивибратора, другой - ложное, когда схема будет находиться в состоянии квазистойчивого равновесия. Резистор $R_{\text{зап}}$ обеспечивает в основном полный разряд емкости $C_{\text{зап}}$, так как за время запуска последняя зарядится от источника запускающих импульсов, и без её разрядки последующий запуск будет игнорироваться. Следует отметить и другую дополнительную специфическую функцию $R_{\text{зап}}$ в цепи коллекторного запуска. В исходном состоянии транзистор VT_1 заперт. На его коллекторе установится напряжение, близкое к E_0 . Величина E_0 через резистор $R_{\text{зап}}$ будет подаваться и на анод диода $VD_{\text{зап}}$. Таким образом, этот диод будет находиться в нейтральном состоянии. Запускающий импульс, амплитуда которого превысит напряжение открывания диода, через емкость $C_{\text{зап}}$ поступает на коллектор VT_1 . В дальнейшем этот положительный перепад напряжения через емкость C_2 передаётся на базу VT_2 , вызывает выход последнего из режима насыщения и опрокидывание схемы в другое состояние. После насыщения VT_1 напряжение на его коллекторе уменьшится почти до нуля и диод $VD_{\text{зап}}$ в режиме квазистойчивого равновесия будет заперт практически всем напряжением питания, обеспечивая отключение генератора запуска, если амплитуда запускающих импульсов меньше величины E_0 . И все остальные импульсы в этом режиме работы схемы будут отсекаются диодом. Это существенное отличие коллекторного способа запуска по сравнению с базовыми, где такой эффект отсутствует.

Недостаток коллекторного способа запуска заключается в возможном изменении длительности генерируемых мультивибратором импульсов. Запускающий импульс поступает на базу транзистора VT_2 через времязадающий конденсатор C_2 и изменяет его заряд. Поэтому этот способ применяют при большой длительности генерируемых импульсов, когда это небольшое изменение заряда конденсатора C_2 незначительно окажет влияние на длительность выходного импульса. Кроме того, с использованием в цепях запуска конденсатора C_2 для обеспечения более быстрого рассасывания неосновных носителей в базе VT_2 и запуска схемы приходится дополнительно увеличивать амплитуду запускающих импульсов.

Два способа запуска по базовым цепям имеют много общего. Но схема запуска положительным импульсом, закрывающим насыщенный транзистор VT_2 , имеет некоторые преимущества:

1. Меньшая энергия запускающих импульсов, так как после выхода VT_2 в отсечку генератор запуска будет работать на большее входное сопротивление транзистора. В другой схеме генератор запуска работает на протяжении всего запускающего импульса и особенно большой расход энергии будет тогда, когда VT_1 откроется.

2. Уменьшение этапа рассасывания, так как этот процесс производится с помощью внешнего генератора. При другой схеме запуска рассасывание неосновных носителей осуществляется за счет работы цепи обратной положительной связи.

Основное назначение ждущего мультивибратора - это формирование выходного импульса определенной длительности t_u . Базовая схема рис. 4.1 дает более прямоугольный импульс на базе транзистора VT_2 , чем на коллекторе VT_1 (см. этап восстановления).

Мультивибратор в этом режиме работы используют и для других технических задач: деления импульсов запуска, временной задержки поступающих импульсов на вход схемы на время t_u и др.

На рис. 4.2 изображены процессы деления частоты импульсов посредством схемы ждущего мультивибратора, причем запуск может быть как базовым, так и коллекторным.

Здесь используется тот эффект, что когда схема находится в квазистационарном состоянии, поступление очередных закрывающих импульсов на базу временно закрытого транзистора VT_2 или открывающих на базу временно открытого VT_1 не изменит их состояния. При коллекторном запуске в квазистационарном состоянии $VD_{зап}$ закрыт и отсекает (не пропускает) на вход схемы все поступающие импульсы запуска. Из графиков рис. 4.2 следует, что длительность импульсов, генерируемых мультивибратором, выбирается большей по сравнению с временным интервалом между запускающими импульсами. Поэтому, например, запускающие импульсы, поступающие в моменты t_2, t_3 , не нарушают режим генерирования импульса мультивибратором. Но к моменту t_4 транзисторы будут опять находиться в первоначальном состоянии, что приводит схему снова в квазистационарное состояние равновесия. Графики рис. 4.2 показывают, что частота следования импульсов на выходе мультивибратора в три раза ниже по сравнению с частотой задающих импульсов, и коэффициент деления частоты равен трём. В принципе может быть подобран любой другой коэффициент деления частоты, но временной интервал между запускающими импульсами должен обязательно быть больше времени восстановления $t_{восст}$. Временная задержка импульсов может быть реализована на базе структурной схемы рис. 4.3, если выходной сигнал брать с коллектора транзистора VT_2 .

Дифференцирующая цепь выделяет фронт и спад импульса, а диод реализует развязку по переменному току, т.е. пропускает на выход только положительный импульс, задержанный относительно момента прихода запускающего импульса на величину $t_{зад} = t_u$.

Если же выходной сигнал снимать с коллектора VT_1 то можно получить задержанный импульс другой отрицательной полярности. При этом следует учитывать экспоненциальный характер спада сформированного выходного импульса.

Базовая схема ждущего мультивибратора обладает рядом недостатков. К числу таких недостатков относятся: значительное время восстановления; большая длительность среза импульса напряжения на коллекторе VT_1 ; неодинаковые длительности выходных импульсов, снимаемых с коллекторов транзисторов VT_1 и VT_2 ; использование двух разнополярных источников напряжения питания, проблемы регулировки t_u . Имеется много других схем, в которых в той или другой мере могут устраняться указанные недостатки.

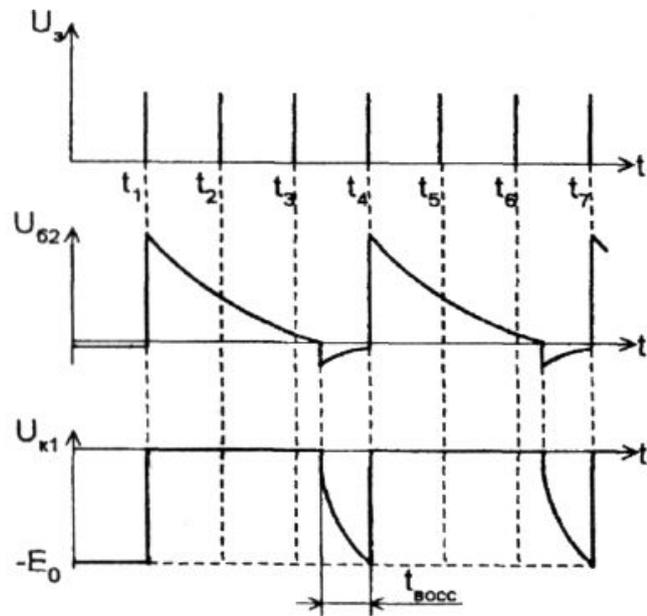
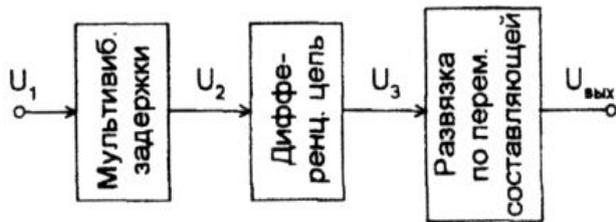


Рис. 4.2. Графики, иллюстрирующие процессы деления частоты

Анализ работы схемы рис. 4.1 показывает, что длительность выходного импульса зависит от величин времязадающих элементов R_{62} и C_2 ; начального исходного напряжения на конденсаторе C_2 ; начального скачка напряжения на базе VT_2 при формировании импульса; предельного уровня напряжения, к которому стремится напряжение на конденсаторе C_2 при его разряде. Изменение любого из этих параметров приводит к изменению длительности импульса. На практике желательно, чтобы в процессе регулировки не менялся режим транзисторов по постоянному току в длительно устойчивом состоянии равновесия мультивибратора. По этой причине, например, простейшая регулировка путём изменения R_{62} имеет ограниченные возможности. При большом R_{62} транзистор VT_2 может оказаться ненасыщенным, при малом - степень насыщения транзистора VT_2 будет слишком большой, что приведёт к увеличению времени рассасывания и задержки включения мультивибратора, росту пороговой амплитуды запускающих импульсов или увеличению базового тока до недопустимо больших значений и выхода транзистора из строя. Режим ждущего мультивибратора по постоянному току не изменяется при изменении ёмкости C_2 . Однако изменение ёмкости (путём регулировки или переключения) в отличие от изменения величины резистора связано с усложнением конструкции устройства. Кроме того, увеличение длительности выходного импульса при увеличении C_2 приводит к возрастанию времени вое становления схемы, что не всегда желательно.

а)



б)

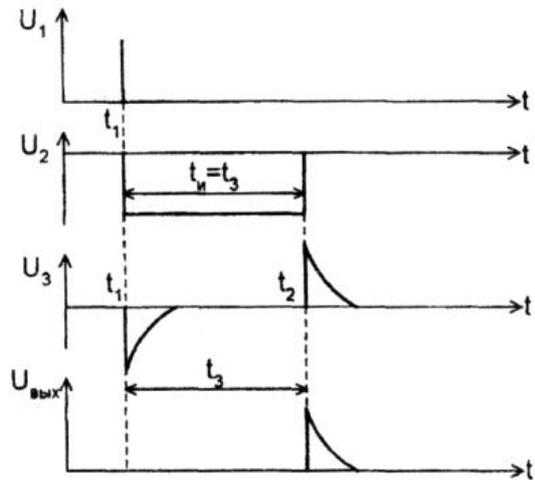


Рис. 4.3. Задержка импульсов:
а - схема; б – графики

На рис. 4.4 приведена модификация базовой схемы ждущего мультивибратора с улучшенной ручной регулировкой длительности выходного импульса. Схема ждущего мультивибратора, изображённая на рис. 4.4, наиболее просто разрешает все перечисленные проблемы. В основу регулировки здесь положено изменение начального скачка запирающего напряжения на базе VT_2 при формировании выходного импульса.

Независимо от положения движка потенциометра $R_{к1}$ конденсатор C_2 в исходном состоянии и в процессе восстановления заряжается через сопротивление участка потенциометра между движком и верхним выводом $r_{к1}$ до напряжения питания. В момент запуска мультивибратора и переключения транзисторов через VT_1 будет протекать ток перезаряда конденсатора C_2 по цепи: земля, транзистор VT_1 , нижняя часть потенциометра с сопротивлением $r_{к2}$, левая обкладка C_2 , правая обкладка C_2 , резистор $R_{б2}$, источник $-E_0$. Постоянная времени этой цепи

$$\tau_1 = (r_{к2} + R_{б2}) \cdot C_2.$$

В результате этого на конденсаторе C_2 будет процесс установки напряжения питания E_0 с плюсом на его левой обкладке. Также через насыщенный транзистор VT_1 и резистор $R_{к1}$ будет протекать соответствующий коллекторный ток, и на участке потенциометра с сопротивлением $r_{к2}$ будет падение напряжения

$$U''_{R_{к1}} = I_{к1} \cdot r_{к2}$$

с минусом на движке потенциометра. По этой причине в цепи разряда конденсатора оказывается дополнительный и встречно включенный источник напряжения амплитудой U_1 . На базе VT_2 в отличие от базовой схемы рис. 4.1 уже будет меньшее запирающее напряжение

$$U_{б2} = U_{с0} - U_1 \approx E_0 - U_1.$$

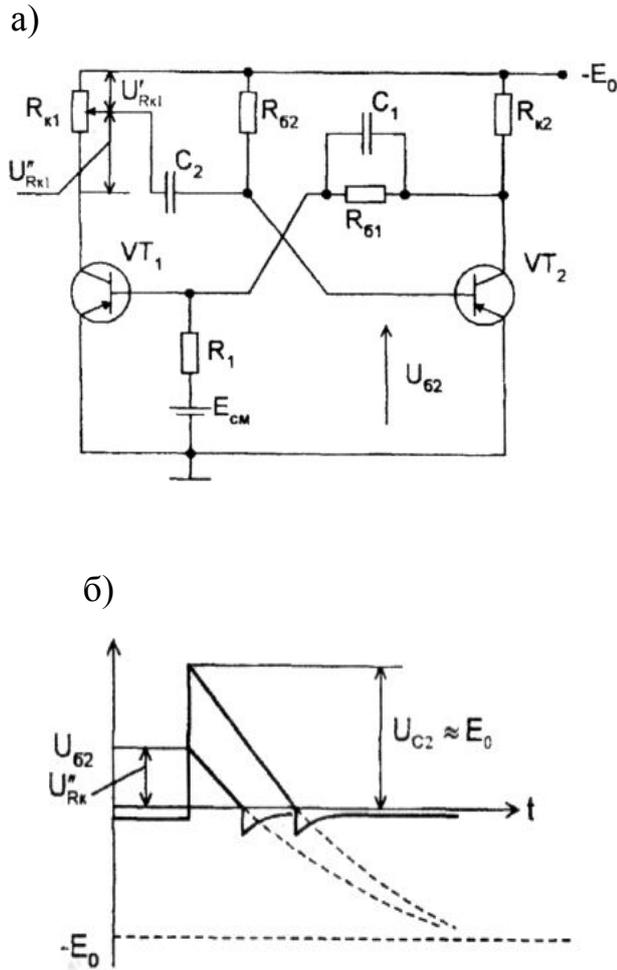


Рис. 4.4. Регулировка длительности генерируемого импульса:
а - схема; б – графики

С перемещением движка потенциометра вверх напряжение U_{62} будет меньше, и потребуется меньше время достижения этим напряжением нулевого значения при экспоненциальном законе убывания.

В схеме рис. 4.4 имеется ещё и вторая параллельная цепь перезарядки C_2 с постоянной времени

$$\tau_2 = (r_{k1} + R_{62}) \cdot C_2$$

По этой цепи конденсатор C_2 будет стремиться к величине

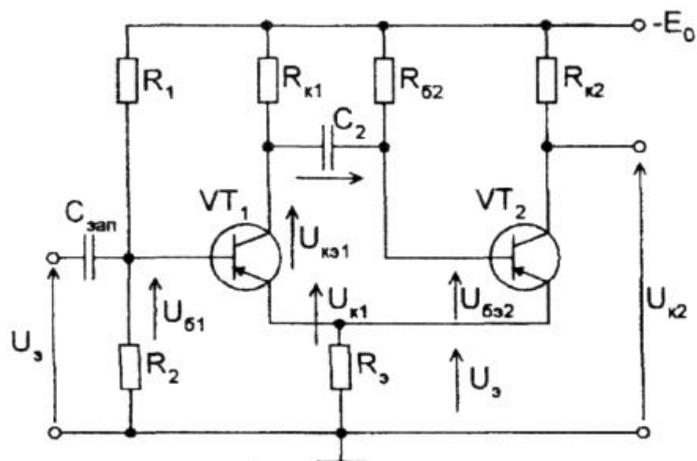
$$U'_{Rk1} = I_{k1} \cdot r_{k1}$$

так же, как и в первой цепи перезарядки с плюсовым потенциалом на обкладке, подключённой к движку потенциометра. При перемещении его движка вверх эта составляющая разрядного тока будет увеличиваться, что ещё дополнительно способствует скорейшей перезарядке конденсатора C_2 и соответственно уменьшению длительности генерируемого импульса.

4.3. Ждущий мультивибратор с эмиттерной связью

На рис. 4.5 приведена схема ждущего мультивибратора с эмиттерной связью между транзисторами VT_1 и VT_2 , возникающей на общем эмиттерном резисторе R_3 , в которой в отличие от базовой схемы используется один источник питания.

а)



б)

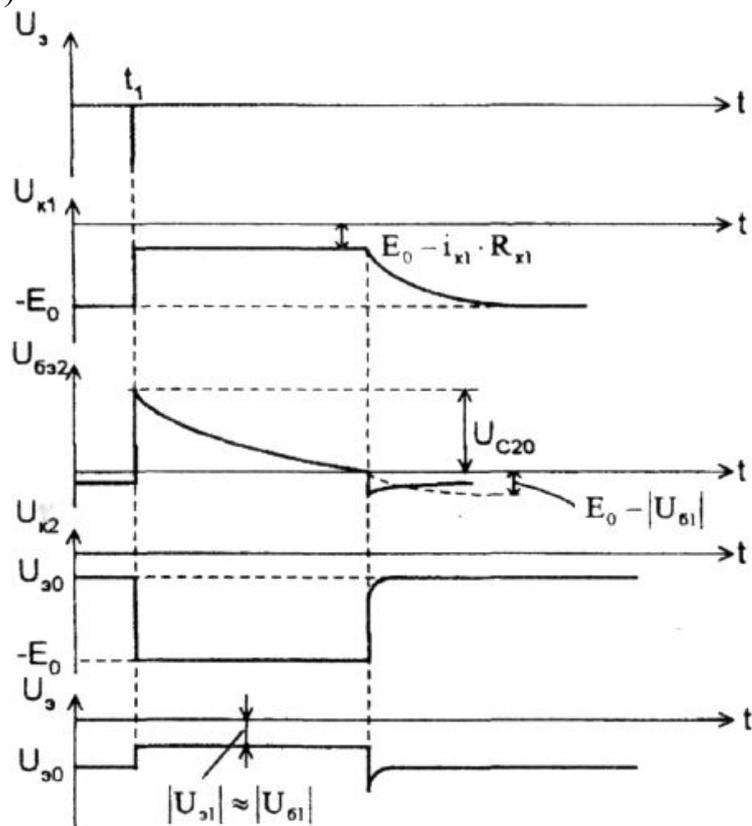


Рис. 4.5. Мультивибратор с эмиттерной связью: а - схема; б – графики

Цепь запуска - ёмкостная без развязки по переменной составляющей и осуществляется по базовым цепям.

В исходном состоянии устойчивого равновесия транзистор VT_2 открыт и насыщен, так как посредством резисторов R_{b2} и R_3 от источника поступает дос-

таточный открывающий базовый ток. Вследствие этого по цепи $R_{к2}$, коллектор-эмиттер насыщенного VT_2 , R_3 протекает коллекторный ток $I_{к2}$, и на резисторе R_3 суммой базового и коллекторного токов вырабатывается напряжение U_3 . Транзистор VT_1 заперт, хотя посредством делителя R_1R_2 на базу подаётся некоторый отрицательный потенциал. Но напряжение на базовом электроде VT_1 выбирается меньшим (по абсолютной величине) по отношению к эмиттерному напряжению U_3 , что создает запирающее напряжение на переходе база-эмиттер.

Конденсатор C_2 через резистор $R_{к1}$, открытый переход база-эмиттер VT_2 , резистор R_3 заряжен до напряжения

$$U_{c0} = E_0 - U_3$$

и не оказывает влияния на работу VT_2 , как и в рассмотренной базовой схеме рис. 4.1.

Запускающий импульс отрицательной полярности, амплитуда которого больше напряжения U_3 , откроет транзистор VT_1 . В схеме будут происходить стандартные этапы подготовки и рассасывания. Только этап регенерации имеет некоторые особенности от рассмотренного выше из-за специфической реализации цепи обратной положительной связи.

Отпирание транзистора VT_1 приводит к понижению напряжения (по абсолютной величине) на его коллекторе. Этот положительный перепад напряжения через конденсатор C_2 передаётся на базу VT_2 , в результате чего происходит уменьшение коллекторного тока $I_{к2}$, что в свою очередь вызывает уменьшение напряжения на R_3 , т.е. на эмиттерах обоих транзисторов. Уменьшение закрывающего напряжения U_3 приводит к дальнейшему открыванию VT_1 . Этот процесс переключения развивается лавинообразно.

Следует отметить, что через резистор R_3 протекают два тока – $I_{к1}$ и $I_{к2}$ из которых первый увеличивается, а второй уменьшается. Уменьшающийся ток создает положительную обратную связь, способствующую переключению транзисторов. Увеличивающийся ток $I_{к2}$ создаёт отрицательную обратную связь, препятствующую этому, как бы стремится поддержать постоянство напряжения U_3 .

Как будет показано ниже, для устойчивой работы схемы приходится выполнять соотношение $R_{к1} > R_{к2}$. Соответственно максимальное значение напряжения на R_3 от тока $I_{к1}$ будет меньше, чем от тока $I_{к2}$, и выполняется неравенство $I_{к1} \cdot R_3 < I_{к2} \cdot R_3$. В силу этого при переключении транзисторов переходный процесс напряжения на R_3 должен стремиться к меньшему значению. Итак, из-за неравенства токов $I_{к1}$ и $I_{к2}$ уменьшение большего выполняет главную роль, т.е. в схеме преобладает положительная обратная связь.

После переключения транзисторов напряжение конденсатора C_2 через открытый переход коллектор-эмиттер VT_1 удерживает транзистор VT_2 в закрытом состоянии. В то же время конденсатор перезаряжается от источника питания по цепи: $-E_0, R_{б2}, C_2$, переход коллектор-эмиттер $VT_1, R_3, +E_0$, и все процессы происходят аналогично базовой схеме ждущего мультивибратора.

На этапе регенерации присутствие запускающего импульса уже не обязательно. Но на стадии формирования импульса, когда короткий запускающий импульс прекращает своё открывающее воздействие на транзистор VT_1 необходимо поддерживать последний в насыщенном состоянии. Это действие реализуется за счёт делителя $R_1 R_2$, с выхода которого на базу поступает необходимый ток. Величина базового напряжения выбрана меньше чем

$$U_3 = I_{к2} \cdot R_3$$

и соответственно ток $I_{б1}$ будет меньше $I_{б2}$. А для того чтобы VT_1 также находился в насыщенном состоянии, но при меньшем базовом токе, необходимо уменьшать ток $I_{к1}$ по сравнению с $I_{к2}$ за счёт выполнения неравенства $R_{к1} > R_{к2}$.

Основной недостаток схемы ждущего мультивибратора с эмиттерной связью в том, что выходное напряжение $U_{к2}$ изменяется не от нуля из-за присутствия ненулевого напряжения U_3 .

4.4. Ждущий мультивибратор с конденсатором в эмиттерной цепи

Схема ждущего мультивибратора с конденсатором в эмиттерной цепи изображена на рис. 4.6. В исходном состоянии устойчивого равновесия транзистор VT_1 заперт за счёт напряжения $E_{см}$, включенного в эмиттерную цепь. Через резисторы $R_{к1}$ и $R_{э2}$ от источника питания E_0 в базу транзистора VT_2 поступает открывающий ток. Транзистор открыт и работает в активной области, близкой к режиму насыщения из-за включения нагрузочного резистора $R_{э2}$ в эмиттерную цепь (схема эмиттерного повторителя).

Так как VT_2 работает в режиме эмиттерного повторителя, то

$$U_{с0} \approx E_0 - E_{см},$$

причём на левой обкладке, подключённой к эмиттеру VT_1 будет положительный потенциал. Этот зарядный ток конденсатора на резисторе $R_{э1}$ создаёт напряжение, которое ещё больше удерживает транзистор VT_1 в закрытом состоянии. Когда конденсатор зарядится до постоянного значения U_0 , то разрывается гальваническая связь между эмиттерами транзисторов, и схема будет находиться в устойчивом состоянии до прихода запускающего импульса.

Этот вариант схемы ждущего мультивибратора по отношению к ранее рассмотренным имеет преимущество в уменьшенном времени восстановления, так как заряд конденсатора C происходит не через резистор $R_{к1}$, а с использованием относительно малой величины резистора $R_{э1}$. Эта особенность может быть выгодна, если требуется генерация большой величины t_n и приходится использовать большую величину времязадающей ёмкости C .

Второе достоинство схемы - это отсутствие этапа рассасывания неосновных носителей в базе транзистора VT_2 , так как он работает в активной области, и схема обладает лучшим быстродействием.

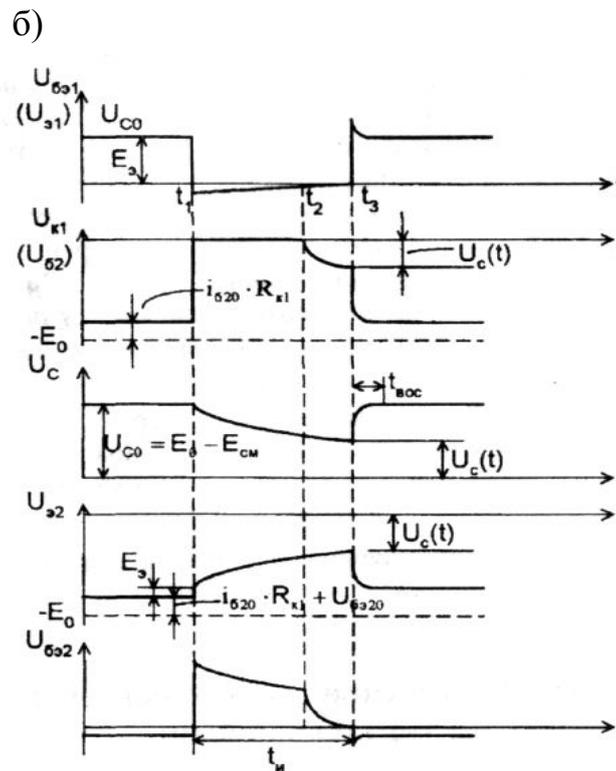
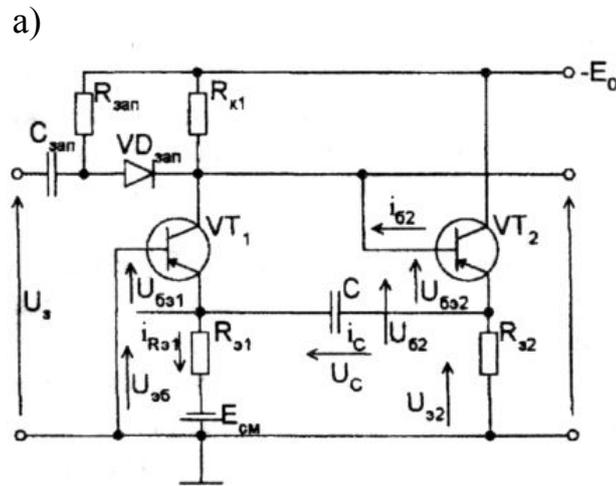


Рис. 4.6. Мультивибратор с конденсатором в эмиттерной цепи:
а - схема; б - графики процессов

В момент прихода запускающего импульса положительной полярности (на графиках не показан) транзистор VT_2 закрывается, происходит скачкообразный переход схемы из состояния устойчивого равновесия к состоянию квазиравновесия с протеканием этапов подготовки и регенерации.

На этапе регенерации положительный перепад напряжения на коллекторе транзистора VT_1 через переход база-эмиттер VT_2 и конденсатор C поступает на эмиттер VT_1 . Это способствует более быстрому открыванию VT_1 . Таким образом, при помощи этой цепи осуществляется положительная обратная связь. После закрытия транзистора VT_2 и открытия VT_1 начинается этап квазиравновесия, и формируется выходной импульс. Транзистор VT_2 разрывает связь по-

стоянного источника питания E_0 с резистором $R_{э2}$, и конденсатор C через резисторы $R_{э2}$ и $R_{э1}$ начинает перезаряжаться до значения $U_c = E_{см} + I_{к1} \cdot R_{э1}$. За счет этого конденсаторного тока на участке цепи $E_{см}$, $R_{э1}$ будет поддерживаться открывающее напряжение на переходе база-эмиттер VT_1 . Существует и вторая цепь разряда конденсатора: $R_{э2}$, переход база-эмиттер VT_1 . И этот ток конденсатора поддерживает транзистор VT_1 в насыщенном состоянии.

Некоторая особенность (недостаток) в формировании выходного импульса проявляется в момент t_2 и объясняется тем, что по мере убывания напряжения на переходе эмиттер-база транзистора VT_1 последний переходит из состояния насыщения в активную область, сопротивление транзистора VT_1 возрастает, задерживая момент переключения. К моменту t_3 транзистор VT_1 закрывается полностью, и схема скачкообразно переходит к устойчивому состоянию с протеканием этапов подготовки, регенерации и восстановления. Здесь этап рассасывания тоже отсутствует, так как перед началом скачка транзистор VT_1 находится в активной области. Таким образом, как первый, так и второй скачок протекают быстро, что выделяет эту схему среди других.

4.5. Автоколебательные мультивибраторы

Автоколебательные мультивибраторы используют в качестве генераторов прямоугольных импульсов с заданной длительностью и частотой повторения в тех случаях, когда нет жёстких требований к стабильности этих параметров. Они относятся к классу астабильных генераторов, не имеющих длительно устойчивых состояний равновесия.

Два варианта автоколебательных мультивибраторов показаны на рис. 4.7 и рис. 4.8. Схема рис. 4.7 образуется из схемы ждущего мультивибратора (см. рис. 4.1) путём отказа от источника смещения и замены резисторно-емкостной связи на емкостную связь C_1 .

В этом случае в схеме уже не может существовать состояние устойчивого равновесия, так как обе емкостные связи вынуждают следовать друг за другом чередующиеся состояния квазиравновесия. Мультивибратор действует в режиме постоянного генерирования последовательности прямоугольных импульсов. Каждое состояние квазиравновесия иллюстрируется такими же графиками, как и на рис. 4.1,6, но так как состояния квазиравновесия чередуются, то они изображаются в виде последовательности графиков вида, показанного на рис. 4.1, на временной оси. Пример такой последовательности приведён на рис. 4.7. Отличительной особенностью графиков рис. 4.7,6 является то обстоятельство, что длительность генерируемых импульсов по коллекторным выходам транзисторов VT_1 и VT_2 различна. Объясняется это разными величинами емкостей C_1 и C_2 - Принято говорить, что схема мультивибратора в этом случае несимметрична, в отличие от симметричной схемы, когда величины емкостей C_1 и C_2 и резисторов R_1 , R_2 равны, а на выходах транзисторов генерируются импульсы равной длительности типа «меандр».

Недостаток схемы рис. 4.7,а состоит в том, что из-за наличия режима восстановления, т. е. заряда конденсаторов C_1 и C_2 , форма импульсов на выходе не прямоугольна. Этот недостаток устранён в схеме рис. 4.8 установкой отсекающих диодов VD_3, VD_4 и резисторов R_3, R_4 . Отсекающие цепочки действуют следующим образом.

При закрытии ранее открытого транзистора, например, VT_1 , напряжение на коллекторе его должно скачком устремиться к напряжению E_0 . В схеме рис. 4.7,а это было невозможно из-за наличия заряда конденсатора C_2 (этап восстановления). Иначе протекают процессы в схеме рис. 4.8,а. При закрытии транзистора VT_1 возрастающее на его коллекторном электроде напряжение минусовой полярностью закрывает отсекающий диод VD_1 , отключая коллекторный электрод от конденсатора C_2 . Поэтому фронт напряжения получается практически прямоугольным, а заряд конденсатора C_2 (этап восстановления) происходит через резистор R_3 - Схема мультивибратора рис.4.8,а также несимметрична, о чём свидетельствуют графики рис. 4.8,б.

Отсекающие диоды можно устанавливать и в схемы ждущих мультивибраторов, рассмотренных ранее, при этом они включаются только лишь в емкостную связь, совершенно аналогично автоколебательным мультивибраторам. В этом случае генерируемые на выходе импульсы будут прямоугольными.

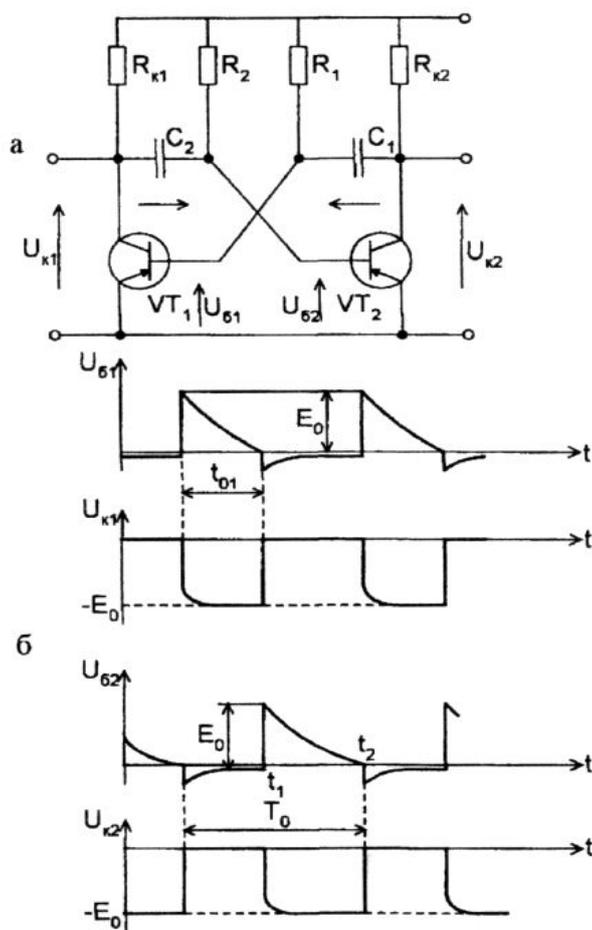


Рис. 4.7. Автоколебательный мультивибратор:
а - схема; б - графики процессов

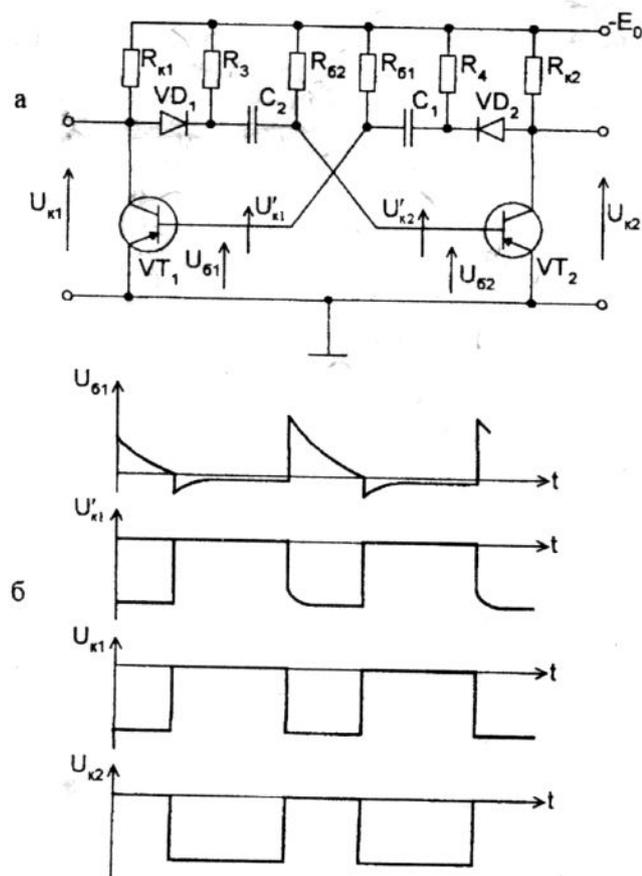


Рис. 4.8. Автоколебательный мультивибратор с отсекающими диодами:
а - схема; б - графики процессов

4.6. Мультивибраторы на полевых транзисторах

Схема ждущего мультивибратора на полевых транзисторах с индуцированным каналом «Р»-типа изображена на рис. 4.9,а. По внешней форме она идентична схеме, представленной на биполярных транзисторах на рис. 4а. Запуск схемы происходит с помощью запускающей цепочки $C_p R_p VT_3$ подключенной к стоковой цепи транзистора VT_1 . В исходном состоянии устойчивого равновесия транзистор VT_1 закрыт, а VT_2 открыт, так как к его затвору приложено открывающее напряжение отрицательной полярности от источника E_0 . Запускающий импульс положительной полярности поступает в момент t_1 на затвор открытого транзистора VT_2 через конденсатор C_p , диод VD_3 времязадающий конденсатор C (график $U_{вх}$ на рис. 4.9,б). Происходит скачкообразное закрывание транзистора VT_1 и открывание транзистора VT_1 с протеканием этапов подготовки, регенерации. Этап рассасывания у полевых транзисторов отсутствует, так как их проводимость обусловлена основными носителями по сравнению с биполярными транзисторами, у которых проводимость проявляется за счет не основных носителей.

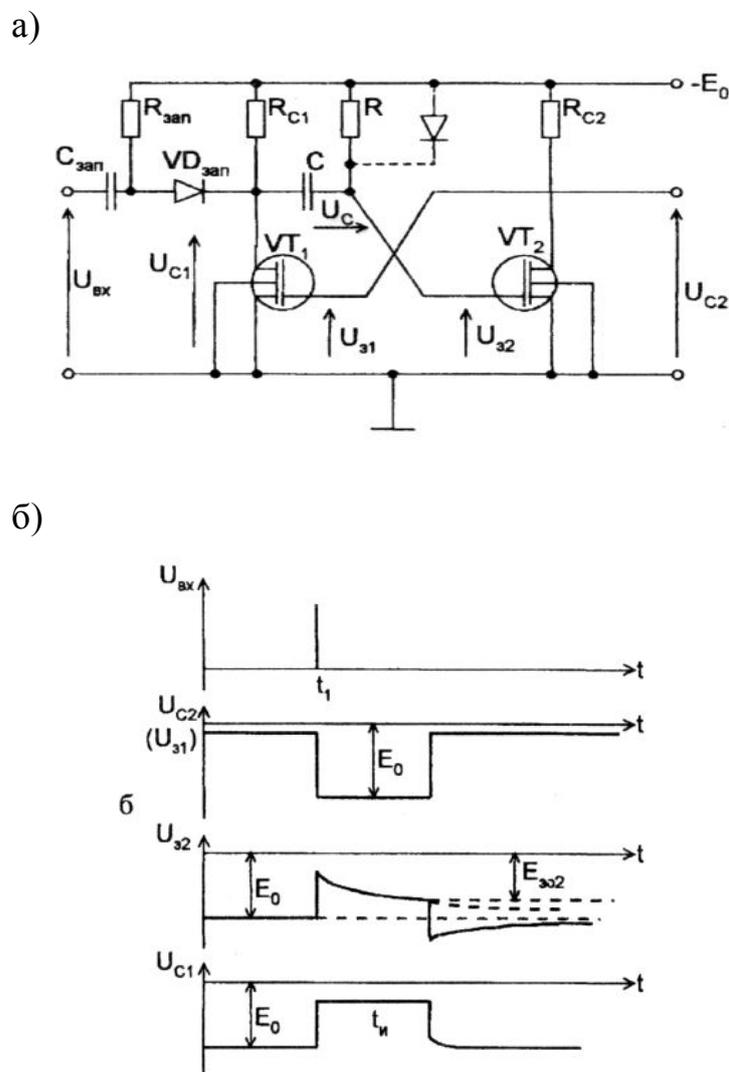


Рис. 4.9. Мультивибратор на полевых транзисторах с индуцированным каналом «Р»-типа: а - схема; б – графики

Конденсатор C вплоть до момента t_1 был разряжен в связи с тем, что и на стоковой и на затворной обкладке в состоянии устойчивого равновесия приложено напряжение источника питания. В момент t_1 транзистор VT_1 открывается, соединяя стоковую обкладку конденсатора C с землёй, начинается его заряд, продолжающийся до тех пор, пока напряжение на затворной обкладке не достигнет величины E_{302} , при которой полевой транзистор VT_2 открывается. Происходит второй скачок, сопровождающийся этапом подготовки, регенерации, восстановления; схема переходит в состояние устойчивого равновесия. Кон-

денсатор C постепенно разряжается через резисторы R_{c1} и R , транзистор VT_2 удерживается в открытом состоянии напряжением источника питания, поступающим на затвор VT_2 через резистор R , а транзистор VT_1 закрыт, так как его затвор соединён с землей через стоковый электрод открытого транзистора VT_1 .

На полевых транзисторах могут быть построены и другие схемы мультивибраторов, аналогичные рассмотренным ранее, с применением биполярных транзисторов.

4.7. Мультивибраторы на туннельных диодах

Туннельные диоды являются одним из самых быстродействующих приборов в электронной технике. Поэтому их применяют в тех импульсных схемах, от которых требуется быстродействие, недостижимое посредством униполярных и биполярных транзисторов. Например, необходима разработка приборов для оценки импульсных свойств униполярных и биполярных транзисторов. Ясно, что собственные импульсные свойства прибора должны быть не менее чем на порядок лучше по сравнению с испытуемыми. В этих случаях полезными могут быть импульсные схемы на туннельных диодах, электронных устройствах, использующих эффект Джозефсона, диодах Ганна, диодах Шотки и т.д.

Для выполнения схемы мультивибратора на туннельных диодах используется вольтамперная характеристика туннельного диода N типа, изображенная на рис. 4.10,6. Эта характеристика на интервале $P...Q$ обладает участком отрицательного сопротивления, на которой положение рабочей точки неустойчиво. Физический смысл участка неустойчивости соответствует наличию в туннельном диоде внутренней положительной обратной связи, проявляющейся так же, как и в двух каскадном транзисторном усилителе, на котором реализуются триггеры или мультивибраторы. Поэтому на туннельных диодах могут быть построены триггеры, мультивибраторы как в ждущем, так и в колебательном режиме.

Одна из схем мультивибратора в ждущем режиме изображена на рис. 4.10,а. Она состоит из последовательно соединённых резисторов R , индуктивности L и туннельного диода VD . Вся схема подключена к источнику питания E_0 . Символом i_{BX} обозначен источник запускающих импульсов, основное требование которому состоит в том, что внутреннее сопротивление его должно быть значительно больше по сравнению с внутренним сопротивлением туннельного диода на любом участке характеристики, а также повышать не менее чем на порядок все другие активные сопротивления схемы мультивибратора. Таким образом, источник запускающих импульсов должен генерировать запускающий импульс, не шунтируя туннельный диод на протяжении остального интервала времени. В состоянии устойчивого равновесия до момента времени t_1 , когда переходные процессы в схеме отсутствуют, напряжение питания должно быть выбрано таким, чтобы оно соответствовало точке E_0 (рис. 4.10,6), а наклон динамической нагрузочной прямой R должен быть принят из условия, чтобы прямая R проходила через точку E_0 и еще одну точку A на N -

характеристике, которая ориентировочно располагается чуть выше середины интервала между точками М и Р. Только при таком выборе напряжения питания E_0 и наклона динамической нагрузочной прямой R схема будет обладать свойствами мультивибратора в ждущем режиме.

В момент t_1 появления запускающего импульса (график t_{BX} рис. 4.10,в) сопротивление индуктивности L велико (для быстродействующего процесса), поэтому весь ток запускающего импульса поступает в туннельный диод, а рабочая точка на N-характеристике перемещается из точки А в точку Р и уже скачком переходит в точку В и далее в точку В'. Объяснить скачкообразный переход из точки Р в точку В N-характеристики можно исходя из двух обстоятельств. Во-первых, если увеличить ток по вертикальной оси от значения I_a до значения $I_A + I_{BX}$, то это означает перемещение по характеристике от точки А до точки Р и далее - скачкообразный переход к точке В и В' так как, например, координате тока в точках Р и В соответствуют две координаты напряжений, полученные отсечением на горизонтальной оси напряжений вертикальными линиями, проведенными через точки Р и В. Во-вторых, такое увеличение тока достигается за счет источника i_{BX} , который имеет большое внутреннее сопротивление и, стало быть, большое внутреннее напряжение. Если бы точку напряжения источника i_{BX} изобразить на горизонтальной оси аналогично напряжению E_0 , то эта точка расположилась бы далеко в правой части оси напряжений вне поля рисунка, а наклон динамической прямой этого источника i_{BX} был бы близок к горизонтальной оси, сама прямая проходила бы через точку В' на N-характеристике. Поэтому по сути дела скачок напряжения на туннельном диоде обеспечивается за счет напряжения источника сигнала I_{BX} (график U_d на рис. 4.10,в).

После снятия запускающего импульса в цепи ждущего мультивибратора начинают проявляться переходные процессы на индуктивности L, соответствующие состоянию квазиравновесия. Из-за наличия индуктивности ток диода не может уменьшиться мгновенно, следовательно, в первый момент после снятия запускающего импульса ток соответствует точке В', наклон динамической нагрузочной прямой R остаётся неизменным, значит, напряжение, которое должно поддерживать ток в точке В, должно быть равно такой величине, которая при наклоне R, проходящем через точку В' (на графике не показано), будет поддерживать ток точки В'. То есть в схеме устанавливается сумма ЭДС самоиндукции, генерируемой индуктивностью L, и напряжением питания E_0 .

Постепенно ЭДС самоиндукции уменьшается, вследствие этого перемещается влево динамическая нагрузочная прямая R. Одно из промежуточных положений такого перемещения показано точками А' и Е'.

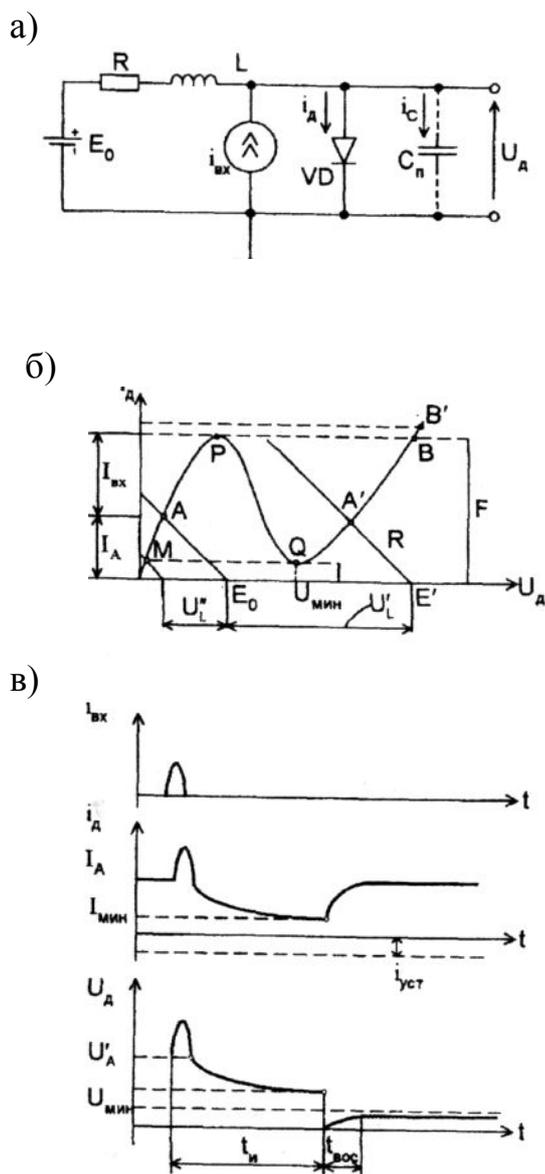
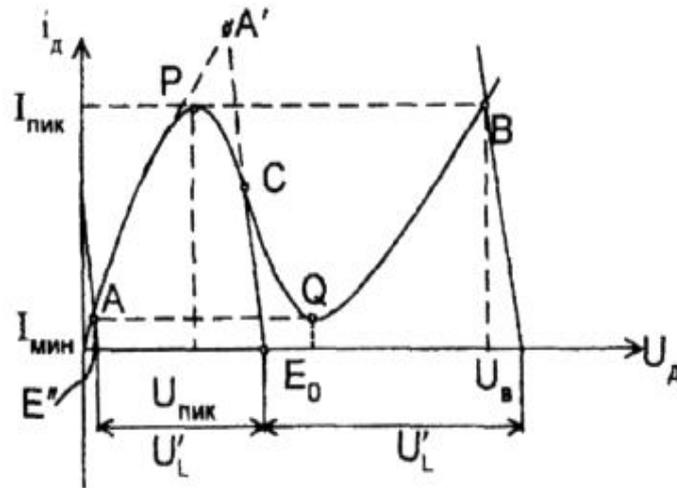


Рис. 4.10. Ждущий мультивибратор на туннельном диоде:
 а - схема; б - вольтамперная характеристика; в - графики процессов

После достижения точки Q происходит скачкообразный переход в точку М и плавное передвижение к точке А устойчивого равновесия. На этом процессы генерации импульса в ждущем мультивибраторе заканчиваются. Автоколебательный режим мультивибратора на туннельном диоде может быть получен с помощью такой же схемы, как и ждущий мультивибратор (на рис.4.10,а), но наклон динамической нагрузочной прямой R и напряжение источника питания должны быть выбраны такими, как показано на рис. 4.11,а, кроме того, надо исключить цепь запуска. При подаче на схему напряжения питания в ней сразу же самопроизвольно устанавливаются колебания, форма которых показана на рис. 4.11,б.

а)



б)

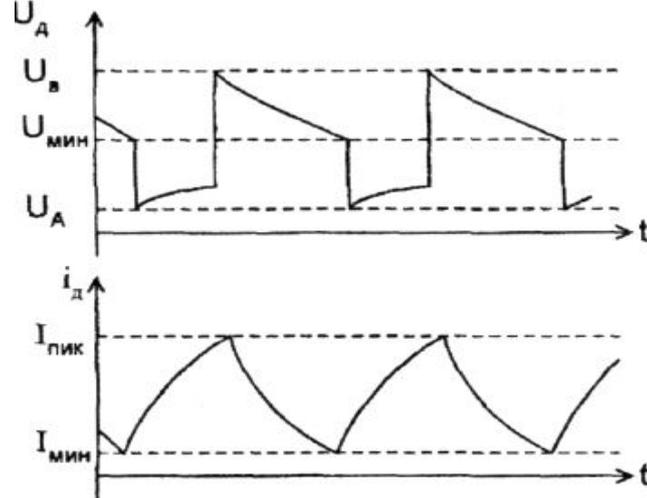


Рис. 4.11. Графики автоколебательного мультивибратора на туннельном диоде:
а - графики на характеристике "N"- типа; б - временные процессы

Рассмотрим процессы, происходящие в схеме мультивибратора. При включении напряжения питания ток i начинает медленно (из-за наличия индуктивности) нарастать, постепенно достигает точки P и рабочая точка скачком переходит в точку B . Физический смысл такого перехода состоит в том, что после достижения точки P ток туннельного диода ещё может возрасти под действием напряжения E_0 , но возрастание возможно только в точку B , то есть туннельный диод принимает новое состояние, увеличивая свое внутреннее сопротивление.

В новом состоянии в точке B тот же по величине ток туннельного диода, что и $I_{\text{пик}}$, создаётся возросшим напряжением U_B на туннельном диоде. Для получения этого напряжения индуктивность L должна генерировать ЭДС самоиндукции U'_L , складывающуюся с напряжением питания E_0 .

Дальнейшее повышение тока i (выше точки В) невозможно, так как нет внутренних схемных процессов, которые могли бы привести к такому повышению: напряжение E_0 неизменно, а ЭДС самоиндукции U'_L после скачка в точку В имеет тенденцию только к убыванию. Поэтому начинается постепенное уменьшение U'_L и тока диода, рабочая точка на характеристике перемещается из точки В в точку Q. Здесь опять происходит ее скачкообразный срыв и переход в точку А. Между точками Q...А происходит процесс изменения состояния туннельного диода, при котором вследствие внутренних положительных обратных связей скачком уменьшается его сопротивление. Этот процесс аналогичен скачкообразному процессу в точках Р, В, но там отмечалось нарастание сопротивления туннельного диода.

Некоторым недостатком импульсных схем на туннельных диодах является малая амплитуда выходных импульсов, составляющая несколько десятых долей вольта.

4.8. Мультивибраторы на тиристорах (тринисторах)

В мультивибраторах на тиристорах используется S-образная характеристика, имеющая участок отрицательного сопротивления. На рис. 4.12, а изображена схема ждущего мультивибратора на тиристоре. Она образована последовательным соединением тиристора VD и двух резисторов R, R_a , один из которых зашунтирован конденсатором С. Вся цепь подключена к источнику питания E_0 . Графики, иллюстрирующие процессы в ждущем мультивибраторе, приведены на рис. 4.12,б. До момента t_1 поступления запускающего импульса (см. рис. 4.12,б) тиристор VD закрыт, ток в его цепи незначителен (см. рис. 4.12,б), а напряжение на аноде тиристора U_a равно напряжению питания. В момент t_1 поступает запускающий импульс, который открывает тиристор VD, в связи с этим напряжение на его аноде становится практически равным нулю, а ток возрастает скачком до величины E_0/R_a . Здесь необходимо отметить, что сопротивления R_a и R выбираются такой величины, чтобы динамические нагрузочные прямые располагались так, как показано на рис. 4.12,в. Сумма двух сопротивлений R_a+R имеет большую величину по сравнению с одним из сопротивлений R_a , поэтому прямая R_a+R располагается с наклоном, более близким к горизонтальной оси, чем прямая R_a . Напряжение питания также выбирается относительно точки Р характеристики, как изображено на рис. 4.12,в. Таким образом, динамическая нагрузочная прямая R_a+R образует одну точку пересечения 1' с S-характеристикой, а прямая R_a образует три точки пересечения 1...2...3. До скачка в состоянии устойчивого равновесия рабочая точка находится на S-характеристике, совпадая с точкой пересечения прямой R_a+R и S-характеристики. После скачка сопротивление R оказывается закороченным конденсатором С, а рабочая точка располагается в точке 3 на пересечении S-характеристики открытого тиристора VD и прямой R_a .

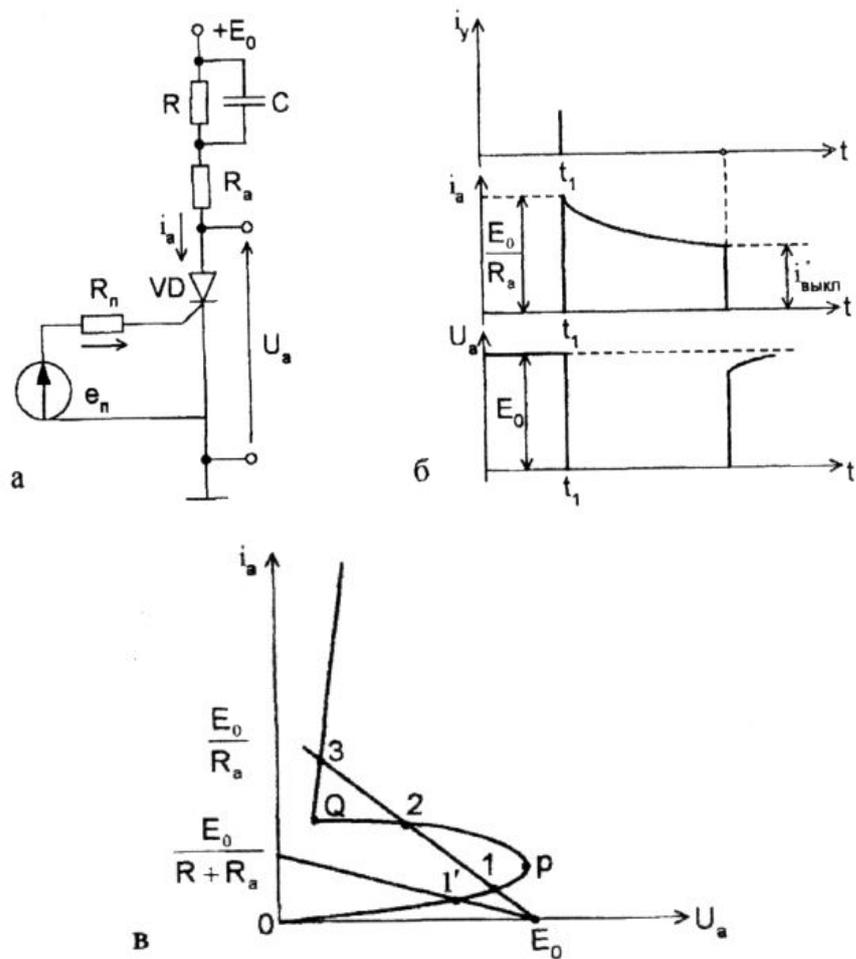


Рис. 4.12. Мультивибратор на тиристоре:
 а - схема; б - временные процессы; в - графики на характеристике "S" – типа

По мере заряда конденсатора C ток в цепи убывает, в связи с чем рабочая точка постепенно перемещается по S -характеристике из точки 3 в точку Q . Как только ток тиристора достигает величины $I_{\text{выкл}}$ (в точке Q), происходит самопроизвольное выключение тиристора, рабочая точка скачком переходит в точку $1'$, схема принимает вновь состояние устойчивого равновесия.

На тиристорах могут быть построены автоколебательные мультивибраторы, триггеры и другие импульсные схемы. Все они отличаются малым быстродействием вследствие большой инерционности процессов выключения в тиристорах (из-за глубокого насыщения p - n переходов). Достоинство тиристорных схем состоит в больших амплитудах напряжений, которые можно получить на выходах анодных электродов - до нескольких сотен вольт и более.

4.9. Генераторы импульсов на микросхемах

Так же как и рассмотренные схемы на дискретных элементах, генераторы на микросхемах используют положительную обратную связь. Могут применяться как в ждущем, так и в автоколебательном режиме. На рис. 4.13,а,б при-

ведены два варианта генераторов, построенных с применением логических микросхем И-НЕ.

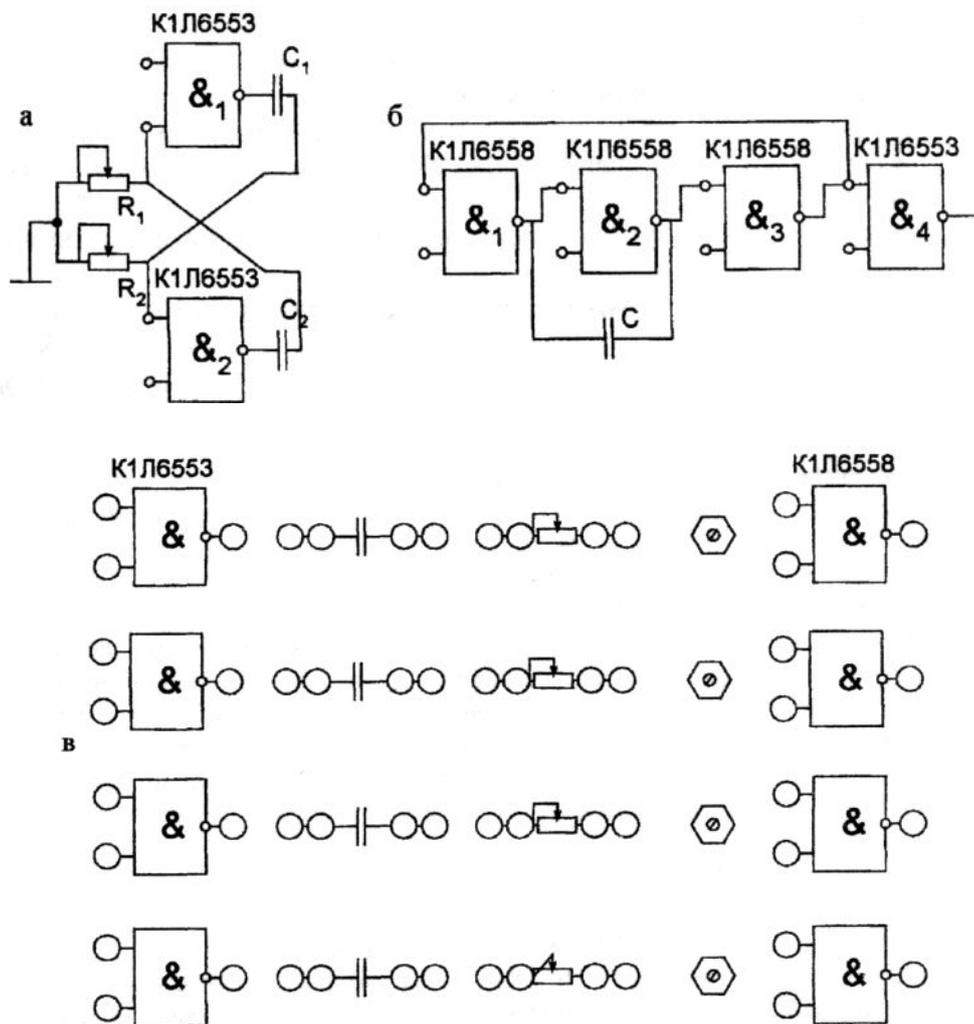


Рис. 4.13. Схемы генераторов в интегральном исполнении:
 а - на двух логических элементах; б - на четырёх логических элементах;
 в - макет для сборки схем

Первый генератор (рис. 4.13,а) собран на двух логических микросхемах, каждая из которых на активном участке рабочей области выполняет функции инвертирующего каскада, подобные тем, которые имеет обычный транзисторный каскад с коллекторной нагрузкой. Поэтому по исполнению эта схема совершенно подобна схеме автоколебательного мультивибратора на дискретных элементах, изображенной на рис. 4.7,а. Конденсаторы C_1 , C_2 схемы 4.13,а включены между выходами и входами соответствующих микросхем так же, как конденсаторы C_1 , C_2 схемы рис. 4.7,а включены между базами и коллекторами соседних транзисторов. Потенциометры R_1 , R_2 схемы рис. 4.13,а по своим функциям подобны резисторам R_1 , R_2 схемы рис. 7,а. Процессы схемы рис. 4.13,а можно рассматривать с помощью графиков рис. 4.7,б. Регулировка частоты генерирования импульсов в схеме рис. 4.13,а может быть получена пу-

тем изменения сопротивлений потенциометров R_1 , R_2 : чем меньше их величины, тем выше частота генерации. Основной недостаток схемы - относительно низкая температурная стабильность.

На рис. 4.13,6 изображена более сложная схема на четырех логических микросхемах И-НЕ. Обратной связью охвачено три логических микросхемы, каждая из которых является инвертором. Конденсатор C подключен параллельно только одной микросхеме. В моменты формирования скачков конденсатор C имеет очень малое сопротивление и фактически закорачивает вторую микросхему И-НЕ. Поэтому контур общей обратной связи охватывает две логических микросхемы, т.е. обратная связь становится положительной, обеспечивая процесс рассасывания регенерации, подготовки. После скачка начинается процесс формирования вершины импульса, протекающий относительно медленно.

Конденсатор C медленно заряжается или разряжается на соответствующем участке вершины импульсов, имеет большое сопротивление, не шунтирует микросхему. На этом участке можно считать, что общая обратная связь охватывает три инвертирующих микросхемы, она становится отрицательной, стабилизируя длительность генерируемых импульсов. Это обстоятельство делает схему относительно стабильной в широком диапазоне температур. Недостаток ее в том, что при необходимости изменения частоты генерирования следует изменять ёмкость конденсатора C , а это не всегда удобно в условиях практики.

4.10. Лабораторное задание

1. Изучить основы генерирования импульсов.
2. Изучить принципы построения мультивибраторов и их практические схемы.
3. Исследовать схему ждущего мультивибратора с коллекторно-базовыми связями.
4. Исследовать схему автоколебательного мультивибратора с коллекторно-базовыми связями.
5. Исследовать схему автоколебательного мультивибратора с коллекторно-базовыми связями и отсекающими диодами.
6. Исследовать схему ждущего мультивибратора с эмиттерной связью.
7. Исследовать схему ждущего мультивибратора с конденсатором в эмиттерной цепи.
8. Исследовать генераторы прямоугольных импульсов на микросхемах.

4.11. Описание лабораторной установки

Изображение передней панели лабораторной установки приведено на рис. 4.14. На ней выгравированы две схемы, отмеченные цифрами I; II, а также мнемосхема генераторов импульсов, отмеченная цифрой III. Посредством схе-

мы I можно исследовать различные варианты мультивибраторов с коллекторно-базовыми связями как в ждущем, так и в автоколебательном режиме. Здесь же исследуются схемы базового или коллекторного запуска ждущих мультивибраторов.

По схеме II собираются мультивибраторы с эмиттерной связью и с конденсатором в эмиттерной цепи.

Мнемосхема III позволяет получить прямоугольные импульсы как положительной, так и отрицательной полярности, продифференцированные импульсы обеих полярностей, а также постоянные напряжения, амплитуду которых можно изменять потенциометрами в пределах $0...+3$ В и $0...-3$ В.

Штепсельный разъем IV служит для подключения отдельных модулей со схемами на логических микросхемах, туннельных диодах, тиристорах.

4.12. Порядок выполнения работы

1. Подготовить мнемосхему III источников сигналов.

Установить потенциометры II, III, IX, X, "Рег.ампл." в крайнее правое положение (по часовой стрелке), потенциометры I, IV - в крайнее левое положение. Переключатели V, VI, VII, VIII установить в 1-ое положение, тумблеры П5, П6, П7, П8, П9, П10 в верхнее положение. После таких подготовительных операций на выходных зажимах мнемосхемы устанавливаются испытательные напряжения. На рис. 4.15 приведена принципиальная схема источников сигналов, элементы которой обозначены теми же символами, что и на передней панели лабораторной установки. Она состоит из автоколебательного мультивибратора на транзисторах VT_1 , VT_2 , аналогично рис. 4.8,а и двух ждущих мультивибраторов. Первый ждущий мультивибратор на транзисторах VT_3 , VT_4 генерирует импульсы положительной полярности (мнемосхема $\text{—}\square\text{—}$), второй на транзисторах VT_5 , VT_6 - отрицательной полярности (мнемосхема $\text{—}\square\text{—}$). Дифференцирующие RC-цепочки и диодные ключи позволяют получить в гнездах 2, 3, 4, 5 продифференцированные импульсы положительной и отрицательной полярности, используемые в качестве выходных сигналов.

Включить тумблер «Сеть». Подключить земляной проводник осциллографа к земляным гнездам любой из исследуемых схем (например, гнезда 13, 14, 16, 17, 18 схемы I), с помощью потенциального зажима осциллографа наблюдать в гнездах 1 и 12 схемы III источника сигналов прямоугольные импульсы отрицательной полярности (их вершины несколько искажены). В гнездах 2, 4 наблюдать продифференцированные импульсы отрицательной полярности, в гнездах 3, 5 - положительной полярности, в гнездах 8, 9 - прямоугольные импульсы положительной полярности, в гнездах 10, 11 - прямоугольные импульсы отрицательной полярности. На этом подготовка источника сигналов заканчивается.

2. Исследовать схему ждущего мультивибратора с коллекторно-базовыми связями, с базовым запуском.

Для этого, воспользовавшись схемой I, в верхней части передней панели лабораторной установки с помощью тумблеров и переключателей собрать схему рис. 4.1,а.

Сборку схемы произвести следующим образом: галетный переключатель П12 установить в I положение, галетный переключатель П13 установить в III положение, тумблеры П3, П6, П7, П9, П10 включить, тумблеры Ш, П2, П4, П5, П8, ПИ - отключить. Потенциометры Ra, R_S, RII установить в крайнее левое положение. Регулятор «Рег. E₀» установить в крайнее правое положение, измерить напряжение -E₀, убедиться, что оно равно -5 В. Регулятор «Рег. E_{см}» установить в такое положение, при котором напряжение в гнезде 15 по отношению к земле составляет ориентировочно +0,1 В.

2.1. Подключить гнездо 19 запускающей цепи ждущего мультивибратора к гнездам 3 или 5 источника сигналов. При этом продифференцированные импульсы положительной полярности поступают на базу открытого транзистора VT₂, периодически вызывая переход к квазистационарному состоянию.

Наблюдать с помощью осциллографа импульсы на выходах транзисторов VT₁ (гнездо 2) и VT₂ (гнездо 12). Снять осциллограммы напряжений в точках 2, 12, 8, 10, 19. Рекомендованное положение переключателя синхронизации осциллографа С1-48Б "-20ms". Сопоставить снятые осциллограммы с графиками рис. 4.1,6, объяснить совпадающие участки и различия.

2.2. Увеличивая сопротивление R₅ путем вращения его по часовой стрелке, снять зависимость длительности генерируемого импульса от величины сопротивления (следовательно, постоянной времени, которую можно найти, имея в виду, что ёмкость времязадающего конденсатора С составляет 0,1 мФ). Величину сопротивления измерять тестером, на время измерения отключить тумблер П3. Длительность генерируемого импульса измерять посредством частотомеров 43-32 или 43-33, используя сигнал на коллекторном выходе транзистора VT₂ (гнездо 12). При настройке лабораторной работы измерения производились частотомером 43-33. Входы А и Б подключались к гнезду 12, земляной электрод частотомера соединялся с землей используемой схемы. Тумблер "Внешний запуск" на панели частотомера - в нижнем положении ручка "Время индикации" - в удобном для съема показаний режиме, переключатель "Род работы" в положении А - Б, переключатель "Время измерения" - в положении 10μs, тумблер "Запуск" канала А - в нижнем положении, тумблер "Запуск" канала Б - в верхнем положении. Ручки уровней каналов А и Б устанавливаются в промежуточном положении путем медленного вращения до тех пор, пока на индикаторе частотомера не выявится четкий и устойчивый отсчет длительности импульса.

Аналогичные измерения произвести для случая изменения сопротивления R₁ (по схеме рис. 4.4,а). При этом потенциометр R₅ установить в крайнее левое положение, а потенциометр R₂ медленно вращать по часовой стрелке. В связи с тем, что гнездо для измерения части сопротивления R₂ не предусмотрено, отсчет длительности импульса произвести только в двух крайних положениях движка потенциометра R₂ и одном среднем положении.

2.3. Ввести отсекающий диод (аналогично схеме 4.8,а). Для этого тумблер П2 -включить, П6 - отключить, положение потенциометра R5 может быть произвольное. Наблюдать изменение формы импульсов на коллекторном электроде транзистора VT₁ (гнездо 2), объяснить различие.

2.4. При наличии свободного времени произвести такие же опыты, как и в пунктах 1,2, 3, но при коллекторном запуске. Для этого необходимо включить тумблеры П1, П2 и подать продифференцированные запускающие импульсы на гнездо I ждущего мультивибратора.

2.5. Произвести опыты по режиму деления импульсов в соответствии со схемой рис. 4.1,а. Отсекающий диод в схеме ждущего мультивибратора можно оставить включенным. Запуск производить по базовой или по коллекторной запускающей цепи. Потенциометр R₅ установить в среднее положение. Галетные переключатели V и VI источников сигналов установить во второе положение. При этом частота запускающих импульсов повышается. С помощью двулучевого осциллографа наблюдать запускающие импульсы (гнезда 2, 3, 4, 5 источников сигналов) и генерируемые импульсы мультивибратора (на выходе транзистора VT₂ гнездо 12). Потенциометром R₅ подстроить режим деления. Измерить частоты запускающих и генерируемых импульсов. При настройке измерения производились частотомером 43-33, сигнал подавался на вход А, переключатель рода работы находился в положении F_A, переключатель "Время измерения" - в положении "1S", ручка уровня канала А - в крайнем левом положении. По результатам измерений определить коэффициент деления. Привести схему источника сигналов в соответствии с п.1.

3.1. Исследовать схему автоколебательного мультивибратора, изображенную на рис. 4.7,а.

Для этого отключить источник запускающих импульсов, галетные переключатели П12, П13 установить в 1-е положение, тумблеры П3, П4, П6, П10 исключить, П2, П5, П7, П8 - отключить, потенциометры R₂, R₅, R₇, R₁₁ установить в крайнее левое положение. Наблюдать на коллекторных выходах транзисторов VT₁, VT₂ генерируемые колебания. Одновременно изменяя величины сопротивлений R₅, R₇, наблюдать за изменением формы колебаний и частоты. Установить потенциометры R₅, R₇ в крайнее левое положение, произвести те же опыты, одновременно изменяя величины сопротивлений R₂, R₁₁. Объяснить причины изменения формы и частоты колебаний. При наличии свободного времени снять зависимость частоты генерируемых колебаний от величин сопротивлений R₂-R₁₁ и R₅-R₇.

3.2. Ввести отсекающие диоды VD₂, VD₃ (схема рис. 6,а). Для этого включить тумблеры П2, П5 и выключить тумблеры П6, П10. Наблюдать изменение формы импульсов. При наличии свободного времени провести те же опыты, что и в 3.1.

3.3. Зарисовать осциллограммы во всех характерных точках схемы при наличии отсекающих диодов и без них (гнезда 2,12,8,10). Сопоставить эти осциллограммы с графиками рис. 4.7,6, 4.8,6.

4. Исследовать схему идущего мультивибратора с эмиттерной связью (рис.4.5,а). Для этого на схеме II передней панели лабораторной установки (см. рис 4. 14, а также схему, приведенную на передней панели лабораторной установки) установить галетный переключатель П8 в положение I, а галетный переключатель П9 - в положение III, тумблеры П1, П2, П4, П6 - включить, ЛЗ, П5, П7 - отключить, регулятор "Рег. E_{cm} " установить в крайнее левое положение. Подключив к гнезду I запускающей цепи положительные продифференцированные импульсы, наблюдать на выходах транзисторов VT_1 и VT_2 (гнезда 2 и 4) генерируемые импульсы. Объяснить различия. Зарисовать формы импульсов в точках 2, 3, 4, 6, сопоставить с графиками рис. 4.5,6. Рекомендуемое положение развертки осциллографа 5 ms.

Медленно вращая потенциометры II и III источника сигналов, изменяем его частоту, добиваясь устойчивой синхронизации задающих и генерируемых импульсов. Объяснить причины устойчивой и неустойчивой синхронизации этих импульсов. Возвратить потенциометры II и III источника сигналов в крайнее правое положение.

5. Исследовать схему ждущего мультивибратора с конденсатором в эмиттерной цепи (см. рис. 4.6,а).

Для этого галетный переключатель П8 установить в положение III, а П9 - в положение I. Тумблеры П1, П3, П5, П6, П7 - включить, П2, П4 - отключить. Запускающие импульсы подавать на вход 1. Снять осциллограммы генерируемых импульсов в точках 2, 3, 6, 8, сопоставить их с графиками рис. 4.6,6, привести объяснения совпадений и различий.

Наблюдать изменение формы импульсов в зависимости от напряжения источника $+E_{cm}$ в двух положениях галетного переключателя П9 - I и II, привести объяснения.

6. В штепсельный разъем IV вставить вилку с блоком, на передней панели которого изображена схема рис. 4.13,в.

6.1. Посредством проводников произвести сборку схемы рис. 4.13,а, наблюдать форму колебаний. При этом движки потенциометров R_1 R_2 одновременно перемещать из одного крайнего положения в другое. Снять зависимость частоты генерируемых импульсов от величин сопротивлений R_1 , R_2 . Зарисовать осциллограммы.

6.2. Произвести сборку схемы генератора рис. 4.13,6. Зарисовать осциллограммы в разных точках схемы. Подключить конденсатор иной емкости, измерить новую частоту генерации, привести объяснение причины изменения частоты.

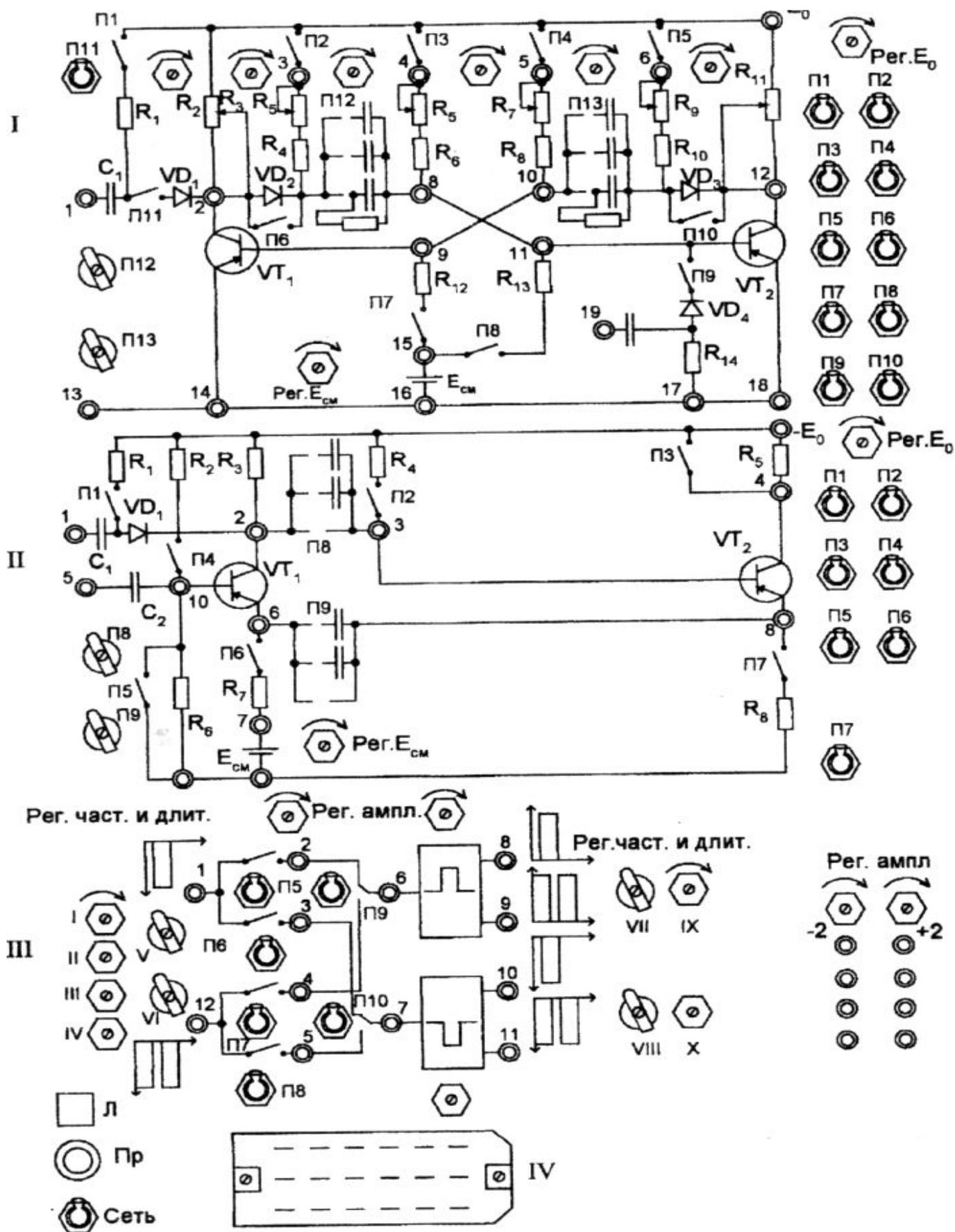


Рис. 4.14. Схемы передней панели лабораторной установки

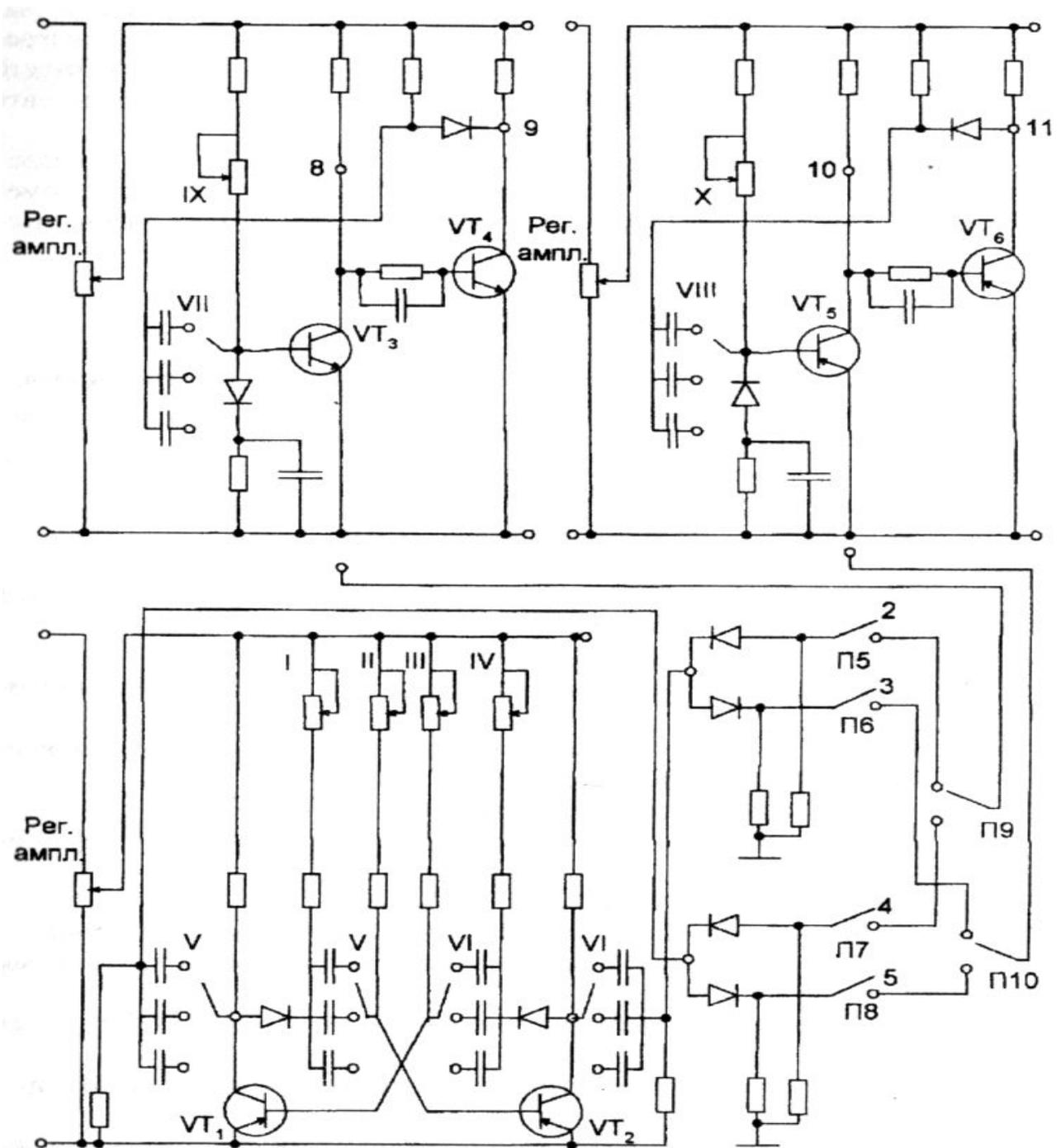


Рис. 4.15. Схемы задающего мультивибратора (транзисторы VT_1 VT_2) и ждущих мультивибраторов (транзисторы VT_3 , VT_4 , транзисторы VT_5 , VT_6)

4.13. Содержание отчета

1. Принципиальные схемы исследуемых мультивибраторов и генераторов.
2. Графики зависимостей, полученные в процессе опыта.
3. Осциллограммы импульсов в характерных точках.
4. Выводы.

4.14. Контрольные вопросы

1. Нарисуйте схему ждущего мультивибратора без отсекающих диодов и с отсекающими диодами, поясните процессы в схемах.
2. Виды запускающих цепей, их достоинства и недостатки.
3. Для чего в запускающих цепях применяют конденсаторы, диоды резисторы?
4. Расскажите об этапах рассасывания, подготовки, регенерации установления, объясните их физический смысл.
5. Для чего необходим источник смещающего напряжения?
6. Как рассчитать коллекторные и базовые резисторы, задающий и форсирующий конденсаторы?
7. В чем состоит режим деления импульсов?
8. Как получить задержку импульса, используя схему мультивибратора?
9. Нарисуйте схемы автоколебательных мультивибраторов с отсекающими диодами и без отсекающих диодов.
10. Поясните процессы генерирования импульсов в автоколебательных мультивибраторах.
11. Нарисуйте схему мультивибратора с эмиттерной связью, поясните процессы в ней.
12. Нарисуйте схему мультивибратора с конденсатором в эмиттерной цепи, поясните процессы в схеме.
13. Расскажите об особенностях мультивибраторов с эмиттерной связью и с конденсатором в эмиттерной цепи.
14. Нарисуйте схему мультивибратора на полевых транзисторах, расскажите о процессах в этой схеме.
15. Нарисуйте схему мультивибратора на туннельных диодах, расскажите принципах построения этих мультивибраторов и об особенностях процессов.
16. Нарисуйте схему мультивибратора на тиристоре и расскажите об особенностях и о физике процессов.
17. Нарисуйте типовые схемы генераторов импульсов на микросхемах, расскажите о физике процессов в этих схемах.
18. Расскажите об особенностях проведения опытов, методике использования электронных приборов.

Литература

1. Опадчий Ю. Ф., Глудкин О.П., Гуров А. И. Аналоговая и цифровая электроника: Учебник. - М.: Горячая линия - Телеком, 1999.
2. Карлацук В.Л. Электронная лаборатория на IBM PC. Программа Electronics Workbench и ее применение. М.: Салон - Р, 1999.

Лабораторная работа №5

ТРИГГЕРЫ НА ДИСКРЕТНЫХ ЭЛЕМЕНТАХ

5.1. Общие сведения.

Цель работы - изучить триггеры на дискретных элементах.

Триггер-это электронное устройство, которое обладает двумя длительно устойчивыми состояниями равновесия и способностью скачком переключаться из одного состояния равновесия в другое под воздействием внешнего сигнала. Процесс перехода триггера из одного состояния в другое называется переключением, опрокидыванием, сбрасыванием или спуском. Поэтому триггеры называют спусковыми устройствами (английское слово trigger означает спусковой крючок огнестрельного оружия).

Для изготовления триггеров могут быть использованы приборы, вольт-амперные характеристики которых содержат участки отрицательной крутизны (туннельные диоды, тиристоры, двухбазовые диоды и др.). Однако наиболее широкое применение получили триггеры, построенные на базе ключей в дискретном или интегральном исполнении.

Все схемы, которые относят к классу триггеров, должны обладать рядом специфических требований. Наиболее важным из них являются наличие:

- а) в структуре положительной обратной связи (ПОС);
- б) гистерезиса, когда устройство срабатывает от различных (по величине или знаку) значений входного сигнала.

Схемы триггеров позволяют осуществлять подачу управляющих сигналов одной полярности и одной величины, но в этом случае цепи запуска должны обеспечивать поочередное их поступление на базу одного и другого транзисторов.

На рис. 5.1 изображена наиболее распространенная схема триггера на дискретных элементах – двух активных элементах-транзисторах VT1 и VT2 с добавлением пассивных элементов типа резисторов, диодов, конденсаторов. Триггер образован соединением выхода одного резисторно-транзисторного ключа со входом другого и выхода последнего со входом первого. Нетрудно видеть, что эту схему можно представить двухкаскадным резисторным усилителем, замкнутым в петлю положительной обратной связи. Триггер характеризуется статическим состоянием и процессом опрокидывания.

В статическом состоянии один из транзисторов закрыт, а второй открыт, причем это состояние может сохраняться сколь угодно долгое время. Например, если транзистор VT1 закрыт, на его коллекторном электроде выделяется практически полное напряжение питания. Это напряжение через резистор R62 создает базовый ток у транзистора VT2, открывая его. При этом коллекторный электрод VT2 почти накоротко соединен с землей, следовательно, в цепи базового резистора R61 и базы VT1 тока нет, что соответствует его закрытому состоянию. Для повышения устойчивости статического состояния на базы тран-

зисторов VT1 и VT2 через резисторы R1, R2 подается напряжение +Еб, которое создает на базе закрытого транзистора VT1 дополнительное закрывающее смещение. Таким образом, дополнительное смещение +Еб удерживает транзистор VT1 в закрытом состоянии, предохраняя триггер от ложных срабатываний при воздействии случайных помех. Это напряжение также создает обратный ток в цепи базы транзистора VT2, но величина этого тока выбирается в несколько раз меньше по сравнению с прямым током через Rб2 на коллекторный электрод транзистора VT1.

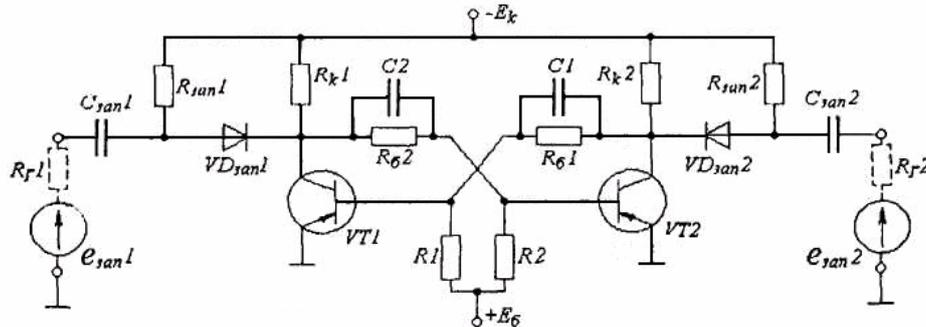


Рис. 5.1 Симметричного триггера с отдельным запуском по коллекторам

Рассмотрим процесс опрокидывания. Если подать на базу открытого транзистора VT2 положительный закрывающий импульс, то начиная с момента подачи переднего фронта импульса в цепи триггера происходят процессы, приводящие к закрытию открытого транзистора и опрокидыванию закрытого.

Этап рассасывания. Состоит в том, что с момента поступления переднего фронта положительного напряжения на базу насыщенного транзистора начинается рассасывание неосновных носителей, причем этот процесс происходит

с постоянной времени $t_{нас}$, следовательно, на этапе рассасывания затрачивается время t_r . Если открытый транзистор не был насыщен, то этап рассасывания отсутствует.

Этап подготовки. После окончания этапа рассасывания начинается процесс закрывания ранее открытого транзистора, напряжение на его коллекторном электроде начинает приближаться к напряжению питания. Этап подготовки продолжается до тех пор, пока это напряжение через базовый резистор не создаст открывающий ток, противоположный току от источника Еб и превышающий по величине ток отсечки транзистора. На этапе подготовки затрачивается время подготовки t_n .

Этап регенерации. На этом этапе закрытый транзистор входит в режим активной области. Но в это время и второй закрывающийся транзистор также находится в режиме активной области. У закрываемого транзистора напряжение стремится к напряжению питания, а у открываемого - к нулю. В активной области оба транзистора имеют большие коэффициенты усиления, и так как в схеме имеется общая положительная обратная связь через конденсаторы, то процесс закрывания ранее открытого транзистора многократно

усиливается. Время, в течение которого оба транзистора находятся в активной области, называется временем регенерации $t_{рег}$. В течение этого времени напряжение на коллекторе закрывающегося транзистора стремится к напряжению питания, а напряжение на коллекторе открываемого - к нулю, оба транзистора проходят активную область.

Этап установления состояния равновесия. Этот этап начинается, когда один из транзисторов выйдет из активной области (или один транзистор — в режим отсечки или другой - в режим насыщения). Происходят заряд и разряд базовых конденсаторов. Время, в течение которого напряжение на этих коллекторных переходах достигает полного установившегося значения, называется временем установления t_u . Таким образом, общее время опрокидывания складывается из отдельных составляющих $t_{опр} = t_p + t_{п} + t_{рег} + t_{уст}$. Это общее время очень мало и определяет быстрдействие триггера. Обычно на графиках, иллюстрирующих работу триггера, $t_{опр}$ принимают равным нулю, изображая процесс переключения в виде вертикального нарастающего или убывающего перепада.

5.1.1. Способы запуска триггеров

В общем случае в зависимости от места подключения источников запускающих импульсов, от мощности источников, от режимов работы транзисторов некоторые этапы в реальных схемах триггеров могут отсутствовать. Например, если транзисторы будут работать на границе активной зоны, то будет отсутствовать этап рассасывания неосновных носителей из их баз. Возможны и другие ситуации.

Во всех случаях для нормальной работы схемы цепи запуска должны обязательно обеспечивать воздействие импульсов на первых двух этапах: рассасывания и подготовки. Максимальная продолжительность воздействия ограничивается моментом перехода схемы из квазистойчивого состояния равновесия в устойчивое. В общем случае цепь запуска должна:

1. Обеспечить по возможности полную развязку триггера и генератора запускающих импульсов по постоянному току (гальваническую развязку) и по переменной составляющей. Развязка по постоянному току нужна для того, чтобы цепь запуска не влияла на статические уровни напряжений и токов в триггере, не нарушала условий отсечки и насыщения транзисторов. Развязка по переменной составляющей напряжений и токов необходима для того, чтобы цепь запуска не создавала дополнительной нагрузки на триггер во время формирования скачков напряжения при переключении, не нарушала условия лавинных процессов переключения.

2. Минимизировать потери энергии запускающего импульса в цепи запуска.

3. Исключить ложные срабатывания схемы за счёт искажения формы запускающего импульса при передаче через эту цепь.

4. Быть простой в реализации; число используемых элементов должно быть по возможности малым.

По способу выполнения цепи запуска могут быть емкостными, транзисторными, диодно-емкостными. Диодно-емкостные цепи запуска, изображенные на рис. 5.1 - 5.4, являются компромиссными с точки зрения качества развязки и сложности. Емкость $C_{\text{зап}}$ обеспечивает развязку триггера с генератором запускающих импульсов по постоянному току. Диод $VD_{\text{зап}}$ осуществляет развязку по переменной составляющей, так как при длительных импульсах запуска на выходе конденсатора $C_{\text{зап}}$ будут образовываться короткие импульсы различной полярности (выходные импульсы дифференцирующей цепи). Один из импульсов может осуществлять необходимое переключение триггера, другой - ложное, когда схема будет находиться в состоянии устойчивого равновесия. Резистор $R_{\text{зап}}$ обеспечивает в основном полный разряд емкости $C_{\text{зап}}$, так как за время запуска последняя зарядится от источника запускающих импульсов, и без ее разрядки последующий запуск будет игнорироваться. Следует отметить и другую дополнительную специфическую функцию $R_{\text{зап}}$ в цепи коллекторного запуска. В исходном состоянии транзистор $VT1$ заперт. На его коллекторе установится напряжение, близкое к E_k . Величина E_k , через резистор $R_{\text{зап}1}$ будет подаваться и на анод диода $VD_{\text{зап}1}$. Таким образом, этот диод будет находиться в нейтральном состоянии. Запускающий импульс, амплитуда которого превысит напряжение открывания диода, через емкость $C_{\text{зап}1}$ поступает на коллектор $VT1$. В дальнейшем этот положительный перепад напряжения через емкость $C2$ передается на базу $VT2$, вызывает выход последнего из режима насыщения и опрокидывание схемы в другое состояние.

После насыщения $VT1$ напряжение на его коллекторе уменьшится почти до нуля и диод $VD_{\text{зап}1}$ в режиме равновесия будет заперт практически всем напряжением питания, обеспечивая отключение генератора запуска, если амплитуда запускающих импульсов меньше величины E_k . И все остальные импульсы в этом режиме работы схемы будут отсекаются диодом. Запуск схемы триггера можно осуществить как открывающими для рассматриваемой схемы отрицательными импульсами, так и закрывающими импульсами (положительными). Схема запуска положительными импульсами, закрывающими насыщенный транзистор, имеет некоторые преимущества:

1. Меньшая энергия запускающих импульсов, так как после выхода насыщенного транзистора в отсечку генератор запуска будет работать на большее входное сопротивление транзистора. В противном случае генератор запуска работает на протяжении всего запускающего импульса и особенно большой расход энергии будет тогда, когда соответствующий транзистор открывается.

2. Уменьшение этапа рассасывания, так как этот процесс производится с помощью внешнего генератора. При другом способе запуска рассасывание неосновных носителей осуществляется за счет работы цепи положительной обратной связи.

На рис.5.2 изображена схема симметричного триггера ($R_{k1} \approx R_{k2}$, $C1 \approx C2$, $R_{b1} \approx R_{b2}$, $R1 \approx R2$), у которого осуществляется отдельный запуск по базам.

Тактовые управляющие импульсы положительной полярности поступают поочередно через отдельные цепи запуска на базы транзисторов VT1 или VT2. На коллекторах будут или большие по абсолютной величине напряжения (обычно принимается за логическую "1"), или малое напряжение при открытом транзисторе (уровень логического "0"). Такие триггеры принято называть потенциальными или статическими.

Входы симметричного триггера можно принять за стандартные входы R и S (S от английского Set - включение, установка единицы; R от Reset - сброс, установка нуля), а коллекторы транзисторов - соответственно за выходы Q и \bar{Q} . Таким образом, симметричный триггер с отдельным запуском (по базам или коллекторам) - это обычный RS триггер. И он будет срабатывать (переключаться) от каждого входного сигнала только тогда, когда они поступают на входы R и S, чередуясь во времени.

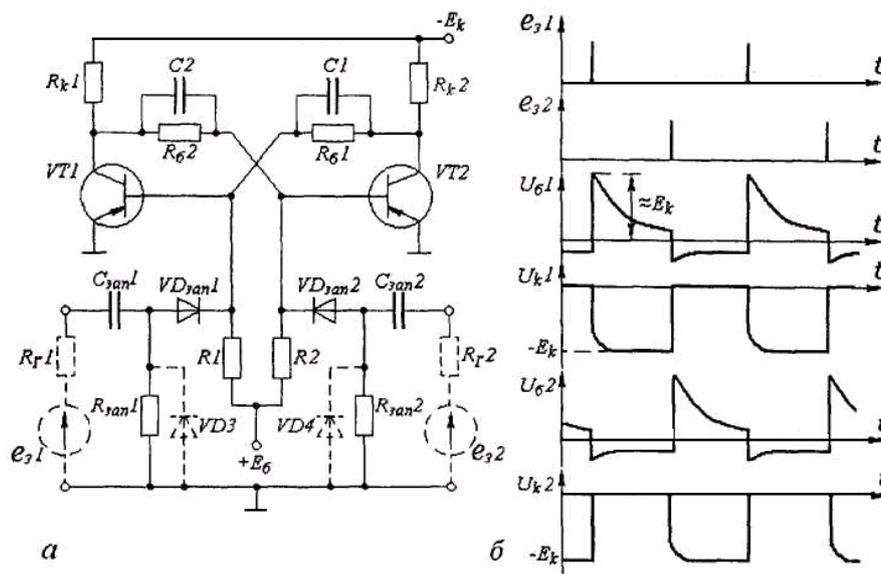


Рис. 5.2. Триггер с коллекторно-базовыми связями и отдельным запуском по базовым входам: а-схема; б-графики

Диоды VD_{3an1} и VD_{3an2} принято называть отсекающими. Они закрываются (отсекают, не пропускают), когда напряжение на базе закрываемого транзистора за счет дифференцирования фронтов импульсов запуска (процесс разрядки конденсаторов C_{3an1} или C_{3an2}) становится отрицательным. В результате создается опасность двойного переключения (открывания уже закрытого транзистора) от одного входного импульса. Отсекающие диоды устраняют эту опасность. Именно через резисторы R_{3an1} и R_{3an2} происходит разряд конденсаторов C_{3an1} или C_{3an2} в промежутках отсутствия управляющих импульсов. В быстродействующих схемах вместо резисторов R_{3an1} и R_{3an2} используют диоды $VD3$ и $VD4$. Сопротивления открытых диодов обычно значительно меньше соответствующих резисторов, что уменьшает время разряда конденсатора. Кроме того, при запуске триггера схема меньше нагружает генератор входных импульсов, так как эти диоды будут закрыты.

Конденсаторы С1 или С2 применяются для ускорения (форсировки) процесса переключения транзисторов. Основная цель их применения - это беспрепятственно (не через резистор, напрямую) передавать скачки напряжения с коллектора одного транзистора на базу другого. Этим увеличивается эффект работы (быстродействие) ПОС. Емкость форсирующих конденсаторов обычно невелика. Оптимальным принимается значение

$$C_{opt} \approx \frac{0,3 - 0,5}{f_a R_K}$$

где C_{opt} — в фарадах, f_a — верхняя граничная частота транзисторов, Гц, R_K - в омах.

Если величина емкостей завышена, то эффект ускорения переключения возрастает мало, но зато значительно увеличивается время их перезарядки, т.е. увеличивается время установления. В результате получается эффект, противоположный ожидаемому, — быстродействие триггера уменьшится.

На рис.5.3 изображена схема счетного запуска триггера по коллекторным цепям (схема Т-триггера). Для данного способа запуска управляющие сигналы поступают на один общий вход, и триггер срабатывает от каждого импульса. При этом сама цепь запуска должна обеспечить распределение управляющих воздействий то на один, то на другой транзисторы схемы. В результате такой работы на выходе генерируются импульсы, частота которых в два раза меньше входных.

Рассмотрим более подробно схемные решения цепей счетного запуска. На рис. 5.3 приведена схема счетного запуска положительными закрывающими импульсами по коллекторам транзисторов.

Предположим, что транзистор VT1 заперт, а транзистор VT2 насыщен. Тогда отсекающий диод VD_{зан2} закрыт, так как на его анод через резистор R_{зан} подается отрицательное напряжение питания, а на катод через открытый переход коллектор—эмиттер транзистора VT2 подается положительный потенциал источника питания (точка «земля»). Другой диод VD_{зан1} будет почти (если исключить токи утечки транзисторов) в нейтральном состоянии (к аноду и катоду приложен потенциал, близкий к отрицательному потенциалу источника питания).

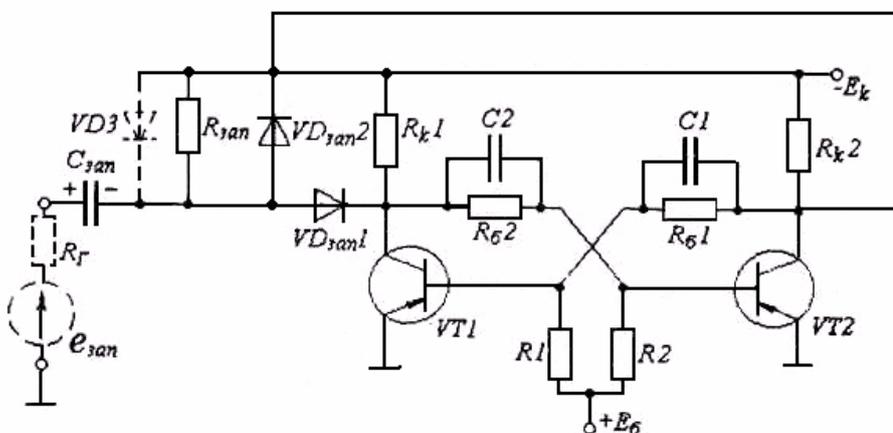


Рис. 5.3. Схема триггера с коллекторно-базовыми связями и счётным запуском по коллекторным входам

Запускающие импульсы положительной полярности при амплитуде меньше абсолютной величины напряжения питания не проходят через закрытый диод

VD_{3an2} . Но через диод VD_{3an1} и ускоряющую емкость $C2$ импульс поступит только на базу открытого транзистора $VT2$, выведет его из режима насыщения и создадутся условия для лавинообразного переключения транзисторов триггера. Следующий запускающий импульс через нейтральный диод VD_{3an2} поступит на открытый в этой ситуации транзистор $VT1$.

Цепь счетного запуска по базам транзисторов показана на рис. 5.4. Работа этой цепи имеет существенное отличие от запуска по коллекторам. Так, уровни напряжения на базах как закрытого так и открытого транзисторов близки к нулю и явно недостаточны для управления состоянием отсекающих диодов VD_{3an1} и VD_{3an2} . Поэтому положительный запускающий импульс откроет оба диода и поступит как на базу $VT1$, так и базу $VT2$. И оба транзистора во время действия входного сигнала оказываются запертыми. Таким образом, состояние триггера до запускающего импульса запоминается только за счет инерционности перезаряда форсирующих емкостей. Исходные напряжения на этих элементах триггера различны: напряжение на обкладках емкости, подключенной к коллектору закрытого транзистора, близко к напряжению источника питания; напряжение конденсатора, подключенного к коллектору другого транзистора, близко к нулю. И чтобы напряжение на каждом конденсаторе за время действия импульса существенно не изменилось, необходимо увеличивать постоянную времени этих цепей перезаряда τ .

Известно, что $\tau = C1 * R_{к2}$.

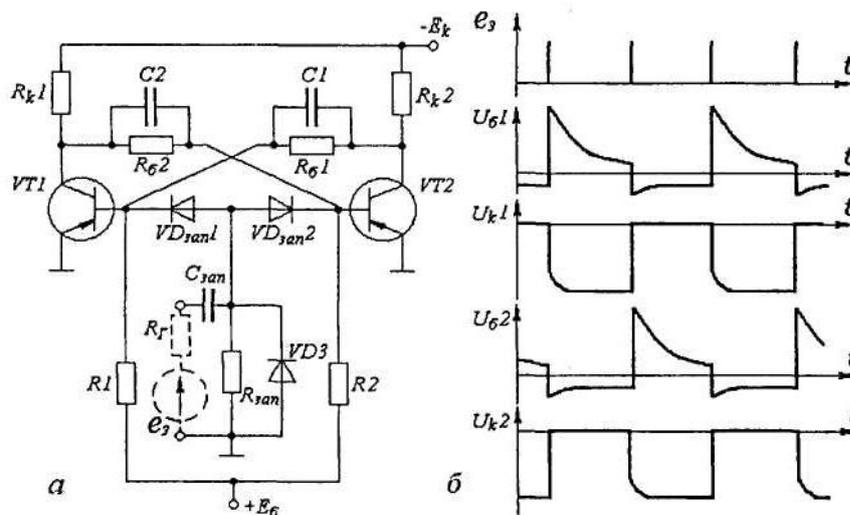


Рис. 5.4. Триггер с коллекторно-базовыми связями и счётным запуском по базовым входам: а - схема; б – графики

Таким образом, при данном способе счетного запуска требуются большие значения ускоряющих конденсаторов. Помимо небольшого ускорения процессов переключения данные конденсаторы должны обеспечивать запоминание того положения триггера, в котором он находился перед приходом запускающего сигнала. Необходимость использования ускоряющих конденсаторов большой емкости, как уже отмечалось, увеличивает время установления $t_{уст}$ и снижает частотные свойства триггера. С другой стороны, эта схема запуска более чувствительна по отношению к запуску по коллекторам, т.е. работает при меньших амплитудах вход-

ных сигналов, но при этом имеет большую вероятность ложно переключиться от помехи.

5.1.2. Несимметричный триггер с эмиттерной связью (триггер Шмитта)

В импульсной технике для формирования напряжения прямоугольной формы и в качестве порогового (или сравнивающего) устройства широко применяются несимметричные триггеры. По отношению к симметричным они обладают более высоким входным сопротивлением, большей нагрузочной способностью и некоторыми другими преимуществами.

Схема такого триггера приведена на рис. 5.5. Она отличается от схемы симметричного триггера прежде всего тем, что одна коллекторно-базовая цепь связи R_6, C заменена связью, образуемой общим эмиттерным сопротивлением R_3 . В результате коллектор транзистора VT_2 оказывается не связанным непосредственно с элементами цепи обратной связи, и поэтому при подключении нагрузки к коллектору VT_2 она практически не влияет на работу триггера. Кроме того, из-за отсутствия дополнительных форсирующих конденсаторов на этом выходе можно ожидать большей крутизны фронтов выходных перепадов напряжения. С другой стороны, и база транзистора VT_1 также "изолирована" от элементов цепей ПОС и поэтому служит наиболее удобной точкой подачи входного управляющего напряжения $U_{вх}(t)$

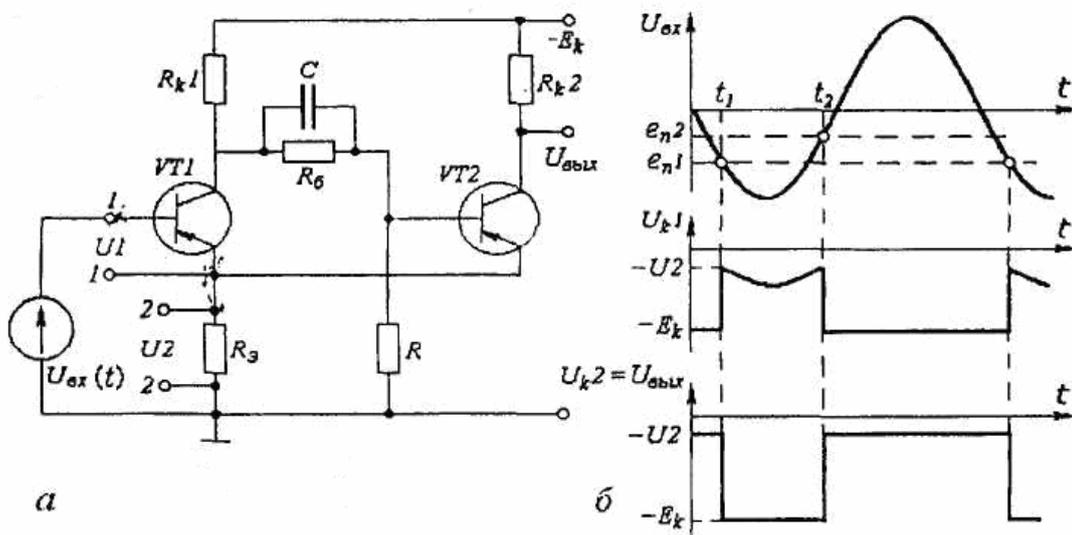


Рис. 5.5. Триггер с эмиттерной связью:
а - схема; б - графики

Триггер с эмиттерной связью имеет два устойчивых состояния: в одном VT_1 заперт, VT_2 насыщен, а в другом - наоборот. Переход триггера из одного состояния в другое осуществляется скачком каждый раз, когда входное напряжение достигает пороговых значений $e_{п1}$ или $e_{п2}$. Если, например, $U_{вх}(t)=0$, то транзистор VT_1 закрыт. Тогда напряжение питания через делитель R_{k1}, R_6, R удерживает транзистор VT_2 в насыщенном состоянии. Его коллекторный ток

на резисторе R_3 образует напряжение, дополнительно закрывающее VT1, и определяет в основном порог срабатывания e_{n1} в момент времени $t = t_1$.

$$e_{n1} \approx E_k \frac{R_3}{R_3 + R_k 2}$$

Эта же величина напряжения будет поддерживаться и на коллекторе VT2. В диапазоне отрицательного напряжения до величины $U_{вх}(t) = e_{n1}$ состояние триггера не изменится. При напряжении $U_{вх}(t) = e_{n1}$ и незначительном его увеличении на базе уже будет отрицательный потенциал, транзистор VT1 перейдет из режима отсечки в активный режим. Его коллекторное напряжение будет возрастать в положительную сторону (отрицательное коллекторное напряжение уменьшается по абсолютной величине), что выводит транзистор VT2 также из режима насыщения в активную область. Как только оба транзистора будут в активном режиме, начинает действовать петля ПОС и возникает регенеративный лавинообразный процесс, который завершается переключением триггера в другое состояние. Образующийся положительный перепад в основном через конденсатор форсировки C поступает на базу VT2 и прикрывает его. В результате ток коллектора VT2 уменьшается, что приводит к уменьшению запирающего транзистор VT1 (первоначально напряжение e_{n1}) на резисторе R_3 . И при $U_{вх}(t) = \text{const}$ это приводит к еще большему открыванию VT1.

Через резистор R , осуществляется не только описанная процедура ПОС, способствующая лавинообразному переключению транзисторов, но и отрицательная обратная связь по току в каскаде с транзистором VT1, которая стремится противодействовать переключению триггера. Действительно, при открывании транзистора VT1 увеличивается его эмиттерный ток, который увеличивает напряжение на резисторе R_3 и стремится приоткрыть VT1. Но так как в цепи ПОС включен транзистор VT2 с коэффициентом усиления по току много больше единицы, то изменение тока в цепи ПОС значительно больше изменения тока в цепи ООС и эффект ПОС будет преобладающим.

Чтобы транзистор VT1 в результате переключения оказался в режиме насыщения, необходимо выполнить условие $R_{k1} > R_{k2}$, в противном случае транзистор VT1 будет находиться в активном режиме.

По мере дальнейшего роста $U_{вх}$ напряжение на эмиттерном резисторе R_3 несколько увеличится из-за связи резистора R_3 с источником $U_{вх}$ через насыщенный транзистор VT1. Однако состояние транзистора VT2, а следовательно, и напряжение на выходе триггера при этом не изменятся. Если теперь напряжение $U_{вх}$ уменьшать, то при некотором значении $U_{вх} = e_{n2}$, называемом порогом отпускания, транзистор VT1 выйдет из режима насыщения. Начнется лавинный процесс переключения транзисторов триггера с действием на резисторе R , эффекта ПОС и ООС, но только в другом направлении. Напряжение e_{n2} определяется соотношением

$$e_{n2} = E_k \frac{1}{1 + \frac{R_3}{R} + \frac{R_{k1}}{R}}$$

Чтобы была нормальная работа триггера, необходимо выполнение гистерезисных условий, т. е. необходимо, чтобы $e_{п2} < e_{п1}$.

Из работы несимметричного триггера видно, что если сигнал на входе носит импульсный характер и после окончания действия импульса равен нулю, то напряжение на выходе триггера после окончания импульса также изменится. Свойством «памяти» принятого состояния данный триггер не обладает в отличие от симметричного, поэтому как запоминающее устройство он не используется. Его применяют в устройствах сравнения, когда на выходе вырабатывается перепад напряжения в случае превышения входным сигналом уровня порога $e_{п1}$. Также часто при помощи триггера Шмитта формируют крутые прямоугольные импульсы с той же частотой повторения, что и частота входного сигнала. На длительность фронта и среза выходного сигнала мало влияет скорость изменения $U_{вх}(t)$.

5.1.3. Другие разновидности схем триггеров.

Быстродействие триггеров зависит от вида варианта схемы запуска, в результате чего корректируется время $t_{уст}$. Но существуют и другие схемные решения. Если в схеме применить ненасыщенные транзисторные ключи, то можно уменьшить и время этапа рассасывания. Наиболее часто для решения этой задачи в схемах применяют диоды Шоттки.

Диоды Шоттки выполняют на основе перехода «металл-полупроводник» (но не p-n-переход). Прямой ток в них создается основными носителями заряда. Накопление заряда отсутствует, а барьерная емкость мала (доли пикофарад). Диоды Шоттки являются наряду с туннельными представителями самых быстродействующих элементов электроники. Кроме того, они имеют малое падение напряжения при открытом состоянии. К их недостаткам следует отнести небольшой ток коммутации и ограниченное допустимое обратное напряжение. Схема триггера с ненасыщенными транзисторами приведена на рис. 5.6

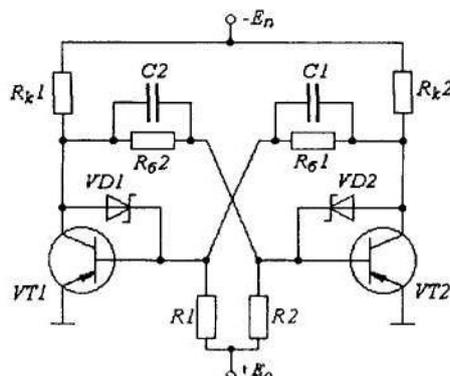


Рис. 5.6. Схема симметричного триггера с ненасыщенными транзисторами

Когда транзистор находится в режиме насыщения, он работает с открытыми переходами "база-эмиттер" и "база-коллектор". В общем случае в базе присутствуют неосновные носители заряда, инжектированные из эмиттера из-за воздействия базового тока, и еще дополнительные избыточные носители заряда, ин-

жектурируемые из коллектора. Этот дополнительный накопившийся заряд и обуславливает этап рассасывания при закрывании транзистора. Если транзистор находится в активном режиме, то переход "база-коллектор" смещен в обратном направлении, т.е. закрыт для поступления носителей из коллектора в базу.

В схеме рис. 5.6 параллельно коллекторному переходу транзисторов подключают диоды Шоттки. Диод Шоттки - это алюминиево-кремниевый диод, у которого прямое напряжение на диоде очень мало (меньше падения напряжения на прямо смещенных р-п-переходах транзистора) и отсутствует накопление заряда. При отпирании транзистора он должен войти в режим насыщения, а его коллекторный переход сместится в прямом направлении. Однако раньше, чем откроется коллекторный переход транзистора, отпирается диод Шоттки (диоды VD1 или VD2). Падение напряжения на отпертом диоде мало - меньше напряжения отсечки коллекторного р-п-перехода. При таком напряжении коллекторный переход отпереться не может, а остается на грани включения. Поэтому избыточные носители не поступают в базу, что исключает этап рассасывания неосновных носителей при закрывании транзисторов.

В рассмотренных транзисторных триггерах (см. рис. 5.1 - 5.6) всегда в статическом режиме один транзистор заперт, а другой открыт. При применении в триггерах транзисторов различных типов (один транзистор типа р-п-р, а другой — типа п-р-п) в одном статическом режиме оба транзистора могут быть заперты, а в другом - оба открыты. Это особенность работы таких схем. В выключенном состоянии они практически не потребляют энергии, и в этом заключается основное их достоинство. (Надо, однако, иметь в виду, что при одновременном включении большого числа таких триггеров происходит большое скачкообразное изменение нагрузки на источники питания, что не всегда приемлемо.) Эти триггеры обладают и некоторыми другими достоинствами, в частности значительной нагрузочной способностью, и в ряде случаев их применение является более предпочтительным (например, в кольцевых счетчиках, в которых из большого числа триггеров включен только один). Схема такого триггера приведена на рис. 5.7.

Если транзистор VT1 открыт, то на его коллекторе будет низкое напряжение (близкое к потенциалу «земля»). Этот потенциал через резистор обратной связи R_{б2} поступает на базу транзистора VT2. И с учетом того, что эмиттер VT2 находится под положительным потенциалом источника E₂, переход "база-эмиттер" транзистора смещен в прямом направлении и VT2 будет открыт. В свою очередь на его коллекторе присутствует потенциал, близкий к источнику питания E₂. Полярность и величина этого напряжения достаточны, чтобы через резистор обратной связи R_{б1} удерживать транзистор VT1 в открытом состоянии.

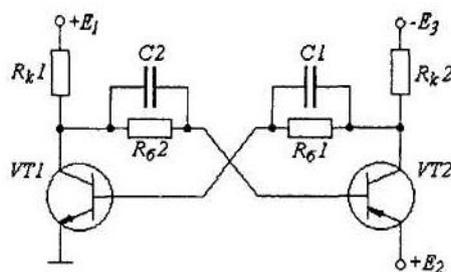


Рис. 5.7. Схема триггера на транзисторах различной проводимости

Если один из транзисторов триггера (например VT1) закрыть, то на его коллекторе образуется положительный потенциал источника E_1 . Через резистор R62 это напряжение ($E_1 > E_2$) будет удерживать транзистор VT2 в запертом состоянии. В свою очередь напряжение на коллекторе закрытого VT2 будет близкое к величине источника питания E_3 и через резистор R61 этот отрицательный потенциал удерживает транзистор VT1 в запертом состоянии.

Назначение конденсаторов C1 и C2 аналогично схемам других триггеров - обеспечить работу ПОС в динамике.

При использовании выходных импульсов такого триггера следует помнить, что на выходе транзистора VT1 будут униполярные импульсы (только положительные), на выходе VT2 импульсы будут биполярные (будут иметь положительную и отрицательную амплитуды).

Триггер (рис. 5.7) можно включать как с отдельным запуском, так и со счетным. Но при организации цепи запуска необходимо учитывать специфику работы рассматриваемой схемы. Так, если на базу одного транзистора организовать подачу закрывающих входных импульсов, то для нормальной работы триггера на базу другого транзистора необходимо обязательно подводить открывающие импульсы.

Известны и другие варианты схем триггеров с транзисторами разной проводимости. Например, можно синтезировать схему не с тремя источниками питания (см. рис. 5.7), а с двумя и т. д.

5.1.4. Триггеры на полевых транзисторах

Две разновидности схем триггеров на полевых транзисторах с индуцированными каналами изображены на рис. 5.8. Первая схема (рис. 5.8, а) собрана на полевых транзисторах одного типа проводимости с каналами n-тип. Если, например, транзистор VT1 открыт, то это означает, что напряжение земли проходит на его стоковый электрод, а также на истоковый электрод нагрузочного транзистора VT_{н1}. Поэтому между затвором и истоком транзистора VT_{н1} приложено положительное напряжение, которое также приоткрывает этот транзистор и по цепи VT_{н1}, VT1 протекает определенный ток. Но так как транзистор VT1 открыт в большей степени, чем VT_{н1}, то падение напряжения на нем мало, что соответствует нулевому выходу в точке 1. При этом транзистор VT2 удерживается в закрытом состоянии, а положительное напряжение, выделяющееся на его стоковом электроде и подключенное к затвору транзистора VT1, удерживает последний в открытом состоянии. Запуск триггера может производиться отдельным способом на затворы коммутируемых транзисторов VT1, VT2, счетный запуск затруднен из-за отсутствия запоминающих конден-

саторов в цепи затворов. Нагрузочные транзисторы VT_{H1} , VT_{H2} выполняют роль резисторов, аналогично транзисторной схеме рис. 5.2, а.

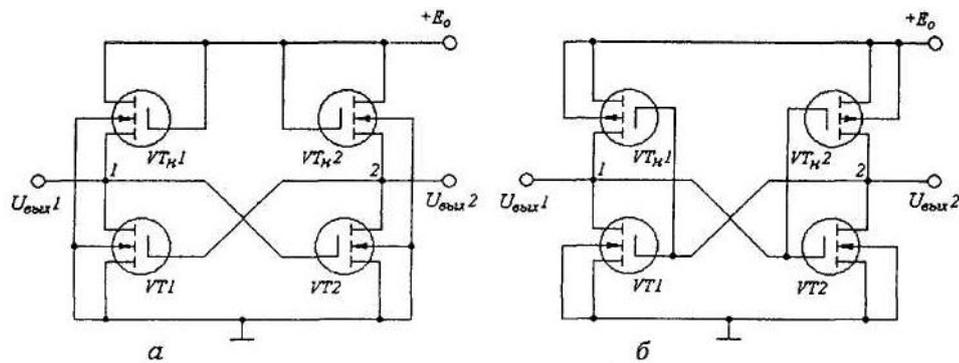


Рис. 5.8. Триггеры на полевых транзисторах :
 а — схема на элементах одного типа проводимости ("n"- типа);
 б - схема на элементах разного типа проводимости

Лучшими свойствами обладает схема рис. 5.8, б на полевых транзисторах различной проводимости. Коммутируемые транзисторы $VT1, VT2$ имеют каналы проводимости n-типа, а нагрузочные - p-типа. Отдельные цепи - $VT1, VT_{H1}$ и $VT2, VT_{H2}$ образуют ключи, особенность которых в том, что один из транзисторов цепи открыт, а второй закрыт. Например, если транзистор $VT1$ триггера открыт, то в это время транзистор VT_{H1} закрыт, а в другой цепи $VT2$ закрыт, VT_{H2} - открыт. Действительно, при открытом $VT1$ напряжение на его стоковом электроде практически равно нулю. Это же нулевое напряжение приложено к затвору второго коммутируемого транзистора с индуцированным каналом n-типа, поэтому он закрыт и на стоковом электроде $VT2$ выделяется напряжение питания. У нагрузочного транзистора VT_{H1} исток подключен к источнику питания $+E_0$, одновременно на его затвор поступает это же напряжение со стокового электрода закрытого $VT2$, поэтому транзистор VT_{H1} закрыт. Аналогично можно показать, что транзистор VT_{H2} открыт, так как его затвор присоединен к минусу (земле) через открытый транзистор $VT1$, а исток - к $+E_0$ источника питания.

Особенность рассматриваемой схемы состоит в том, что ни в одной из ветвей триггера в статическом состоянии не протекает ток из цепи источника питания. Это обстоятельство является важным экономическим преимуществом по сравнению с другими схемами. В процессе переключения схема потребляет ток на перезаряд затворных емкостей - оно невелико.

5.1.5. Потенциальные триггеры на логических элементах

Простейшие RS-триггеры выполняются на двух двухвходовых элементах ИЛИ-НЕ, а также И-НЕ (рис. 5.9, а, б).

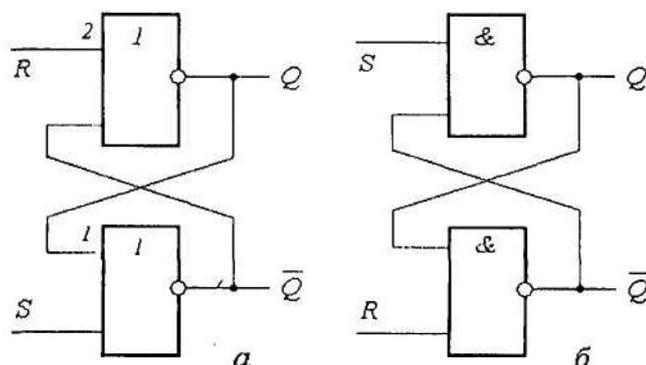


Рис. 5.9. Простейшие RS-триггеры:
а - на двух двухвходовых элементах типа ИЛИ;
б - на двух двухвходовых элементах типа И

Предположим, что на выходе Q схемы на элементах ИЛИ-НЕ (рис. 5.9, а) выделяется высокий уровень напряжения, который принимаем за единицу. Принято говорить, что в триггере записана единица, когда выход Q равняется единице, а $\bar{Q} = 0$. Эта единица проходит на вход первого элемента, выделяя на выходе \bar{Q} нуль, который в свою очередь проходит на вход второго элемента, поддерживая на его выходе Q единицу. Сигналы на входах RS в режиме ожидания полагаем равными нулю. Для перевода триггера в другое состояние необходимо подать единицу на свободный вход того элемента, на выходе которого выделяется в данный момент также единица. Так как мы приняли на выходе Q единицу, то, следовательно, на вход R надо подать единицу, при этом на выходе Q выделяется нуль, а на обоих входах элемента 1 устанавливаются нули, вследствие чего выход \bar{Q} примет состояние 1. Если подать единицу на свободный вход того элемента, на входе которого выделяется нуль, то состояние триггера не изменится. Запрещенной комбинацией в логической схеме является одновременная подача единиц на оба свободных входа триггера R и S, так как при этом на обоих выходах одновременно устанавливаются нули, что не свойственно триггеру. Слово "запрещенная комбинация" не означает, что если на входы R и S одновременно будут поданы единицы, то триггер будет испорчен, и его логические способности будут в данный момент нарушены. Устранив запрещенную комбинацию, полностью восстанавливаем логическую работоспособность триггера.

На рис. 5.9,б изображена аналогичная схема триггера на двухвходовых элементах И-НЕ. Особенность ее в том, что управляющим потенциалом или импульсом по отношению ко входам R, S являются нули, а в статическом состоянии ожидания на входах R, S должны быть единицы. Управляющий нуле-

вой импульс должен подаваться на свободный вход того элемента, на выходе которого в данный момент времени выделяется нуль. Запрещенной логической комбинацией триггера является одновременная подача на оба входа нулей. Триггеры вида рис. 5.9,6 могут быть изготовлены на элементах логики 133-й, 134-й, 155-й, 555-й серий.

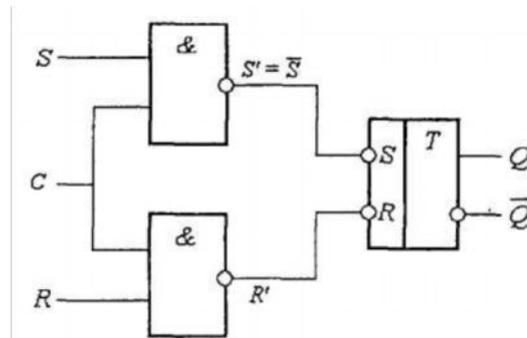


Рис. 5.10. Синхронизируемый RS-триггер

Синхронизируемый RS-триггер (рис. 5.10). Данный триггер состоит из двух двухвходовых логических микросхем И-НЕ и RS-триггера, изображенного в условном виде. В этой схеме в целом на входы RS необходимо подавать единицы, причем одновременная подача единиц на входы R, S и C является запрещенной комбинацией. Вход C выполняет синхронизирующую роль, так как сигналы на выходы R' и S' проходят только при одновременной подаче единиц на входы R и C или S и C. В состоянии ожидания на входах R, S и C должны быть нули, при этом на выходах R' и S' выделяются одновременно единицы, а на выходах Q и Q-bar устанавливаются нуль и единица или наоборот, в зависимости от вида предыдущего опрокидывания.

Триггер со счетным входом (Т-триггер). Функциональная схема триггера со счетным входом изображена на рис. 5.11. Она состоит из двух синхронизируемых триггеров T₁ и T₂ и инвертирующей микросхемы. Каждый T₁ или T₂ в целом представляет собой схему рис. 5.9 и 5.10, но изображен на рис. 5.11 в более компактном виде.

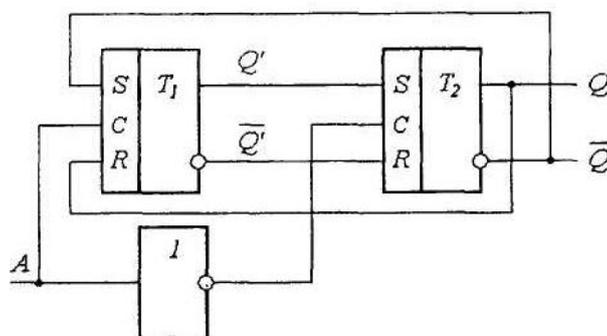


Рис. 5.11. Триггер со счетным входом (Т-триггер)

Назначение Т-триггера то же самое, что и триггеров со счетным входом, изображенных на рис. 5.3 и 5.4, однако схемное исполнение и организация

счетного входа выполнены по-иному, так как необходимо учесть специфику логических схем. Из аналога схемы рис. 5.10 известно, что если на ее входы S и C попадают единицы, то триггер примет также состояние единицы по выходу Q. Учитывая это обстоятельство, проанализируем работу T-триггера. В исходном состоянии примем, что на счетном входе A - нулевой сигнал, тогда на выходе микросхемы НЕ выделится единица. Пусть на выходе Q триггера T₁ была ранее установлена единица, а на выходе \bar{Q} - нуль. Так как на входы S и C триггера T₂ поступают единицы, то на выходе появляется единица, которая через обратную связь поступает на вход R триггера T₁. При этом на вход S триггера T₁ поступает нуль выхода \bar{Q} триггера T₂.

Для опрокидывания T-триггера в целом на вход A необходимо подать единицу. Так как у первого триггера T₁ единица раньше была приложена ко входу R и теперь дополнительно поступает единица на вход C, то этот триггер изменит свое состояние, выделяя единицу на выходе \bar{Q} . Вместе с тем единица поступает на вход микросхемы НЕ, поэтому на ее выходе образуется нуль, поступающий на вход C триггера T₂. Этот нуль запрещает срабатывание триггера T₂, несмотря на то, что триггер T₁ изменил свое состояние, образовав единицу на выходе \bar{Q} и нуль на выходе Q. И только после окончания синхронизирующего импульса на входе A микросхема НЕ изменяет свое состояние, на ее выходе появляется единица, поступающая на вход C триггера T₂. Теперь у этого триггера единицы одновременно поступают на входы C и R, и он также изменяет свое состояние, выделяя единицу на выходе \bar{Q} и нуль на выходе Q. Таким образом, первая особенность триггера со счетным входом на логических микросхемах состоит в том, что он действует в две ступени, а вторая - заключается в существенно большей сложности.

Триггер задержки (D-триггер). Функциональная схема D-триггера изображена на рис. 5.12.

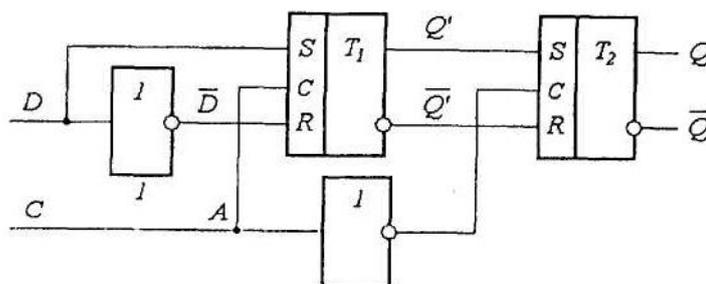


Рис. 5.12. Триггер задержки (D-триггер)

Данный триггер предназначен для запоминания поступающей на вход D информации, которая записывается в момент прихода синхронизирующего импульса. Если на входе D действует сигнал $D = 1$, то при поступлении синхронизирующей единицы на выходе Q' триггера T₁ выделится также единица. После окончания действия синхронизирующего импульса сигнал C становится равным единице и информация переписывается в триггер T₂.

Если на вход D поступает нуль, то на выходе первого элемента НЕ сигнал D становится равным единице. В момент прихода синхронизирующего им-

пульса этим сигналом триггер T_1 переводится в состояние нуля. После окончания действия синхронизирующего импульса информация с триггера T_1 переносится в триггер T_2 .

Универсальный JK-триггер. Этот триггер является универсальным, т.е. он может выполнять функции предыдущих триггеров. Функциональная схема одного из вариантов JK-триггеров изображена на рис. 5.13. Если вход J полагать эквивалентным входу S схемы рис. 5.10, вход K - входу R, то при наличии синхронизируемых входов C оба триггера выполняют одну и ту же роль. Действительно, сигнал 1, действующий на входе J одновременно с синхронимпульсом на входе C, переводит триггер в состояние 1 (по выводу O_2), а сигнал 1, действующий на входе K, переводит триггер в состояние нуля. Отличие состоит только в том, что при $J=K=1$ триггер изменяет свое состояние на противоположное при поступлении каждого нового синхронизирующего импульса, т.е. действует как триггер со счетным входом (Т-триггер).

Особенность JK-триггера состоит в том, что информация на выходах появляется только после окончания действия синхронизирующего импульса (аналогично Т и D триггерам схем рис. 5.11 и 5.12). Для того чтобы образовать из триггера JK триггер задержки типа D, необходимо дополнительно ввести элемент типа НЕ точно так же, как это показано на рис. 5.12, полагая эквивалентными входы J-S и K-R.

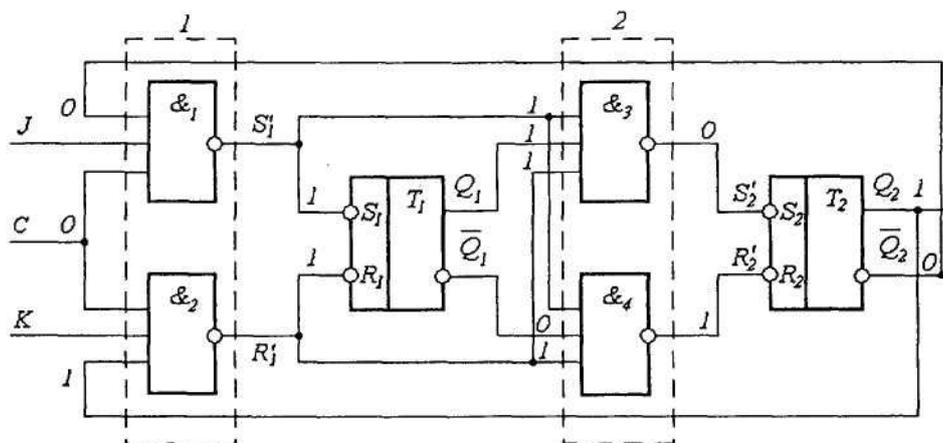


Рис. 5.13. Универсальный JK-триггер

Рассмотрим процессы переключения в схеме JK-триггера. Пусть в триггерах T_1 и T_2 в исходном состоянии записаны единицы (на выходах Q_1 и O_2 - высокие уровни). На входах J, K и C сигналы в режиме ожидания равны нулю. Для опрокидывания триггера необходимо одновременно подать единицы на синхронизируемый вход C, а также на тот вход, который симметричен выходу триггера, где должна быть записана единица. Таким входом является вывод K, так как принято в исходном состоянии $O_2 = 1$, $\bar{O}_2 = 0$. При одновременном поступлении единиц на входы C, K, а также на третий вход микросхемы 2, на ее выходе выделится 0, который одновременно поступает на инверсный вход R_1 триггера T_1 а также нижние входы третьей и четвертой микросхемы

И-НЕ. Особенность внутренних триггеров T_1 и T_2 состоит в том, что они управляются нулями, как это было рассмотрено для схемы рис. 5.9,б, поэтому входы таких триггеров обозначены дополнительными кружочками. При поступлении нуля на вход R_1 триггера T_1 на его выходе \bar{O}_1 записывается единица (принято говорить, что в самом триггере T_1 при этом записывается 0, так как на выходе Q_1 выделяется ноль). Других изменений в состоянии JK-триггера нет до тех пор, пока действуют единицы на выходах С и К. После окончания одного из этих сигналов или обоих одновременно на выходе R'_1 , второй микросхемы И-НЕ выделяется единица, в то время как на выходе S'_1 , первой микросхемы эта единица действует постоянно, независимо от сигналов на входах С и К. Теперь на все три входа четвертой микросхемы И-НЕ поступают единицы, выделяя на ее выходе "ноль", который воздействует на инверсный вход второго триггера T_2 , переводит его в состояние нуля (на выходе \bar{O}_2 - единица). Таким образом, во время поступления единиц на входы С и К происходит опрокидывание триггера T_1 , а после окончания действия этих импульсов - опрокидывание триггера T_2 и входная информация выделяется на выходе.

Аналогично можно рассмотреть переключение при организации счетного Т-триггера, для чего входы J и К необходимо соединить вместе и подать на них постоянный уровень напряжения, соответствующий единице (для триггеров 133-й, 134-й, 155-й, 555-й серий это напряжение составляет 2,5-5 В, причем лучше большая величина в этом диапазоне). Счетные импульсы подключаются ко входу С.

Имеются и другие разновидности триггеров в интегральном исполнении, принцип их действия строится аналогично рассмотренным схемам. Во всех случаях анализа триггеров на логических микросхемах необходимо помнить, что на входы должны подаваться единицы или нули. Если какой-то вход не подключен, т.е. цепь оборвана, то это эквивалентно его отсутствию в данной схеме.

5.1.6. Триггеры на приборах с отрицательным сопротивлением (негатронах)

В данных триггерах используются свойства туннельных диодов и тиристоров образовывать устойчивые состояния и поэтому запоминать сигналы единиц и нулей эквивалентно обычным триггерам. На рис. 5.14, а приведена простейшая схема триггера на туннельном диоде.

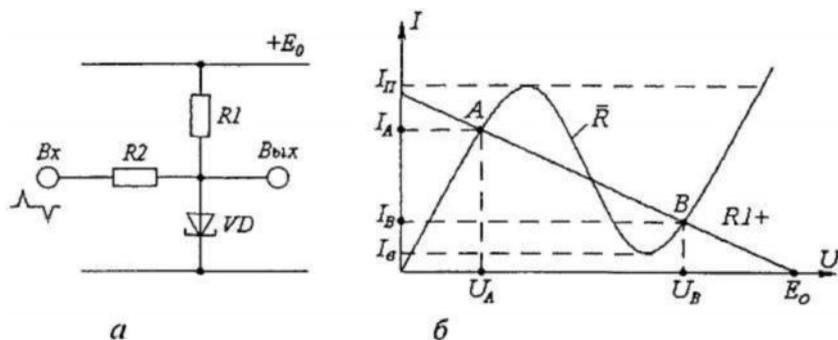


Рис. 5.14. Триггер на туннельном диоде:
а - схема; б - график, иллюстрирующий работу триггера

Напряжение E_0 и сопротивление резистора R_1 выбраны таким образом, как показано на рис. 5.14,б, при этом появляются две устойчивые точки А и В. Предположим, что в исходном состоянии установилось положение равновесия в точке А, тогда выходное напряжение равно U_A , что принимается как эквивалент 0. После подачи на вход положительного импульса ток в цепи туннельного диода возрастает до I_n , и триггер автоматически переходит во второе устойчивое состояние (точка В, выходное напряжение U_B - эквивалент единицы). Для обратного переключения туннельного диода необходимо на вход подать отрицательный импульс такой величины, чтобы в цепи его ток стал меньше тока выключения I_v , тогда триггер автоматически переходит в устойчивое состояние А. Основным отличием триггеров на туннельных диодах является большое быстродействие по сравнению со всеми другими схемами, кроме того, они менее чувствительны к тепловому воздействию и ядерному излучению.

Аналогичную схему триггера можно построить также на одном динисторе или тиристоре. На рис. 5.15 изображена схема триггера на двух тиристорах, она эквивалентна схеме триггера на транзисторах с коллекторно-базовыми связями (см. рис. 5.4).

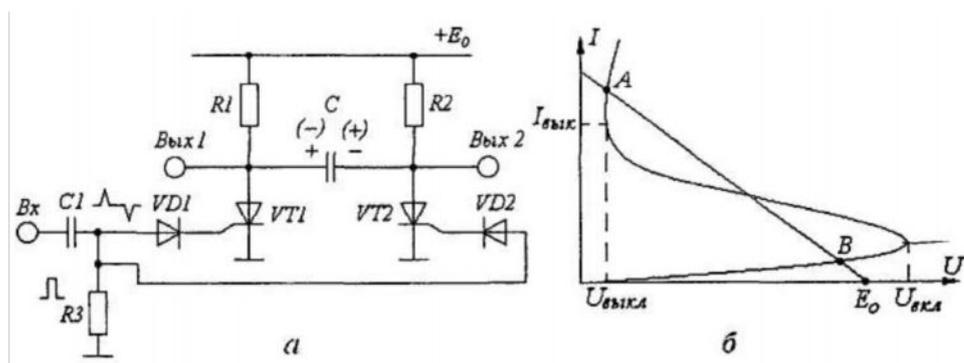


Рис. 5.15. Триггер на тиристорах:
а - схема; б - график, иллюстрирующий работу триггера

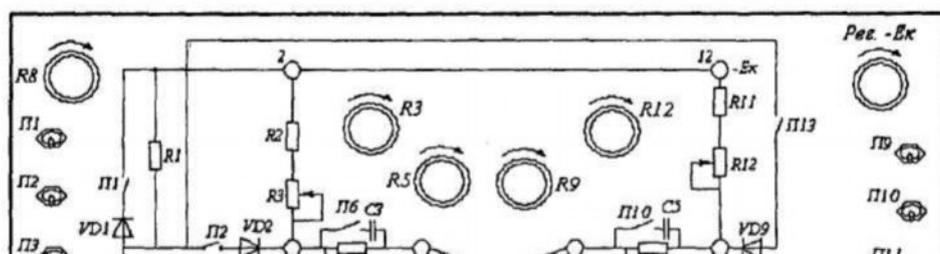
В одном из состояний тиристор VT_1 закрыт и его рабочая точка находится в положении В (рис. 5.15,б), второй тиристор VT_2 открыт (точка А). В этом состоянии конденсатор C заряжается плюсовым напряжением на левой обкладке. Если теперь на оба входа подать одновременно открывающий положи-

тельный импульс, то тиристор VT1 откроется, а тиристор VT2 в этот момент по-прежнему остается открытым. Но так как конденсатор С был заряжен, в цепи обоих тиристоров потечет разрядный ток, который будет совпадать с прямым током в цепи VT1 и противоположен в цепи VT2. Эта противоположность приводит к тому, что общий ток в цепи VT2 становится меньше тока выключения и тиристор VT2 закрывается, т.е. триггер изменяет свое состояние. В дальнейшем при поступлении новых управляющих импульсов процессы повторяются.

Тиристорные триггеры обладают невысоким быстродействием, но необходимо отметить, что в устройствах автоматики высокое быстродействие в большинстве случаев не требуется. Особенность тиристорных триггеров состоит в том, что на их выходах можно получать высокие напряжения - сотни и тысячи вольт, в зависимости от допустимого напряжения тиристоров данного конкретного типа.

5.2. Описание лабораторной установки

На передней панели лабораторной установки, изображенной на рис. 5.16, выгравированы схемы симметричного триггера, триггера с эмиттерной связью и триггера на транзисторах различного типа проводимости. В цепях триггеров устанавливаются гнезда и переключатели для организации различных видов цепей, измерения напряжений и наблюдения осциллограмм. Описание работы триггеров приведено в предыдущих разделах. В нижней части передней панели выгравирована мнемосхема генератора и формирователя импульсов положительной и отрицательной полярности. С помощью потенциометров I–IV и переключателей V, VI производится регулировка длительности и частоты следования импульсов, которые можно наблюдать на экране осциллографа, подключая его потенциальный зажим к гнездам  . Переключателями П1 и П2 выбираем продифференцированные импульсы передних и задних фронтов. Формирователи позволяют  и  получить прямоугольные импульсы положительной и отрицательной полярности, передний фронт которых синхронизируется с продифференцированными импульсами и выбирается посредством переключателей П3 на их входах. Регулировка длительности и частоты импульсов формирователей производится переключателями VII, VIII и потенциометрами IX, X. Изменение амплитуды импульсов генератора и двух формирователей может быть произведено потенциометрами «Рег. амп.» Постоянное напряжение положительной и отрицательной полярности выведено на гнезда, расположенные под регуляторами +2 В и -2 В. Штепсельный разъем предназначен для подключения интегральных микросхем, расположенных в специальных корпусах из оргстекла, которые дополнительно прилагаются к лабораторной установке.



5.3. Порядок выполнения работы

5.3.1. Схема симметричного триггера с коллекторно-базовыми связями

Потенциометром «Рег.-Ек» установить в гнездах 2 или 12 напряжение - 5 В. Отключить микротумблеры П1, П2, П7, П8, П9, П13 и включить микротумблеры П3, П4, П5, П6, П10, П11, П12, П14. Верхнее положение рычага микротумблера - включенное, нижнее – отключенное. При этом положении микротумблеров образуется схема симметричного триггера с коллекторно-базовыми связями и отдельным запуском по базовым цепям. Потенциометр R8 установить в такое положение, чтобы в точке 10 было напряжение 0,1-0,2 В. Потенциометры R3, R5, R9, R12 установить в крайнее правое положение, вращая их по часовой стрелке, — это исходное состояние для исследований, оно характеризуется тем, что один из транзисторов закрыт, а второй открыт. Сиг-

нальные лампы Л1 или Л2 высвечивают закрытое состояние соответствующего транзистора. Если по какой-либо причине сигнальные лампочки не функционируют, то необходимо к коллектору транзистора подключить осциллограф и при помощи его визуально наблюдать состояние транзисторов. Так как в процессе измерений или наблюдений на потенциальных проводниках осциллографа, вольтметра наводятся электромагнитным путем напряжения, то в момент касания этим проводником точек схемы возможно опрокидывание триггера.

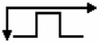
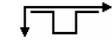
1. Исследовать схему триггера при воздействии медленно меняющихся сигналов:

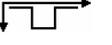
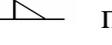
а) повышая потенциометром R8 напряжение в точке 10 и измеряя это напряжение вольтметром, определить моменты потери триггерных свойств (по погасанию ламп, которые подключены через схему включения к коллекторам транзисторов Л1 к VT2 и Л2 к VT1 или по увеличению коллекторного напряжения на открытом транзисторе). Измерить напряжение на коллекторных электродах VT1 и VT2 в точках 3, 13. Объяснить причину закрывания транзисторов;

б) установить в точке 10 потенциометром R8 напряжение (0,1-0,2)В. Измерить напряжение на коллекторных электродах закрытого и открытого транзисторов в точках 3 и 13. Если при подключении контакта потенциального проводника вольтметра происходит опрокидывание триггера, то необходимо разомкнуть на время подключения тумблеры обратной связи П4 или П12; этим состояние триггера будет зафиксировано;

в) установить потенциометр «Per. ампл. -2 В» в положение наименьшего напряжения. Соединить проводником одно из гнезд - 2В с гнездом 11 базы транзистора VT2, при этом транзистор должен закрыться, а лампа Л2 - высвечиваться. Постепенно увеличивая потенциометром «Per. ампл. —2 В» напряжение на базе VT2, определяем момент опрокидывания триггера. Измерить входное опрокидывающее напряжение.

2. Исследовать схему триггера в режиме отдельного запуска по базовым целям:

а) подключить осциллограф поочередно к гнездам 2 и 3 выходов мультивибраторов  и , убедиться в наличии продифференцированных импульсов, потенциометром «Per. ампл.» установить их максимальную величину. При этом потенциометры I — IV должны быть установлены в крайнее левое (против часовой стрелки) положение, а галетные переключатели V и VI должны находиться в первом положении. Наблюдая осциллограммы в точках 2, 3, необходимо переключатели П1 и П2 также установить в верхнее (включенное) состояние. Регулируя ручку развертки осциллографа, получить устойчивое изображение на экране, зарисовать осциллограммы продифференцированных импульсов;

б) соединить гнездо 3 мультивибратора  с гнездом 4 триггера. Убедиться, что импульсы  проходят на вход, но триггер не переключается. Сохранив прежнее соединение, подключить гнездо 3 мультивибратора к гнезду 14 триггера и убедиться в наличии процесса опрокидывания по миганию ламп. Подключить осциллограф к гнезду 3 или 13 триггера, зарисовать

осциллограммы. Отключить кратковременно тумблер П5, а затем, убедиться в прекращении процесса опрокидывания. Потенциометром R8 постепенно увеличивать запирающее напряжение в точке 10. Убедиться в постоянном уменьшении выходных импульсов на коллекторных электродах 3, 13. При наличии времени снять зависимость этого уменьшения в функции напряжения точки 10, амплитуду импульсов измерять на экране осциллографа;

в) установить прежнее значение напряжения в точке 10 (0,1 - 0,2 В). Плавно вращая против часовой стрелки ручку потенциометра «Рег. ампл.» мультивибратора, уменьшить амплитуду продифференцированных импульсов. Определить момент прекращения опрокидывания. Путем сравнения на экране осциллографа измерить наименьшую амплитуду запускающих импульсов. Установить прежнее значение продифференцированных импульсов;

г) путем кратковременного отключения тумблеров Пб, П10 убедиться, что емкости С3, С5 практически не оказывают влияния на работу триггера при низких частотах в режиме раздельного запуска;

д) отключить тумблеры П5, П11, включить тумблеры П7, П8, П9, организовав счетный базовый запуск. Отключить гнезда 4 и 14 триггера и подключить гнездо 8 триггера к гнезду 3 мультивибратора . Подключить потенциальный вход осциллографа к гнезду 3 или 13 триггера, зарисовать форму импульсов. Если при подключении потенциального входа осциллографа к гнездам 3, 13 опрокидывание триггера прекращается, то его можно восстановить, подобрав необходимую амплитуду входных импульсов, вращая ручку потенциометра «Рег. ампл.» мультивибратора. Кратковременно отключив тумблерами Пб, П10 емкости С3, С5, убедиться в прекращении работы счетного входа. Объяснить причину срыва процесса переключений;

е) отключить тумблеры П7, П8, П9, включить П1, П2, П13, при этом образуется счетный вход по коллекторным цепям. Так как в этом случае запускающие импульсы должны быть более мощными, то используем формирователь импульсов. Регулятор амплитуды «Рег. ампл.» этого формирователя устанавливаем в крайнее правое положение, галетный переключатель VIII - в положение 1, тумблер ПЗ - в верхнее положение. После этого гнездо 1 триггера соединяем с гнездом 5 или 6 этого формирователя и убеждаемся в наличии процессов опрокидывания.

5.3.2. Триггер с эмиттерной связью.

Установить потенциометры "Рег.-Ек", R2, R8 и R6 в крайнее правое положение, а потенциометр R5 - в крайнее левое положение (против часовой стрелки). Тумблеры П1 и П2 включить - это означает закрытое состояние транзистора, VT1 и открытое состояние VT2:

1. Исследовать работу триггера при медленных изменениях напряжения на входе. Для этого соединить гнездо 1 триггера с одним из гнезд источника "Рег. ампл.-2 В", предварительно установив регулятором наименьшее напряжение. Плавно вращая ручку потенциометра "Рег. ампл.-2 В" по часовой стрелке, определить момент переключения сигнальных ламп Л1, и Л2. Подключив вначале

вход вольтметра к гнезду 3, а затем к гнезду 6 снять зависимость выходных напряжений в функции входного напряжения, построить графики и объяснить их. При снятии гистерезисной зависимости необходимо сначала входное напряжение увеличивать от нуля до максимального значения без каких-либо коммутаций, а затем понижать от максимального значения до нуля. При этом необходима обязательная фиксация порога срабатывания $e_{п1}$ и $e_{п2}$. Убедиться, что при отключенном тумблере П2 триггер не опрокидывается;

2. Исследовать работу триггера при импульсных сигналах. Для этого подключить гнездо I триггера к гнезду 2 мультивибратора . Вход осциллографа подключить вначале к эмиттеру VT1 (гнездо 3), затем к коллектору VT2 (гнездо б). Убедиться в наличии опрокидывания триггера, зарисовать осциллограммы.

5.3.3. Схема триггера на транзисторах различной проводимости

1. Произвести настройку схемы триггера. Для этого потенциометры "Per. -Ек", "Per. +Ек", R1, R5 установить в крайнее правое положение. Включить тумблеры П1, П2. С помощью потенциометра "Per. +Еэ" установить на эмиттерном электроде первого транзистора (гнездо 3) напряжение +2 В. В таком состоянии обе лампы должны одновременно высвечиваться или быть погашенными.

2. Произвести исследование схемы триггера при медленных изменениях входного напряжения. Если лампы высвечиваются, то это означает одновременное закрытое состояние транзисторов. При этом на коллекторном электроде транзистора VT1 выделяется отрицательное напряжение (примерно -2 В), а на коллекторном электроде VT2 – положительное напряжение. При погашенных лампах транзисторы открыты, на коллекторном электроде VT1 выделяется положительное напряжение (примерно +2 В), а на коллекторном электроде VT2 – нулевое напряжение.

Установить транзисторы триггера в открытое состояние (обе лампы погашены). Для этого подключить напряжение от источника "Per. ампл. -2 В" к гнезду 4 первого транзистора. После этого необходимо установить самое малое напряжение источника "Per. ампл. +2 В" и подключить базу транзистора VT1 (гнездо 4) к этому источнику. Постепенно повышая положительное напряжение на базе транзистора VT1, определить момент закрывания обоих транзисторов. Измерить напряжение, опрокидывающее схему, и напряжения на всех электродах триггера до и после опрокидывания.

3. Исследовать схему триггера в импульсном режиме. Для этого необходимо подключить базу транзистора VT1 (гнездо 4) к закрывающим продифференцированным импульсам (гнездо 3 мультивибратора ) , а базу VT2 – к открывающим продифференцированным импульсам (гнездо 3  мультивибратора). Наблюдать процессы опрокидывания, зарисовать осциллограммы напряжений на коллекторных электродах обоих транзисторов и объяснить их.

5.3.4. Триггеры в интегральном исполнении

1. Исследовать схему RS-триггера при медленно меняющихся напряжениях и в импульсном режиме. Схема RS-триггера соответствует рис. 5.9,б, она составлена из элементов логики типа И-НЕ, 155-й серии.

Корпус с микросхемой прилагается. Для подготовки исследований необходимо включить штыревой разъем корпуса в гнездовой разъем лабораторного макета.

2. Исследовать универсальный JK-триггер на микросхемах K1TK551, эквивалентный схеме рис. 5.13. Исследование произвести по методике, изложенной для предыдущих триггеров при медленно меняющихся напряжениях и в импульсном режиме.

Схемы, относящиеся к блоку питания, изображены на рис. 5.17, 5.18.

5.4. Содержание отчета

1. Принципиальные схемы триггеров и схемы измерений.
2. Осциллограммы входных и выходных импульсов.
3. Таблицы снятых зависимостей и графики зависимостей.
4. Выводы.

5.5. Контрольные вопросы

1. Работа симметричного триггера.
2. Работа схем раздельного запуска, особенности запуска по базам и коллекторам.
3. Работа схемы счетного запуска, особенности счетного запуска по базам и коллекторам.
4. Роль базовых конденсаторов в схеме триггеров, их выбор.
5. Этапы в процессе переключения транзисторов.
6. работа несимметричного триггера, особенности его функционирования и применения.
7. Принципы увеличения быстродействия триггеров.
8. Работа схем триггера с ненасыщенными транзисторами.
9. Диоды Шотки. Особенности их работы.
10. Работа схемы триггера с транзисторами разной проводимости.

Литература

1. Опадчий Ю.Ф. и др. Аналоговая и цифровая электроника (полный курс): Учебник для вузов/ Ю.Ф. Опадчий, О.П. Глудкин, А.И. Гуров; Под ред. О.П. Глудкина. – М.: Горячая линия – Телеком, 1999. – 786 с.

2. Решетиллов А.Р. Лабораторный практикум по курсу “Электронные устройства автоматики и импульсная техника” для студентов специальности 0606. Ч.2.-Мн.: МРТИ, 1980. – 51 с.

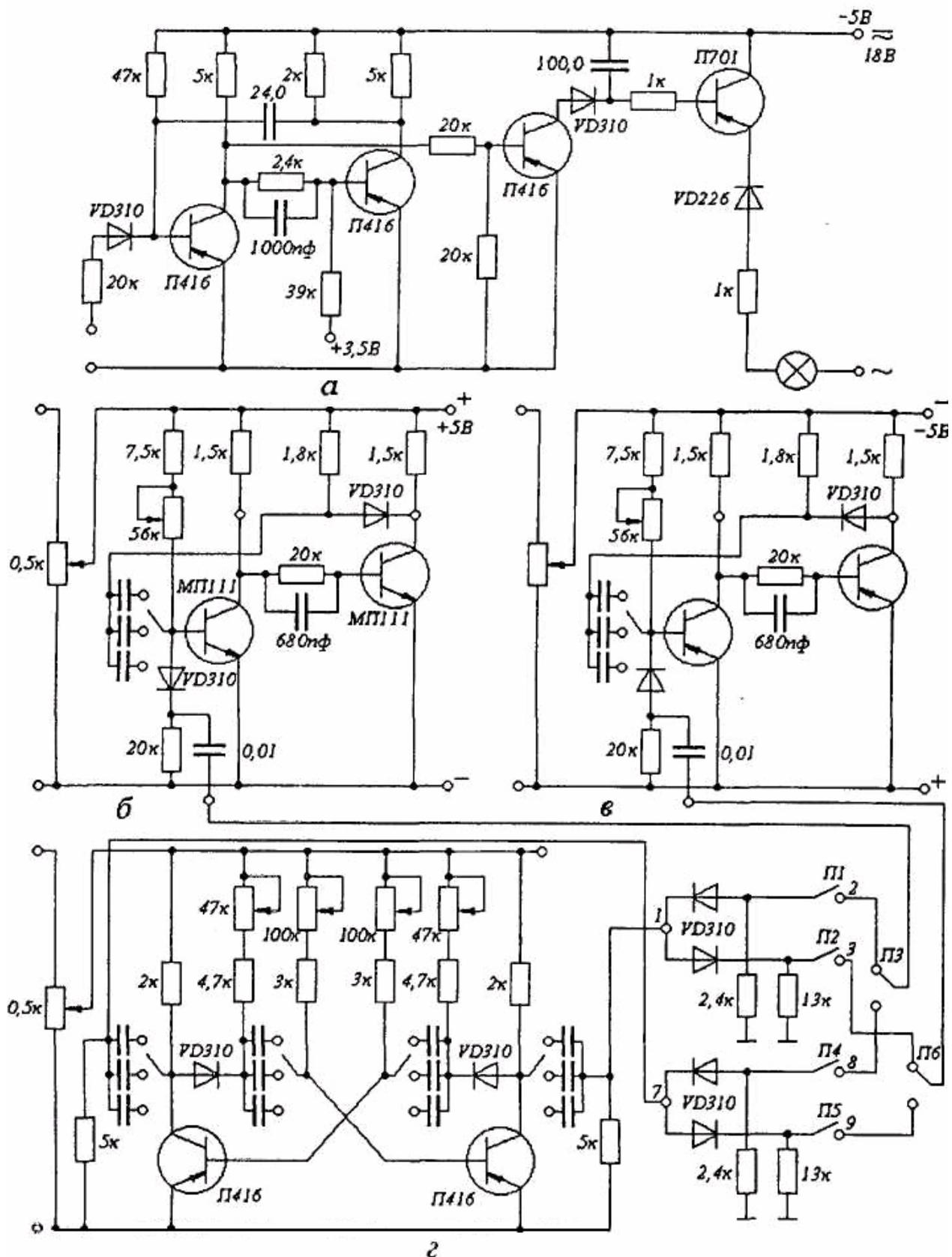


Рис. 2.17. Блок питания:

а — включение сигнальной лампы; б, в — ждущие мультивибраторы; г - мультивибратор в автоколебательном режиме

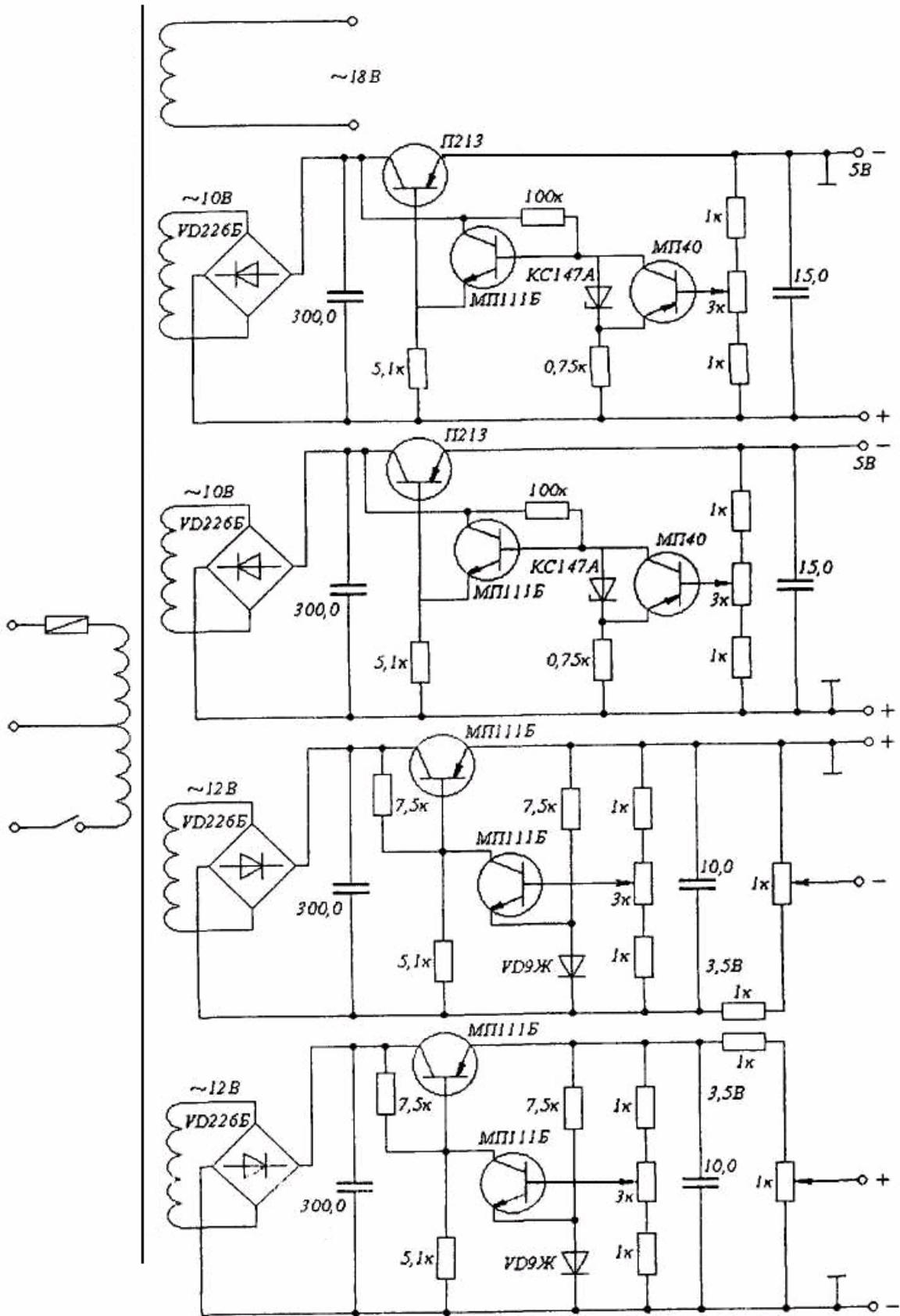


Рис. 2.18. Схема источника питания

Лабораторная работа №6

ТРИГГЕРЫ НА ОПЕРАЦИОННЫХ УСИЛИТЕЛЯХ И ДИСКРЕТНЫХ ЭЛЕМЕНТАХ (ТИРИСТОРЫ, ТУННЕЛЬНЫЕ ДИОДЫ, ОДНОПЕРЕХОДНЫЕ ТРАНЗИСТОРЫ).

Цель работы: Изучить принципы создания триггеров на операционных усилителях; особенности работы схем с положительной обратной связью; принцип функционирования приборов, вольт-амперная характеристика которых содержит участки с отрицательным сопротивлением (тиристоры, туннельные диоды, однопереходные транзисторы); исследовать конкретные схемы триггеров на выше перечисленных электронных приборах.

6.1. Общие сведения.

Триггер – это электронное устройство, которое обладает двумя длительно устойчивыми состояниями равновесия и способностью скачком переключаться из одного состояния равновесия в другое под воздействием внешнего сигнала. Процесс перехода триггера из одного состояния в другое может называться переключением, опрокидыванием, сбрасыванием или спуском. Поэтому триггеры называют спусковыми устройствами (английское слово «trigger» означает спусковой крючок огнестрельного оружия).

Для изготовления триггеров могут быть использованы дискретные логические элементы, транзисторы, операционные усилители и приборы, вольт-амперные характеристики которых содержат участки отрицательной крутизны (туннельные диоды, тиристоры, двухбазовые диоды и др.).

Все схемы, которые относят к классу триггеров, должны обладать рядом специфических требований. Наиболее важными из них являются:

- а) наличие в структуре положительной обратной связи (ПОС) для регенеративного переключения состояния;
- б) наличие гистерезиса, когда устройство срабатывает от различных (по величине или знаку) значений входного сигнала, за счет чего реализуется устойчивое стационарное состояние.

6.2. Триггеры на операционных усилителях.

Операционными усилителями (ОУ) называют высококачественные усилители постоянного тока (УПТ), предназначенные для выполнения различных операций над аналоговыми величинами при работе в схеме с отрицательной обратной связью.

Усилители постоянного тока отличаются от усилителей переменного тока тем, что позволяют усиливать медленно изменяющиеся сигналы ($f_n \rightarrow 0$). Соответственно на входе, выходе и между каскадами у них отсутствуют реактивные компоненты (конденсаторы, трансформаторы), которые не пропускают

постоянную составляющую сигнала. Обычно УПТ достаточно широкополосны и позволяют усиливать сигналы в диапазоне частот от $f_H = 0$ до f_B (рис.6.1, а). Их амплитудная характеристика имеет вид, показанный на рис.6.1, б.



Рис. 6.1. Характеристики УПТ: а - частотная; б – амплитудная

По принципу действия и схемному выполнению УПТ делят на два основных вида: 1) усилители с непосредственными связями (прямого усиления); 2) усилители с преобразованием сигнала. Последние подразделяют на: а) усилители с промежуточным преобразованием (модуляцией) сигнала постоянного тока в переменное напряжение и усилением на несущей частоте с последующей демодуляцией (УПТ-МДМ); б) усилители, в которых входной сигнал воздействует на параметры автоколебаний автогенератора: амплитуду, частоту или фазу (усилители с управляемыми генераторами УПТ-УГ). Иногда УПТ-УГ называют *автогенераторными усилителями*. В них используют обычные схемы усилителей переменного тока, в том числе и с непосредственными связями.

В связи с отсутствием реактивных элементов в цепях межкаскадной связи (связь только гальваническая) при построении УПТ с непосредственными связями приходится решать вопросы согласования напряжения на различных участках схемы и уменьшения изменений сигнала на выходе усилителя при неизменном сигнале на входе. Изменения напряжения на выходе УПТ при нулевом входном сигнале называют *дрейфом нуля*. Его значение обычно приводят ко входу, для чего изменение выходного напряжения усилителя делят на его коэффициент усиления. Дрейф нуля показывает, на какую величину надо увеличить или уменьшить напряжение на входе усилителя для того, чтобы изменение выходного напряжения было равно его самопроизвольному изменению. Так как дрейф нуля может быть вызван как временными, так и температурными изменениями параметров отдельных компонентов, различают временной и температурный дрейфы. Их оценивают соответственно в мкВ/ч или мкВ/°С, причем временной дрейф измеряют при неизменной температуре окружающей среды. В УПТ дрейф нуля находится в диапазоне от единиц мкВ/ч до сотен мВ/ч.

В настоящее время в качестве УПТ с непосредственными связями в основном используют интегральные операционные усилители. По конструктивному выполнению они являются законченными высокостабильными широкополосными высококачественными УПТ, имеющими высокий коэффициент усиления, дифференциальный вход и несимметричный выход.

Успехи интегральной технологии позволили выполнять ОУ с заданными техническими параметрами в одном корпусе. Это дает возможность рассматривать его как самостоятельный компонент с определенными параметрами.

Интегральные линейные микросхемы включают в себя усилительные каскады, а также их комбинации и модернизированные варианты. Они отличаются от усилителей, выполненных на дискретных элементах, только методами изготовления отдельных компонентов схем и технологией изготовления законченных функциональных узлов. В большинстве случаев принципиальные схемы интегральных усилителей выглядят значительно сложнее своих дискретных аналогов. Это объясняется тем, что если для незначительного улучшения каких-либо параметров усилителя требуется ввести один или несколько дополнительных транзисторов: их, как правило, вводят, зная, что стоимость изготовления от этого существенно не изменится.

Таким образом, интегральный усилитель представляет собой законченный функциональный блок, изготовленный в одном корпусе, имеющий параметры, заданные в технических условиях, в принципиальную схему которого нельзя внести никаких изменений, не предусмотренных при его проектировании. При подключении требуемых напряжений питания и выполнении необходимых соединений такой законченный функциональный блок имеет параметры, указанные в отраслевых стандартах на применение данного усилителя.

При использовании интегральных микросхем отпадает необходимость в расчете, сборке и настройке отдельных каскадов. В этом случае на первый план выдвигаются вопросы согласования отдельных микросхем, введения цепей обратных связей (ОС), обеспечивающих получение необходимых параметров, устойчивости всей системы, охваченной цепями ОС, и т. д.

В настоящее время промышленностью разработано и выпускается значительное количество различных микросхем, в которых усилители являются лишь одним из функциональных узлов среди узлов другого назначения. Для того чтобы различать, какую функцию выполняет конкретная микросхема, принята система условных обозначений, отражающая их принадлежность к определенным сериям, классам и группам. Серия объединяет ряд отдельных функциональных схем по технологическому признаку, согласованности по напряжениям источников питания, уровням сигналов, входным и выходным сопротивлениям, конструктивному оформлению и способам крепления и монтажа. Серии разрабатывают таким образом, чтобы из микросхем, входящих в нее, можно было построить законченное устройство.

Условное обозначение микросхем состоит из следующих элементов.

Первый элемент — цифра, обозначающая группу микросхемы. По конструктивно-технологическим признакам микросхемы подразделяют на три группы, которым присвоены обозначения: 1; 5; 6; 7 — полупроводниковые (7 — бескорпусные); 2; 4; 8 — гибридные; 3 — прочие (пленочные, вакуумные, керамические и т. д.); *второй* элемент — две-три цифры, обозначающие порядковый номер разработки серии микросхем; *третий* — две буквы, обознача-

чающие подгруппу и вид микросхемы (ОУ – УД); *четвертый* — порядковый номер разработки ИС в данной серии.

Иногда в конце условного обозначения добавляется буква, определяющая технологический разброс параметров данного типоминнала, например К1409УД1А.

Буквы К, КР, КМ, КЕ, КА, КИ перед условным обозначением характеризуют условия приемки микросхем и особенности их конструктивного выполнения. Буква К указывает, что эта микросхема широкого применения; Р — пластмассовый корпус; М — металлический, металлокерамический, стеклокерамический корпус; Е — металлополимерный корпус; А — пластмассовый планарного типа; И — стеклокерамический планарный корпус.

Для ИС, выпускаемых на экспорт и отличающихся шагом выводов, перед буквой К присутствует буква Э, например ЭК561ЛС2.

Для бескорпусных ИС перед номером серии добавляют букву Б и через дефис вводят цифру (1–6), характеризующую модификацию конструктивного выполнения, например: 1 – с гибкими выводами; 2 – с ленточными выводами и т. д.

Промышленностью изготавливаются операционные усилители серии: 140, 153, 154, 157, 544, 551, 553, 574, 740, 1401, 1407, 1408, 1409 и др.

В каталогах и информационных листах обычно приводятся принципиальные схемы микросхем. Однако для практического использования надо иметь руководства по применению, выпускаемые в виде отраслевых стандартов. В них приведены схемы соединения выводов микросхем и рекомендуемые параметры навесных компонентов. Без руководства по применению создавать устройства с заданными параметрами сложно из-за того, что принципиальная схема представляет собой сочетание большого количества соединенных непосредственно активных и пассивных элементов, параметры которых неизвестны.

Условные обозначения ОУ приведены на рис.6.2, а, б. Показанный усилитель имеет один выходной вывод (показывается справа) и два входных (изображаются с левой стороны). Знак Δ или $>$ характеризует усиление. Вход, напряжение на котором сдвинуто по фазе на 180° относительно выходного напряжения, называется *инвертирующим* и обозначается знаком инверсии \ominus , а вход, напряжение на котором совпадает по фазе с выходным напряжением, — *неинвертирующим*. Второй вывод, общий для обоих входов и выхода, часто не показывается — это общая информационная шина, которая на принципиальных схемах иногда показывается в виде \perp . Для облегчения понимания назначения выводов и повышения информативности допускается введение одного или двух дополнительных полей с обеих сторон от основного поля, в которых указываются метки, характеризующие функции вывода (рис.6.2, б).

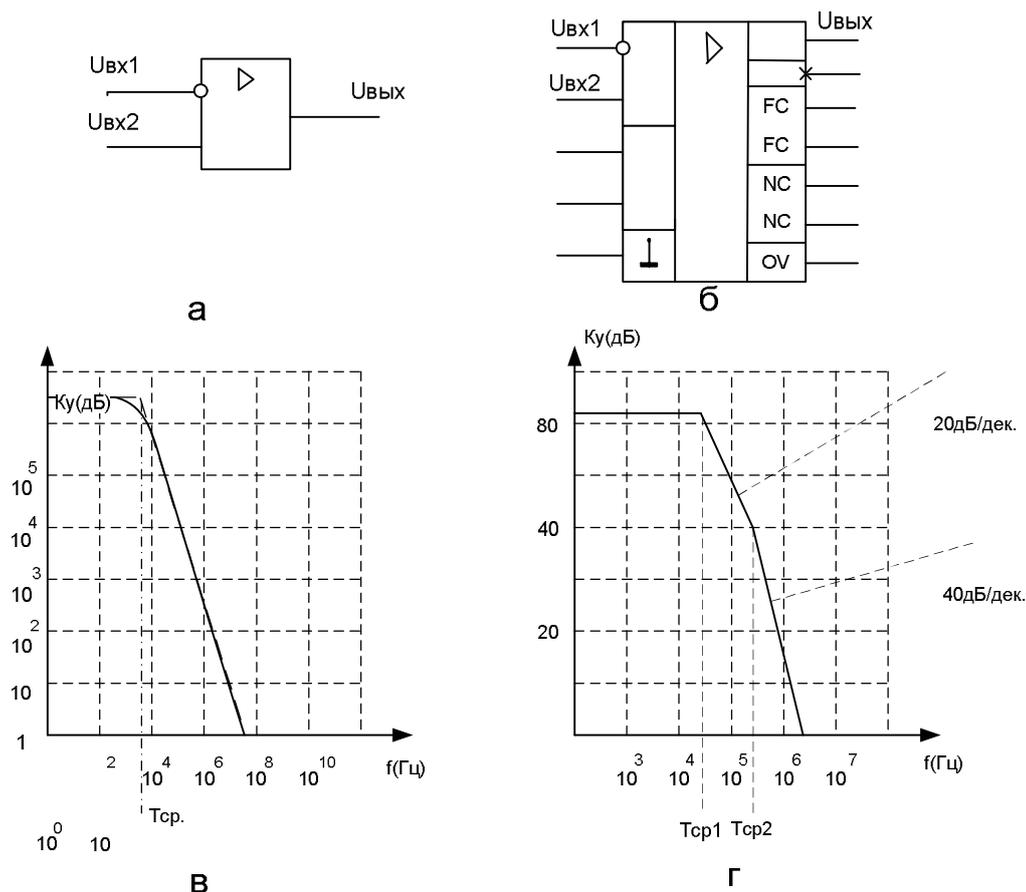


Рис.6.2. Условное обозначение ОУ и их амплитудно-частотные характеристики (АЧХ): а - ОУ; б - ОУ с введенными дополнительными полями; в - АЧХ ОУ 140УД7; г - АЧХ ОУ 1407УД2

Характерной особенностью ОУ является то, что входные сигналы подаются относительно одной общей шины, таким же образом снимается выходной сигнал. При нулевых входных напряжениях выходной сигнал должен быть равен нулю. Благодаря этому свойству источники входного сигнала и нагрузку можно непосредственно подключать к выводам ОУ, не заботясь о разделении переменной и постоянной составляющих и не рискуя изменить статические режимы работы усилительных каскадов.

Кроме температурного дрейфа напряжения смещения и входных токов (эти параметры важны для прецизионных устройств, так как их эффективно скомпенсировать сложно) в технических условиях приводят другие параметры ОУ, которые играют решающую роль при разработке схем на базе операционных усилителей:

1. *Входные токи* – обусловлены необходимостью обеспечить нормальный режим работы входного дифференциального каскада ОУ на биполярных транзисторах. В случае использования полевых транзисторов это токи всевозможных утечек. Если к обоим входам ОУ подключены источники сигналов с *разными внутренними сопротивлениями*, то токи смещения даже в идеальном входном каскаде создают разные падения на этих внутренних сопротивлениях.

Между входами ОУ появится дифференциальный сигнал, изменяющий выходное напряжение. С целью его уменьшения сопротивления, подключаемые к обоим входам, следует брать по возможности одинаковыми.

2. *Входные сопротивления* – в зависимости от характера подаваемого сигнала подразделяют на дифференциальные (для дифференциального сигнала) и синфазные (сопротивление общего вида).

Входное сопротивление для *дифференциального сигнала* – это полное входное сопротивление со стороны любого входа, в то время как другой вход соединен с общим выводом (землей). Значения его лежат в интервале нескольких десятков кОм – сотен МОм.

Входное сопротивление для *синфазного сигнала* характеризует изменения среднего входного тока при приложении ко входам синфазного напряжения. Оно на несколько порядков выше сопротивления для дифференциального сигнала.

3. *Коэффициент ослабления синфазного сигнала (Коосс)* – определяется как отношение напряжения синфазного сигнала, поданного на оба входа, к дифференциальному входному напряжению, которое обеспечивает на выходе тот же сигнал, что и в случае синфазного напряжения

$$K_{оосс} = \frac{U_{вхсс}}{U_{вхдс}} \Big| U_{выхсс} = U_{выхдс} .$$

Обычно в технических условиях он приводится в виде логарифмической константы (в децибелах).

4. *Частота единичного усиления* – это частота f_1 , на которой модуль коэффициента усиления ОУ равен единице (0 дБ). Иногда приводят граничную частоту ОУ, при которой сохраняется гарантируемая амплитуда выходного напряжения. Это связано с тем что усилитель, имеющий полосу пропускания, например, 0,5 МГц и выходное напряжение 10 В, обеспечивает получение этой амплитуды до частоты 20 кГц.

5. *Амплитудно-частотная характеристика* – обычно приводится в виде графика, настроенного в логарифмическом масштабе (рис.6.2, в, г). Причем у ОУ с внутренней коррекцией ЛАЧХ за частотой среза ($f_{ср}$) можно аппроксимировать прямой, имеющей наклон 20 дБ/дек., как, например, в случае, показанном на рис.6.2, в. У ОУ без внутренней коррекции или с небольшой емкостью корректирующего конденсатора ЛАЧХ аппроксимируются двумя асимптотами, имеющими наклоны 20 и 40 дБ/дек и пересекающимися в точках сопряжения $f_{ср1}$ и $f_{ср2}$ (рис.6.1, б), или тремя асимптотами, имеющими наклон 20, 40, 60 дБ/дек.

Для вывода основных расчетных формул в схемах с ОУ используют два важнейших правила, которые определяют поведение операционного усилителя, *охваченного петлей обратной связи*. Они используются для расчета всех схем с ОУ.

Во-первых, операционный усилитель обладает таким большим коэффициентом усиления по напряжению, что изменение напряжения между входами

на несколько долей милливольты вызывает изменение выходного напряжения в пределах его полного диапазона, поэтому не будем рассматривать это небольшое напряжение, а сформулируем правило I. *Выход операционного усилителя стремится к тому, чтобы разность напряжений между его входами была равна нулю.*

Во-вторых, операционный усилитель потребляет очень небольшой входной ток (порядка 0,2 нА; ОУ со входами на полевых транзисторах – порядка пикоампер). Не вдаваясь в более глубокие подробности, сформулируем правило II. *Входы операционного усилителя ток не потребляют.*

Здесь необходимо дать пояснение: правило I не означает, что операционный усилитель действительно изменяет напряжение на своих входах – это невозможно (это было бы несовместимо с правилом II). Операционный усилитель «оценивает» состояние входов и с помощью *внешней схемы ОС, передает напряжение с выхода на вход*, так что в результате разность напряжений между входами становится равной нулю (если это возможно).

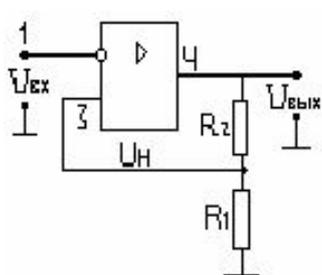
Эти правила создают достаточную основу для рассмотрения работы схем на операционных усилителях.

Триггер на ОУ — это спусковое устройство, которое может длительное время находиться в одном из двух состояний устойчивого равновесия и скачкообразно переключаться из одного состояния в другое под воздействием внешнего сигнала.

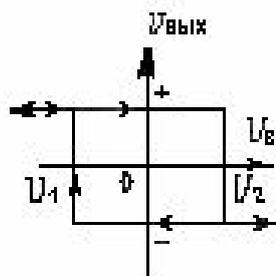
Выходное напряжение триггера при отсутствии входного сигнала должно самой схемой поддерживаться неизменным, равным одному из уровней $U^{\pm} \text{ вых.}$ Понятно, что выходное напряжение $U_{\text{вых}}$ по цепи обратной связи должно установить на одном из входов триггера такое напряжение, которое будет поддерживать $U_{\text{вых}}$. Наиболее просто эта идея реализуется с помощью ОУ, охваченного положительной обратной связью. Контур «выход ОУ, резистор R_2 , неинвертирующий вход ОУ» (рис. 6.3) поддерживает выходное напряжение на уровне $U^+ \text{ вых.}$ или $U^- \text{ вых.}$ Кроме этой функции ОУ осуществляет сравнение напряжений $U_{\text{вх}}$ и $U_{\text{н}}$. Когда напряжение $U_{\text{вх}}$, имеющее ту же полярность, что и $U_{\text{н}}$, превышает последнее, то по цепи обратной связи происходит переключение выходного напряжения с $U^+ \text{ вых.}$ на $U^- \text{ вых.}$ или наоборот с $U^- \text{ вых.}$ на $U^+ \text{ вых.}$

Напряжение на неинвертирующем входе ОУ станет противоположной полярности по отношению к $U_{\text{вх}}$, а достигнутое состояние — стабильным. Только изменив полярность $U_{\text{вх}}$, можно перевести триггер в другое состояние. Это свойство триггера широко используют для формирования прямоугольного напряжения из сигналов произвольной формы.

Если требуется переключать триггер сигналом, имеющим полярность, противоположную полярности входного напряжения, то применяют *неинвертирующий триггер* (рис. 6.4). Его переключение происходит в момент, когда напряжение $U_{\text{н}} = 0$, а в остальном он работает аналогично вышеописанному.



а



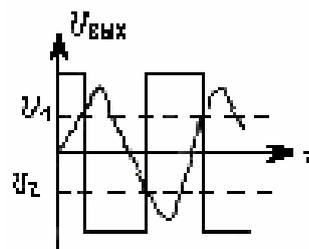
б

$$U_1 = U_{\text{вых}}^- \frac{R_1}{R_1 + R_2}$$

$$U_2 = U_{\text{вых}}^+ \frac{R_1}{R_1 + R_2}$$

$$U_2 - U_1 = \frac{R_1}{R_1 + R_2} (U_{\text{вых}}^+ - U_{\text{вых}}^-)$$

в

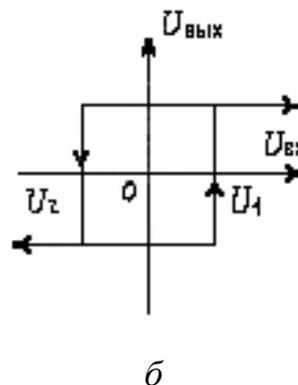
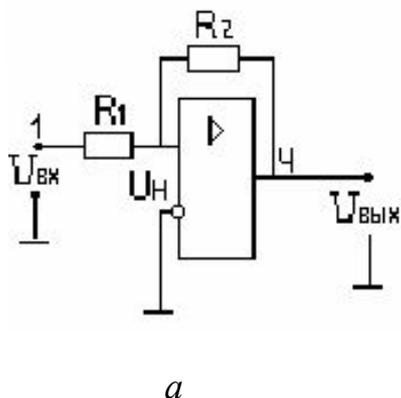


г

Рис. 6.3. Инвертирующий триггер:

а - схема; б - гистерезисная выходная характеристика; в - расчетные формулы; г - временные диаграммы работы

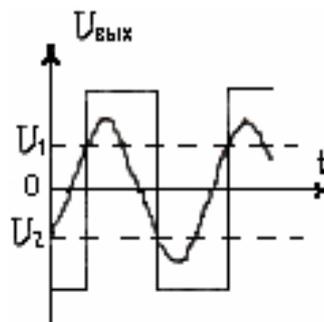
Автоматическую регулировку выходного сигнала за счет подачи соответствующего напряжения, при котором происходит переключение триггера, осуществляют в схеме *суммирующего триггера* (рис.6.5). В нем, изменяя значение $U_{оп}$, регулируют напряжения срабатывания U_1 и U_2 , (может выполняться неравенство $U_1 \neq U_2$, но сохраняется неизменной ширина гистерезиса $U_1 - U_2 = (R_1/R_2)(U^+_{\text{вых}} - U^-_{\text{вых}})$).



$$U_1 = U_{\text{ВЫХ}}^- \frac{R_1}{R_2}$$

$$U_2 = U_{\text{ВЫХ}}^+ \frac{R_1}{R_2}$$

$$U_2 - U_1 = (U_{\text{ВЫХ}}^+ - U_{\text{ВЫХ}}^-)$$



в

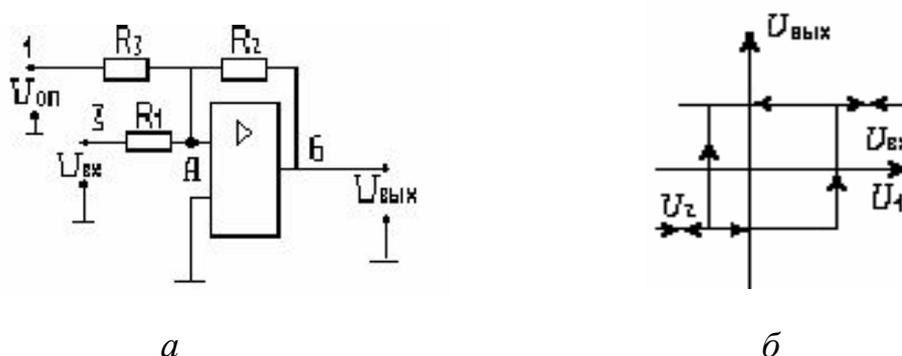
г

Рис. 6.4. Неинвертирующий триггер:
 а - схема; б - гистерезисная выходная характеристика; в - расчетные формулы; г -
 временные диаграммы работы

Триггеры инвертирующие и неинвертирующие имеют еще одну отличительную особенность: первый из них описывается положительной петлей гистерезиса (упреждение), второй – отрицательной (запаздывание).

Применяются в тех случаях, когда в составе электронной системы, построенной на операционных усилителях, должны быть триггеры также на операционных усилителях. Этим исключается необходимость использования иной элементной базы, т.е. достигается унификация, единообразие элементов, напряжения питания, печатных плат. Типовые схемы триггеров на операционных усилителях показаны на рис. 6.3 – 6.5. Образуются схемы путем соединения выхода операционного усилителя с неинвертирующим входом. Этим создается глубокая положительная обратная связь, являющаяся первым необходимым условием для образования триггера. Как известно, второе условие состоит в наличии гистерезиса, составляющие которого - это насыщение операционного усилителя в режиме ожидания и характеристика коэффициента усиления в ак-

тивной области переключения. Соединение выхода операционного усилителя с прямым входом обычно производится через резисторы, посредством которых достигаются необходимые уровни напряжений переключения, как это следует из формул на рис. 6.3 – 6.5. Так как операционные усилители запитываются двухполярным напряжением питания, то и выходные уровни также двухполярны, причем соответствие напряжения логическим нулю или единице устанавливается разработчиком конкретной схемы. Нельзя соединять выходы триггеров на операционных усилителях непосредственно с триггерами на логических элементах ввиду двухполярности выходного напряжения. Для перехода от триггеров на операционных усилителях к триггерам на логических элементах ТТЛ – логики используют компараторы К521, К554, К507, СА1, СА2, СА3, СА4, а для перехода к ЭСЛ – или КМОП – логике дополнительно могут включаться преобразователи уровней К500ПУ124, К500ПУ125 или К176ПУ1-ПУ10.



$$U_1 = U_{\text{вых}}^- \frac{R_1}{R_2} - U_{\text{оп}} \frac{R_1}{R_3}$$

$$U_2 = U_{\text{вых}}^+ \frac{R_1}{R_2} - U_{\text{оп}} \frac{R_1}{R_3}$$

в

Рис. 6.5. Суммирующий триггер:
а - схема; б - гистерезисная выходная характеристика;
в - расчетные формулы

Триггер на операционном усилителе работает следующим образом. Как известно, выходное напряжение операционного усилителя должно быть равно нулю при $U_{\text{вх}} = 0$. Именно это условие нулевых уровней на входах и выходе применили разработчики первых интегральных ОУ. Нулевые уровни входов и выходов облегчают и упрощают соединение отдельных операционных усилителей друг с другом. Однако вследствие несимметрии транзисторов выходного каскада, несовершенства технологического процесса изготовления их выходное напряжение отличается от нуля на несколько десятых долей вольта или более. Причем, отклонение может быть как в положительной области, так и в от-

рицательной. Если операционные усилители используются для усиления, то возврат выхода к нулю производят включением балансировочных цепей или резисторов. В схемах триггеров (см. рис.6.3 – 6.5) балансировочные цепи не показаны, следовательно, можно считать, что выходное напряжение может иметь как положительное, так и отрицательное напряжение. При включении питания и положительном напряжении выхода часть его через резисторы обратной связи поступает на неинвертирующий вход, усиливается (в несколько десятков тысяч раз) и устанавливается положительное напряжение. Процесс этот протекает лавинообразно до установления на выходе уровня насыщения, близкого к напряжению питания. Если начальное отклонение выхода было отрицательным, то на выходе триггера установится выходное отрицательное напряжение насыщения. При необходимости установления только положительного выхода или только отрицательного схемы (рис.6.3 – 6.5) дополняют балансировочными цепями, задающими начальный выходной уровень.

Использование выше перечисленных правил в расчетных формулах триггера поясним на примере суммирующего триггера. Пусть выходное напряжение будет отрицательным и равным $U^-_{вых}$. Рассчитаем величину напряжения U_1 , приводящую к переключению триггера.

Для точки A (см. рис.6.5) запишем очевидное уравнение по закону Кирхгофа:

$$I_1 + I_2 + I_3 + I_{exOY} = 0,$$

где индексы токов совпадают с индексами сопротивлений.

В соответствии с правилом II это уравнение переписывается в виде:

$$I_1 + I_2 + I_3 = 0.$$

При напряжении переключения U_1 ОУ работает в активной области и будет выполняться правило I. Тогда можно считать, что в точке A установится такой же потенциал, как и на инверсном входе ОУ, т.е. будет нулевой потенциал (условная земля). С учетом этого справедливы соотношения:

$$I_1 = \frac{U_{ex}}{R_1}; \quad I_2 = \frac{U^-_{вых}}{R_2}; \quad I_3 = \frac{U_{on}}{R_3}.$$

Подставив эти выражения в последнее уравнение и разрешив его относительно U_{ex} , получим (см. рис. 6.5, б).

$$U_{ex} = U_1 = U^-_{вых} \frac{R_1}{R_2} - U_{on} \frac{R_1}{R_3}.$$

6.3. Триггеры на тиристорах.

Применяются в тех случаях, когда необходимы большие перепады между уровнями единиц и нулей (достигают нескольких сотен вольт или более) и высокая помехоустойчивость. Обладают низким быстродействием (это наиболее инерционные триггеры по сравнению с другими известными триггерами)

вследствие глубокого насыщения, в котором находятся открытые тиристоры, и, следовательно, большого времени рассасывания накопленного заряда.

Тиристорами называются полупроводниковые приборы с тремя (и более) р-п-переходами, предназначенными для использования в качестве электронных ключей в схемах переключения электрических токов.

В зависимости от конструктивных особенностей и свойств тиристоры делят на диодные и триодные.

В *диодных* тиристорах различают: тиристоры, запираемые в обратном направлении; проводящие в обратном направлении; симметричные.

Триодные тиристоры подразделяют: на запираемые в обратном направлении с управлением по аноду или катоду; проводящие в обратном направлении с управлением по аноду или катоду; симметричные (двунаправленные). Кроме того, в их составе различают группу выключаемых тиристоров.

Условные обозначения тиристоров приведены на рис.6.6.

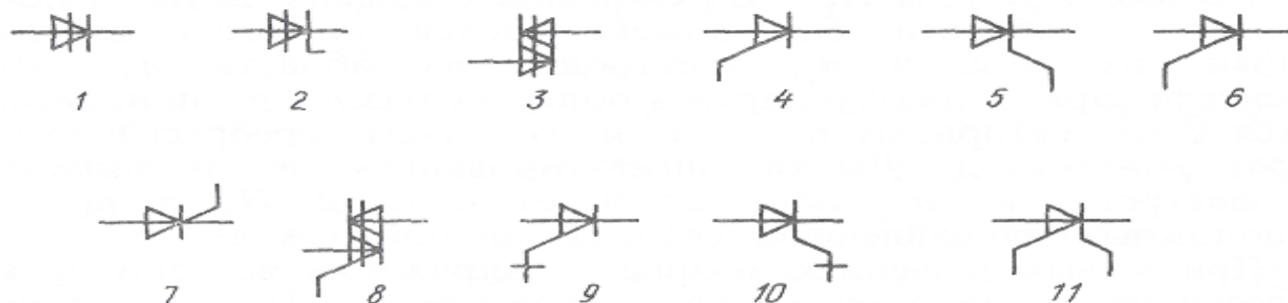


Рис. 6.6. Условные обозначения тиристоров:

1 - диодный, запираемый в обратном направлении; 2 - диодный, проводящий в обратном направлении; 3 - диодный симметричный; 4,5 - триодные, запираемые в обратном направлении, с управлением по аноду и катоду; 6,7 - триодные, проводящие в обратном направлении, с управлением по аноду и катоду; 8 - триодные симметричные; 9,10 - триодные, проводящие в обратном направлении, выключаемые; 11 - тетроидные, запираемые в обратном направлении

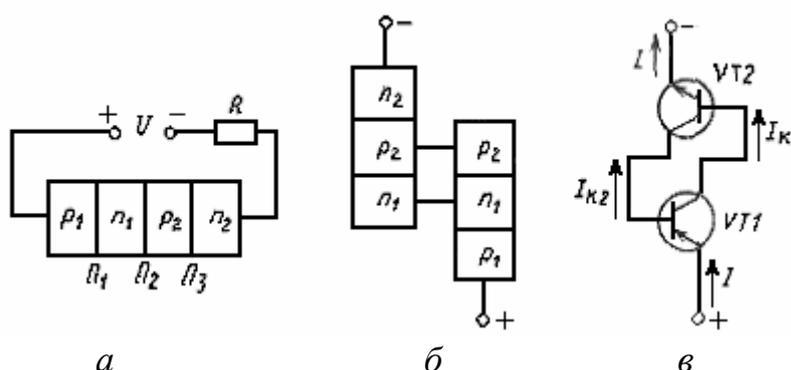


Рис. 6.7. Структура тиристора (а); структура и схема двухтранзисторного эквивалента тиристора (б), (в)

Простейшие диодные тиристоры, запираемые в обратном направлении, обычно изготавливаются на кремниевой основе и содержат четыре чередующиеся р- и n-области (рис.6.7, а).

Область $p1$, в которую попадает ток из внешней цепи, называют *анодом*, область $n2$ – *катодом*; области $n1, p2$ – *базами*.

Если к аноду $p1$ подключить плюс источника напряжения, а к катоду $n2$ - минус, то переходы $П1$, и $П3$ окажутся открытыми, а переход $П2$ — закрытым. Его называют коллекторным переходом.

Так как коллекторный $p-n$ -переход смещен в обратном направлении, то до определенного значения напряжения почти все приложенное напряжение падает на этом переходе. Такая структура легко может быть представлена в виде двух транзисторов разной электропроводности, соединенных между собой так, как показано на рис.6.7, б, в. Ток цепи определяется током коллекторного перехода $П2$. Он однозначно зависит от потока дырок $\alpha_1 I$ из эмиттера транзистора $p-n-p$ -типа и потока электронов $\alpha_2 I$ из эмиттера транзистора $n-p-n$ -типа, а также от обратного тока $p-n$ -перехода, где α_1 , α_2 —коэффициенты передачи эмиттерного тока.

Так как переходы $П1$ и $П3$ смещены в прямом направлении, из них в области баз инжектируются носители заряда: дырки – из области $p1$, электроны – из области $n2$. Эти носители заряда, диффундируя в областях баз $n1$, $p2$, приближаются к коллекторному переходу и его полем перебрасываются через $p-n$ -переход. Дырки, инжектированные из $p1$ -области, и электроны из $n2$ движутся через переход $П2$ в противоположных направлениях, создавая общий ток I .

При малых значениях внешнего напряжения все оно практически падает на коллекторном переходе $П2$. Поэтому к переходам $П1$, $П3$, имеющим малое сопротивление, приложена малая разность потенциалов и инжекция носителей заряда невелика. В этом случае ток I мал и равен обратному току через переход $П2$, т.е. I_{K_0} . При увеличении внешнего напряжения ток в цепи сначала меняется незначительно, при дальнейшем возрастании напряжения, по мере увеличения ширины перехода $П2$, все большую роль начинают играть носители заряда, образовавшиеся вследствие ударной ионизации. При определенном напряжении носители заряда ускоряются настолько, что при столкновении с атомами в области $p-n$ -перехода ионизируют их, вызывая лавинное размножение носителей заряда. Образовавшиеся при этом дырки под влиянием электрического поля переходят в область $p2$, а электроны – в область $n2$. Ток через переход $П2$ увеличивается, а его сопротивление и падение напряжения на нем уменьшаются. Это приводит к повышению напряжения, приложенного к переходам $П1$, $П3$, и увеличению инжекции через них, что вызывает дальнейший рост коллекторного тока и увеличение токов инжекции. Процесс протекает лавинообразно, и сопротивление перехода $П2$ становится малым.

Носители заряда, появившиеся в указанных областях вследствие инжекции и лавинного размножения, приводят к уменьшению сопротивления всех областей тиристора, и падение напряжения на приборе становится незначительным. На вольт-амперной характеристике этому процессу соответствует участок 2 с отрицательным дифференциальным сопротивлением (рис.6.8). После переключения вольт-амперная характеристика аналогична ветви характе-

ристики диода, смещенного в прямом направлении (участок 3). Участок 1 соответствует закрытому состоянию тиристора.

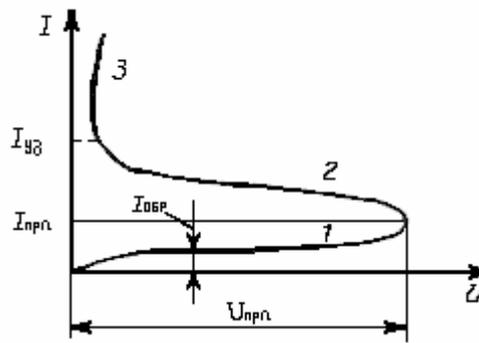


Рис.6.8. Вольт-амперная характеристика динистора

Для определения тока, протекающего через диодный тиристор, рассмотрим его двухтранзисторную модель (см. рис.6.7, в). Токи коллекторов транзисторов $n_2-p_2-n_1$ и $p_1-n_1-p_2$ типов соответственно равны:

$$I_{K1} = \alpha_1 I + I_{KBO_1}; \quad I_{K2} = \alpha_2 I + I_{KBO_2}; \quad (1)$$

Здесь I_{KBO_1} , I_{KBO_2} — обратные токи коллекторных переходов транзисторов $V1$, $V2$; α_1 , α_2 — коэффициенты передачи эмиттерного тока.

Так как $I = I_{K1} + I_{K2}$, то с учетом (1) получим

$$I = \alpha_1 I + I_{KBO_1} + \alpha_2 I + I. \quad (2)$$

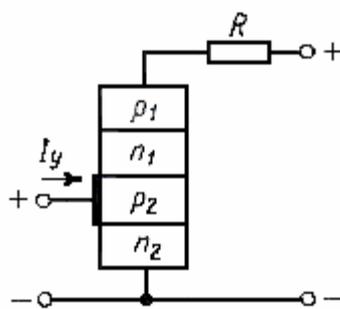
Если считать, что коэффициент лавинного умножения M_n в переходе Π_2 для дырок и электронов имеет одинаковые значения, то выражение (2) примет вид

$$I = M_n \left[I(\alpha_1 + \alpha_2) + I_{KBO_1} + I_{KBO_2} \right] = \frac{M_n I_{K_0}}{1 - M_n \alpha} \quad (3)$$

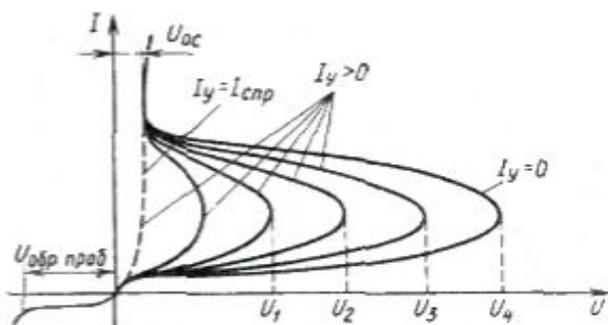
где $\alpha = \alpha_1 + \alpha_2$; I_{K_0} — обратный ток перехода Π_2 , равный сумме теплового тока, тока термогенерации и тока утечек ($I_{K_0} = I_{KBO_1} + I_{KBO_2}$).

Тиристор переключается, когда $M_n \alpha \geq 1$. В этом случае ток I ограничен сопротивлением внешней цепи R , так как собственное сопротивление тиристора весьма мало. Выключение тиристора осуществляется за счет уменьшения напряжения внешнего источника до значения, при котором ток $I \approx U/R$ меньше $I_{уд}$ (участок 3 на рис.6.8). Если параллельно с тиристором включить диод, который открывается при обратном напряжении, то получится тиристор, проводящий в обратном направлении.

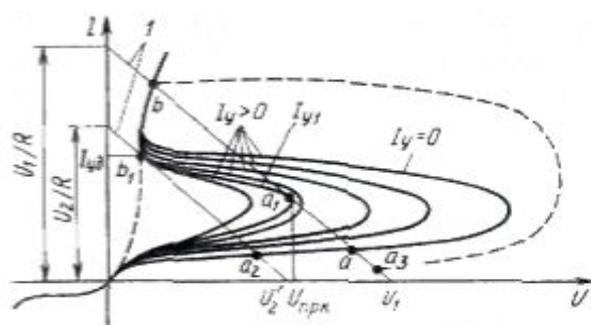
Триодные тиристоры (рис.6.9, а) отличаются от диодных тем, что одна из баз имеет внешний вывод, который называют управляющим электродом.



а



б



в

Рис.6.9. Триодный тиристор:

а - структура; б - вольт-амперная характеристика; в - характеристики, поясняющие процесс включения; 1- линия нагрузки

При подаче в цепь управляющего электрода тока управления I_y ток через $p-n$ -переход увеличивается. Дополнительная инжекция носителей заряда через $p-n$ -переход приводит к увеличению тока I_{K_2} на величину $\alpha_2 I_y$:

$$I = M_n [I(\alpha_1 + \alpha_2) + I_{K_0} + \alpha_2 I_y] = \frac{M_n I_{K_0} + M_n \alpha_2 I_y}{1 - M_n \alpha} \quad (4)$$

Увеличение тока через запертый коллекторный $p-n$ -переход в первом приближении аналогично увеличению приложенного напряжения, так как в обоих случаях увеличивается вероятность лавинного размножения носителей заряда. Поэтому, изменяя ток, можно менять напряжение, при котором происходит переключение тиристора, и тем самым управлять моментом его включения. Семейство вольт-амперных характеристик тиристора показано на рис.6.9, б.

Для того чтобы запереть тиристор, нужно либо уменьшить рабочий ток до значения $I < I_{уд}$ путем понижения питающего напряжения до значения ниже U_2 , либо задать в цепи управляющего электрода импульс тока противоположной полярности.

Процесс включения и выключения тиристора поясняет рис.6.9, в. Если к нему через резистор R приложено напряжение U_1 и ток в цепи управляющего электрода равен нулю, то тиристор заперт. Рабочая точка находится в устойчивом положении a . При увеличении тока управляющего электрода рабочая точка

ка перемещается по линии нагрузки I . Когда ток управляющего электрода достигнет значения $I_y I$, точка a теряет устойчивость (нагрузочная характеристика не встречается с вольт-амперной), тиристор включится и рабочая точка его переместится в точку b . Для выключения необходимо (при $I_y = 0$) уменьшить напряжение питания до значения $U < U_2$. При этом рабочая точка из bt перейдет в a_2 и при восстановлении напряжения – в точку a .

Выключить тиристор можно также путем подачи на управляющий электрод напряжения противоположной полярности и создания в его цепи противоположно направленного тока. Наличие его приводит к уменьшению концентрации носителей зарядов в базе и коэффициентов α_1 и α_2 . При $M_{\alpha} < 1$ тиристор выключается и в его цепи протекает малый ток, значение которого равно $I_{обр}$.

Недостатком такого выключения является большое значение обратного тока управляющего электрода, которое приближается к значению коммутируемого тока тиристора. Отношение амплитуды тока тиристора к амплитуде импульса выключающего тока управляющего электрода называется *коэффициентом запираения*: $K = I / I_{убр}$. Он характеризует эффективность выключения тиристора с помощью управляющего электрода. В ряде разработок $K = 4 \div 7$.

Тиристоры с повышенным коэффициентом запираения часто называют *выключаемыми* или *запираемыми*.

Используя участок характеристики с отрицательным дифференциальным сопротивлением, когда в структуре действует положительная обратная связь, можно строить релаксационные генераторы (рис.6.10), принцип действия которых состоит в следующем. Пока напряжение на тиристоре меньше $U_{прк}$, конденсатор C заряжается через резистор R . Напряжение на нем увеличивается по экспоненциальному закону. При включении тиристора ($U_c = U_{прк}$) конденсатор C быстро разряжается. Когда ток становится меньше $I_{уд}$, тиристор выключается. Процессы зарядки и разрядки периодически повторяются. Данная электрическая цепь генерирует периодические импульсы экспоненциальной формы.

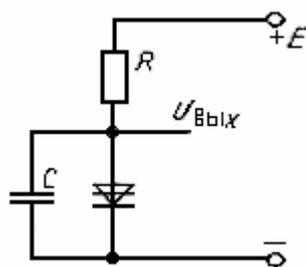


Рис.6.10. Релаксационный генератор импульсов

Так как в самой структуре тиристора при его включении заложена положительная обратная связь, то, в принципе, триггер может быть построен на одном тиристоре по более простой схеме (рис.6.11, а). Но в этом случае тиристор должен быть полностью управляемым, т.е. должен открываться и закрываться

по управляющей цепи. Если тиристоры не полностью управляемые (могут только открываться по управляющей цепи), то иногда применяют два триггера, включенных по схеме рис.6.11, б. Резисторы схемы рассчитываются с использованием графика рис.6.11, в. Вначале проводится нагрузочная прямая R , наклон которой выбирается таким, чтобы образовывались три точки 1, 2, 3, причем 1 и 3 — точки устойчивого равновесия, точка - 2 — неустойчивого равновесия. Неустойчивость ее объясняется тем, что она пересекает S -образную характеристику тиристора на участке отрицательного наклона (отрицательного сопротивления), характеризующегося глубокой внутренней для тиристора положительной обратной связью. Это — первое условие образования триггера. Наличие гистерезиса иллюстрируется графиком рис.6.11, в.

Количественная величина резистора рассчитывается из соотношения:

$$R = \Delta U / \Delta I .$$

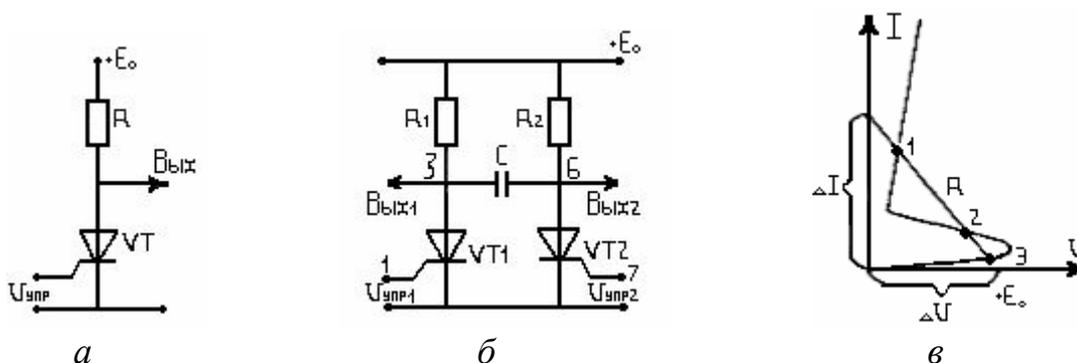


Рис. 6.11.Схемы триггеров:

а - на одном тиристоре; б - на двух тиристорах; в - вольт-амперная характеристика

Схема (рис.6.11, б) работает следующим образом. После включения напряжения питания на выходах Вых.1 и Вых.2 устанавливаются высокие уровни напряжений, соответствующие точке 3 на рис.6.11, в, так как оба тиристора закрыты. Такое первоначальное состояние триггера называется запрещенным, однако оно не приводит к порче схемы или нарушению последовательности работы. С другой стороны, если в схеме рис. 6.11, б для триггера использовать только один тиристор $VT1$, как на схеме рис. 6.11, а, то второй тиристор $VT2$ будет являться вспомогательным, его выход может быть произвольным.

Для переключения триггера рис.6.11,б запускающие импульсы подаются поочередно на входы $U_{упр1}$ и $U_{упр2}$. Примем, что первый импульс поступает на вход $U_{упр1}$, тогда открывается $VT1$, на его выходе устанавливается низкий уровень, соответствующий логическому нулю. По цепи: $+E_0$, R_2 конденсатор C , открытый $VT1$, земля — заряжается конденсатор C полярностью плюс справа. После подачи второго запускающего импульса $U_{упр2}$ открывается тиристор $VT2$, и на протяжении короткого промежутка времени (доли микросекунд и более) оба тиристора открыты. Происходит разряд конденсатора C по цепи: положительная обкладка конденсатора C , открытый тиристор $VT2$ в прямом направлении, открытый тиристор $VT1$ в обратном направлении, отрицательная

обкладка конденсатора C . Разрядный ток конденсатора C закрывает тиристор VTI , так как общий ток (сумма прямого и обратного разрядных токов) становится меньше тока выключения тиристора. На его выходе восстанавливается единица. Дальнейшие переключения производятся аналогично.

Из описания работы триггера на тиристорах следует, что если одновременно подать импульсы на входы U_{ynp1} и U_{ynp2} , то оба тиристора будут одновременно открыты, на выходах установится второе запрещенное состояние с нулями. Такое запрещенное состояние нарушает нормальную работу триггера, два тиристора будут устойчиво находиться в открытом состоянии. Для исключения этого состояния необходимо кратковременно отключить напряжение питания, после чего оба тиристора закрываются.

6.4. Триггеры на туннельных диодах.

Если триггеры на тиристорах имеют время задержки на порядок больше по сравнению с триггерами на транзисторах, то триггеры на туннельных диодах примерно на порядок выше по быстродействию триггеров на транзисторах. Поэтому при разработке диагностических систем, оценивающих качественные показатели транзисторных схем, могут быть использованы логические и запоминающие устройства на туннельных диодах.

К *туннельным* относятся диоды, у которых за счет туннельного эффекта на прямой ветви вольт-амперной характеристики существует область с отрицательным дифференциальным сопротивлением (рис.6.12). Элементом их обозначения является буква "N".

Туннельный переход электронов через p - n -переход возможен, если толщина перехода мала и энергетическим уровням, заполненным электронами в одной области, соответствуют такие же свободные разрешенные энергетические уровни в соседней области. Эти условия выполняются в p - n -переходах, образованных полупроводниками с высокой концентрацией примесей ($10^{19} \dots 10^{21} \text{ см}^{-3}$). При этих условиях ширина p - n -перехода имеет порядок 10^{-6} см , что обуславливает высокую напряженность электрического поля в переходе и вероятность туннельного прохождения электронов через его потенциальный барьер. В полупроводниках с такой концентрацией примесей атомы примеси взаимодействуют между собой и их уровни расщепляются в зоны, примыкающие в полупроводнике p -типа к валентной зоне, а в полупроводнике n -типа - к зоне проводимости. Такие полупроводники называют *вырожденными*. В них уровни Ферми расположены в зоне проводимости n -области и в валентной зоне p -области. *Уровень Ферми – это такой энергетический уровень, вероятность нахождения на котором заряженной частицы (электроны, дырки) равна 0,5 при любой температуре тела; численно уровень Ферми равен максимальной энергии электронов металла при температуре абсолютного нуля.*

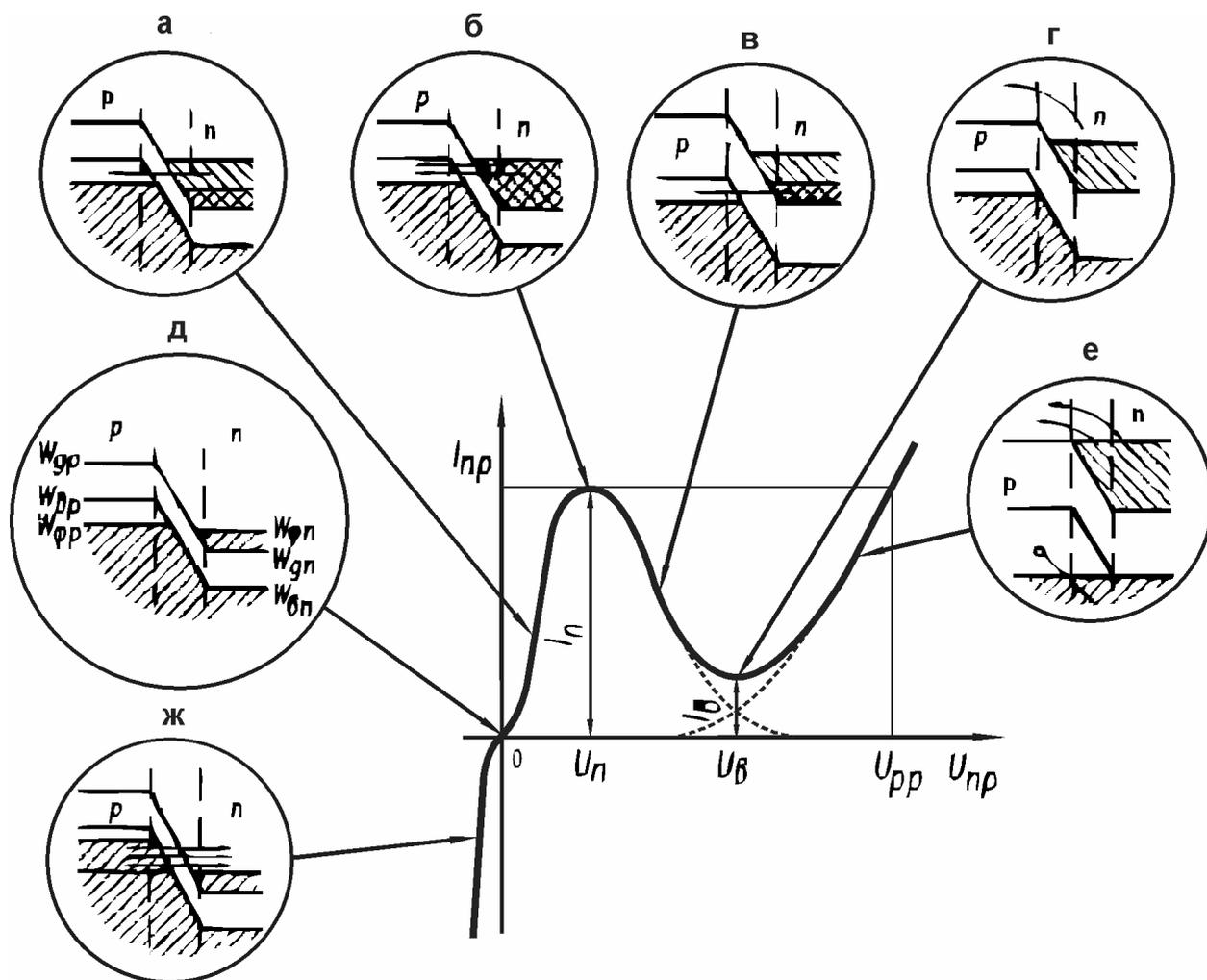


Рис. 6.12. Вольт-амперная характеристика туннельного диода

Вид вольт-амперной характеристики туннельного диода может быть пояснен с помощью энергетических диаграмм (рис.6.12), при построении которых предполагается, что в зоне проводимости n -области все уровни от W_{gn} до W_{fn} заняты электронами, а уровни, расположенные выше, свободны. В валентной зоне p -области все уровни от W_B до W_{fp} свободны, а уровни ниже W_{fp} заняты электронами (на рисунке эти уровни заштрихованы). Эти предположения идеализируют картину, но позволяют упростить изучение процессов прохождения тока, что допустимо при рассмотрении принципа работы диода.

При отсутствии внешнего напряжения ($W_{bn} = W_{fp}$) против занятых электронами уровней p -области располагаются занятые уровни n -области. Туннельный переход электронов невозможен, и ток равен нулю.

При подаче прямого напряжения U'_{np} уровни Ферми смещаются на величину $W = qU'_{np}$ (рис.6.12, а) и против части энергетических уровней, занятых электронами в n -области (двойная штриховка), окажутся свободные уровни в p -области. В результате происходит туннельный переход электронов из n -области в p -область и проходит прямой туннельный ток, пропорциональный площади перекрытия свободных разрешенных энергетических уровней валентной зоны p -области, и заполненных энергетических уровней зоны проводимости n -области.

Туннельный ток будет увеличиваться до тех пор, пока перекрытие не станет максимальным (рис.6.12, б). При дальнейшем увеличении прямого напряжения площади перекрытия соответствующих уровней и туннельный ток уменьшаются (рис.6.12, в). При некотором прямом напряжении занятые электронами энергетические уровни зоны проводимости n -области окажутся целиком расположенными напротив энергетических уровней запрещенной зоны p -области. Туннельный переход электронов в этом случае окажется невозможным, и туннельный ток прекратится.

Наряду с туннельным переходом электронов при прямых напряжениях в диоде имеют место инжекция электронов из n -области в p -область и инжекция дырок из p -области в n -область, что вызывает прохождение через туннельный диод диффузионного тока, как и в обычных полупроводниковых диодах. Поэтому ток туннельного диода при $Unp = UB$ имеет две составляющие: туннельную и диффузионную (рис.6.12, г).

Дальнейшее увеличение Unp приводит к росту диффузионного тока (рис.6.12, е).

Если диод включается в обратном направлении, то уровни Ферми смещаются так, как показано на рис.6.12, ж, и появляется возможность туннельного перехода электронов с заполненных уровней валентной зоны p -области на свободные уровни зоны проводимости n -области. Это приводит к появлению большого обратного туннельного тока.

Условное графическое изображение туннельного диода показано на рис.6.13.

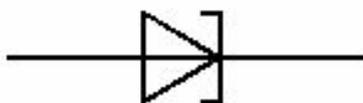


Рис.6.13. Условное графическое изображение туннельного диода

Поскольку для изготовления туннельных диодов используются вырожденные полупроводники, по характеру проводимости приближающиеся к металлам, рабочая температура этих диодов достигает $400\text{ }^{\circ}\text{C}$. Недостатком туннельных диодов является малая мощность из-за низких напряжений (десятые доли вольта) и малых площадей перехода.

Эквивалентная схема туннельного диода имеет следующий вид (рис. 6.14):

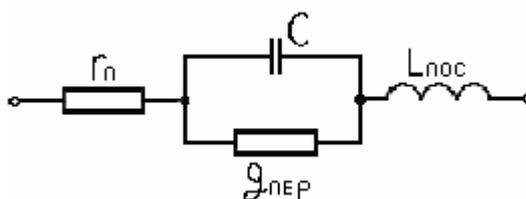


Рис.6.14. Эквивалентная схема туннельного диода

На данном рисунке: r_n – сопротивление потерь; C – емкость диода; $g_{пер}$ – отрицательная проводимость; $L_{нос}$ – эквивалентная индуктивность диода.

По своему назначению диоды делятся на усилительные, генераторные, переключательные. Туннельные диоды позволяют создавать усилители, генераторы, смесители в диапазоне волн вплоть до миллиметровых. На туннельных диодах можно строить и различные импульсные устройства: триггеры, мульти-вибраторы и спусковые схемы с очень малым временем переключения.

Типовая N -характеристика туннельного диода и схема триггера изображены на рис. 6.15, а, б. После включения устанавливается напряжение U^0 (рис.6.15, а, точка 1). Запускающий импульс положительной полярности переводит рабочую точку в область В (заштрихована \equiv). Когда запускающий импульс исчезнет, то рабочая точка (I_d) займет устойчивое положение 3. Для обратного переключения подается импульс, приводящий рабочую точку в область А (заштрихована $\|$), отрицательный импульс). После исчезновения этого импульса рабочая точка (I_d) примет устойчивое положение 1. Положительная обратная связь как первое необходимое условие для образования триггера создается на участке отрицательного наклона характеристики туннельного диода, поэтому точка 2 неустойчива. Эффект положительной обратной связи обуславливается внутренними свойствами туннельного диода. Наличие гистерезиса (второе условие триггера) следует из графика рис.6.15, а.

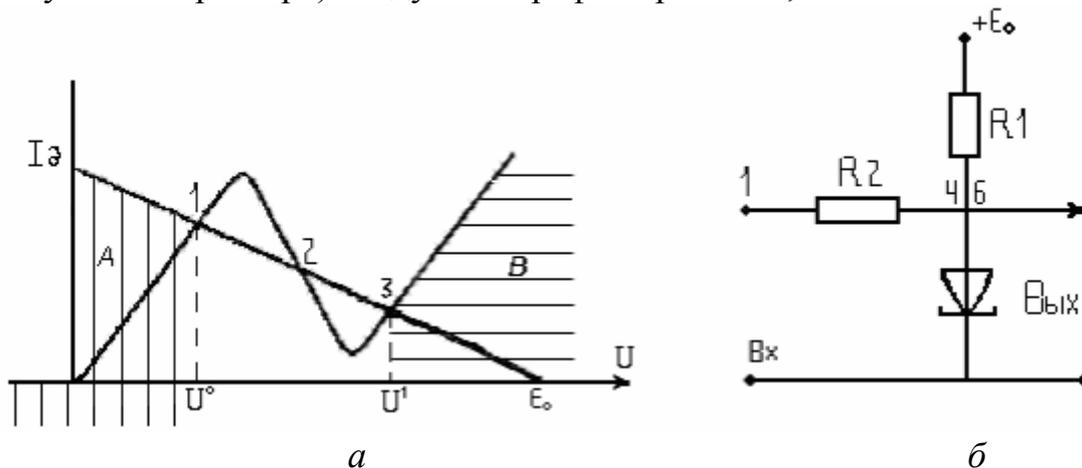


Рис. 6.15. Триггер на туннельном диоде:
а - вольт-амперная характеристика, б - схема

Ввиду особенностей туннельного диода различия между уровнями логических нуля и единицы триггера составляют десятые доли вольта. Для увеличения перепада напряжения на выходе туннельного триггера может устанавливаться транзисторный каскад, но среднее время задержки будет определяться в основном этим транзисторным каскадом.

6.5. Триггеры на двухбазовых диодах (однопереходных транзисторах).

Однопереходный транзистор, или двухбазовый диод, — полупроводниковый прибор с одним p - n -переходом. Простейший (нитевидный или стержневой) вариант исполнения такого транзистора представляет собой тонкий стержень из кремния с высоким удельным сопротивлением и n -проводимостью. На верхнем и нижнем торцах стержня созданы невыпрямляющие контакты с соответствующими металлическими выводами. На боковой стороне стержня ближе к верхнему торцу создан p - n -переход (рис. 6.16, а). Условное обозначение полученного трехэлектродного прибора показано на рис. 6.16, б. Вывод p -перехода называют *эмиттером*, нижний торец стержня — *первой базой*, верхний торец — *второй базой*. Появление участка отрицательного сопротивления на вольт-амперной характеристике прибора объясняется следующим образом.

Включим однопереходный транзистор так, чтобы первая база ($B1$) была заземлена, а на вторую базу ($B2$) было подано постоянное напряжение питания $+E$. Эмиттер (\mathcal{E}) является входным электродом прибора и на него подается входное напряжение u .



Рис. 6.16. Однопереходный транзистор:
а - устройство; б - условное изображение

Пусть $u \leq 0$. Эмиттерный переход транзистора заперт. Через кремниевый стержень от $B2$ к $B1$ течет межбазовый ток. Сопротивление стержня между базами $R_b = r_1 + r_2$, где r_1 — сопротивление отрезка стержня между базой $B1$ и сечением, проходящим через эмиттер; r_2 — сопротивление отрезка стержня между базой $B2$ и сечением, проходящим через эмиттер. В указанном сечении относительно заземленной базы $B1$ действует запирающее p - n -переходное напряжение $U_0 = E \frac{r_1}{r_1 + r_2} = \eta E$, где $\eta = r_1 / (r_1 + r_2) = r_1 / R_b$ — коэффициент деления напряжения питания. Тогда на p - n -переход действует суммарное запирающее напряжение, равное $\eta E + |u|$. Ток эмиттера $i_{\mathcal{E}}$ равен обратному току перехода $I_{\mathcal{E}0}$.

Если входное напряжение u приняло положительное значение и начало увеличиваться от нуля, то запирающее, напряжение на переходе уменьшается и становится равным $\eta E - u$. Когда напряжение u получит относительно уровня ηE небольшое приращение $U_{np} \approx e_0$, соответствующее прямому напряжению на переходе, p - n -переход отпирается. Это происходит при напряжении u , соответствующем напряжению включения:

$$u = U_{вкл} = \eta E + U_{np} \approx \eta E.$$

После отпираания p - n -перехода начинается инжекция неосновных носителей в толщу стержня. Неосновные носители под действием электрического поля в стержне движутся к первой базе и уменьшают сопротивление участка между p - n -переходом и первой базой. Напряжение, получаемое в рассматриваемом сечении за счет деления напряжения питания E , уменьшается, т.е. уменьшится запирающее напряжение p - n -перехода, а напряжение u остается неизменным. Создается прямой ток. Это приводит к дальнейшему отпираанию p - n -перехода, усилению диффузии и уменьшению сопротивления нижней части стержня.

С ростом тока напряжение на эмиттере уменьшается. При токе через эмиттер, равном $I_{ВЫКЛ}$, нижний участок стержня насыщается. Его сопротивление перестает уменьшаться. Увеличение эмиттерного тока в этих условиях вызывает небольшое увеличение напряжения на эмиттере, что соответствует второму восходящему участку вольт-амперной характеристики (рис. 6.17).

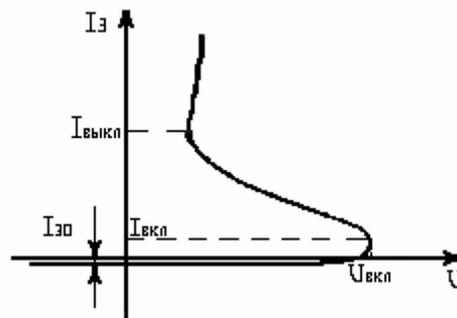


Рис.6.17. Вольт-амперная характеристика

Параметры однопереходного транзистора следующие: $U_{ВКЛ} = \eta E$, где $\eta = 0,7 \div 0,9$ в зависимости от типа прибора; $E = 7 \div 30$ В; $I_{ВКЛ} \approx 10 \div 20$ мкА; $I_{ВЫКЛ} \approx 1 \div 6$ мА; $U_{ВЫКЛ} = 3 \div 4$ В; $I_{Э0} = 3 \div 10$ мкА. Межбазовое сопротивление стержня $R_B = 7 \div 10$ кОм.

Однопереходный транзистор по быстродействию уступает туннельным диодам и лавинным транзисторам. Однако он имеет ряд достоинств: высокую надежность и стабильность напряжения включения, малые значения $I_{ВКЛ}$ и $I_{Э0}$. Особенно эффективно использование таких транзисторов в генераторах низких и инфранизких частот повторения.

На рис. 6.18, а изображена выходная характеристика S -образной формы (аналогичная тиристор), на которую нанесена нагрузочная прямая RI с дву-

мя устойчивыми точками 1, 3 и неустойчивой точкой 2. Принципиальная схема триггера показана на рис. 2.18, б, причем основной выход ее - Вых.1. Вых. 2 является вспомогательным, он может отсутствовать, если $R_2 = 0$. Напряжение смещения E_{CM} , подключаемое к базам, регулирует величину "колена" 4 (рис. 6.18, а); при большем E_{CM} возрастает порог 4. Переключение триггера производится путем поочередной подачи импульсов положительной и отрицательной полярности, создающих в приборе ток, больший, чем $I_{ВКЛ}$, и меньший, чем $I_{ВЫКЛ}$.



Рис. 6.18. Однопереходный транзистор:

а - выходная характеристика S - образной формы; б - принципиальная схема

6.6. Описание лабораторной установки.

Передняя панель лабораторной установки изображена на рис. 6.19. В верхней части панели размещены разъемы с микросхемами, выводы которых подключены к оцифрованным гнездам. Разъемы имеют номера от 1 до 10 (схемы 1-10). Триггеры на операционных усилителях обозначены символами 11, а, б и 12. Триггеры на тиристорах, туннельных диодах и однопереходных транзисторах соответственно пронумерованы 13, 14, 15. В нижней части панели слева размещен разъем для микросхемы К155ЛА3, которая используется для построения RS-триггера на логических элементах, а также для вспомогательных целей в процессе выполнения лабораторной работы. Здесь же расположена кнопка с гнездами, нажав на которую, можно образовать уровни единиц или нулей. В средней части размещены генераторы импульсов +0...5 В, -0...5 В, +0...9 В. Амплитуда импульсов устанавливается регуляторами амплитуды Рег.Ампл.1, Рег.Ампл.2, Рег.Ампл.3, частоты следования импульсов могут быть изменены посредством переключателей Рег.Част.1, Рег.Част.2, Рег.Част.3, каждый из которых имеет три фиксированных положения - I, II, III. Для съема импульсов предусмотрены по четыре горизонтально расположенных гнезда 1-4, 9-12, 17-20, здесь же расположены "земляные" гнезда 5-8, 13-15, 21-24. Они необходимы для подключения земляных электродов осциллографов, вольтметров, для подачи уровня нуля на входы исследуемых триггеров. В правой нижней части передней панели размещены элементы индикации - две сигнальные лампы и два светодиода, которые используются для высвечивания уровней нуля или единицы при подключении к выходам соответствующих триггеров. Для

1 K155TM2	2 K500ПV124	3 K500TM131	4 K176ПV1	5 K176TM2
6 K155ТВ1	7 K500ПV125	8 K500TM133	9 K176ПV2	10 K561ТВ1
11 A B	12 C	13 ТРИГТЕР НА ТИРИСТОРАХ	14 ТРИГТЕР НА ТУННельНОМ ДИОДЕ	15 ТРИГТЕР НА ОДНОПЕРЕХОДНОМ ТРАНЗИСТОРЕ
K155ЛA3				

Рис. 2.19. Лицевая панель учебной лабораторной установки

подключения лампочки или светодиода к выходу исследуемого триггера необходимо один из выводов элемента индикации соединить с землей, а другой присоединить к выходу исследуемой схемы. Лабораторная установка многофункциональная, позволяет выполнять лабораторные работы № 1 и № 2, описанные в данном методическом пособии, так же производить эксперименты с триггерами ЭСЛ- и КМОП- логики.

6.7. Порядок выполнения лабораторной работы.

Лабораторная работа выполняется на учебных макетах во время индивидуальных занятий согласно расписанию. Студенты, которые имеют доступ к персональному компьютеру и на винчестере которых имеется специальная программа Electronics WorkBench (дискеты с этой программой и дискету с правилом по выполнению непосредственной работы можно взять у преподавателя), могут выполнять лабораторную работу вне расписания занятий в соответствии с диалоговым интерфейсом. Необходимо точно выполнять все требования по оформлению отчёта (схемы, величины резисторов, частоты, временные диаграммы и т.д.), по этим признакам преподаватель имеет возможность сделать корректный вывод о самостоятельной работе студента. Во время аудиторных занятий уточняются теоретические знания по этой работе и производится её защита. Кроме того, выполнение работы на компьютере потребует знания теории в объеме общего описания работы и будет способствовать более быстрой и успешной её защите.

При выполнении лабораторной работы возникает потребность в различных генераторных импульсах. Для упрощения записи порядка проводимых опытов вводятся следующие обозначения:

а) *первый генератор Г1* – это генератор положительных импульсов с регулировкой амплитуды в пределах (0 – 5) В;

б) *второй генератор Г2* – это генератор отрицательных импульсов с регулировкой амплитуды в пределах (0 – 5) В;

в) в ходе экспериментов будут рассматриваться схемы, которые необходимо сохранить (не разбирать) для исследования их в качестве *специфических генераторов (Г11, Г12)* в последующих опытах.

6.7.1. Исследовать схему инвертирующего триггера (см. рис.6.3) при ручном управлении.

Установить на генераторах Г1 и Г2 максимальные уровни выходных импульсов. Поочередно и кратковременно подключая их выходы к входу триггера (гнездо 1), убедиться в изменении напряжения на выходе триггера. Измерить напряжения $U^-_{вых}$ и $U^+_{вых}$.

Определить чувствительность инвертирующего триггера (напряжения срабатывания $U1$, $U2$ (см. рис.6.3, б)). Для этого переключить при помощи одного генератора (Г1) триггер в устойчивое состояние, наблюдать его при помощи осциллографа. Установить на выходе второго генератора (Г2) нулевое напряжение (повернуть регулятор против часовой стрелки до упора), подклю-

чить его ко входу триггера вместо Г1. Постепенно увеличивая импульсы Г2, зафиксировать опрокидывание триггера. Измерить амплитуду импульсов Г2 (напряжение срабатывания U_I (см. рис.6.3, б)), повторить процедуру, поменяв генераторы местами. По результатам опыта нарисовать зависимость $U_{вых} = f(U_{вх})$.

6.7.2. Исследовать схему инвертирующего триггера при импульсном управлении.

Для импульсного управления триггером по одному входу (гнездо 1) необходим специальный источник двухполярных запускающих импульсов, которого в структуре лабораторной установке нет. Поэтому необходимо воспользоваться дополнительным неинвертирующим входом триггера (гнездо 3). В этом случае для проведения опытов необходим генератор однополярных сигналов с двумя выходами, импульсы которых должны отличаться по фазе (идеально на 180°). Для этой цели собрать схему генератора Г11 (рис.6.20) на микросхеме К155 ЛА3.

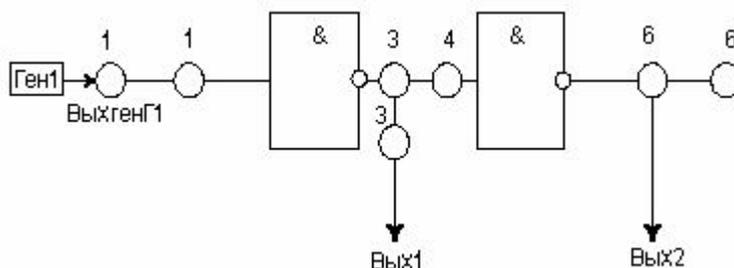


Рис. 6.20. Схема генератора (Г11) специальных положительных импульсов

Подключить один выход генератора Г11 к инвертирующему входу триггера (гнездо 1), второй выход – к неинвертирующему входу триггера (гнездо 3). Наблюдать импульсы на выходе триггера. Измерить частоту входных и выходных импульсов при трех положениях регулятора частоты Г1.

Примечание: собранную схему не разбирать, так как она будет использоваться в других опытах в качестве источника двухполярных сигналов с обозначением: *генератор Г12*.

6.7.3. Исследовать схему неинвертирующего триггера (см. рис.6.4) при ручном управлении.

Опыт повторить, согласно пункту 6.7.1, заменив оцифровку входного гнезда триггера (вместо гнезда 1 использовать вход неинвертирующего триггера (гнездо 1)).

По результатам опыта нарисовать зависимость $U_{вых} = f(U_{вх})$.

6.7.4. Исследовать схему неинвертирующего триггера при импульсном управлении.

Подключить генератор Г12 ко входному гнезду исследуемого триггера (гнездо 1). Наблюдать выходные импульсы при различных положениях регулятора частоты Г1. Измерить частоту входных и выходных импульсов.

6.7.5. Исследовать схему суммирующего триггера (см. рис.6.5) при ручном управлении.

В общем случае выходная гистерезисная характеристика триггера в зависимости от знака величины U_{on} , величин резисторов $R1, R2, R3$ может вся располагаться в правой полуплоскости ($U1, U2, > 0$) или в левой полуплоскости ($U1, U2, < 0$) так, как показано на рис.6.5, б. Именно последний вариант реализован в учебном макете. Потому исследование схемы суммирующего триггера провести согласно пунктам 6.7.3 – 6.7.4, заменив лишь оцифровку входного гнезда неинвертирующего триггера на входное гнездо исследуемой схемы (гнездо 3).

6.7.8. Исследовать схему триггера на тиристорах (см. рис.2.11, б) при ручном управлении.

В начале измерить напряжение на выходе триггера (гнезда 3, 6), пояснить состояния триггера. Этими значениями заполнить первую строку таблицы 6.1.

Строго следуя очередности подачи управляющих напряжений на входы $U_{упр1}$ и $U_{упр2}$ (гнезда 1, 7) от одного из выходов генератора Г11, заполнить таблицу 6.1.

Примечание: когда управляющий сигнал отключен от входа тиристора, то принимать его значение как логический ноль.

Сделать вывод о запрещенных состояниях триггера (на одном и другом выходах одинаковые логические величины). Оценить работоспособность схемы триггера в случае возникновения этих состояний.

Таблица 6.1

$U_{упр1}$		Выход 1		$U_{упр2}$		Выход 2	
Логическая величина	Напряжение						
0	0			0	0		
1				0			
0				0			
0				1			
0				0			
1				1			
0				0			
1				0			
0				1			

6.7.7. Исследовать схему триггера на тиристорах (см. рис.6.11, б) при импульсном управлении.

К управляющим электродам тиристоров подключить выходы генератора Г11. Кратковременно отключить сеть (напряжение 220 В), восстановив этим работоспособность схемы. Наблюдать на анодах одного и другого тиристор

выходные импульсы. Зарисовать их. Определить частоту входных и выходных импульсов.

6.7.8. Исследовать триггер на туннельном диоде (см. рис.6.15, б).

1. Подключить к входу триггера (гнездо 1) положительное напряжение с гнезда кнопки. Измерить величину входного и выходного напряжений.

2. При помощи кнопки отключить подаваемое напряжение U . Измерить величину выходного напряжения, объяснить полученные результаты, используя график рис.6.15,а.

3. Так как источник постоянного отрицательного напряжения в структуре макета отсутствует, то для выполнения тех же действий (пп. 1,2) с источником отрицательного напряжения использовать генератор Г2. Подключить его гнездо вместо кнопки ко входу триггера, измерить амплитуду выходных импульсов при наличии отрицательного импульса Г2 и в момент его отсутствия. На основании опытов 1-3 выделить логические величины и связанные с ними реальные напряжения на выходе триггера.

4. Подключить к выходу триггера базу вспомогательного транзистора. Повторить опыты 1-3, измеряя величины входных и выходных импульсов на выходе транзистора.

Выделить логические величины и связанные с ними реальные напряжения на выходе VT.

6.7.9. Исследовать схему триггера на однопереходном транзисторе (см. рис.6.17,б).

Изменяя напряжение E_0 снять зависимости:

$$U_{\text{вых1}} (\text{ГН.3}) = f(E_0),$$

$$U_{\text{вых2}} (\text{ГН.2}) = f(E_0).$$

Напряжение E_0 сначала увеличивать от нуля до максимального значения, затем повторить опыт, изменяя E_0 в обратной последовательности. При снятии зависимостей особенно тщательно фиксировать моменты (напряжения) скачкообразного изменения выходных напряжений.

6.8. Контрольные вопросы.

1. Какие схемы относят к классу триггеров?
2. Расшифровать микросхему 1401УД2.
3. Нарисовать условное обозначение ОУ, назначение выводов.
4. Сформулировать основные правила для вывода формул в схемах с ОУ.
5. Вывести расчетное уравнение для инверсного триггера.
6. Нарисовать временную диаграмму на выходе инвертирующего триггера при условии, что амплитуды входных импульсов идеально равны, (см. рис.6.21).

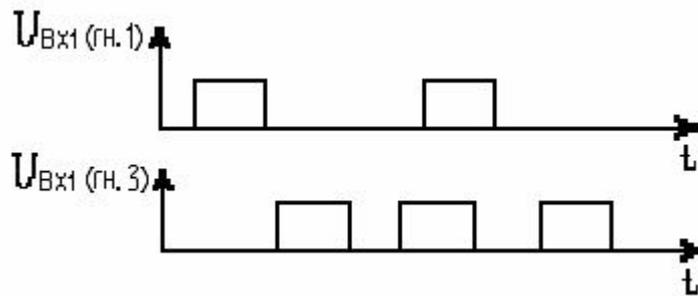


Рис. 6.21. Пример входных сигналов триггера на ОУ

7. Как организуется ПОС в триггерах на ОУ?
8. Как организуется ПОС в структуре триггера на тиристорах?
9. Нарисовать временную диаграмму на выходе исследуемой схемы триггера на тиристорах (аноды 1,2) Входные сигналы приведены на рис.6.22.

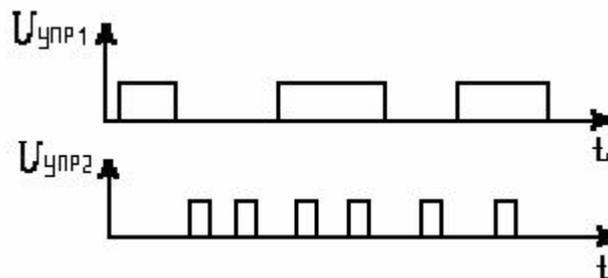


Рис. 6.22. Пример входных сигналов триггера на тиристоре

10. Роль конденсатора C в исследуемой схеме триггера на тиристорах.
11. Как организуется ПОС в структуре двухбазового диода?
12. В исследуемой схеме триггера на двухбазовом диоде источник постоянного напряжения E_0 заменен на источник синусоидального сигнала (рис.6.23).

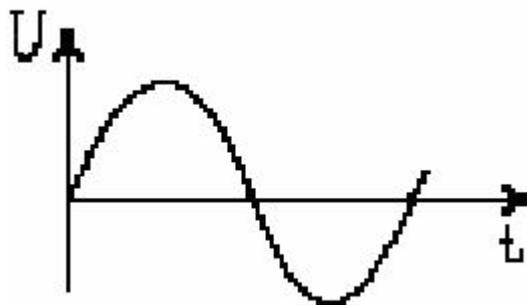


Рис. 6.23. Пример входных сигналов триггера на двухбазовом диоде

Нарисовать временные диаграммы на двух выходах триггера на однопереходном транзисторе (эмиттер, база 2).

13. Достоинства и недостатки туннельных диодов.

6.9. Содержание отчета.

1. Цели проведенных опытов.
2. Функциональные, принципиальные схемы используемых триггеров.
3. Осциллограммы, таблицы, данные, графики снятых зависимостей.
4. Выводы и ответы на поставленные вопросы в каждом пункте исследований.
5. Рекомендуется в конце отчета дать письменный ответ в краткой форме на контрольные вопросы 1-13. Чаще всего при защите лабораторной работы рассматриваются изученные контрольные вопросы. Если при первой защите знания студента окажутся неудовлетворительными, то при повторной защите могут задаваться более сложные вопросы.

ЛИТЕРАТУРА.

1. Гусев В.Г. и др. Электроника: Учеб. пособие для вузов /В.Г. Гусев, Ю.М. Гусев. – М.: Выс. шк., 1991.– 630с.
2. Опадчий Ю.Ф. и др. Аналоговая и цифровая электроника (полный курс): Учебник для вузов /Ю.Ф. Опадчий, О.П. Глудкин, А.И. Гуров; Под. ред. О.П. Глудкина.– М.: Горячая линия – Телеком, 2000.– 768с.
3. Булычев А.Л. и др. Электронные приборы: Учебник для вузов / А.Л. Булычев, П.М. Лямин, Е.С. Тулинов, – Мн.:Выш. шк., 1999.– 416с.
4. Решетилов А. Р. Лабораторный практикум по электронным устройствам автоматики и импульсной технике: В IV ч. Ч. II. – Мн.: МРТИ, 1989.

Лабораторная работа №7

МАГНИТНО-ТРАНЗИСТОРНАЯ СХЕМА УПРАВЛЕНИЯ ДВИГАТЕЛЕМ ПОСТОЯННОГО ТОКА

7.1. Общие сведения

Цель работы – изучить широтно-импульсный магнитно-транзисторный модулятор в нереверсивной схеме импульсного регулирования скорости электродвигателя постоянного тока.

Изучаемый широтно-импульсный магнитно-транзисторный модулятор преобразует постоянный ток, подаваемый в обмотку управления магнитного усилителя, в длительность (ширину) импульсов, следующих с постоянной тактовой частотой. Принципиальная схема широтно-импульсного модулятора приведена на рис. 7.1.

В схеме применены два магнитно-транзисторных мультивибратора Мв1 и Мв2. Причем первый из них, выполненный на транзисторах VT1, VT2, является ведущим, а второй, на транзисторах VT3, VT4, является ведомым. Как первая схема, так и вторая – специфические схемы блокинг-генераторов с двумя транзисторами. В основном они предназначены для получения последовательности почти прямоугольных импульсов со скважностью $Q = 2$ (меандр). Частота меандра зависит как от напряжения питания, так и от других управляющих элементов схем. Сами схемы ведущего и ведомого мультивибраторов неодинаковы, поэтому процессы генерирования импульсов также будут различными, хотя и имеют много общего.

Рассмотрим работу ведомого мультивибратора в автономном (автоколебательном) режиме в предположении, что все внешние управляющие сигналы отсутствуют.

В момент включения напряжения питания транзисторы VT3, VT4 закрыты и через них начинают протекать начальные токи утечки транзисторов $I_{к0}$. Вследствие неодинаковости (несимметрии) как самих транзисторов, так и всех остальных компонентов схемы, эти токи будут неодинаковыми. Поэтому через коллекторные обмотки трансформатора Tr3 протекают также различные по величине и по направлению токи. И результирующий магнитный поток, определяемый большим из этих начальных токов, будет наводить в соответствующем транзисторе открывающее базовое напряжение в обмотке W_{OC} (специальное подключение базовой обмотки с целью реализации в схеме положительной обратной связи (ПОС)). В базовой цепи транзистора с меньшим значением $I_{к0}$ наводится закрывающее напряжение. Этот процесс протекает лавинообразно, пока один из транзисторов не откроется полностью и не войдет в режим насыщения. В его коллекторной обмотке $W1$ трансформатора Tr3 ток будет увеличиваться по экспоненциальному закону (переходный процесс в цепи с индуктивностью).

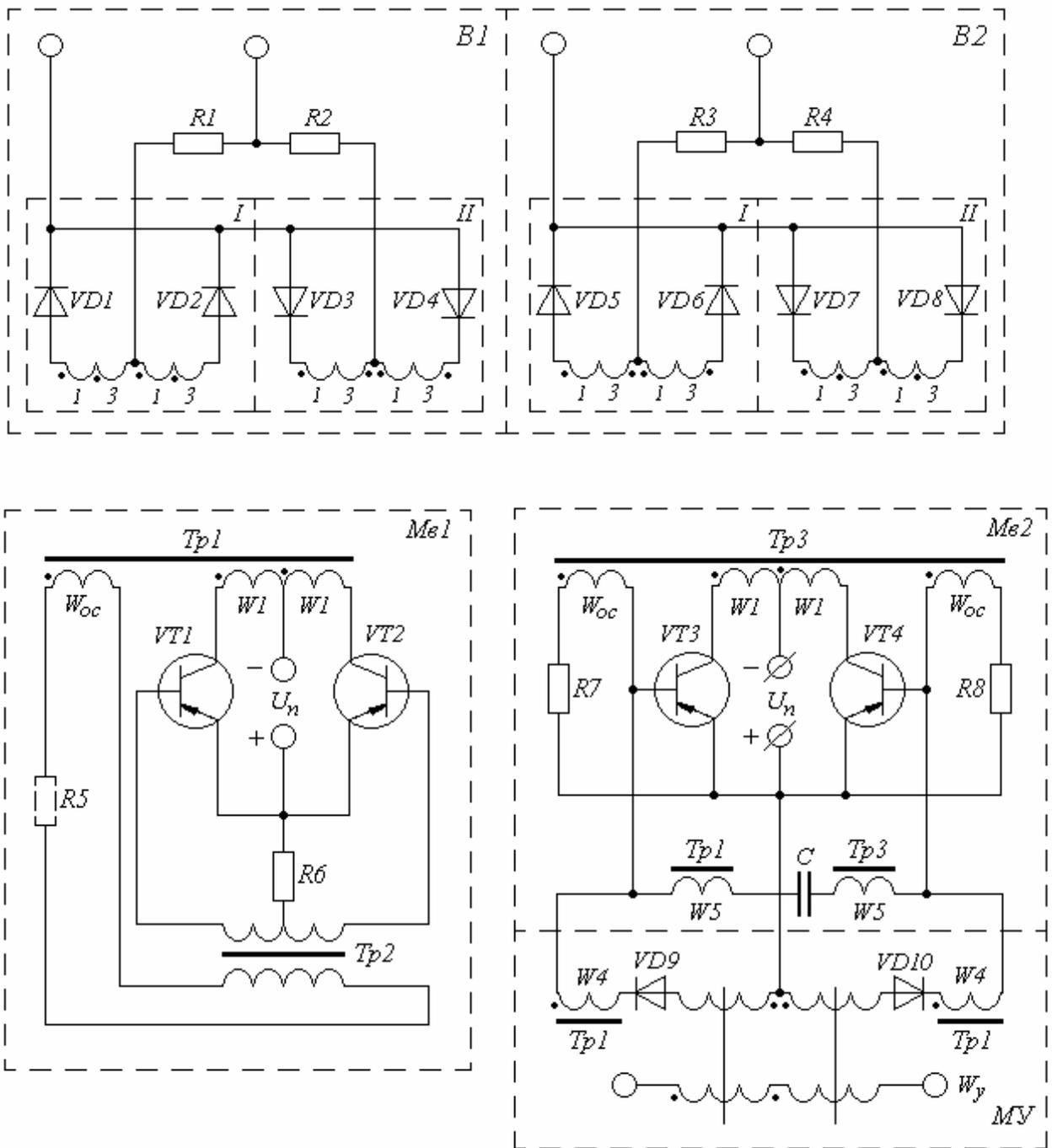


Рис 7.1. Схема широтно-импульсного модулятора

В общем случае магнитно-транзисторный мультивибратор может работать в двух режимах: с линейным (ненасыщенным) трансформатором и с насыщением трансформатора. Это зависит от величин базовых токов открытых транзисторов, определяемых выбором величин резисторов R7, R8.

Пока коллекторный ток описывается линейной частью экспоненты (рис.7.2), в базовой обмотке, согласно закону электромагнитной индукции, будет наводиться почти постоянная величина генерируемой ЭДС:

$$e_6 = -\frac{du}{dt} = -L \frac{dl}{dt} = -L \frac{dkt}{dt} = -Lk \rightarrow const.$$

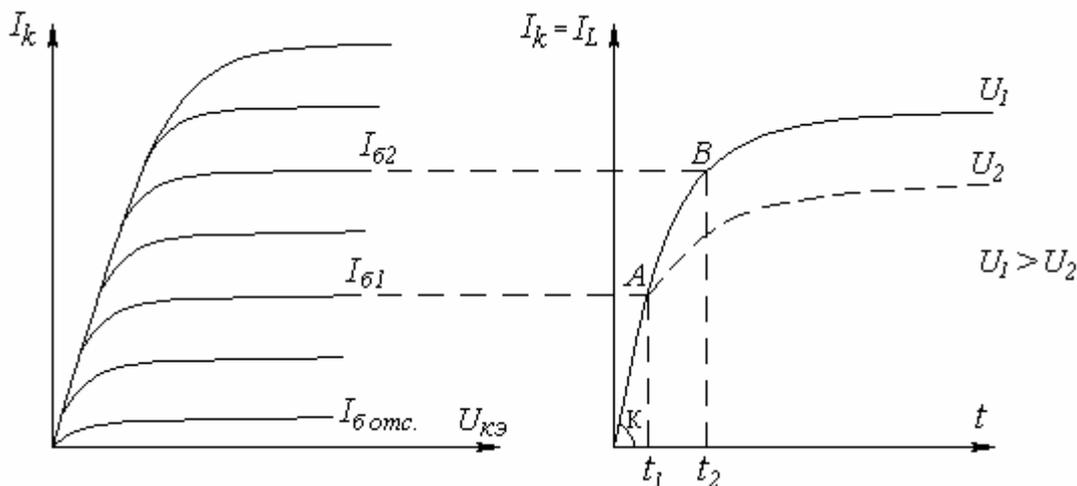


Рис.7.2. Графики переходных процессов в магнитно-транзисторном мульти-вibrаторе

Если базовый ток открытого транзистора $I_{б1}$ выбран в области линейного изменения коллекторного тока (см. рис.7.2), то в любой момент времени $t < t_1$ открытый транзистор будет находиться в режиме насыщения и не будет оказывать какого-либо влияния на переходные процессы.

В момент времени $t = t_1$, задаваемый выбором величины тока базы, транзистор переходит из режима насыщения в активный. С этого момента в схеме начинает функционировать ПОС, способствующая закрыванию ранее открытого транзистора и открыванию закрытого, т.е. приводит к их переключению.

Кратко действие ПОС можно объяснить следующим образом. Когда транзистор войдет в активный режим, то на переходе коллектор – эмиттер будет выделяться напряжение. При этом к коллекторной обмотке приложено меньшее напряжение, что скажется на переходном процессе в этой обмотке трансформатора. И в момент $t = t_1$ переходной процесс будет описываться другой кривой с напряжением $U_2 < U_1$. Таким образом, на этом переходе уже dI/dt будет меньше первоначальной величины (скорость нарастания тока в обмотке понизится), что приведет к уменьшению генерируемой e_6 , т.е. к уменьшению базового тока. Описываемый процесс закрывания транзистора идет лавинообразно. С течением времени транзистор закроется настолько, что коллекторный ток начнет убывать, и приращение dI/dt изменит свой знак. Это приводит к изменению полярности напряжений, индуцируемых в базовых обмотках схемы.

Такой процесс приведет к окончательному закрыванию ранее открытого транзистора и наоборот, в базовой обмотке закрытого транзистора наведется открывающее напряжение. Уже в цепи другого транзистора действует ПОС, которая приведет почти к мгновенному открыванию VT2.

Если ток базы I_{b2} выбран вне линейного изменения коллекторного тока (см. рис.7.2), то на нелинейном участке экспоненты при возрастании коллекторного тока в базовую обмотку будет генерироваться все уменьшающееся по величине (но той же полярности) напряжение e_b , что будет приводить к убыванию базового тока. Такой медленный процесс будет длиться до момента, пока транзистор не выйдет из режима насыщения в активный. И с момента, когда транзистор войдет в активную область, в схеме возбуждается ПОС и почти мгновенно, как и в рассмотренном уже случае, приведет к переключению транзисторов.

Основной недостаток мультивибратора с насыщенным трансформатором – это более низкий КПД из-за значительных потерь в коллекторных обмотках трансформатора, меньшие значения выходных генерируемых напряжений во вторичных обмотках и уменьшение диапазона регулирования частоты генерируемых импульсов в сравнении с первым мультивибратором.

Схема ведущего мультивибратора Mv1 выполнена на транзисторах VT1 и VT2 и двух трансформаторах Tr1 и Tr2. Такой мультивибратор стандартно работает с линейным трансформатором Tr1 и кусочно-линейным Tr2. Изменяя величину резистора R5, можно корректировать постоянную времени $\tau=L/R$ в цепи первичной обмотки трансформатора Tr2, при постоянстве напряжения на выходе вторичной обмотки Tr1 – линейного трансформатора. Изменение приведет к коррекции величины генерируемой ЭДС на выходе Tr2 (в базовой обмотке любого открытого транзистора). Эта процедура позволяет изменять в некоторых пределах момент перехода транзисторов из режима насыщения в активный, т.е. регулировать частоту меандра. Габариты трансформатора Tr2 выбираются значительно меньшие, чем у Tr1, что позволяет снизить индуктивное и активное сопротивления его обмоток, получать насыщение при малых токах и, как следствие, уменьшать непроизводительные потери. При этом все необходимые выходные напряжения генерируют за счет работы линейного трансформатора Tr1. Такое схемное решение позволяет значительно ослабить основной недостаток мультивибратора с насыщенным сердечником.

Кроме обмоток W_{oc} к базам транзисторов VT3, VT4 подключены цепи синхронизации и широтно-импульсного управления, образованные дополнительными обмотками W4, W5 трансформатора Tr1, обмоткой W5 трансформатора Tr3 и рабочими обмотками магнитного усилителя МУ. Графики рис.7.3 иллюстрируют процессы синхронизации и изменения ширины импульсов в выходных цепях источников B1, B2 при увеличении управляющего тока, поступающего на обмотку управления W_u магнитного усилителя.

Ведущий мультивибратор VT1-VT2 генерирует последовательность прямоугольных импульсов (см. рис. 7.3, а). Сердечники трансформаторов Tr1 и Tr3, как правило, выполняются одинаковыми, и подбором резисторов R7 и R8

схема настроена так, что собственная частота колебаний ведомого мультивибратора несколько меньше, чем ведущего. Напряжение на обмотках W_{OC} ведомого мультивибратора выбирается равным 2-3 В. Синхронизация ведомого мультивибратора осуществляется обмоткой $W5$ трансформатора $Tr1$. Напряжение на $W5$ имеет прямоугольную форму, в связи с чем зарядный ток конденсатора i_c представляется короткими импульсами (см. рис. 7.3, б), начало которых совпадает с фронтами импульсов ведущего мультивибратора (рис. 7.3, а). Импульсы i_c обеспечивают переключение ведомого мультивибратора одновременно с ведущим, и в этом случае фазы выходных напряжений $Mв1$ и $Mв2$ совпадают. Магнитный усилитель не оказывает влияние на процессы генерирования.

Напряжение на обмотке $W5$ трансформатора $Tr1$ целесообразно выбирать в 2,5 - 3 раза выше напряжения на обмотках W_{OC} трансформатора $Tr3$.

Для регулирования фазы выходного напряжения мультивибратора $Mв2$ использован магнитный усилитель МУ, выполненный на сердечниках из материала с прямоугольной формой петли гистерезиса и включенный в виде двух последовательных цепей с общими обмотками управления между эмиттером и базой транзисторов $VT3$ и $VT4$. Питание цепей переменного тока магнитного усилителя осуществляется обмотками $W4$ трансформатора $Tr1$. Напряжение на обмотках целесообразно брать в 1,5 - 2 раза выше, чем на обмотках W_{OC} . Диоды, включенные последовательно с рабочими обмотками магнитного усилителя, увеличивают насыщение магнитопровода, повышая коэффициент усиления МУ.

Форма тока магнитного усилителя иллюстрируется графиком рис. 7.3, в. В начальный момент времени $t = 0$ индуктивное сопротивление рабочих обмоток магнитного усилителя велико, а ток минимальный. При достижении временного момента α происходит насыщение магнитопровода МУ, ток магнитного усилителя ($i_{му}$) нарастает, переключая транзисторы ведомого мультивибратора $Mв2$. Благодаря положительной обратной связи в мультивибраторе развивается лавинообразный процесс, ведущий к изменению состояний обоих транзисторов $VT3, VT4$, и выходное напряжение U_2 мультивибратора $Mв2$ оказывается сдвинутым к напряжению U_1 на угол $\pi - \alpha$ в сторону опережения (рис. 7.3, г). Положение временного момента α можно плавно изменять, регулируя величину тока управления обмотки W_y магнитного усилителя. Увеличение этого тока в большей степени намагничивает магнитопровод МУ, следовательно, меньшее время требуется для насыщения со стороны питающих обмоток $W4$ трансформатора $Tr1$, момент времени α смещается влево вдоль горизонтальной оси графика (см. рис. 7.3, в) в направлении опережения.

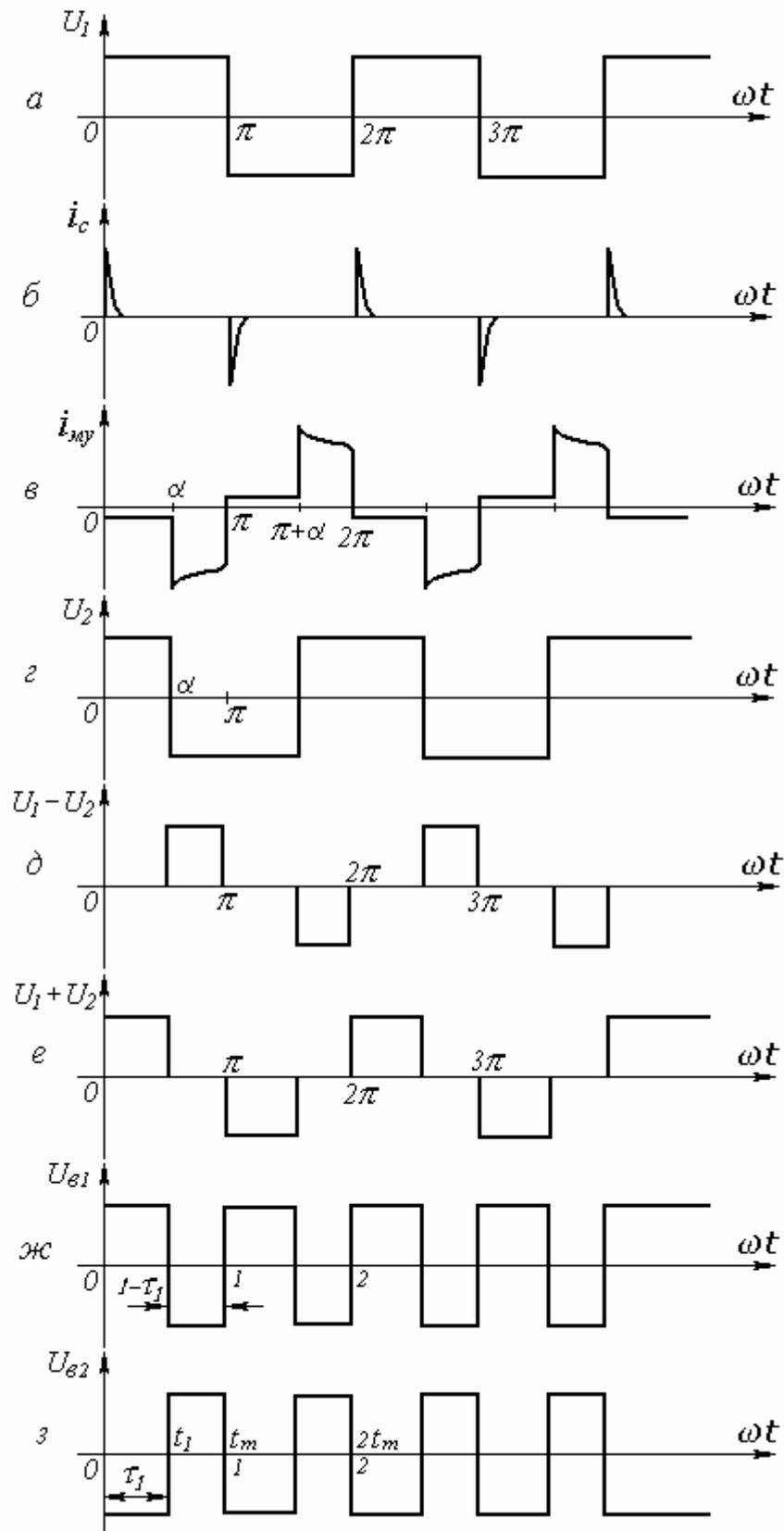


Рис. 7.3. Графики напряжения на элементах схемы импульсного модулятора

При насыщении сердечников магнитного усилителя запирающий импульс подается не только на базу ранее включенного транзистора, например

VT3. Легко проследить, что в этот момент повышается также напряжение в цепи импульсной синхронизации, которая замыкается через конденсатор С на базу закрытого транзистора (в данном случае VT4). Это может помешать включению транзистора под действием обмотки обратной связи Woc. Для устранения указанного эффекта в цепь импульсной синхронизации вводится также обмотка W5 трансформатора Тр3. В момент запирающего одного из транзисторов MB2 под действием сигнала синхронизации (импульсной или с помощью магнитного усилителя) напряжение на обмотке W5 трансформатора Тр3 падает до нуля. В результате уменьшается сумма ЭДС в цепи конденсатора С, и его разрядный ток способствует включению ранее закрытого транзистора. Очевидно, что напряжение на обмотке W5 трансформатора Тр3 должно быть несколько выше напряжения на обмотке W5 трансформатора Тр1.

Источники напряжения, управляющие мощными транзисторами в якорной цепи двигателя В1 или В2, выполняются в виде двух соединенных встречно выпрямителей, питаемых со стороны переменного тока соответственно суммой и разностью прямоугольных напряжений со вторичных обмоток трансформаторов Тр1 и Тр3 (рис. 7.3, д,е). Обмотки, обозначенные цифрой 1 (см. рис. 7.1), принадлежат трансформатору Тр1, а цифрой 3 – трансформатору Тр3. В цепи выпрямителя I эти обмотки включены последовательно, в цепи выпрямителя II – встречно (см. обозначения начальных выводов обмоток, помеченные точками). Поскольку коэффициенты трансформации трансформаторов Тр1 и Тр3 от первичных обмоток ко вторичным строго равны, напряжение на выходе последовательно соединенных обмоток 1 и 3 удваивается при совпадении полярности напряжений на обмотках и равно нулю, если полярности строго противоположны. После выпрямления диодами VD1 – VD8 и суммирования на встречно соединенных сопротивлениях выходные напряжения В1 или В2 имеют форму прямоугольных импульсов противоположной полярности, длительность которых определяется углом насыщения сердечников магнитного усилителя и может регулироваться в широких пределах изменением тока в его обмотке управления (рис. 7.3, ж,з). Если эти напряжения подключить к базовым переходам силовых транзисторов, то регулируется длительность соответственно их открытого и закрытого состояний, следовательно, может изменяться среднее значение протекающего тока, управляющего силовой нагрузкой (двигателем).

7.2. Описание лабораторной установки

Принципиальная схема широтно-импульсного управления двигателем постоянного тока изображена на рис.7.4. Ведущий мультивибратор выполнен на транзисторах VT3,VT4. Время переманичивания трансформатора Тр2 выбрано меньшим по сравнению со временем переманичивания Тр1, поэтому к моменту переключения магнитопровод трансформатора Тр1 не успевает войти в режим насыщения, работает как линейный трансформатор и броски тока че-

Резистор R4 необходим для задания базовых токов, а резистор R5 улучшает условия запуска мультивибратора, особенно при минимальной температуре. Величина резистора R5 выбирается такой, чтобы через базовые переходы транзисторов VT3, VT4 протекал небольшой смещающий ток, предотвращающий так называемое "засыпание" ведущего мультивибратора. При малых коллекторных токах (особенно при низких температурах) коэффициент усиления транзистора мал и в схеме может не работать ПОС, обеспечивающая первоначальное открывание одного из транзисторов и закрывание другого. Тумблером П1 производится включение и отключение цепи обратной связи ведущего мультивибратора.

Ведомый мультивибратор на транзисторах VT5, VT6 аналогичен описанному в разделе "Общие сведения". Тумблер П2 необходим для включения и выключения обмотки синхронизации Tr1. При выключении этой обмотки ведомый мультивибратор продолжает генерировать, но на собственной частоте, которая несколько меньше по сравнению с частотой ведущего мультивибратора. Включением П2 ведомый мультивибратор вводится в режим синхронизации с ведущим мультивибратором.

Тумблеры П3, П4 введены для имитации режима насыщения магнитного усилителя. Включенные тумблеры замыкают обмотки магнитного усилителя, что подобно протеканию большого управляющего тока через обмотку управления. При включении тумблеров П3, П4 фаза выходного напряжения ведомого мультивибратора изменяется скачком (см. рис. 7.3), вследствие чего происходит скачок ширины импульса на базовых переходах управляемых силовых транзисторов VT1, VT2.

Резисторы R2, R6, R11, R12 задают величины суммируемых токов выходных выпрямителей. Резисторы R1, R7, R8, R9, R10 выполнены малоомными (десятые доли ома). Они введены для наблюдения форм токов в соответствующих цепях.

Электродвигатель Дв включен по схеме широтно-импульсного управления. При постоянной тактовой частоте ведущего МВ1 изменяется длительность открытого состояния силового транзистора VT1, а следовательно, среднее значение тока якоря и скорость вращения вала двигателя.

Импульсное управление является наиболее экономичным – коэффициент полезного действия может быть более 90% для относительно мощных двигателей. Некоторым недостатком можно считать неравномерность скорости вращения, которая отмечается из-за включения и выключения транзистора VT1. Для уменьшения пульсаций, а также рекуперации энергии введены диоды VD2, VD12 и транзистор VT2. В момент выключения транзистора VT1 за счет ЭДС самоиндукции в цепи якоря поддерживается ток прежнего направления, замыкающийся через диод VD12. Вследствие этого создается так называемый режим непрерывного тока в цепи якоря. Однако ток якоря может изменить свое направление, например, в случае увеличения числа оборотов, когда противо-ЭДС якоря двигателя превысит напряжение питания (Дв работает в качестве генератора). В этом случае ток якоря замыкается через открытый транзистор

VT2, происходит накопление энергии в индуктивности якоря. В момент выключения VT2 и включения VT1 эта энергия возвращается импульсом в источник питания через диод VD2. Таким образом, диоды VD2, VD12 защищают транзисторы VT1, VT2 от инверсного режима работы транзисторов при регенерации энергии и обеспечивают при этом режим непрерывного тока в якоре электродвигателя постоянного тока.

Инверсный режим работы транзисторов опасен при работе с большими токами, когда на р-п-переходах происходят большие потери мощности, способствующие их нагреву. При этом режиме коллектор и эмиттер транзистора электрически меняются местами и уже технологический эмиттер должен обеспечивать основной теплоотвод. Но конструктивное изготовление мощных транзисторов не позволяет ему выполнять новую задачу. В результате этого при некоторой мощности, выделяемой на транзисторе (значительно меньшей приводимых в справочных данных), может наступить тепловой пробой полупроводниковых переходов, что приводит к выходу из строя транзистора.

На валу двигателя (Дв) закреплен диск с шестью отверстиями, против которых расположены лампочка и фоторезистор. При вращении диска происходит периодическое засвечивание поверхности фоторезистора, сопротивление его изменяется, модулируя ток в цепи дополнительного сопротивления, подключаемого к точкам 26–27. Напряжение, снимаемое с точек 26–27, подключается к осциллографу для визуального наблюдения. Скорость вращения якоря двигателя рассчитывают согласно следующей формуле:

$$n = \frac{60}{6T} = 10f,$$

где n – обороты в 1 мин;

f – частота следования импульсов, Гц.

Тумблерами П6 и П7 можно коммутировать цепи измерения скорости вращения.

7.3. Порядок выполнения лабораторной работы

1. Исследовать ведущий магнитно-транзисторный мультивибратор. Для этого отключить тумблеры П1–П7, а также тумблер в цепи двигателя П8. Отключенному состоянию этого тумблера соответствует левое положение переключающей ручки.

Включить вилку питания макета в сетевую розетку и тумблер "Сеть". Подключив электронный вольтметр к зажимам ± 10 В ведущего мультивибратора, убедиться в наличии напряжения питания, измерить его. Подключив осциллограф к зажимам 18–22, убедиться в отсутствии генерации ведущего мультивибратора. Измерить напряжение питания ведомого мультивибратора на зажимах ± 10 В. Убедиться в наличии генерации ведомого мультивибратора, подключив осциллограф к зажимам 44 – 45. Измерить частоту генерации, зарисовать форму импульсов.

Установить наименьшую величину сопротивления R_3 , подключив омметр к точкам 19–20. Отключить омметр и включить тумблер П1. Убедиться в наличии генерации, подключив осциллограф к зажимам 18–22. Зарисовать осциллограмму импульсов. Измерить частоту генерации. Подключить осциллограф к зажимам 44–45 ведомого мультивибратора, сравнить частоты генерации и формы импульсов. Объяснить различие форм и частот.

Подключить осциллограф к зажимам 18–22 ведущего мультивибратора. Увеличивая величину сопротивления R_3 , снять зависимость частоты генерации ведущего мультивибратора. Всего должно быть 8-10 точек зависимостей "частота-сопротивление". Частоту импульсов увеличивать до тех пор, пока сохраняется их относительная прямоугольность.

Величину сопротивления R_3 измерять омметром при отключенном тумблере П1. Зарисовать промежуточные формы генерируемых импульсов на зажимах 16-19, 16-20, 18-22, 19-20, 21-18, 21-22 и объяснить их. При наибольшей частоте генерации ведущего мультивибратора подключиться зажимами осциллографа к точкам 44-45 ведомого мультивибратора, убедиться в неизменности генерируемой им частоты.

2. Изучить ведомый магнитно-транзисторный мультивибратор в режиме синхронизации с ведущим мультивибратором. Для этого потенциометр R_3 поставить в положение наименьшего сопротивления, включить тумблеры П1 и П2. Сравнивая осциллограммы напряжений на зажимах 18–22 и 44–45, убедиться в равенстве генерируемых частот. По методике п.1 снять зависимость частоты генерации ведомого мультивибратора от величины сопротивления R_3 . Ведомый мультивибратор отслеживает частоту ведущего при изменении R_3 только до определенного предела, затем наступает срыв синхронизации, частота ведущего мультивибратора продолжает нарастать, его импульсы сильно искажаются, а частота ведомого мультивибратора возвращается в исходное состояние, импульсы ведомого мультивибратора вновь становятся относительно прямоугольными. Зарисовать формы импульсов на зажимах 44–45 при произвольной частоте. Установить наименьшую частоту генерации, зарисовать форму осциллограмм на зажимах 44–45, 44–52, 45–52, 42–43, 43–48, 48–49, 46–49, 43–50, 50–51, 51–52, 1–2, 1–3, 8–10, 6–8, объяснить их.

3. Исследовать схему в режиме широтно-импульсного управления скоростью вращения. Для этого установить наименьшее сопротивление резистора R_3 , включить тумблеры П1, П2, П5, П6, П7, П8. К зажимам 55–57 обмотки управления магнитного усилителя подключить источник питания постоянного тока с напряжением, не выше 24 В по схеме рис.7.5. Реостат для схемы выбрать с $R=500–800$ Ом. Амперметр должен иметь предел измерения 50 мА. Установить наименьший ток в цепи обмотки управления. Осциллограф подключить к зажимам 13–14 силового транзистора VT1, зарисовать осциллограмму напряжения. Переключить осциллограф к зажимам 39–40 силового транзистора VT2, также зарисовать осциллограмму напряжения на базовом переходе. Включить тумблеры П3, П4, имитирующие насыщение магнитного усилителя, вновь зарисовать изменившуюся форму осциллограммы на зажимах 39–40, объяснить

изменение формы. Отметить нарастание скорости вращения вала двигателя, измерить ее. Подключить осциллограф к зажимам 13–14 транзистора VT1, зарисовать новую форму осциллограммы, соответствующую замкнутому положению тумблеров ПЗ, П4.

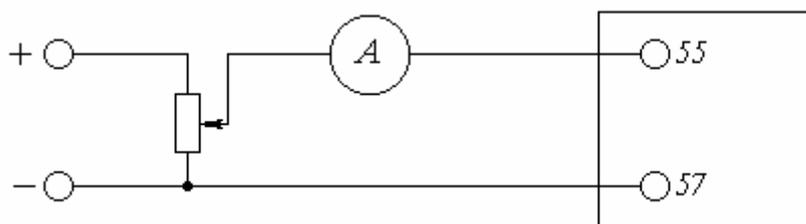


Рис. 7.5. Схема включения обмотки управления магнитного усилителя

Выключить тумблеры ПЗ, П4. Постепенно увеличивая реостатом ток управления, снять зависимость между шириной открывающего импульса (зажимы 13–14) и током управления. Повторить опыт, сняв зависимость между скоростью вращения и током управления. Всего должно быть измерено 8-10 точек в полном диапазоне изменения тока управления. Зависимость $n=f(I)$ снять при двух положениях тумблера П5 (включенном и выключенном). Необходимо помнить, что на диске размещено шесть отверстий и за один оборот диска световой поток шесть раз освещает фоторезистор. Зарисовать форму пульсаций напряжений на фоторезисторе, объяснить причины изменения амплитуды этих пульсаций при изменении скорости вращения. Установив среднее значение скорости вращения, зарисовать осциллограммы напряжений на резисторах R1, R2, R3, R7, R8, R9, R10, R11, R12, объяснить их формы.

7.4. Содержание отчета

1. Принципиальная схема, изображенная на передней панели, схема измерения.
2. Осциллограммы напряжений, перечисленные в разделе “Порядок выполнения работы”.
3. Таблицы и графики экспериментальных зависимостей, итоги их сопоставления.
4. Выводы.

7.5. Контрольные вопросы

1. Принцип работы ведущего мультивибратора.
2. Принцип работы ведомого мультивибратора.
3. Форма осциллограмм на базовых переходах транзисторов VT1, VT2.
4. В чем сущность режима непрерывного тока и каким образом реализуется этот режим в схеме?
5. Как действует схема индикации скорости вращения?

6. Объяснить принцип действия схем суммирования напряжений в выходных цепях мультивибраторов.
7. Почему при увеличении $R3$ возрастает частота генерации ведущего мультивибратора?
8. Каково соотношение между скоростями перемагничивания трансформаторов $Tr1$ и $Tr2$?
9. Почему начальная частота генерации ведомого мультивибратора меньше частоты ведущего?
10. Как действует схема синхронизации?
11. Для чего применены диоды в магнитном усилителе?
12. Каково назначение смещающего резистора $R5$ в схеме ведущего мультивибратора?
13. Для чего применены диоды $VD2$, $VD12$, подключенные параллельно силовым транзисторам $VT1$, $VT2$?

Литература

1. Опадчий Ю.Ф. и др. Аналоговая и цифровая электроника (полный курс): Учебник для вузов/ Ю.Ф. Опадчий, О.П. Глудкин, А.И. Гуров; Под ред. О.П. Глудкина. – М.: Горячая линия–Телеком, 1999. – 768 с.
2. Косов О.А. Усилители мощности на транзисторах в режиме переключений. – М.: Энергия, 1971.
3. Решетилов А.Р. Лабораторный практикум по курсу “Электронные устройства автоматики и импульсная техника” для студентов специальности 0606 “Автоматика и телемеханика”. Ч. 3. – Мн.: МРТИ, 1981.-51 с.

ЧАСТЬ 2

Лабораторные работы для пакета прикладных программ

Electronic WorkBench

Лабораторная работа №1

ЛОГИЧЕСКИЕ СХЕМЫ

Цель работы. Изучить типы логических схем, а также электронные процессы при выполнении логических операций.

Описание лабораторной установки. В настоящей работе предлагается исследовать следующие схемы для выполнения основных логических операций:

Резисторно-диодная логическая схема ИЛИ в статическом и динамическом режимах (рис. 2.1)

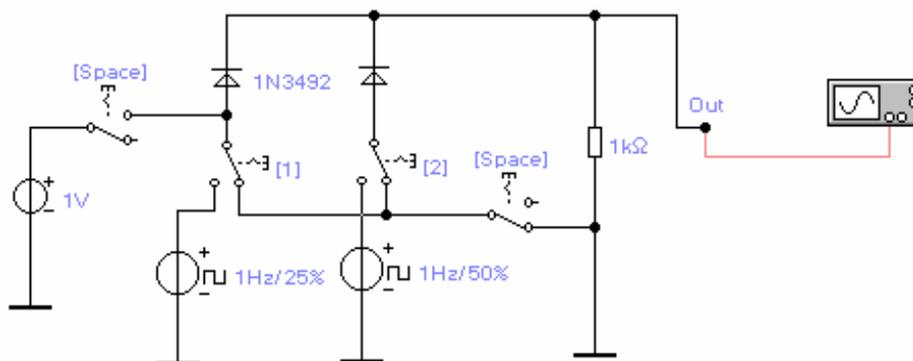


Рис. 2.1

В схеме для её исследования в статическом и динамическом режимах имеются источник постоянного напряжения и два генератора прямоугольных импульсов. Для удобства и наглядности вместо смещения генерируемых импульсов по фазе генерируемые импульсы имеют разные временные характеристики, а именно - разные длительности импульсов (см. рис. 2.1).

Резисторно-диодная логическая схема И в статическом и динамическом режимах (рис. 2.2)

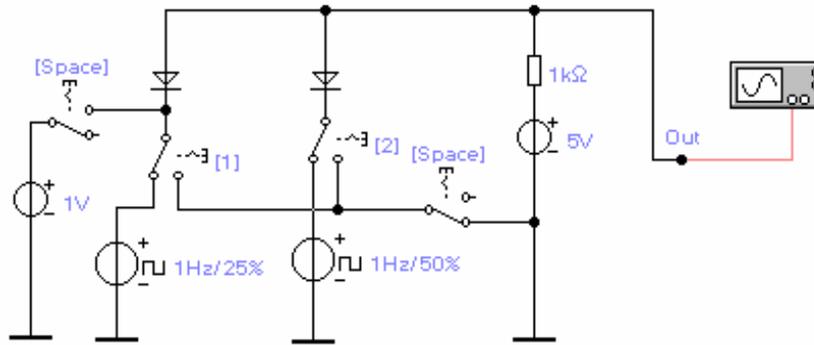


Рис. 2.2

В схеме для её исследования в статическом и динамическом режимах также имеются источники постоянного напряжения и два генератора прямоугольных импульсов. В отличие от предыдущей схемы здесь при проведении исследования динамического режима работы схемы необходимым и достаточным условием правильной работы является совместная работа двух представленных генераторов, так как при размыкании одного из генераторов, образуются ещё две цепи, которые мешают адекватной оценке результатов опыта.

Диодно-транзисторная логическая схема И-НЕ в статическом и динамическом режимах (рис. 2.3)

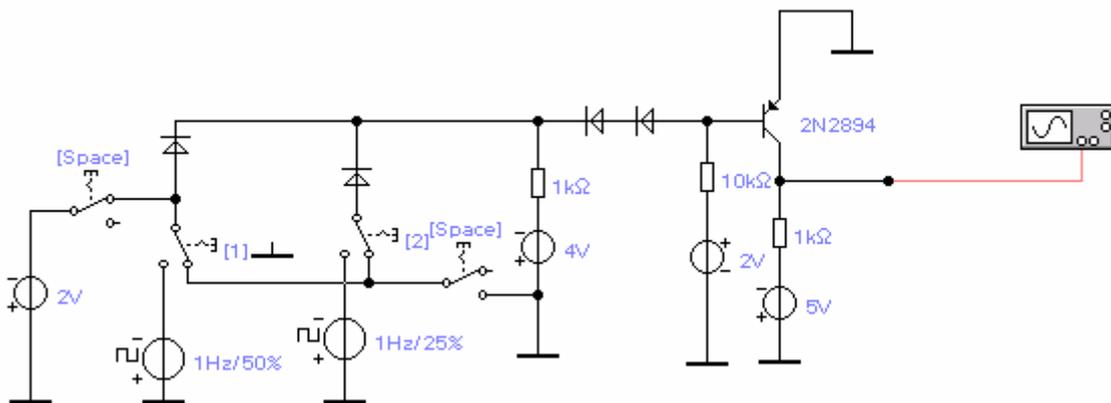


Рис. 2.3

Схема в отличие от предыдущих имеет в своём составе биполярный р-п-р-транзистор, который служит для реализации логической операции НЕ, т.е. инвертирования. Для исследования схемы в статическом и динамическом режимах, как и в предыдущих, есть генераторы прямоугольных импульсов и источники постоянного напряжения.

Транзисторная логическая схема ИЛИ-НЕ в статическом и динамическом режимах (рис. 2.4)

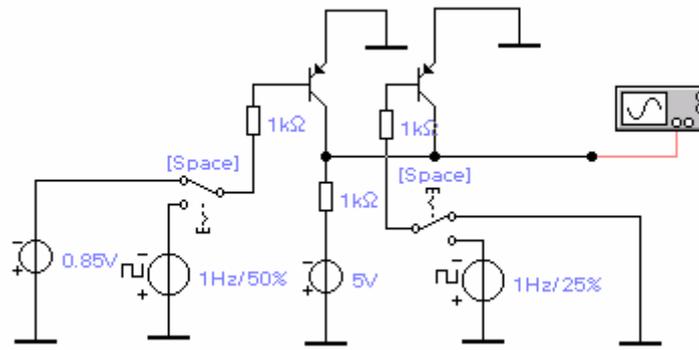


Рис. 2.4

В схеме для выполнения логической операции ИЛИ-НЕ также имеются два биполярных р-п-р-транзистора. Для исследования схемы в статическом и динамическом режимах, как и в предыдущих, есть генераторы прямоугольных импульсов и источники постоянного напряжения.

Логическая схема на переключателях тока (рис. 2.5)

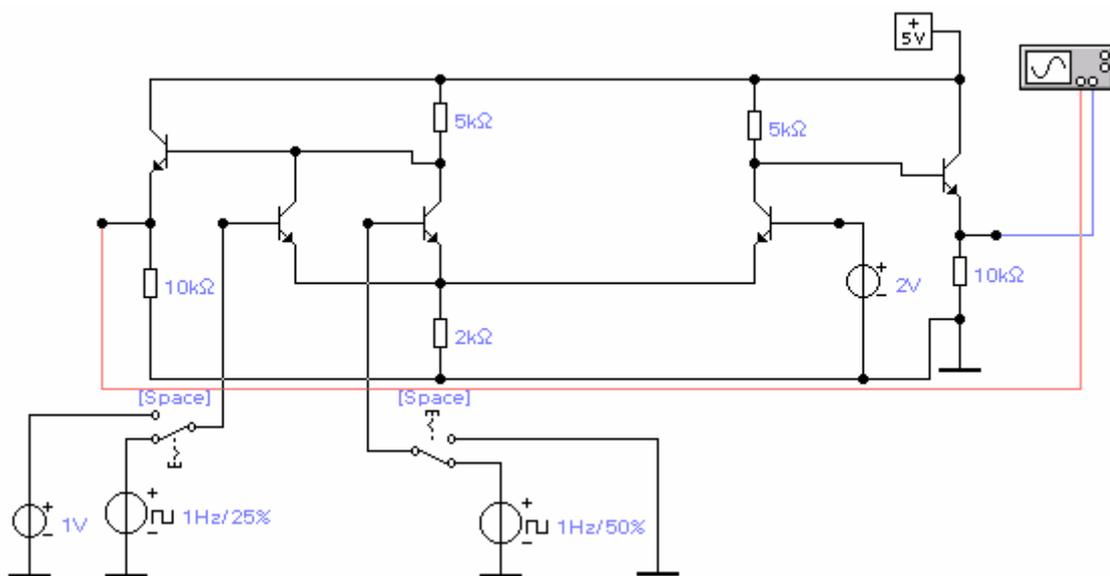


Рис. 2.5

Схема реализует принцип переключения тока (ПТТЛ). Все транзисторы действуют в режиме эмиттерных повторителей, процессы в них протекают в активной области без захода в состояние насыщения, этим и объясняется самое высокое быстродействие по сравнению с другими схемами.

Методика выполнения лабораторной работы

1. Исследовать резисторно-диодную логическую схему ИЛИ в статическом и динамическом режимах.

Для исследования схемы в статическом режиме необходимо к одному из входов схемы, а именно к первому диоду подключить источник постоянного напряжения, для чего тумблеры "Space" необходимо перевести в верхнее положение. Генераторы прямоугольных импульсов должны быть отключены (тумблеры 1 и 2 в правом положении).

1.1. Исследовать статический режим схемы с идеальным диодом. Для этого необходимо в свойствах первого диода выбрать идеальную модель, увеличивая напряжение на входе от 0 В, с помощью осциллографа снять характеристику вход/выход.

1.2. Исследовать статический режим схемы с реальным диодом. Для этого необходимо в свойствах первого диода выбрать какую-нибудь из имеющихся в наличии реальную модель, увеличивая напряжение на входе от 0 В, с помощью осциллографа снять характеристику вход/выход.

1.3. Привести анализ полученных результатов.

Для исследования схемы в динамическом режиме необходимо отключить источник постоянного напряжения, для чего тумблеры "Space" перевести в нижнее положение. Генераторы прямоугольных импульсов подключить ко входам схемы, для чего тумблеры 1 и 2 перевести в левое положение.

1.3. Исследовать динамический режим схемы. Снять полученную осциллограмму, провести анализ.

1.4. Составить логическую функцию схемы.

2. Исследовать резисторно-диодную логическую схему И в статическом и динамическом режимах.

Для исследования схемы в статическом режиме необходимо к одному из входов схемы, а именно к первому диоду подключить источник постоянного напряжения, для чего тумблеры "Space" необходимо перевести в верхнее положение. Генераторы прямоугольных импульсов должны быть отключены (тумблеры 1 и 2 в правом положении).

2.1. Исследовать статический режим схемы с идеальным диодом. Для этого необходимо в свойствах первого диода выбрать идеальную модель, увеличивая напряжение на входе от 0 В, с помощью осциллографа снять характеристику вход/выход.

2.2. Исследовать статический режим схемы с реальным диодом. Для этого необходимо в свойствах первого диода выбрать какую-нибудь из имеющихся в наличии реальную модель, увеличивая напряжение на входе от 0 В, с помощью осциллографа снять характеристику вход/выход.

2.3. Привести анализ полученных результатов.

Для исследования схемы в динамическом режиме необходимо отключить источник постоянного напряжения, для чего тумблеры "Space" перевести в

нижнее положение. Генераторы прямоугольных импульсов подключить ко входам схемы, для чего тумблеры 1 и 2 перевести в левое положение.

2.3. Исследовать динамический режим схемы. Снять полученную осциллограмму, провести анализ.

2.4. Составить логическую функцию схемы.

3. Исследовать диодно-транзисторную логическую схему И-НЕ в статическом и динамическом режимах.

Для исследования схемы в статическом режиме необходимо к одному из входов схемы, а именно к первому диоду подключить источник постоянного напряжения, для чего тумблеры "Space" необходимо перевести в верхнее положение. Генераторы прямоугольных импульсов должны быть отключены (тумблеры 1 и 2 в правом положении).

3.1. Исследовать статический режим схемы с идеальным транзистором. Для этого необходимо в свойствах транзистора выбрать идеальную модель, увеличивая напряжение на входе от 0 до 2 В, с помощью осциллографа снять характеристику вход/выход.

3.2. Исследовать статический режим схемы с реальным транзистором. Для этого необходимо в свойствах транзистора выбрать какую-нибудь из имеющихся в наличии реальную модель, увеличивая напряжение на входе от 0 до 2 В, с помощью осциллографа снять характеристику вход/выход.

3.3. Привести анализ полученных результатов.

Для исследования схемы в динамическом режиме необходимо генераторы прямоугольных импульсов подключить ко входам схемы, для чего тумблеры 1 и 2 перевести в левое положение.

3.3. Исследовать динамический режим схемы. Снять полученную осциллограмму, провести анализ.

3.4. Составить логическую функцию схемы.

4. Исследовать транзисторную логическую схему ИЛИ-НЕ в статическом и динамическом режимах.

Для исследования схемы в статическом режиме необходимо к одному из входов схемы подключить источник постоянного напряжения, для чего тумблеры "Space" необходимо перевести в верхнее положение.

4.1. Исследовать статический режим схемы с идеальным транзистором. Для этого необходимо в свойствах первого транзистора выбрать идеальную модель, увеличивая напряжение на входе от 0 до 1 В, с помощью осциллографа снять характеристику вход/выход.

4.2. Исследовать статический режим схемы с реальным транзистором. Для этого необходимо в свойствах первого транзистора выбрать какую-нибудь из имеющихся в наличии реальную модель, увеличивая напряжение на входе от 0 до 1 В, с помощью осциллографа снять характеристику вход/выход.

4.3. Привести анализ полученных результатов.

Для исследования схемы в динамическом режиме необходимо генераторы прямоугольных импульсов подключить ко входам схемы, для чего тумблеры "Space" перевести в нижнее положение.

4.3. Исследовать динамический режим схемы. Снять полученную осциллограмму, провести анализ.

4.4. Составить логическую функцию схемы.

5. Исследовать логическую схему на переключателях тока.

Для исследования схемы в статическом режиме необходимо к одному из входов схемы подключить источник постоянного напряжения, для чего тумблеры "Space" необходимо перевести в верхнее положение.

5.1. Исследовать статический режим схемы с идеальным транзистором. Для этого необходимо в свойствах транзистора первого входа выбрать идеальную модель, увеличивая напряжение на входе от 0 до 3 В, с помощью осциллографа снять характеристику вход/выход.

5.2. Исследовать статический режим схемы с реальным транзистором. Для этого необходимо в свойствах транзистора первого входа выбрать какую-нибудь из имеющихся в наличии реальную модель, увеличивая напряжение на входе от 0 до 3 В, с помощью осциллографа снять характеристику вход/выход.

5.3. Привести анализ полученных результатов.

Для исследования схемы в динамическом режиме необходимо генераторы прямоугольных импульсов подключить ко входам схемы, для чего тумблеры "Space" перевести в нижнее положение.

5.3. Исследовать динамический режим схемы. Снять полученную осциллограмму, провести анализ.

5.4. Составить логическую функцию схемы.

Содержание отчета

1. Принципиальные логические схемы.
2. Графики зависимостей выходных напряжений от входных.
3. Осциллограммы напряжений на входах и выходах.
4. Реализуемые логические функции.
5. Выводы.

Контрольные вопросы

1. Напишите логические функции всех исследованных схем, принимая за двоичную входную единицу нулевые и высокие уровни напряжений.
2. Каково назначение входных диодов в схемах с диодной логикой?
3. Назовите число возможных входов и число выходов каждой схемы, а также соответствующие ограничения и причины, их вызывающие.
4. Определите помехоустойчивость каждой схемы.

5. Какова потребляемая мощность и работа переключения? Какие схемы имеют лучшие свойства в этом отношении по сравнению с другими?
6. Назовите преимущества и недостатки каждой из исследованных схем.
7. Какое соотношение должно быть выбрано между сопротивлениями схемы и нагрузкой.
8. Объясните, какие соотношения напряжений должны быть приняты в схемах на рис.2.3 и рис.2.4.
9. Для чего установлены диоды перед базой транзистора в схеме на рис. 2.3?
10. Каково назначение базовых резисторов в схемах на рис.2.3, 2.4, особенности применения этих резисторов ?
11. Какую длительность импульса выявят на выходе схемы И и ИЛИ, если на входы поступают одновременно импульсы различной длительности?

Литература

1. Гусев В.В., Зеличенко Л.Г. и др. Основы импульсной и цифровой техники. М.:Сов. радио, 1975.
2. Иццоки Я.С., Овчинников Н.И. Импульсные цифровые устройства. М.: Сов. радио, 1973.
3. Букреев И.Н., Мансуров Б.М., Горячев В.Н. Микроэлектронные схемы цифровых устройств. М.:Сов. радио, 1975.
4. Малеев В.А., Поляк М.Н., Крогиус Э.А. и др. Расчет и проектирование импульсных устройств / Под ред. Л.М. Гольденберга. М.:Связь, 1975.

Лабораторная работа №2

ЦИФРОАНАЛОГОВЫЕ ПРЕОБРАЗОВАТЕЛИ

Описание лабораторной установки:

Схема лабораторной установки представлена на рис. 2.6 (dac_1.ca4) .

Счетчики

Схему условно можно разделить на две части. Первая (левая часть) относится к схеме счетчиков, содержит тумблеры "Z, 3, A-F, S,R". Вторая (правая часть) изображает схемы цифроаналоговых преобразователей, операционных усилителей. Для того чтобы иметь возможность ручной генерации импульсов, необходимо переключатель "Z" перевести в нижнее положение. Клавиша "space" служит для непосредственной генерации импульсов. При каждом последующем нажатии клавиши "space" (пробел) уровень на входе счетчика меняется от нуля к единице или наоборот, от единицы к нулю. Таким образом, для генерации одного прямоугольного импульса необходимо дважды нажать клавишу пробел. Это особенность данного программного обеспечения.

При верхнем положении переключателя "Z" входы счетчика подключены к генератору импульсов.

Для организации параллельного счета используются два бинарных реверсивных 3-разрядных счетчика (аналог K155ИЕ7), построенных на базе десятичных реверсивных счетчиков LS74192 рис. 2.7. Для вывода изображения (рис. 2.7) на экран необходимо навести курсор на IE7 (рис. 2.6) и дважды "кликнуть" левой клавишей мыши.

Каждый счетчик имеет входы UP и DOWN прямого и обратного счета. Если импульсы подаются на вход UP, то производится прямой счет, если на DOWN, то обратный счет. Выбор типа счета производится тумблером "3": при верхнем положении ручки тумблера подключается прямой вход UP, при нижнем положении переключателя - вход DOWN. Входы A-C являются установочными для разрядов счетчика, управляемых тумблерами A-C, D-F. При верхних положениях этих тумблеров на входах единицы, при нижних - нули. Запись единиц или нулей в разряды A-C производится путем установки нуля на входах LOAD, что делается переключением тумблеров S в нижнее положение. Входы CLR предназначены для стирания информации в счетчике. Стирание производится путем подачи на входы CLR единиц (переключением тумблеров R в верхнее положение).

Выходы QA-QC счетчиков подключены через логические схемы к вертикальным разрядным шинам. Назначение логических схем - организовать на вертикальных шинах прямой или инверсный код с выходов счетчиков.

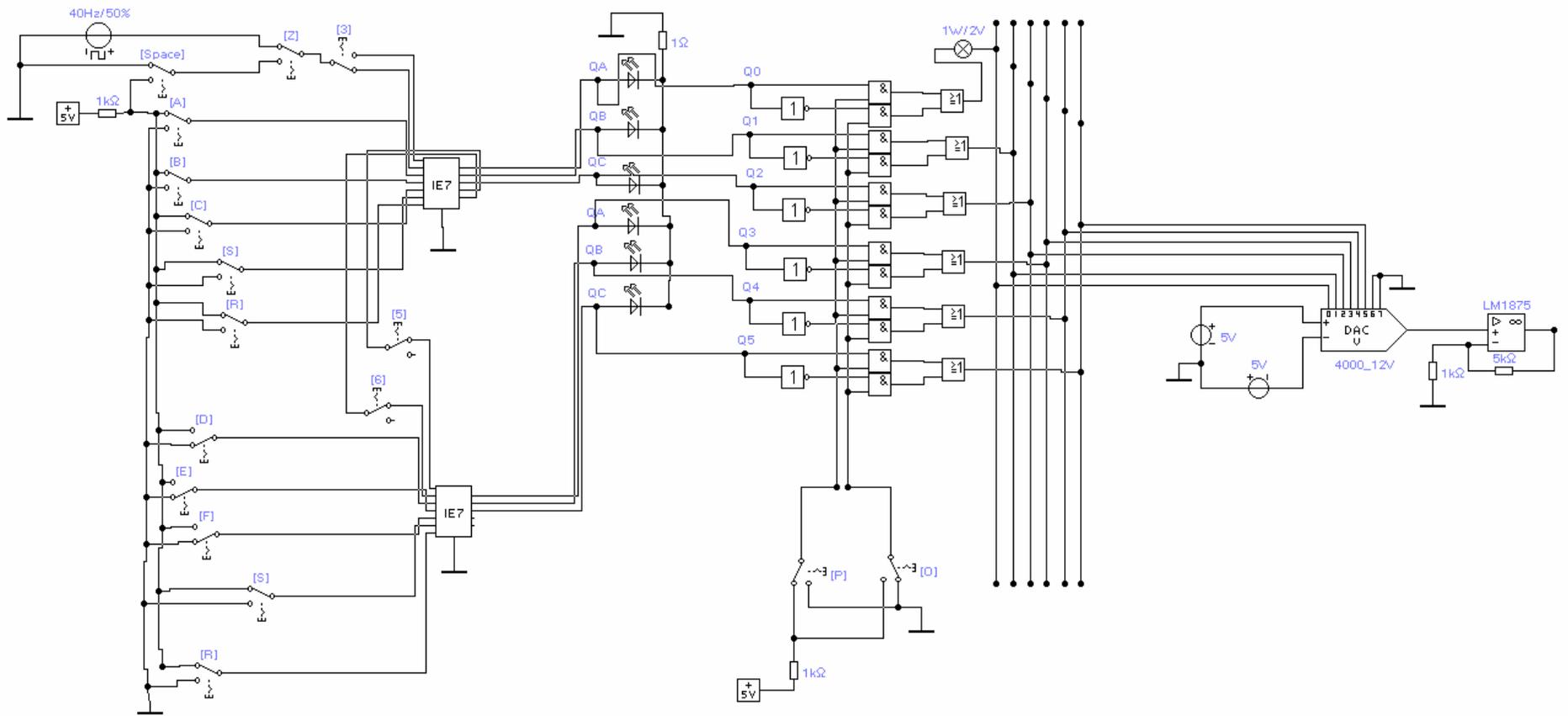


Рис. 2.6

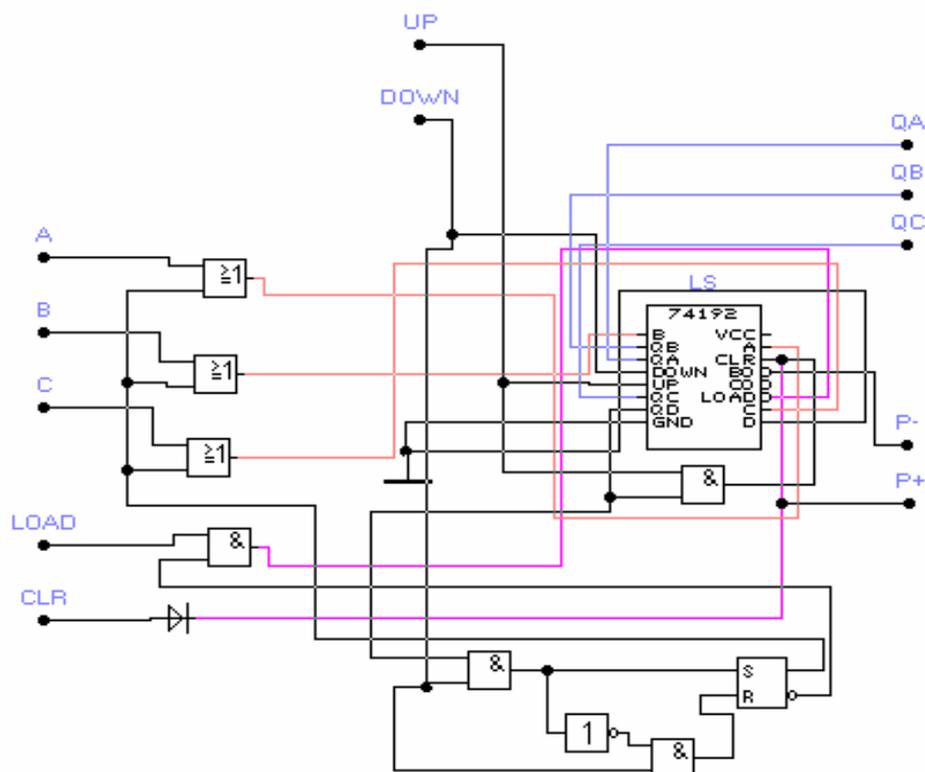


Рис. 2.7

Управление производится тумблерами "P", "O". Если оба тумблера в правом положении, то на вертикальных шинах, подключенных к этим тумблерам, нули, запрещающие передачу информации через логические схемы, подключенные к этим шинам. Левое положение тумблера "P" разрешает передачу прямых кодов с разрядных выходов QA-QC. Левое положение тумблера "O" разрешает передачу инверсных кодов с разрядных выходов QA-QC.

Если выходы QA-QC счетчика предназначены для параллельного съема информации, то выходы P+ и P- для последовательного выхода информации, причем импульсы на P+ выходах появляются только тогда, когда включены входы UP, а на P- - выходы, когда включены DOWN входы. Передача информации от одного счетчика к другому производится при включенных тумблерах "5", "6" причем нижнее положение тумблера разомкнутое, верхнее замкнутое. В целом схема представляет собой схему последовательного 6-разрядного реверсивного счетчика со вспомогательными тумблерами, позволяющими организовать прямой и обратный счет, параллельную запись информации и так далее. Счетчик в целом необходим для получения последовательности цифровых кодов, которые поступают на входы цифроаналоговых преобразователей.

ЦАП 4000_12V

ЦАП 4000_12V (**dac_1.ca4**) – представляет собой 8-разрядный ЦАП с выходом по напряжению (в схему встроен ОУ). Схема подключения ЦАП пред-

ставлена на рис. 2.8 . Два старших разряда соединены с землей (логический "0"), так как на входы подключен 6-разрядный счетчик.

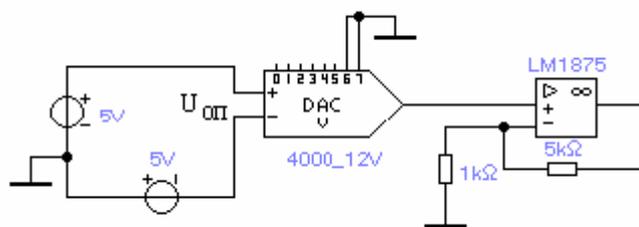


Рис. 2.8

Выход ЦАП подключен к "плюс" входу внешнего ОУ, так как имеется встроенный ОУ. Внешний ОУ производит дополнительное усиление по напряжению и по мощности. Для изменения опорного напряжения регулируются номинальные значения обоих источников питания. Осциллограммы снимаются с выхода ОУ. Для изменения коэффициента усиления ОУ варьируется значение резистора в цепи обратной связи.

ЦАП LS

ЦАП LS – представляет собой 8-разрядный ЦАП с токовым выходом (в схему не встроен ОУ). Схема подключения ЦАП представлена на рис. 2.9. Два старших разряда через резистор соединены с землей (логический "0"), так как на вход подключен 6-разрядный счетчик.

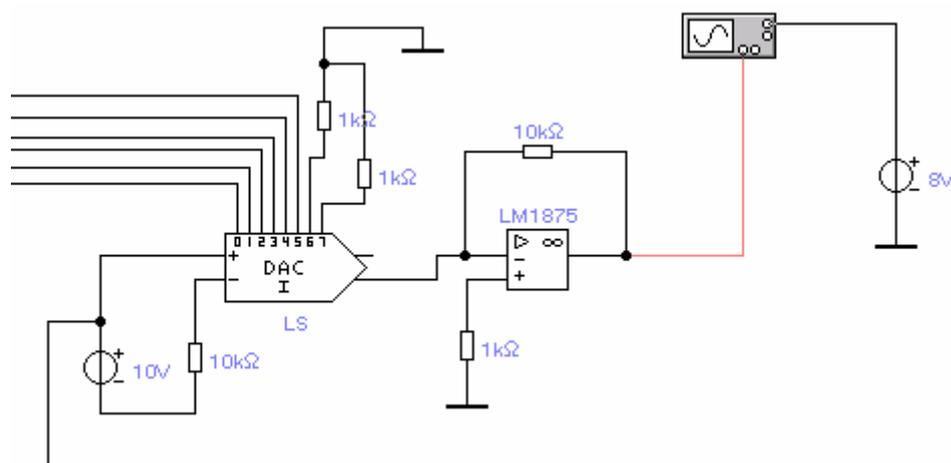


Рис. 2.9

Источник питания 8V подключается к земляному входу осциллографа для частичной компенсации постоянной составляющей с выхода ОУ. Для изменения коэффициента усиления ОУ регулируется значение резистора в цепи обратной связи.

Генераторы напряжений.

Для исследования ЦАП в режиме генератора напряжений используется схема [dac_3.ca4](#) (рис. 2.10). С целью упрощения схемы и повышения ее быстродействия счетчики работают только в режиме прямого счета.

Для получения пилообразного напряжения на выходе ЦАП используется D-триггер в DT-режиме. Сигнал на триггер подается с P+ входа, т.е. всякий раз, когда счетчики переключаются с максимального значения на ноль, при этом триггер переключает выходы счетчиков с прямых на инверсные. Таким образом, после того как на входе ЦАП будут все "1" в силу того, что выходы счетчиков инвертируются, на вход ЦАП будет поступать убывающий счет.

Для получения трапецеидального напряжения вдобавок к T-триггеру используется RS-триггер, который выставляет постоянный сигнал на вход ЦАП при достижении счетчиком определенного значения, и удерживает его некоторое время. При этом старший (5) разряд ЦАП необходимо отключить от шины данных и подключить к земле.

Методика выполнения лабораторной работы

Счетчик импульсов

1. Загрузить схему [dac_0.ca4](#) (рис. 2.6). Установить переключатель импульсов "Z" в нижнее положение, при этом в гнездах источника сигналов устанавливается напряжение уровня "единица" (+5В). Подключить к источнику сигналов вход UP счетчика СТ2. Для этого установить тумблер "3" в верхнее положение. Подключить потенциальный вход осциллографа к (входу UP), убедиться в наличии уровня единицы на UP входе счетчика.

Периодически нажимая кнопку "Пробел", наблюдать на экране осциллографа переход уровня к нулю и единице. Положения тумблеров А, В, С, D, Е, F могут быть произвольными, но надо помнить, что если S находятся в нижнем положении, то информация разрядных входов счетчиков заносится в разрядные ячейки счетчика. Поэтому вначале установить S в верхнее положение с тем, чтобы не заносить информацию в разряды параллельным методом, а образовать структуру последовательного счетчика.

Включить тумблеры 5, 6, установив их в верхнее положение. Этим устанавливаются связи между счетчиками. Установить R в нижнее положение (нуль на R входе). Установить P в левое положение. Тумблер O - в правое положение. Это исходное положение для исследования счетчика.

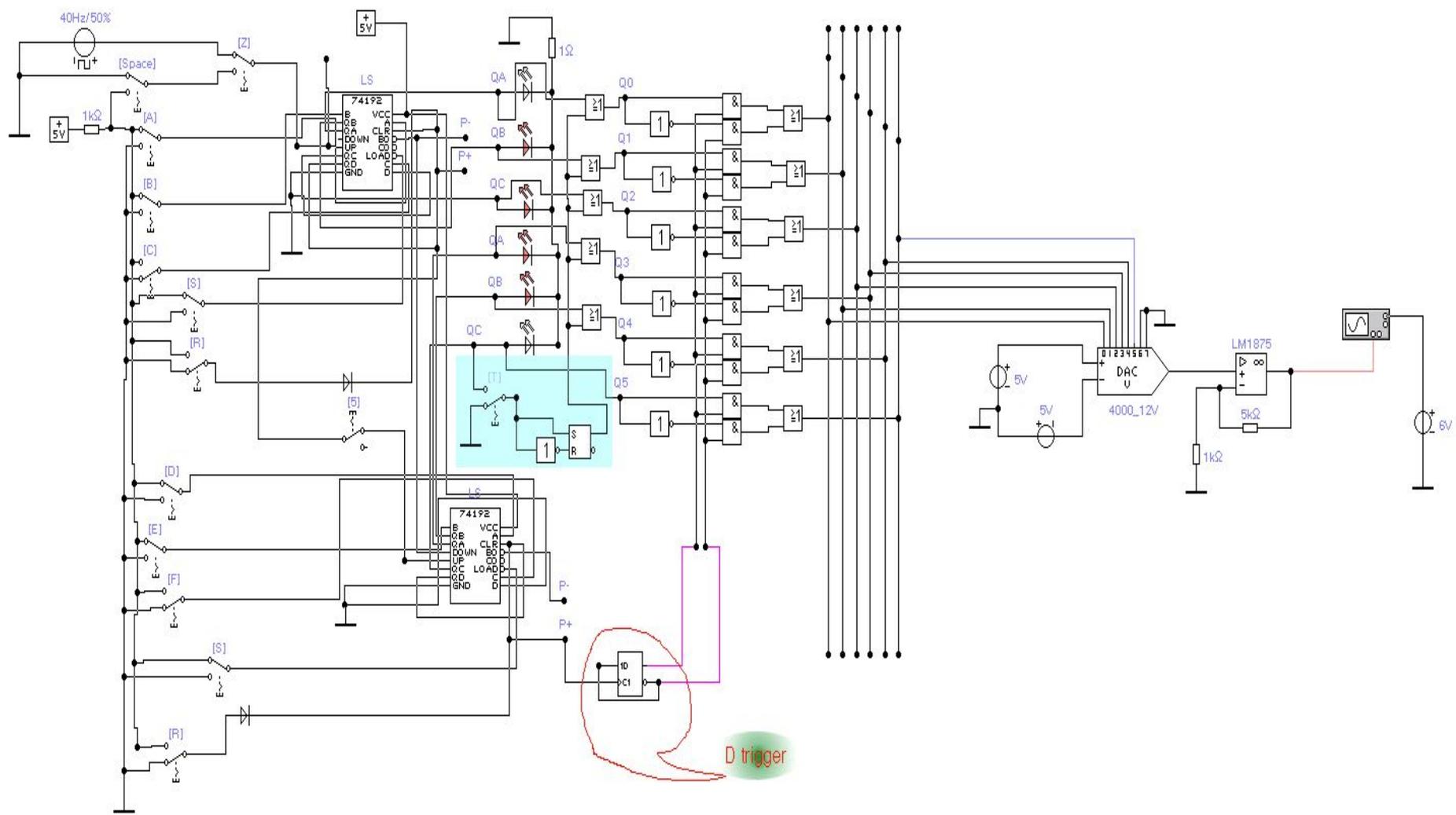


Рис. 2.10

Перевести тумблеры А, В, С, D, E, F в нижнее положение, при которых на соответствующие разряды подаются нули. Затем, кратковременно включив единицу на LOAD входы (тумблер S), записать нули в те разряды, где до этого были единицы и высвечивались светодиоды. Последние должны погаснуть, что означает нулевое содержание разрядов счетчика. Необходимо помнить, что схема работает при наличии запускающего импульса ("пробел").

2. Нажимая периодически кнопку "Пробел", вписать в счетчик числа 1,2,3 и так далее. Убедиться в наличии последовательного двоичного счета.

Отключить одну из связей между первым и вторым счетчиками (выключить тумблер 5, приведя его в нижнее положение). Убедиться в нарушении последовательного прямого счета, вновь включить тумблер 5, приведя его в верхнее положение. Установить тумблеры А, В, С, D, E, F в положение нулей и, кратковременно подавая нули на LOAD входы счетчиков, очистить их содержание (тумблер S).

Перевести переключатель "Z" во второе положение, наблюдать работу счетчиков при невысокой частоте 10-15Гц (до полного заполнения).

Зарисовать формы импульсов на входе UP и на выходах счетчика, объяснить их. Установить генератор импульсов на частоту 30-50кГц, наблюдать работу счетчика при повышенной частоте, зарисовать графики формы импульсов.

3. Вновь переключить "Z" в нижнее положение и переключить тумблер 3 из верхнего в нижнее положение. При этом подключаются DOWN входы счетчика. Обнулить счетчики. Нажимая периодически кнопку "Пробел", наблюдать обратный двоичный счет, объяснить его. Установить переключатель Z в верхнее положение, установить генератор импульсов на 10Гц, затем на 40кГц, наблюдать работу счетчика в режиме вычитания. Зарисовать осциллограммы импульсов на выходах счетчика, объяснить их, сравнить со случаем прямого счета.

4. Прodelать пп. 2 - 3 при выключенном тумблере P, т.е. при отключении прямой передачи информации и включенном тумблере O, разрешающем инвертирование счетчика. Сравнить результаты подраздела 4 с 2, 3.

5. Включить прямой счет UP (тумблер 3 - верхнее положение), включить тумблер P прямого вывода информации (P - левое положение, O - правое). Выключить тумблеры 5, 6 (нижнее положение), разъединив первый и второй счетчики. Убедиться в нарушении передачи информации между счетчиками. При эксперименте "Z" установить в верхнее положение.

Исследовать схему ЦАП 4000_12М.

Загрузить файл [dac 1.ca4](#).

Снять амплитудную характеристику операционного усилителя, для этого собрать схему, показанную на рис. 2.11.

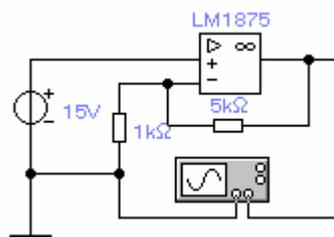


Рис. 2.11

Регулируя напряжение на "плюс" входе ОУ, измерить зависимость $U_{ВЫХ}=f(U_{ВХ})$. Построить графики, объяснить причины нелинейности характеристики.

Установить генератор импульсов на частоту 40кГц, "Z" в верхнее положение, тумблер 3 - в верхнее положение (генератор подключается к UP входу счетчика), переключатель "частота развертки" осциллографа - в положение от 1 до 0,1 миллисекунд, входной переключатель осциллографа V/дел. - в положение 5 V. Наблюдать движение луча осциллографа вверх от нулевой линии и вниз. Это и есть цифроаналоговое преобразование периодически нарастающего кода счетчика в аналоговый сигнал.

Установить переключатель "Развертка осциллографа" в положение 0,5...0,1 с, наблюдать форму пилообразного напряжения на выходе ОУ, причем расположение "пилы" зависит от полярности $U_{оп}$ на выходе ЦАП, т.е. имеет место умножение опорного сигнала на условный, нормированный внутренний сигнал ЦАП.

Установить частоту генератора импульсов 4МГц, наблюдать форму пилообразных импульсов, при частоте развертки осциллографа, эквивалентной времени развертки примерно 0,5 мс. Зарисовать форму выходного напряжения для нескольких значений опорного напряжения, меняя также и полярность опорного напряжения.

Установить частоту генератора импульсов 40КГц и установить положительное опорное напряжение, изменять сопротивление в цепи обратной связи, наблюдать за изменением осциллограммы преобразования. Установить частоту развертки примерно 10 мс, наблюдать квантованность осциллографической линии преобразования, объяснить ее.

Установить частоту генератора импульсов 4МГц, опорное напряжение отрицательное, осциллограф - в положение 0,5 мс, зарисовать форму выходного напряжения ОУ для нескольких характерных значений сопротивления в цепи обратной связи.

Установить "Z" в нижнее положение (постоянный сигнал), обнулить счетчики. Установить $U_{оп}$ отрицательное. Увеличить чувствительность осциллографа (500 мV/Дел). Нажимая периодически кнопку "Пробел", наблюдать заполнение счетчика и смещение линии осциллограммы вверх. Каждый импульс приводит к скачку на выходе ОУ в один квант.

Измерить величины квантов, построить графическую зависимость квантового нарастания выходного сигнала ЦАП от увеличения кода в счетчике. Перед началом измерений обнулить счетчик. Подключить к выходу ОУ

вольтметр. После этого периодически нажимать кнопку "Пробел", считать импульсы и измерять ступени напряжения на выходе ОУ.

Измерив наибольшее выходное напряжение ОУ (верхний предел шкалы ЦАП) и зная число разрядов, рассчитать величину кванта, сравнить с экспериментальной.

Построить квантованную теоретическую и экспериментальную характеристики цифроаналогового преобразования, сравнить их, рассчитать d лин $d_{\text{нелин}}$ (для ограниченного числа квантов).

Измерения квантов можно произвести не только в начале шкалы преобразования, но и в середине или конце шкалы. Для этого минусовой выход вольтметра подключается не к земле, а к источнику напряжения, равном выводу с ОУ.

Установив частоту генератора импульсов 4МГц, входной переключатель осциллографа - в положение 5 V/дел., частоту развертки осциллографа вначале в положение 0,2 мс, наблюдать пилообразное напряжение, затем переключить в положение 0,2 мкс и 500mV/дел, наблюдать участок луча развертки в виде ступеней, зарисовать его, объяснить прерывистость процесса цифроаналогового преобразования.

Исследовать ЦАП LS

Загрузить файл [dac 2.ca4](#).

Снять амплитудную характеристику операционного усилителя, для этого собрать схему, представленную на рис. 2.12.

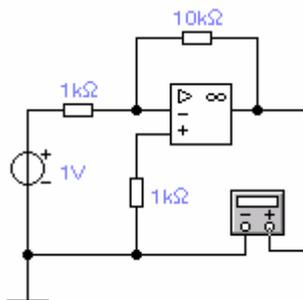


Рис. 2.12

Регулируя напряжение на "минус" входе ОУ, измерить зависимость $U_{\text{ВЫХ}}=f(U_{\text{ВХ}})$. Построить графики, объяснить причины нелинейности характеристики, сравнить ее с характеристиками ОУ в схемах предыдущих преобразователей, объяснить различия.

Перевести переключатель "Z" в верхнее положение, соответствующее нулевой частоте генерации, тумблер 3 - в верхнее положение (генератор подключаются к UP входу счетчика), переключатель "частота развертки" осциллографа - в положение от 1 до 0,1 мс, входной переключатель осциллографа V/дел. - в положение 5 V. Наблюдать движение луча осциллографа вверх от нулевой линии и вниз. Это и есть цифроаналоговое преобразование периодически нарастающего кода счетчика в аналоговый сигнал.

Установить переключатель "Развертка осциллографа" в положение 0,5...0,1 с, наблюдать форму пилообразного напряжения на выходе ОУ, причем положение "пилы" зависит от полярности $U_{оп}$ на выходе ЦАП, т.е. имеет место умножение опорного сигнала на условный, нормированный внутренний сигнал ЦАП.

Снять начало цифроаналоговой характеристики преобразователя при ручном наборе импульсов в счетчик. Вначале обнулить счетчик. Подключить цифровой вольтметр к выходу ОУ. Установить минимум выхода ОУ. Наблюдать флуктуации минимальных показаний цифрового вольтметра, оценить их. Поочередно нажимая кнопку "пробел", заносить импульсы в счетчик, контролируя запись по высвечивании светодиодов. Записывать результаты измерений на выходе ОУ после поступления каждого импульса. Процедуру повторить ориентировочно для нескольких десятков импульсов. Построить график преобразования. Оценить помехоустойчивость начальной шкалы преобразования (т.е. соизмеримость уровней квантов и уровня реальных помех). Внести предложения по уменьшению влияния уровня помех на процедуру преобразования.

Установив частоту генератора импульсов 10-15Гц, 40КГц, наблюдать перемещение луча осциллографа, определить временные интервалы полной развертки выходного напряжения ЦАП, зарисовать форму осциллограммы при частоте генератора 4МГц.

Переключить тумблеры Р и О, наблюдать изменение формы преобразования, зарисовать, привести объяснения.

Исследование ЦАП в качестве генератора напряжения

Загрузить файл [dac 3.ca4](#).

Исследовать схему в режиме генератора "пилы", для чего надо отсоединить вход Т-триггера от Р+ выхода счетчика, ключ Т в нижнем положении (отключена схема генератора трапеции). Выставить частоту генератора тактовых импульсов 40 Гц и 4 МГц, зарисовать осциллограммы на выходе ЦАП.

Исследовать схему в режиме генератора треугольных импульсов, для чего подключить вход Т-триггера к Р+ выходу счетчика, ключ Т в нижнем положении (отключена схема генератора трапеции). Установить частоту 40 Гц, зарисовать осциллограммы для нескольких (не менее трех) значений опорного напряжения. Установить частоту 4 МГц, зарисовать осциллограмму на выходе ЦАП.

Исследовать схему в режиме генератора трапецеидальных импульсов, для чего подключить вход Т-триггера к Р+ выходу счетчика, ключ Т в верхнее положение (включена схема генератора трапеции). Пятый вход ЦАП (синяя линия) отключить от информационной шины, подключить к земле. Выставить частоту генератора тактовых импульсов 40 Гц и 4 МГц, зарисовать осциллограммы на выходе ЦАП.

Контрольные вопросы

1. Методики проведения экспериментов по выполнению лабораторных заданий по каждой схеме.
2. Какая часть импульса (фронт или спад) управляют счетчиком?
3. Как произвести последовательную и параллельную записи информации в реверсивный счетчик?
4. Принципы переключения выходов счетчика посредством логики и тумблеров Р и О.
5. Почему различаются частоты циклов преобразования в ЦАП К572ПА1 и К572ПА2? Какой будет частота циклов, если будет использоваться только один счетчик, подключенный к входу ЦАП?
6. Процессы преобразования в К572ПА1.
7. Процессы преобразования в К572ПА2.
8. Процессы преобразования в К1108ПА1.
9. Назначение ОУ, подключаемых к выходу ЦАП.
10. Двухквadrантное и четырехквadrантное преобразования.
11. Каким образом производится установление нуля в начальной области преобразования?
12. Погрешности преобразования.
13. Разрешающая способность ЦАП.
14. Быстродействие ЦАП.
18. Основные типы интегральных ЦАП.
16. Источники опорного напряжения для ЦАП.
17. Общие принципы цифроаналогового преобразования.
18. Матрицы взвешенных резисторов и R-2R.
19. Прямой и обратный коды.
20. Схемы включения ОУ для четырехквadrантного преобразования.
21. Типовые значения выходных напряжений ЦАП без ОУ и с ОУ.

Литература

1. Федорков В.Г., Телец В.А. Микросхемы ЦАП и АЦП: Функционирование, параметры, применение.-М.: Энергоатомиздат, 1990.-319с.
2. Скаржепа В.А., Луценко А.Н. Электроника и микросхемотехника. Электронные устройства информационной автоматики.-Киев: Выща школа, 1988. -431 с.
3. Якубовский С.В. Ниссельсон Л.И. Цифровые и аналоговые интегральные микросхемы. -М.: Радио и связь, 1990.-498 с.
4. Хоровиц П., Хилл У. Искусство схемотехники. Т. 2. -М.: Мир, 1983.-591 с.