

Министерство образования Республики Беларусь

Учреждение образования  
«Белорусский государственный университет  
информатики и радиоэлектроники»



УТВЕРЖДАЮ  
Первый проректор

С.К. Дик  
2018 г.

## ПРОГРАММА

дополнительного вступительного экзамена в магистратуру  
по специальностям

1-40 80 04 Математическое моделирование,  
численные методы и комплексы программ

1-40 81 01

Информатика и технологии разработки программного обеспечения

1-40 81 04 Обработка больших объемов информации

Минск 2018

Программа составлена на основании типовой учебной программы дисциплины «Архитектура вычислительных систем» специальности «Информатика» первой степени высшего образования.

**СОСТАВИТЕЛЬ:**

Волорова Наталья Алексеевна – кандидат технических, доцент, зав. кафедрой информатики БГУИР;

**РЕКОМЕНДОВАНА К УТВЕРЖДЕНИЮ:**

Кафедрой информатики учреждения образования «Белорусский государственный университет информатики и радиоэлектроники»  
(протокол № 13 от «13» февраля 2018 г.)

Заведующий кафедрой



Н.А.Волорова.

## **Раздел 1. АРХИТЕКТУРА КОМПЬЮТЕРА**

### **Тема 1. НАЧАЛЬНЫЕ СВЕДЕНИЯ**

Понятие архитектуры компьютера. Данные и программы. Логическое устройство памяти. Объем памяти.

### **Тема 2. ПРЕДСТАВЛЕНИЕ ДАННЫХ**

Тестовые данные. Графические данные. Числовые данные. Аудио- и видеоданные. Принцип обезличивания кода. Надёжность кодирования.

### **Тема 3. ЛОГИЧЕСКИЕ ОСНОВЫ ОБРАБОТКИ ДАННЫХ**

Понятие такта. Комбинационные схемы. Арифметическо-логическое устройство. Схемы памяти. Интегральные схемы.

### **Тема 4. МНОГУРОВНЕВАЯ КОМПЬЮТЕРНАЯ ОРГАНИЗАЦИЯ**

Современные многоуровневые машины. Развитие компьютерной архитектуры. Типы компьютеров. Архитектура фон Неймана. Семейства компьютеров.

### **Тема 5. ОРГАНИЗАЦИЯ КОМПЬЮТЕРНЫХ СИСТЕМ**

Процессоры. Устройство центрального процессора. Принципы разработки современных компьютеров. Основная память. Кэш-память. Вспомогательная память.

### **Тема 6. МИКРОАРХИТЕКТУРА КОМПЬЮТЕРА**

Микроархитектурный уровень. Тракт данных. Понятие микрокоманды. Примеры архитектур.

### **Тема 7. АРХИТЕКТУРА КОМАНД**

Общий обзор уровня архитектуры команд. Свойства уровня команд. Модели памяти. Регистры. Примеры уровня команд. Типы данных. Форматы команд. Критерии разработки для форматов команд. Примеры форматов команд. Адресация. Способы адресации. Сравнение способов адресации.

## **Раздел 2. АРХИТЕКТУРА ВЫЧИСЛИТЕЛЬНЫХ СИСТЕМ**

### **Тема 8. РАЗВИТИЕ АРХИТЕКТУРЫ И ПАРАЛЛЕЛЬНЫХ ВЫЧИСЛЕНИЙ**

Параллелизм на уровне команд. Совмещение времени работы нескольких устройств. VLIW-процессор. Внутрипроцессорная многопоточность. Внутрипроцессорный параллелизм.

### **Тема 9. МНОГОПРОГРАММНЫЙ РЕЖИМ РАБОТЫ КОМПЬЮТЕРА**

Организации памяти. Проблемы защиты памяти. Организация виртуальной памяти. Дескрипторные таблицы. Формирование адреса. Виртуальная память со страничной организацией. Защита по привилегиям.

## Тема 10. ПОВЫШЕНИЕ ЭФФЕКТИВНОСТИ ИСПОЛЬЗОВАНИЯ ПАМЯТИ

Статическая и динамическая память. Цикл памяти. Многоуровневая организация памяти. КЭШ-память. Механизмы работы КЭШа. Когерентность КЭШ-памяти.

## Тема 11. ШИНЫ

Арбитраж. Циклы шины. Конвейерный режим шины. Многошинная архитектура.

## Тема 12. ПОВЫШЕНИЕ ЭФФЕКТИВНОСТИ ПРОЦЕССОРА

Конвейерная архитектура процессора. Суперскалярная архитектура. Динамическое изменение машинных команд. Многопроцессорные и многоядерные архитектуры.

## Тема 13. ОЦЕНКА ПРОИЗВОДИТЕЛЬНОСТИ ВЫЧИСЛИТЕЛЬНЫХ СИСТЕМ

Оценка производительности тактовой частотой. Пиковая и реальная производительности. Тесты производительности.

## Тема 14. КЛАССИФИКАЦИЯ АРХИТЕКТУР

Классификация по принципу действия. Классификация по поколениям. Функциональная классификация. Классификация по архитектуре системы команд. Классификационные схемы.

## Тема 15. СЕМЕЙСТВА МИКРОПРОЦЕССОРОВ

Семейство Intel. Особенности архитектуры IA64. Семейства SUN SPARC, PA-RISC, Alpha и др.

## Тема 16. АРХИТЕКТУРЫ КОМПЬЮТЕРОВ ПАРАЛЛЕЛЬНОГО ДЕЙСТВИЯ

Законы Амдала. Классификация параллельных систем по Флинну. Классификация параллельных систем класса MIMD. Мультипроцессоры и мультикомпьютеры. Семантика памяти. Отслеживание изменений данных в кэш-памяти. Примеры организации систем параллельной обработки информации.

## Тема 17. АРХИТЕКТУРА ВЫЧИСЛИТЕЛЬНЫХ СЕТЕЙ

Линии связи. Классификация и топология сетей. Коммуникационные сети. Коммутация. Методы коммутации. Производительность. Метрика аппаратного обеспечения. Распределённые вычисления.

## Литература

1. Таненбаум Э. Архитектура компьютера. 5-е изд. – СПб.: Питер, 2007, 844 с.
2. Степанов А.Н. Архитектура вычислительных систем и компьютерных сетей. - СПб.: Питер, 2007. - 509 с.
2. Буза М.К. Архитектура компьютеров. / М. К. Буза. - Минск. Новое знание, 2007. -590 с.
- 3 Цилькер Б.Я., Орлов С.А.Серия: Учебник для вузов - СПб.: Питер, 2007 г., 672 с.
2. Майерс Г. Архитектура современных ЭВМ. В 2-х кн. М.: Мир, 1985.
4. Гук М. Аппаратные средства IBM PC. Энциклопедия. – СПб: Питер, 2006.-1072 с.
6. Ассемблер : программирование и анализ корректности машинных программ / В. И. Пустоваров. - Киев : ВНУ, 2000 ; Киев : Ирида, 2000. - 480 с
7. Гук М., Юров В.И. Процессоры Pentium 4, Athlon и Duron. – М.:ДМК Пресс, 2000.
8. Юров, В.И. Assembler. 2-е издание: Учебник для вузов. СПб.: Питер, 2003. – 638 с.