

**ОПИСАНИЕ
ИЗОБРЕТЕНИЯ
К ПАТЕНТУ**
(12)

РЕСПУБЛИКА БЕЛАРУСЬ



НАЦИОНАЛЬНЫЙ ЦЕНТР
ИНТЕЛЛЕКТУАЛЬНОЙ
СОБСТВЕННОСТИ

(19) **ВУ** (11) **18136**

(13) **С1**

(46) **2014.04.30**

(51) МПК

H 01L 21/77 (2006.01)

H 01L 27/04 (2006.01)

(54)

**СПОСОБ ИЗГОТОВЛЕНИЯ
КРЕМНИЕВОЙ ИНТЕГРАЛЬНОЙ МИКРОСХЕМЫ**

(21) Номер заявки: а 20111797

(22) 2011.12.22

(43) 2013.08.30

(71) Заявитель: Открытое акционерное общество "ИНТЕГРАЛ" - управляющая компания холдинга "ИНТЕГРАЛ" (ВУ)

(72) Авторы: Турцевич Аркадий Степанович; Солодуха Виталий Александрович; Шиколо Владимир Евгеньевич; Ефименко Сергей Афанасьевич; Наливайко Олег Юрьевич; Малый Игорь Васильевич (ВУ)

(73) Патентообладатель: Открытое акционерное общество "ИНТЕГРАЛ" - управляющая компания холдинга "ИНТЕГРАЛ" (ВУ)

(56) US 3656034 А, 1972.

ВУ 6430 С1, 2004.

RU 2106037 С1, 1998.

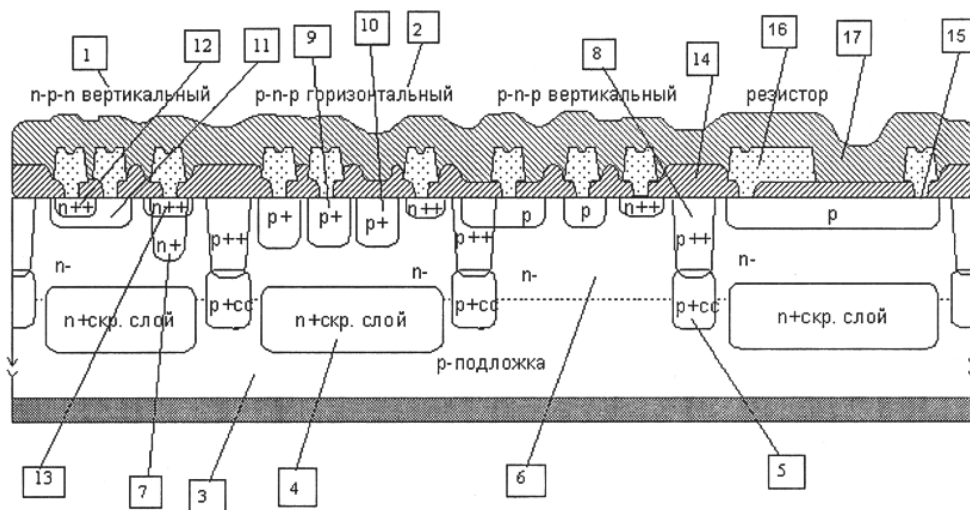
SU 1805793 А1, 1996.

JPH 0794583 А, 1995.

US 5480837 А, 1996.

(57)

Способ изготовления кремниевой интегральной микросхемы, в котором в полупроводниковой подложке р-типа проводимости формируют области двух скрытых слоев соответственно n^+ -типа проводимости и p^+ -типа проводимости, наращивают эпитаксиальную пленку n-типа проводимости, создают в ней область глубокого коллектора n^+ -типа проводимости вертикального n-p-n-транзистора, области p^+ -типа проводимости для межкомпонентной изоляции p-n-переходами, области эмиттера и коллектора горизонтального p-n-транзистора, а также базы, эмиттера и коллектора указанного n-p-n-транзистора, а затем



Фиг. 1

ВУ 18136 С1 2014.04.30

формируют диэлектрическое покрытие, содержащее последовательно нанесенные нижний слой двуокси кремния, средний слой нитрида кремния и верхний слой двуокси кремния, который формируют посредством плазмохимического осаждения в системе реагентов тетраэтоксисилан-кислород при температуре от 350 до 410 °С, давлении в реакционной камере от 1000 до 1400 Па и мощности высокочастотного разряда от 380 до 520 Вт, и создают в указанном покрытии контактные окна, после чего проводят формирование металлизированной разводки и пассивирующего слоя.

Изобретение относится к области микроэлектроники и может быть использовано для создания интегральных микросхем различного применения, содержащих комплементарные (изготовленные на одной подложке) вертикальные п-р-п-транзисторы и горизонтальные р-п-п-транзисторы.

Известен способ изготовления интегральной микросхемы [1], содержащей вертикальные п-р-п-транзисторы, горизонтальные р-п-п-транзисторы, включающий формирование областей n^+ скрытого слоя на подложке р-типа, наращивание эпитаксиальной пленки р-типа, формирование в эпитаксиальной пленке областей п-типа для создания глубокого коллекторного изолирующего кольца и базы р-п-п-транзистора, формирование областей эмиттера и коллектора р-п-п-транзистора, формирование n^+ -областей эмиттера и коллектора п-р-п-транзистора и базы р-п-п-транзистора, термическое окисление подложки, формирование контактных окон, металлизированной разводки и пассивирующего слоя.

В данном способе формирования интегральной микросхемы проблема повышения коэффициента усиления горизонтального транзистора решается за счет использования коллектора, окружающего эмиттер в плоскости, параллельной верхней поверхности прибора. В этой конструкции неосновные носители инжектируют с боковой стенки диффузионной области эмиттера и диффундируют в горизонтальном направлении сквозь базовую область п-типа, пока не достигнут боковых стенок коллекторного кольца р-типа и не будут вытянуты оттуда электрическим полем через обедненный слой коллекторного перехода с обратным смещением. Толщина базы зависит от расстояния по горизонтали между эмиттером и боковыми стенками эмиттерного кольца.

Недостатками данного способа являются низкие напряжения питания интегральной микросхемы из-за малой толщины межслойного диэлектрика, и нестабильность электрических параметров интегральной микросхемы из-за наличия зарядов поверхностных состояний, и уменьшение коэффициента усиления β горизонтальных р-п-п-транзисторов на малых токах.

Известен способ изготовления интегральной микросхемы [2], содержащей вертикальные п-р-п-транзисторы, горизонтальные р-п-п-транзисторы, включающий формирование областей n^+ скрытого слоя на подложке р-типа, наращивание эпитаксиальной пленки п-типа, формирование глубоких канавок через эпитаксиальный и скрытый слои, термическое окисление кремния, осаждение из газовой фазы оксида кремния для заполнения канавок и создания межкомпонентной изоляции, планаризацию до эпитаксиального слоя поверхности методом "горящей" маски, формирование n^+ -областей базы р-п-п-транзистора и эмиттера п-р-п-транзистора, вскрытие окон в эпитаксиальной пленке для создания контакта к базе вертикального п-р-п-транзистора и эмиттеру и коллектору горизонтального р-п-п-транзистора, заполнение канавок поликристаллическим кремнием р-типа с последующей планаризацией поверхности методом "горящей" маски, термическое окисление слоя поликристаллического кремния и одновременное формирование эмиттера и коллектора горизонтального р-п-п-транзистора и базы вертикального п-р-п-транзистора, формирование контактных окон, металлизированной разводки и пассивирующего слоя.

В данном способе межкомпонентная изоляция формируется при помощи глубоких канавок, а области эмиттера и коллектора горизонтального р-п-п-транзистора и базы п-р-п-вертикального транзистора.

Это позволяет получить горизонтальный р-п-р-транзистор с узкой базой, уменьшить потребляемую мощность и повысить быстродействие ИМС и увеличить коэффициент усиления горизонтального р-п-р-транзистора. Однако указанные преимущества достигаются за счет существенного усложнения процесса изготовления ИМС и, следовательно, увеличения ее стоимости. Кроме того, формирование эмиттера и коллектора р-п-р-горизонтального транзистора путем диффузии примеси п-типа из поликристаллического кремния в область базы является трудноуправляемым процессом, что приводит к снижению выхода годных приборов. И, наконец, ИМС, полученная по данному способу, может работать только при низких напряжениях питания.

Наиболее близким к заявляемому решению является способ изготовления кремниевой интегральной микросхемы [3], в котором в полупроводниковой подложке р-типа проводимости формируют области двух скрытых слоев соответственно n^+ -типа проводимости и p^+ -типа проводимости, наращивают эпитаксиальную пленку п-типа проводимости, создают в ней область глубокого коллектора n^+ -типа проводимости вертикального п-р-п-транзистора, области p^+ -типа проводимости для межкомпонентной изоляции р-п-переходами, области эмиттера и коллектора горизонтального р-п-р-транзистора, а также базы, эмиттера и коллектора указанного п-р-п-транзистора, а затем формируют диэлектрическое покрытие, содержащее последовательно нанесенные нижний слой двуокиси кремния, средний слой нитрида кремния и верхний слой двуокиси кремния, формирование контактных окон, металлизированной разводки и пассивирующего слоя.

В данном способе изготовления микросхемы диффузия в области эмиттера и коллектора п-р-п-транзистора проводится одновременно. Глубина диффузии строго контролируется для того, чтобы обеспечить разделение между областями скрытого слоя и коллектора и эмиттера меньше чем одна диффузионная длина неосновных носителей. Эмиттер и коллектор находятся друг от друга в пределах двух диффузионных длин неосновных носителей. В таком приборе ток протекает от эмиттера к скрытому слою и от скрытого слоя к коллектору, а также напрямую от эмиттера к коллектору.

Коэффициент усиления определяется разделением между областями эмиттера, коллектора и скрытого слоя.

Нижний слой межслойного диэлектрика из двуокиси кремния толщиной 0,3 мкм сформирован методом окисления, что обеспечивает качественную границу раздела подложка-двуокись кремния. Слой нитрида кремния толщиной 50 нм формируется путем аммонолиза дихлорсилана и используется для создания конденсатора. Толщина нитрида кремния выбирается исходя из необходимости получения требуемого значения емкости конденсатора. Верхний слой двуокиси кремния формируется методом пиролиза тетраэтоксисилана ($Si(OC_2H_5)_4$) при температуре 650-750 °С. Этот слой может быть либо легированным (среднетемпературный оксид кремния) либо легированным фосфором (среднетемпературное фосфоросиликатное стекло - СТФСС). Толщина верхнего слоя двуокиси кремния $0,55 \pm 0,05$ мкм выбиралась таким образом, чтобы обеспечить работу микросхемы при напряжении питания 40 В. Кроме того, при такой толщине достигается необходимый порог паразитного рМОП транзистора (более 50В).

Таким образом, данный способ позволяет повысить напряжение питания интегральной микросхемы. Недостатками данного способа остаются понижение коэффициента усиления β горизонтальных р-п-р-транзисторов на малых токах, нестабильность параметров интегральной микросхемы из-за наличия зарядов поверхностных состояний и, как следствие, пониженный процент выхода годных.

Для нейтрализации зарядов поверхностных состояний используют дополнительную операцию отжига в водороде H_2 или в форминг газе (смесь водорода и азота) при низкой температуре (450 °С). Для достижения требуемого результата отжиг может повторяться несколько раз, что приводит к увеличению цикла изготовления интегральной микросхемы.

В основу изобретения положено решение задачи повышения коэффициента усиления горизонтального р-п-р-транзистора на малых токах, повышения стабильности электрических параметров и увеличения процента выхода годных микросхем.

Сущность изобретения заключается в том, что в способе изготовления интегральной микросхемы, в котором в полупроводниковой подложке р-типа проводимости формируют области двух скрытых слоев соответственно n^+ -типа проводимости и p^+ -типа проводимости, наращивают эпитаксиальную пленку п-типа проводимости, создают в ней область глубокого коллектора n^+ -типа проводимости вертикального п-р-п-транзистора, области p^+ -типа проводимости для межкомпонентной изоляции р-п-переходами, области эмиттера и коллектора горизонтального р-п-р-транзистора, а также базы, эмиттера и коллектора указанного п-р-п-транзистора, а затем формируют диэлектрическое покрытие, содержащее последовательно нанесенные нижний слой двуокиси кремния, средний слой нитрида кремния и верхний слой двуокиси кремния, который формируют посредством плазмохимического осаждения в системе реагентов тетраэтоксисилан-кислород при температуре от 350 до 410 °С, давлении в реакционной камере от 1000 до 1400 Па и мощности высокочастотного разряда от 380 до 520 Вт, и создают в указанном покрытии контактные окна, после чего проводят формирование металлизированной разводки и пассивирующего слоя.

Сопоставительный анализ предлагаемого изобретения с прототипом показывает, что заявляемый способ изготовления интегральной микросхемы отличается от известного тем, что верхний слой двуокиси кремния формируют посредством плазмохимического осаждения в системе реагентов тетраэтоксисилан-кислород при температуре от 350 до 410 °С, давлении в реакционной камере от 1000 до 1400 Па и мощности высокочастотного разряда от 380 до 520 Вт.

Использование идентичного способа изготовления интегральной схемы не обнаружено.

Процесс разложения тетраэтоксисилана (ТЭОС) в ВЧ-разряде имеет многостадийный характер, что определяется наличием в молекуле ТЭОС связей с разными значениями энергии. От молекулы ТЭОС отщепляется органическая часть, которая окисляется до летучих соединений (H_2 , CO_2 , пары H_2O). В кислородной плазме разложение ТЭОС происходит более интенсивно, поскольку она содержит атомарные ионы и радикалы.

Водород, выделяющийся при плазмохимическом осаждении, нейтрализует заряды поверхностных состояний, что способствует стабилизации электрических параметров и увеличению коэффициента усиления β горизонтальных р-п-р-транзисторов на малых токах. Тем самым достигается повышение процента выхода годных. Кроме того, применение плазмохимического осаждения двуокиси кремния в системе реагентов тетраэтоксисилан-кислород позволяет исключить технологическую операцию отжига в водороде и тем самым уменьшить цикл изготовления интегральной микросхемы.

Использование температуры осаждения более 410 °С нецелесообразно, так как при таких температурах возрастают механические напряжения формируемой структуры. Кроме того, при увеличении температуры сокращается срок службы подложки держателя. При температурах осаждения менее 350 °С ухудшается конформность воспроизведения топологического рельефа при осаждении пленок двуокиси кремния и не обеспечивается эффективная нейтрализация поверхностных состояний.

При мощности высокочастотного разряда менее 380 Вт уменьшается интенсивность образования радикалов в плазменном разряде, что приводит к ухудшению однородности состава пленки и снижению ее электрической прочности из-за встраивания в растущую пленку двуокиси кремния органических фрагментов ТЭОС. Использование мощности ВЧ-разряда более 520 Вт нецелесообразно, так как при этом возрастает неоднородность толщины пленки двуокиси кремния по пластине.

При давлении в реакционной камере менее 1000 Па ухудшаются стабильность и однородность плазменного разряда, что приводит к ухудшению однородности толщины и состава пленки двуокиси кремния. При давлении в реакционной камере более 1400 Па

существенно возрастает дефектность осаждаемых пленок, что приводит к снижению диэлектрической прочности межслойного диэлектрика. Кроме того, при таких давлениях возрастает скорость осаждения на стенках реактора, что приводит к необходимости увеличения длительности очистки реактора и снижению производительности.

Реализация предлагаемого способа изготовления интегральных микросхем подтверждается следующими конкретными примерами изготовления микросхемы стабилизатора напряжения.

Структура элементов интегральной микросхемы стабилизатора напряжения, содержащая вертикальные n-p-n транзисторы (1), горизонтальные p-n-p транзисторы (2), показана на фиг. 1.

В качестве подложек (3) использовались пластины КДБ-10 (111) диаметром 150 мм. В соответствии с технологическим маршрутом проводилось формирование областей n^+ скрытого слоя (4) глубиной 5 мкм и p^+ скрытого слоя (5) глубиной 2 мкм. Затем проводилось наращивание эпитаксиальной пленки (6) n-типа 10КЭФ1.25, формирование в эпитаксиальной пленке n^+ -областей глубокого коллектора (7) p-n-p-транзистора (8 мкм), областей p^+ -типа для межкомпонентной изоляции (8) p-n-переходами (8 мкм), формирование областей эмиттера (9) и коллектора (10) p-n-p-транзистора (3 мкм), базы (11) p-n-p-транзистора, эмиттера (12) и коллектора (13) p-n-p-транзистора (2,4 мкм), формирование межслойного диэлектрика (14), включающего три слоя. Нижний слой двуокиси кремния формировали методом термического окисления. Затем в нижнем слое вскрывались окна под области конденсатора (на фиг. 1 не показаны) и проводилось осаждение слоя нитрида кремния толщиной 50 нм методом аммонолиза дихлорсилана. Затем проводилось осаждение верхнего слоя оксида кремния. Далее проводилось формирование контактных окон (15) (в том числе и под верхнюю обкладку конденсатора), формирование металлизированной разводки (16) и пассивирующего слоя (17).

Пленки двуокиси кремния для верхнего слоя межслойного диэлектрика получали в реакторе поштучной обработки тетраэтоксислана (осч) и кислорода марки 4.0. Температура осаждения варьировалась от 350 до 410 °С. Давление в реакторе изменялось от 1000 до 1400 Па, а мощность ВЧ-разряда от 380 до 520 Вт. Толщина пленок двуокиси кремния измерялась методом интерферометрии на установке MPV-SP фирмы Leica. Остальные операции выполнялись в соответствии с технологической документацией на изделие.

Измерение вольтамперных характеристик (ВАХ) транзисторов проводилось на прецизионном тестере НР 1500. Измерения проводились в 9 точках на пластине. Измерение параметров интегральной микросхемы стабилизатора напряжения производилось на автоматизированной измерительной системе "Дакота".

Режимы формирования верхнего слоя межслойного диэлектрика и параметры интегральной микросхемы стабилизатора напряжения, изготовленной с использованием предлагаемого способа, представлены в таблице.

На фиг. 2 показана зависимость коэффициента усиления β p-n-p-транзистора от тока базы I_b . Анализ таблицы и фиг. 2 показывает, что наибольший коэффициент усиления p-n-p-транзистора и наиболее стабильные параметры интегральной микросхемы стабилизатора напряжения (напряжение источника опорного напряжения, выходное напряжение микросхемы стабилизатора) достигаются при температуре 380 ± 30 °С, при давлении в реакционной камере 1200 ± 200 Па и мощности высокочастотного разряда 450 ± 70 Вт. При температуре ниже 350 °С, давлении ниже 100 Па и мощности ВЧ-разряда не обеспечивается эффективная нейтрализация поверхностных состояний. При давлении выше 1400 Па, мощности ВЧ-разряда более 520 Вт ухудшается однородность состава осаждаемых пленок оксида кремния, что также не позволяет нейтрализовать поверхностные состояния. При температурах осаждения более 410 °С возрастают механические напряжения формируемой структуры, что не позволяет получить годные кристаллы.

ВУ 18136 С1 2014.04.30

Предлагаемый способ позволяет повысить коэффициент усиления р-п-р-транзистора в 4,3-18,8 раза при рабочих токах базы 0,1-1,0 мкА, стабилизировать напряжение источника опорного напряжения и выходное напряжение интегральной микросхемы стабилизатора напряжения, повысить выход годных структур в 1,8-2,4 раза. Если вышеуказанные условия не соблюдаются, эффект не достигается.

Таким образом, предлагаемый способ изготовления интегральной микросхемы позволяет решить задачу повышения коэффициента усиления горизонтального р-п-р-транзистора на малых токах, повышения стабильности электрических параметров и увеличения выхода годных микросхем.

Режимы формирования и параметры р-п-р-транзистора, интегральной микросхемы стабилизатора напряжения

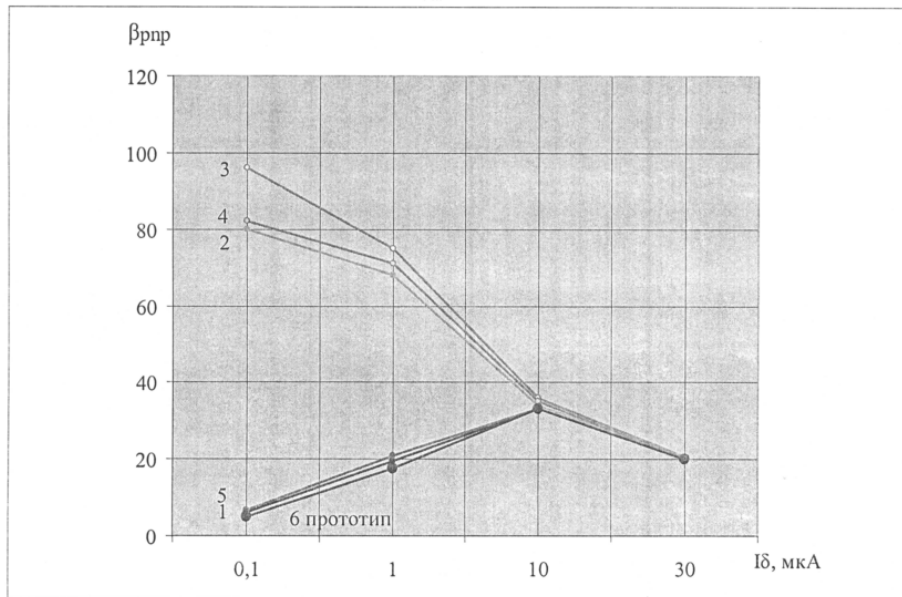
№ п/п	Параметры процесса			Параметры р-п-р-транзистора			Параметры интегральной микросхемы		
	Температура, °С	Давление в реакционной камере, Па	Мощность высокочастотного разряда, Вт	Коэффициент усиления β р-п-р-транзистора при токе базы 0,1 мкА	Коэффициент усиления β р-п-р-транзистора при токе базы 1 мкА	Коэффициент усиления β р-п-р-транзистора при токе базы 10 мкА	Напряжение источника опорного напряжения, В, при норме 1,238-1,262 В	Выходное напряжение микросхемы стабилизатора, В. Среднее значение (диапазон изменения) при норме 4,95-5,05 В	Вг/Вгп относительных единиц
1	340	800	350	6,2	19,6	33	1,21	4,96 (4,84...5,11)	1,1
2	350	1000	380	80	68	34	1,246	4,98 (4,93-5,06)	1,8
3	380	1200	450	96	75	36	1,254	5,01 (4,96-5,04)	2,4
4	410	1400	520	82	71	35	1,249	4,99 (4,90-5,07)	2,2
5	420	1600	540	6,8	21	33	1,197	4,95 (4,70-4,98)	1,06
Прото-тип	690	-	-	5,1	17,46	33	1,179	4,7 (4,60-4,97)	1,0

где Вг/ Вгп - отношение выхода годных к выходу годных у прототипа.

Источники информации:

1. Патент США 3971059, МПК Н 01L 27/04, 1976.
2. Патент США 4339767, МПК Н 01L 27/02, 1982.
3. Патент США 3656034, МПК Н 01L 11/06, 1972.

BY 18136 C1 2014.04.30



Фиг. 2