

У.ТИТЦЕ  
К.ШЕНК

# ПОЛУПРОВОДНИКОВАЯ СХЕМОТЕХНИКА

Перевод с немецкого  
под редакцией  
д-ра техн. наук А.Г. Алексенко

Библиотека БГУИР

# Оглавление

Предисловие редактора перевода . . . . .	7
Предисловие к пятому изданию . . . . .	7
Предисловие к четвертому изданию . . . . .	9
<b>ЧАСТЬ I. ОСНОВНЫЕ ПОЛОЖЕНИЯ . . . . .</b>	<b>9</b>
<b>1. Пояснение применяемых величин . . . . .</b>	<b>9</b>
<b>2. Пассивные RC- и LRC-цепи . . . . .</b>	<b>14</b>
2.1. Фильтр нижних частот . . . . .	14
2.2. Фильтр верхних частот . . . . .	16
2.3. Компенсированный делитель напряжения . . . . .	18
2.4. Пассивный полосовой RC-фильтр . . . . .	19
2.5. Мост Вина-Робинсона . . . . .	19
2.6. Двойной T-образный фильтр . . . . .	20
2.7. Колебательный контур . . . . .	21
<b>3. Диоды . . . . .</b>	<b>22</b>
3.1. Характеристики и параметры . . . . .	22
3.2. Стабилитроны . . . . .	24
3.3. Варикапы . . . . .	24
<b>4. Транзистор и схемы на его основе . . . . .</b>	<b>26</b>
4.1. Характеристики и параметры в режиме малых сигналов . . . . .	26
4.2. Схема с общим эмиттером . . . . .	28
4.3. Схема с общей базой . . . . .	38
4.4. Схема с общим коллектором, эмиттерный повторитель . . . . .	39
4.5. Транзистор как источник стабильного тока . . . . .	41
4.6. Схема Дарлингтона . . . . .	43
4.7. Дифференциальные усилители . . . . .	44
4.8. Измерение некоторых параметров при малом сигнале . . . . .	49
4.9. Шумы транзистора . . . . .	50
4.10. Предельные параметры . . . . .	53
<b>5. Полевые транзисторы . . . . .</b>	<b>56</b>
5.1. Классификация . . . . .	56
5.2. Характеристики и параметры малых сигналов . . . . .	57
5.3. Предельные электрические параметры . . . . .	59
5.4. Основные схемы включения . . . . .	59
5.5. Полевой транзистор как стабилизатор тока . . . . .	62
5.6. Дифференциальный усилитель на полевых транзисторах . . . . .	64
5.7. Полевой транзистор в качестве управляемого сопротивления . . . . .	65
<b>6. Операционный усилитель . . . . .</b>	<b>67</b>
6.1. Свойства операционного усилителя . . . . .	67
6.2. Принцип отрицательной обратной связи . . . . .	72
6.3. Неинвертирующий усилитель . . . . .	74
6.4. Инвертирующий усилитель . . . . .	76

<b>7. Внутренняя структура операционных усилителей . . . . .</b>	<b>78</b>
7.1. Основные положения . . . . .	78
7.2. Простейшие схемы операционных усилителей . . . . .	79
7.3. Стандартная схема интегрального операционного усилителя	80
7.4. Коррекция частотной характеристики . . . . .	82
7.5. Измерение параметров операционных усилителей . . . . .	90
<b>8. Простейшие переключающие схемы . . . . .</b>	<b>93</b>
8.1. Транзисторный ключ . . . . .	93
8.2. Бистабильные релаксационные схемы . . . . .	95
8.3. Моностабильная релаксационная схема . . . . .	98
8.4. Нестабильная релаксационная схема . . . . .	99
<b>9. Базовые логические схемы . . . . .</b>	<b>100</b>
9.1. Основные логические функции . . . . .	100
9.2. Составление логических функций . . . . .	102
9.3. Производные основных логических функций . . . . .	105
9.4. Схемотехническая реализация основных логических функций	106
9.5. Интегральные триггеры . . . . .	117
9.6. Полупроводниковые запоминающие устройства . . . . .	122
<b>10. Оптоэлектронные приборы . . . . .</b>	<b>130</b>
10.1. Основные понятия фотометрии . . . . .	130
10.2. Фоторезистор . . . . .	131
10.3. Фотодиоды . . . . .	133
10.4. Фототранзисторы . . . . .	134
10.5. Светодиоды . . . . .	135
10.6. Оптроны . . . . .	135
<b>ЧАСТЬ II. ПРИМЕНЕНИЯ . . . . .</b>	<b>137</b>
<b>11. Линеиные и нелинейные аналоговые вычислительные схемы . . . . .</b>	<b>137</b>
11.1. Схема суммирования . . . . .	137
11.2. Схемы вычитания . . . . .	137
11.3. Биполярное усилительное звено . . . . .	140
11.4. Схемы интегрирования . . . . .	141
11.5. Схемы дифференцирования . . . . .	145
11.6. Решение дифференциальных уравнений . . . . .	146
11.7. Функциональные преобразователи . . . . .	148
11.8. Аналоговые схемы умножения . . . . .	158
11.9. Преобразование координат . . . . .	167
<b>12. Управляемые источники и схемы преобразования полного сопротив-</b>	
<b>ления . . . . .</b>	<b>169</b>
12.1. Источники напряжения, управляемые напряжением . . . . .	169
12.2. Источники напряжения, управляемые током . . . . .	170
12.3. Источники тока, управляемые напряжением . . . . .	170
12.4. Источники тока, управляемые током . . . . .	178
12.5. Преобразователь отрицательного сопротивления (NIC) . . . . .	178

12.6. Гиратор . . . . .	180
12.7. Циркулятор . . . . .	183
<b>13. Активные фильтры . . . . .</b>	<b>185</b>
13.1. Теоретическое описание фильтров нижних частот . . . . .	185
13.2. Преобразование нижних частот в верхние . . . . .	201
13.3. Реализация фильтров нижних и верхних частот первого порядка . . . . .	201
13.4. Реализация фильтров нижних и верхних частот второго порядка . . . . .	203
13.5. Реализация фильтров верхних и нижних частот более высокого порядка . . . . .	207
13.6. Преобразование фильтра нижних частот в полосовой фильтр . . . . .	209
13.7. Реализация полосовых фильтров второго порядка . . . . .	213
13.8. Преобразование фильтров нижних частот в заграждающие полосовые фильтры . . . . .	216
13.9. Реализация заграждающих фильтров второго порядка . . . . .	217
13.10. Фазовый фильтр . . . . .	219
13.11. Перестраиваемый универсальный фильтр . . . . .	223
<b>14. Широкополосные усилители . . . . .</b>	<b>227</b>
14.1. Зависимость коэффициента усиления по току от частоты . . . . .	227
14.2. Влияние внутренних емкостей транзистора и емкостей монтажа . . . . .	228
14.3. Каскодная схема . . . . .	229
14.4. Дифференциальный усилитель как широкополосный усилитель . . . . .	230
14.5. Симметричный широкополосный усилитель . . . . .	230
14.6. Широкополосный повторитель напряжения . . . . .	234
14.7. Широкополосный операционный усилитель . . . . .	236
<b>15. Усилители мощности . . . . .</b>	<b>238</b>
15.1. Эмиттерный повторитель как усилитель мощности . . . . .	238
15.2. Комплементарный эмиттерный повторитель . . . . .	239
15.3. Схемы ограничения тока . . . . .	243
15.4. Комплементарный эмиттерный повторитель по схеме Дарлингтона . . . . .	245
15.5. Расчет мощного оконечного каскада . . . . .	246
15.6. Схемы предварительных усилителей напряжения . . . . .	248
15.7. Повышение нагрузочной способности интегральных операционных усилителей . . . . .	250
<b>16. Источники питания . . . . .</b>	<b>252</b>
16.1. Свойства сетевых трансформаторов . . . . .	252
16.2. Выпрямители . . . . .	253
16.3. Последовательная стабилизация напряжения . . . . .	256
16.4. Получение опорного напряжения . . . . .	266
16.5. Импульсные регуляторы напряжения . . . . .	271
<b>17. Аналоговые коммутаторы и компараторы . . . . .</b>	<b>276</b>
17.1. Принцип действия . . . . .	276
17.2. Электронные коммутаторы . . . . .	276

17.3. Аналоговые коммутаторы на базе операционных усилителей	281
17.4. Аналоговые коммутаторы с памятью	284
17.5. Компараторы	286
17.6. Триггер Шмитта	288
<b>18. Генераторы сигналов</b>	<b>293</b>
18.1. LC-генераторы	293
18.2. Кварцевые генераторы	298
18.3. Синусоидальные RC-генераторы	301
18.4. Генераторы сигналов специальной формы (функциональные генераторы)	307
18.5. Мультивибраторы	311
<b>19. Комбинационные логические схемы</b>	<b>318</b>
19.1. Преобразователи кодов	319
19.2. Мультиплексор и демльтиплексор	326
19.3. Комбинационное устройство сдвига	328
19.4. Компараторы	329
19.5. Сумматоры	331
19.6. Умножители	339
19.7. Цифровые функциональные преобразователи	341
<b>20. Интегральные схемы со структурами последовательностного типа</b>	<b>344</b>
20.1. Двоичные счетчики	344
20.2. Двоично-десятичный счетчик в коде 8421	351
20.3. Счетчик с предварительной установкой	353
20.4. Регистры сдвига	354
20.5. Получение псевдослучайных последовательностей	356
20.6. Первоначальная обработка асинхронного сигнала	359
20.7. Систематический синтез последовательностных схем	362
<b>21. Микро-ЭВМ</b>	<b>369</b>
21.1. Основная структура микро-ЭВМ	369
21.2. Принцип действия микропроцессора	370
21.3. Набор команд	373
21.4. Отладочные средства	384
21.5. Обзор микропроцессоров различного типа	387
21.6. Модульное построение микро-ЭВМ	389
21.7. Периферийные устройства	398
21.8. Минимальные системы	413
<b>22. Цифровые фильтры</b>	<b>418</b>
22.1. Теорема о дискретизации (теорема о выборках)	418
22.2. Цифровая функция передачи фильтра	420
22.3. Билинейное преобразование	422
22.4. Реализация цифровых фильтров	425
<b>23. Передача данных и индикация</b>	<b>432</b>
23.1. Соединительные линии	432
23.2. Защита данных	433
23.3. Статические цифровые индикаторы	438
23.4. Мультиплексные индикаторы	440

<b>24. Цифро-аналоговые и аналого-цифровые преобразователи . . . .</b>	<b>444</b>
24.1. Схемотехнические принципы ЦА-преобразователей . . . .	444
24.2. Построение ЦА-преобразователей с электронными ключами	447
24.3. ЦА-преобразователи для специальных применений . . . .	450
24.4. Основные принципы АЦ-преобразования . . . . .	454
24.5. Точность АЦ-преобразователей . . . . .	455
24.6. Построение АЦ-преобразователей . . . . .	457
<b>25. Измерительные схемы . . . . .</b>	<b>465</b>
25.1. Измерение напряжений . . . . .	465
25.2. Измерение тока . . . . .	468
23.3. Измерительный выпрямитель . . . . .	470
<b>26. Электронные регуляторы . . . . .</b>	<b>480</b>
26.1. Основные положения . . . . .	480
26.2. Типы регуляторов . . . . .	480
26.3. Управление нелинейными объектами . . . . .	487
26.4. Отслеживающая синхронизация (автоподстройка) . . . .	489
Литература . . . . .	498
Приложение. Отечественные интегральные микросхемы-аналоги за- рубежных ИС, приводимых в книге . . . . .	501
Предметный указатель . . . . .	502

Многократно переиздававшийся за рубежом справочник У. Титце и К. Шенка хорошо известен специалистам. Каждое издание этого справочника дополнялось новыми материалами, отражавшими прогресс полупроводниковой схемотехники и микроэлектроники. Тот факт, что книга выдержала пять изданий, не случаен: ее содержание отвечает запросам специалистов, связанных с разработкой и применением электронных устройств различного вида (в том числе цифровых интегральных схем, их композиций, микропроцессоров и микро-ЭВМ, аналоговых и цифро-аналоговых структур).

Несомненным достоинством книги является энциклопедичность ее материалов. Весьма полно изложены схемотехнические основы микроэлектроники. Подробно и на высоком методическом уровне описаны все основные типы схем в интегральном исполнении (цифровых и аналоговых). Для некоторых применений приведены популярные апробированные схемы на транзисторах.

В настоящем издании существенно расширена глава, посвященная микро-ЭВМ, в которой подробно описан микропроцессор MC 6800. Этот процессор был уже описан в известных книгах Б. Соучека, Э. Клингмана, Дж. Хилбурна и П. Джулича<sup>1)</sup>. Однако на примере набора 6800 авторы излагают общие принципы построения микро-ЭВМ и аппаратного использования любых микропроцессоров.

Книга хорошо иллюстрирована и снабжена множеством полезных таблиц.

Следует отметить, что в справочник не включены традиционные для многих книг разделы по физическим и физико-технологическим основам микроэлектроники. Авторы ограничиваются описанием тех внешних характеристик приборов, которые практически используются при расчете электронных схем. При этом большое внимание уделяется структурным особенностям схемотехнических устройств.

Чтобы облегчить использование основных материалов книги, в приложении помещена таблица отечественных аналогов типичных интегральных схем (ИС), приводимых авторами в качестве примеров в ряде глав книги. Номенклатура выпускаемых отечественной промышленностью ИС, включая большие ИС, такова, что читатель в полной мере сможет воспользоваться практическими рекомендациями справочника.

<sup>1)</sup> Соучек Б. Микропроцессоры и микро-ЭВМ. Пер. с англ.—М.: Сов. радио, 1979.

Клингман Э. Проектирование микропроцессорных систем. Пер. с англ.—М.: Мир, 1980.

Хилбурн Дж., Джулич П. Микро-ЭВМ и микропроцессоры. Пер. с англ.—М.: Мир, 1979.

## Предисловие к пятому изданию

Мы рады, что благодаря успеху четвертого издания у нас появилась возможность выпуска нового, улучшенного варианта книги. При этом мы заново пересмотрели и расширили данные, касающиеся технических характеристик интегральных схем применительно к современному состоянию микросхемотехники.

В настоящее время наибольший прогресс достигнут в области микро-ЭВМ. В связи с этим соответствующая глава нами полностью переработана. С целью равноценного представления аппаратных и программных аспектов мы более детально описали взаимодействие больших интегральных схем, входящих в состав микро-ЭВМ, и проиллюстрировали процесс вычислений примерами конкретных программ. Нам представляется, что это облегчит понимание вопросов, связанных с данным направлением микроэлектроники.

В заключение мы хотим сердечно поблагодарить читателей за многочисленные отзывы и заверить их в том, что мы и в дальнейшем будем продолжать работу, направленную на совершенствование книги.

Эрланген и Мюнхен,  
январь 1980 г.

*У. Титце, К. Шенк*

## Предисловие к четвертому изданию

Электроника проникает во все новые области науки и техники. Она давно уже вышла за рамки техники связи и обработки данных и в настоящее время применяется в измерительной аппаратуре, системах управления и регулирования. Эта книга может оказать помощь как при изучении принципов действия готовых схем, так и при проектировании новых узлов.

Книга состоит из двух частей. Первая часть представляет собой введение в полупроводниковую схемотехнику и предназначена для специалистов в области естественных наук, а также для студентов вузов и техникумов. Она написана на основе курса лекций по современным электронным схемам, рассчитанного на два семестра. Характеристики элементов мы считаем заданными и, сознательно отказываясь от рассмотрения физических процессов в полупроводниках, приводим ссылки на соответствующую литературу.

Схемотехнический анализ проводится без учета второстепенных деталей работы схем. Развитие способностей с качественному анализу закладывает основу для технического творчества. Такие способности имеют гораздо более важное значение, чем умение проводить расчет схемы с высокой точностью, который часто нецелесообразен вследствие



значительного разброса параметров элементов, получаемых при их изготовлении.

Вторая часть книги посвящена специальным проблемам микросхемотехники. Здесь приведен материал курса лекций, рассчитанного на третий семестр. Этот курс включает обстоятельный и критический обзор различных возможных применений полупроводниковых схем, причем основное внимание уделяется интегральной схемотехнике. В современных цифровых устройствах используются большие интегральные схемы. В связи с этим новая оптимальная стратегия проектирования заключается не в минимизации логических связей, а в наиболее рациональном сочетании больших интегральных схем.

Если к скорости обработки информации не предъявлять чрезмерно высоких требований, то наиболее простые схемы обычно получаются на основе микропроцессоров. Вследствие этого при разработке аппаратуры все большее внимание приходится уделять созданию программного обеспечения. Важное достоинство микропроцессорной техники состоит в том, что спроектированное устройство можно приспособить к решению конкретной задачи простейшими средствами. Чтобы облегчить переход от традиционных цифровых устройств к микропроцессорной технике в книге подробно освещаются вопросы аппаратной и программной реализации.

Главы второй части книги написаны таким образом, что их можно изучать независимо друг от друга. Это дает возможность читателю, знакомому с основами микросхемотехники, быстро найти ответ на интересующие его вопросы. Для облегчения понимания изложенного материала принципы построения схем иллюстрированы конкретными примерами решений, проверенных экспериментально. В связи с этим мы благодарим проф. Д. Зейсера за проведенные экспериментальные исследования.

Эрланген,  
лето 1978 г.

*У. Титце, К. Шенк*

# Часть I.

## Основные положения

### 1. Пояснение применяемых величин

Для того чтобы избежать неясностей, кратко поясним обозначения важнейших величин.

**Напряжение.** Напряжение между точками  $x$  и  $y$  обозначается через  $U_{xy}$ . Условимся считать напряжением  $U_{xy}$  положительным, если точка  $x$  имеет положительный потенциал относительно точки  $y$ , и отрицательным, если точка  $x$  имеет отрицательный потенциал относительно точки  $y$ . При этом справедливо соотношение  $U_{xy} = -U_{yx}$ . Следовательно, запись

$$U_{BE} = -5 \text{ В},$$

или

$$-U_{BE} = 5 \text{ В},$$

или

$$U_{EB} = 5 \text{ В}$$

означает, что между точками  $E$  и  $B$  приложено напряжение  $5 \text{ В}$ , причем точка  $E$  имеет положительный потенциал относительно точки  $B$ . В схеме двойные индексы обычно опускаются и запись  $U_{xy}$  заменяется стрелкой напряжения  $U$ , которая направлена от точки  $x$  к точке  $y$ .

**Потенциал.** Потенциал  $V$  — это напряжение в точке относительно общей опорной точки  $0$ :

$$V_x = U_{x0}.$$

В схемах условным обозначением опорной точки является знак заземления. Часто  $U_x$  используется в значении  $V_x$ . Тогда не совсем корректно говорят о напряжении точки, например анодном напряжении. Напряжение между двумя точками  $x$  и  $y$  определяется как разность

$$\left\{ \begin{aligned} U_{xy} &= V_x - V_y \end{aligned} \right.$$

**Ток.** Ток  $I$  в цепи условно обозначается стрелкой. Принято считать ток  $I$  положительным, если он течет в направлении, указанном стрелкой. Таким образом, ток положителен, если стрелка тока в нагрузке направлена от большего потенциала к меньшему. Как нанести стрелки тока и напряжения в схеме, несущественно, если числовые значения  $U$  и  $I$  снабжены соответствующими знаками. Если стрелки тока и напряжения в нагрузке совпадают, то, согласно закону Ома,  $R = U/I$ , если же они направлены в противоположные стороны, то  $R = -U/I$ . Это показано на рис. 1.1.



Рис. 1.1. Закон Ома.

**Сопротивление.** Сопротивление в зависимости от напряжения или тока может определяться либо в статическом режиме  $R = U/I$ , либо в режиме малых приращений сигнала (дифференциальное сопротивление)  $r = \partial U / \partial I \approx \Delta U / \Delta I$ . Эти соотношения действительны при одинаковых направлениях стрелок тока и напряжения. При противоположных направлениях сопротивлению приписывается знак минус (рис. 1.1).

**Источник напряжения и источник тока.** Для реального источника напряжения справедливо соотношение

$$U_a = U_0 - R_i I_a \quad (1.1)$$

где  $U_0$  — напряжение холостого хода (э. д. с. источника),  $R_i = -dU_a/dI_a$  — внутреннее сопротивление источника.

Это соотношение поясняет эквивалентная схема, приведенная на рис. 1.2.

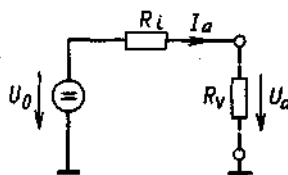


Рис. 1.2. Эквивалентная схема реального источника напряжения.

У идеального источника напряжения  $R_i = 0$ , т. е. его выходное напряжение не зависит от тока.

Другая эквивалентная схема для реального источника получается в результате преобразования уравнения (1.1)

$$I_a = (U_0 - U_a)/R_i = I_0 - (U_a/R_i), \quad (1.2)$$

где  $I_0 = U_0/R_i$  — ток короткого замыкания.

Эта схема приведена на рис. 1.3. Известно, что выходной ток тем меньше зависит от выходного напряжения, чем больше  $R_i$ . Предельный переход  $R_i \rightarrow \infty$  приводит к идеальному источнику тока.

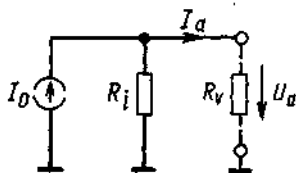


Рис. 1.3. Эквивалентная схема реального источника тока.

Реальный источник напряжения можно представить с помощью идеального источника напряжения (рис. 1.2) и идеального источника тока (рис. 1.3). Выбор формы представления зависит от того, является ли внутреннее сопротивление источника  $R_i$  малым или большим по сравнению с сопротивлением нагрузки  $R_v$ .

**Правило узлов<sup>1)</sup>.** При расчете многих схем используется правило узлов, согласно которому сумма всех токов, протекающих через узел, равна нулю. При этом стрелки тока, направленные к узлу, считаются положительными, а стрелки тока, направленные от узла, — отрицательными. Использование правила узлов продемонстрируем применительно к схеме, изображенной на рис. 1.4. Пусть нужно определить напряжение  $U_3$ . Для этого применим правило узлов к узлу К:

$$\sum I_i = I_1 + I_2 - I_3 = 0.$$

Согласно закону Ома,

$$I_1 = (U_1 - U_3)/R_1,$$

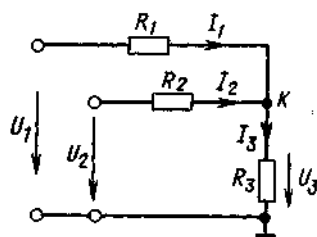


Рис. 1.4. Пример использования правила узлов.

$$I_2 = (U_2 - U_3)/R_2,$$

$$I_3 = U_3/R_3.$$

После постановки этих величин получим  $(U_1 - U_3)/R_1 + (U_2 - U_3)/R_2 - U_3/R_3 = 0$ .

В результате будем иметь

$$U_3 = (U_1 R_2 R_3 + U_2 R_1 R_3)/(R_1 R_2 + R_1 R_3 + R_2 R_3).$$

**Второй закон Кирхгофа.** Полезным средством для расчета схем является второй закон Кирхгофа, согласно которому сумма всех напряжений замкнутой цепи равна нулю. При этом положительными считаются напряжения, направление которых совпадает с выбранным направлением тока. Напряжения противоположного направления считаются отрицательными. Следовательно, в схеме, изображенной на рис. 1.5,

$$\sum U_i = U_1 + U_4 - U_2 - U_3 = 0.$$

**Цепь переменного тока.** Уравнение, описывающее схему с помощью постоянных напряжений, справедливо для

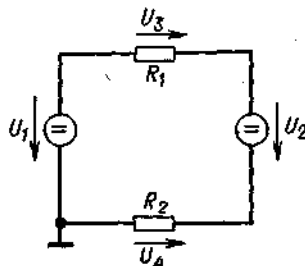


Рис. 1.5. Пример использования второго закона Кирхгофа.

<sup>1)</sup> Первый закон Кирхгофа.—Прим. ред.

любого зависящего от времени напряжения  $U_a(t) = f[U_e(t)]$  при условии, что входное напряжение квазистационарно, т. е. изменяется достаточно медленно. По этой причине для обозначения как постоянных напряжений, так и напряжений любой формы будем использовать прописную букву  $U = U(t)$ .

Часто в уравнения для переменных напряжений не входят постоянные составляющие. В таких случаях целесообразно обозначать эти переменные напряжения строчной буквой  $u$ . Характерным примером переменного напряжения является напряжение синусоидальной формы:

$$u = \hat{U} \sin(\omega t + \varphi_u), \quad (1.3)$$

где  $\hat{U}$  — амплитудное значение. Для характеристики синусоидальных напряжений применяется также эффективное значение  $U_{эф} = \hat{U}/\sqrt{2}$  или размах напряжений  $U_{ss} = 2\hat{U}$ .

С целью упрощения расчета тригонометрические функции часто заменяют экспоненциальными. Формула Эйлера

$$e^{j\alpha} = \cos \alpha + j \sin \alpha \quad (1.4)$$

дает возможность выразить синусоидальную функцию через комплексную экспоненциальную функцию

$$\sin \alpha = \text{Im} \{ e^{j\alpha} \}.$$

Учитывая это, выражение (1.3) можно представить в виде

$$\begin{aligned} u &= \hat{U} \text{Im} \{ e^{j(\omega t + \varphi_u)} \} = \text{Im} \{ \hat{U} e^{j\varphi_u} e^{j\omega t} \} = \\ &= \text{Im} \{ \underline{U} e^{j\omega t} \}, \end{aligned}$$

где  $\underline{U} = \hat{U} e^{j\varphi_u}$  — комплексная амплитуда. Ее модуль

$$|\underline{U}| = \hat{U} |e^{j\varphi}| = \hat{U} [\cos^2 \varphi_u + \sin^2 \varphi_u] = \hat{U}.$$

Следовательно, он равен амплитудному значению. Аналогичные обозначения применимы для токов, зависящих от времени:  $I$ ,

$I(t)$ ,  $i$ ,  $\hat{I}$ ,  $\underline{I}$ . Эти обозначения наносятся на схемы. Направление стрелки указывает на истинную полярность величины, а ее знак,

используемый при расчете, аналогично правилу, представленному на рис. 1.1 для постоянного напряжения.

Для цепи переменного тока используется понятие *комплексного сопротивления*, которое часто называется импедансом  $\underline{Z}$ :

$$\begin{aligned} \underline{Z} &= \underline{U} / \underline{I} = \hat{U} e^{j\varphi_u} / \hat{I} e^{j\varphi_i} = \\ &= (\hat{U} / \hat{I}) e^{j(\varphi_u - \varphi_i)} = |\underline{Z}| e^{j\varphi}, \end{aligned}$$

где  $\varphi$  — фазовый сдвиг между током и напряжением. Если напряжение опережает ток, то фазовый сдвиг  $\varphi$  положителен. Для омического сопротивления  $\underline{Z} = R$ , для емкости

$$\underline{Z} = 1/j\omega C = -j/\omega C$$

и для индуктивности  $\underline{Z} = j\omega L$ . Комплексные величины можно использовать в соотношениях, аналогичных законам для цепей постоянного тока [1.1, 1.2].

Комплексный коэффициент усиления определяется как

$$\begin{aligned} \underline{A} &= \underline{U}_a / \underline{U}_e = \hat{U}_a e^{j\varphi_a} / \hat{U}_e e^{j\varphi_e} = \\ &= (\hat{U}_a / \hat{U}_e) e^{j(\varphi_a - \varphi_e)} = |\underline{A}| e^{j\varphi}, \end{aligned}$$

где  $\varphi$  — фазовый сдвиг между входным  $\underline{U}_e$  и выходным  $\underline{U}_a$  напряжениями. Если выходное напряжение опережает входное, то фазовый сдвиг  $\varphi$  положителен, если отстает — отрицателен.

*Логарифм отношения напряжений.* В электронике часто для характеристики отношения напряжений  $|\underline{A}| = \hat{U}_a / \hat{U}_e$  используют величину, пропорциональную логарифму этого отношения:

$$|\underline{A}^*| = 20 \lg \frac{\hat{U}_a}{\hat{U}_e} = 20 \lg |\underline{A}|,$$

которая измеряется в децибелах (дБ). Ниже приведены некоторые значения величин  $|\underline{A}|$  и  $|\underline{A}^*|$ :

*Логарифмы.* Представление величин через логарифм не является однозначным. Можно, например, записать не  $\lg f$ , а  $\lg(f/\Gamma\mu)$ . Однако разность логарифмов  $\Delta \lg f = \lg f_2 - \lg f_1$  определяется однозначно,

$ A $	0,5	$\sqrt{2} \approx 0,7$	$1/\sqrt{2} \approx 1,4$	2	10	100	1000	
$ A ^*$ , дБ	-6	-3	0	3	6	20	40	60

так как она преобразуется к виду  $\lg(f_2/f_1)$ .

**Знаки операций.** Для дифференцирования по времени используют сокращенную запись

$$dU/dt = \dot{U}, \quad d^2U/dt^2 = \ddot{U}.$$

Знак  $\sim$  означает пропорциональность;  $\approx$  приближенное равенство; знак  $\parallel$  означает параллельность. Мы используем знак  $\parallel$  для обозначения параллельного соединения сопротивлений:

$$R_1 \parallel R_2 = R_1 R_2 / (R_1 + R_2).$$

### Основные обозначения

$U$	любое зависящее от времени напряжение, включая постоянное
$u$	переменное напряжение без постоянной составляющей
$\hat{U}$	амплитуда переменного напряжения синусоидальной формы
$\underline{U}$	комплексная амплитуда напряжения
$U_{\text{эф}}$	эффективное значение напряжения
$E$	решающий блок
$U_T$	термический потенциал, равный $kT/e_0$
$U_b$	питающее напряжение
$V^+$	потенциал положительного знака, в схеме обозначен знаком (+)
$V^-$	потенциал отрицательного знака, в схеме обозначен знаком (-)
$I$	любой, зависящий от времени ток, включая постоянный
$i$	переменный ток без постоянной

$\hat{i}$	амплитуда переменного тока синусоидальной формы
$\underline{i}$	комплексная амплитуда тока
$I_{\text{эф}}$	эффективное значение тока
$R$	усредненное омическое сопротивление в статическом режиме
$r$	омическое дифференциальное сопротивление (для малого сигнала)
$Z$	комплексное сопротивление (импеданс)
$t$	время
$\tau$	постоянная времени
$T$	период колебаний
$f = 1/T$	частота
$f_g$	граничная частота (при изменении коэффициента усиления на 3 дБ)
$f_{\text{дел}}$	граничная частота коэффициента усиления $A_D$ операционного усилителя, не охваченного обратной связью (при изменении коэффициента усиления на 3 дБ)
$f_T$	частота единичного усиления, произведение коэффициента усиления на ширину полосы пропускания
$B$	ширина полосы пропускания (при изменении коэффициента усиления на 3 дБ)
$\omega = 2\pi f$	круговая частота
$\Omega = \omega/\omega_0$	нормированная круговая частота
$p = j\omega + \sigma$	комплексная круговая частота
$P = p/\omega_0$	нормированная комплексная круговая частота
$A = \partial U_o / \partial U_e$	коэффициент усиления в режиме малых сигналов на низких частотах
$\underline{A}(j\omega) = \underline{U}_o / \underline{U}_e$	комплексный коэффициент усиления по напряжению
$A(p)$	передаточная функция
$g$	коэффициент петлевого усиления
$G$	коэффициент ослабления синфазного сигнала
$k$	коэффициент обратной связи
$\beta = \partial I_2 / \partial I_1$	коэффициент усиления по току в режиме малых сигналов
$S = \partial I_2 / \partial U_1$	крутизна

$\vartheta$	температура по Цельсию	$y =$	логическая операция ИСКЛЮ-
$T$	абсолютная температура	$= x_1 \oplus x_2$	ЧАЮЩЕЕ ИЛИ
$y = x_1 \cdot x_2$	логическая операция И (конъюнкция)	$\dot{x}$	дифференцирование по времени
$y =$	логическая операция ИЛИ	$\ddot{x}$	двойное дифференцирование по времени
$= x_1 + x_2$	(дизъюнкция)	$\log_a X$	логарифм по основанию $a$
$y = \bar{x}$	логическая операция НЕ (инверсия)	$\lg$	логарифм по основанию 10
		$\ln$	логарифм по основанию $e$
		$\lg$	логарифм по основанию 2

Библиотека БГУИР

## 2. Пассивные RC- и LRC- цепи

RC-цепи в схемотехнике имеют большое значение. Они применяются весьма часто, поэтому опишем подробно их функции.

### 2.1. ФИЛЬТР НИЖНИХ ЧАСТОТ

Фильтр нижних частот является схемой, которая без изменений передает сигналы нижних частот, а на высоких частотах обеспечивает затухание сигналов и запаздывание их по фазе относительно входных сигналов. На рис. 2.1 изображена схема простого RC-фильтра нижних частот.

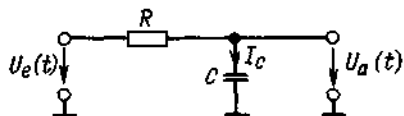


Рис. 2.1. Простой фильтр нижних частот.

#### 2.1.1. ОПИСАНИЕ В ЧАСТОТНОЙ ОБЛАСТИ

Для расчета частотной характеристики схемы применим формулу отношения напряжений, представленных в комплексной форме:

$$\underline{A}(j\omega) = \frac{U_o}{U_e} = \frac{1/j\omega C}{R + 1/j\omega C} = \frac{1}{1 + j\omega RC} \quad (2.1)$$

Отсюда, учитывая, что  $\underline{A} = |\underline{A}| e^{j\varphi}$ , получим

$$|\underline{A}| = \frac{1}{\sqrt{1 + \omega^2 R^2 C^2}}, \quad \varphi = -\text{arctg } \omega RC. \quad (2.2)$$

Обе зависимости представлены на рис. 2.2.

Положив

$$|\underline{A}| = 1/\sqrt{2} = 1/\sqrt{1 + \omega_p^2 R^2 C^2},$$

получим выражение для частоты среза

$$f_p = (1/2\pi)\omega_p = 1/2\pi RC. \quad (2.3)$$

Фазовый сдвиг  $\varphi$  на этой частоте, согласно формуле (2.2), составляет  $-45^\circ$ .

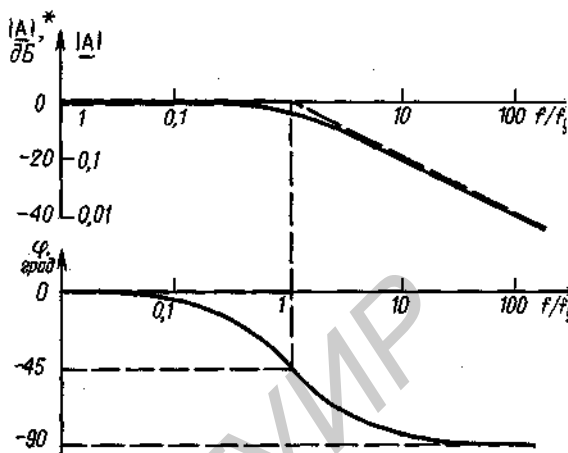


Рис. 2.2. Диаграмма Бode для фильтра нижних частот.

Как видно из рис. 2.2, амплитудно-частотную характеристику  $|\underline{A}| = \hat{U}_o/\hat{U}_e$  наиболее просто составить из двух асимптот:

1)  $|\underline{A}| = 1 \hat{=} 0$  дБ на нижних частотах  $f \ll f_p$ .

2) На высоких частотах  $f \gg f_p$  согласно формуле (2.2),  $|\underline{A}| \approx 1/(\omega RC)$ , т.е. коэффициент усиления обратно пропорционален частоте. При увеличении частоты в 10 раз коэффициент усиления уменьшается в 10 раз, т.е. он уменьшается на 20 дБ на декаду или на 6 дБ на октаву.

3)  $|\underline{A}| = 1/\sqrt{2} \hat{=} -3$  дБ при  $f = f_p$ .

#### 2.1.2. ОПИСАНИЕ ВО ВРЕМЕННОЙ ОБЛАСТИ

Для анализа схемы во временной области подадим на вход этой схемы импульс напряжения (рис. 2.3). Чтобы рассчитать выходное напряжение, применим правило узлов к ненагруженному выходу. Тогда для схемы, изображенной на рис. 2.1, запишем

$$(U_e - U_o)/R - I_C = 0.$$

С учетом  $I_C = C\dot{U}_o$  получим дифферен-

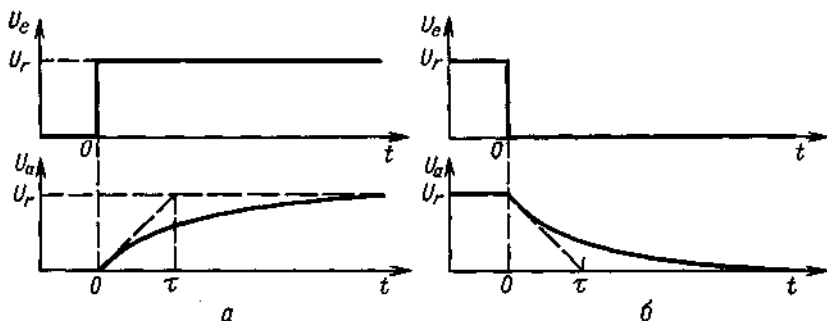


Рис. 2.3. Реакция фильтра нижних частот на скачок напряжения.

циальное уравнение

$$RC\dot{U}_a + U_a = U_e = \begin{cases} U_r, & \text{при } t > 0 \text{ (рис. 2.3, а)} \\ 0 & \text{при } t < 0. \text{ (рис. 2.3, б)} \end{cases} \quad (2.4)$$

Оно имеет следующее решение:

Рис. 2.3, а                      Рис. 2.3, б

$$U_a(t) = U_r(1 - e^{-t/RC}); \quad U_a(t) = U_r e^{-t/RC}. \quad (2.5)$$

Известно, что к установившимся значениям  $U_a = U_r$  и  $U_a = 0$  кривые будут приближаться асимптотически. Поэтому в качестве меры времени установления выходного напряжения принята *постоянная времени*  $\tau$ . Она показывает время, в течение которого процесс достигает значения, отличающегося от установившегося на  $1/e$  часть величины скачка напряжения на входе. Из формулы (2.5) видно, что постоянная времени равна

$$\tau = RC. \quad (2.6)$$

Время установления выходного напряжения приближенно также можно найти из формулы (2.5). В табл. 2.1 приведены значения времени установления выходного напряжения.

Таблица 2.1

Значения времени установления фильтра нижних частот

Точность установления, %	37	10	1	0,1
Время установления	$\tau$	$2,3\tau$	$4,6\tau$	$6,9\tau$

Если в качестве входного сигнала приложено напряжение прямоугольной формы с периодом  $T$ , то экспоненциальная функция прерывается через каждую половину

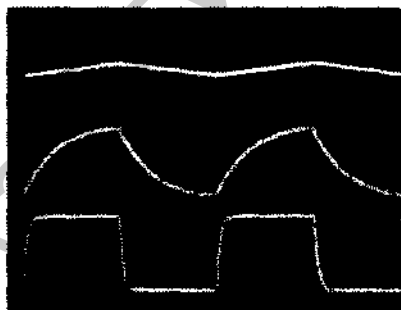


Рис. 2.4. Импульсный режим работы фильтра нижних частот при различных частотах.

Верхняя кривая:  $f_s = 10f_0$ ; средняя кривая:  $f_s = f_0$ ; нижняя кривая:  $f_s = 1/10f_0$ .

периода. Какое значение при этом будет достигнуто, зависит от соотношения  $T/2$  и  $\tau$ . (См. осциллограмму, приведенную на рис. 2.4.)

Фильтр нижних частот как интегрирующее звено

В предыдущем разделе показано, что при частотах сигнала  $f \gg f_0$  выходное переменное напряжение мало по сравнению с входным. В этом случае из дифференциального уравнения (2.4) в предположении, что  $|U_a| \ll |U_e|$ , следует, что  $RC\dot{U}_a = U_e$ , т.е.

$$U_a = \frac{1}{RC} \int_0^t U_e(\bar{t}) d\bar{t} + U_a(0).$$



### Фильтр нижних частот как детектор среднего значения

Для переменного напряжения, содержащего постоянную составляющую, сделанное выше предположение  $f \gg f_g$  справедливо. Постоянная составляющая, полученная путем разложения в ряд Фурье, равна среднему значению

$$\bar{U}_e = \frac{1}{T} \int U_e(t) dt,$$

где  $T$  — период колебаний входного напряжения. Суммируя все остальные члены ряда Фурье, находим некоторое напряжение  $U'_e(t)$ , которое по форме совпадает с входным, но сдвинуто так, что среднее значение равно нулю. Следовательно, входное напряжение можно представить в виде

$$U_e(t) = \bar{U}_e + U'_e(t).$$

Напряжение  $U'_e(t)$  при  $f \gg f_g$  интегрируется, а постоянная составляющая передается линейно. Таким образом, выходное напряжение

$$U_a = \frac{1}{RC} \int U'_e(t) dt + \bar{U}_e. \quad (2.7)$$

Пульсация                      Среднее значение

Если постоянная времени достаточно велика, то пульсация пренебрежимо мала и

$$U_a \approx \bar{U}_e. \quad (2.8)$$

### 2.1.3. ДЛИТЕЛЬНОСТЬ ФРОНТА ИМПУЛЬСА И ЧАСТОТА СРЕЗА ФИЛЬТРА

Другим параметром, характеризующим фильтр нижних частот, является длительность фронта импульса. Этот параметр показывает время, в течение которого выходное напряжение возрастет от 10 до 90% конечного значения, если на вход подать импульс напряжения прямоугольной формы. Учитывая свойства экспоненциальной функции, из формулы (2.5) получим

$$t_a = t_{90\%} - t_{10\%} = \tau (\ln 0,9 - \ln 0,1) = \tau \ln 9 \approx 2,2\tau.$$

При  $f_g = 1/2\pi\tau$

$$t_a \approx 1/3f_g \quad (2.9)$$

Это соотношение с большой степенью точности действительно для фильтра нижних частот.

При последовательном соединении нескольких фильтров нижних частот, обеспечивающих различные длительности фронта выходного импульса  $t_{a_i}$ , результирующая длительность фронта импульса

$$t_a \approx \sqrt{\sum_i t_{a_i}^2} \quad (2.10)$$

Частота среза приблизительно определяется как

$$f_g \approx (\sum_i f_{g_i}^2)^{-1/2}.$$

Для случая  $n$  фильтров с равными частотами среза

$$f_g \approx f_{g_i} \sqrt{n}. \quad (2.11)$$

## 2.2. ФИЛЬТР ВЕРХНИХ ЧАСТОТ

Фильтр верхних частот — это схема, которая передает без изменений сигналы высоких частот, а на низких частотах обеспечивает затухание сигналов и опережение их по фазе относительно входных сигналов. Схема простого RC-фильтра верхних частот приведена на рис. 2.5. Амплитудно-частотные и фазо-частотные характеристики опять

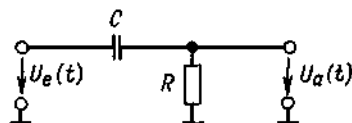


Рис. 2.5. Простой фильтр верхних частот.

получим из формулы для отношения напряжений:

$$\underline{A}(j\omega) = \frac{U_a}{U_e} = \frac{R}{R + 1/j\omega C} = \frac{1}{1 + 1/j\omega RC}. \quad (2.12)$$

Отсюда находим

$$|\underline{A}| = \frac{1}{\sqrt{1 + 1/\omega^2 R^2 C^2}} \quad \text{и} \quad \varphi = \arctg \frac{1}{\omega RC}. \quad (2.13)$$

Обе кривые представлены на рис. 2.6.

Выражение для частоты среза совпадает с соответствующим выражением

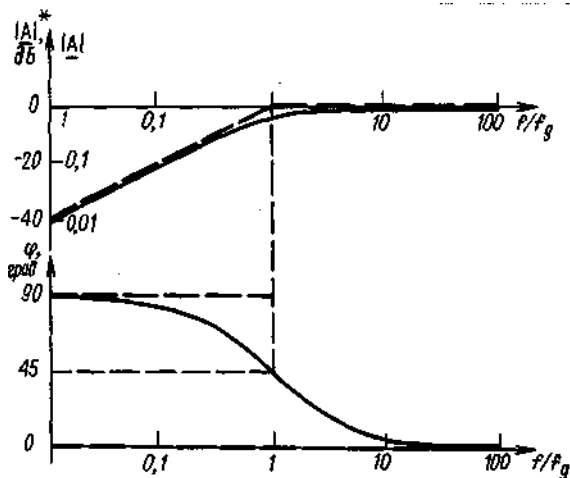


Рис. 2.6. Диаграмма Боде для фильтра верхних частот.

для фильтра нижних частот:

$$f_g = 1/2\pi RC. \quad (2.14)$$

Фазовый сдвиг на этой частоте составляет  $+45^\circ$ . Как и для фильтра нижних частот, наиболее просто составить амплитудно-частотную характеристику в двойном логарифмическом масштабе с помощью асимптот:

1)  $|A| = 1 \hat{=} 0$  дБ на высоких частотах  $f \gg f_g$

2) На низких частотах  $f \ll f_g$  согласно формуле (2.13),  $|A| \approx \omega RC$ . т.е. коэффициент усиления пропорционален частоте. Наклон асимптоты равняется

$+20$  дБ на декаду или  $+6$  дБ на октаву.

3) При  $f = f_g$ , как и для фильтра нижних частот,

$$|A| = 1/\sqrt{2} \hat{=} -3 \text{ дБ.}$$

При расчете реакции на импульс напряжения применим для ненагруженного выхода второй закон Кирхгофа:

$$C \frac{d}{dt}(U_e - U_a) - (U_a/R) = 0. \quad (2.15)$$

При  $\dot{U}_e = 0$  получим дифференциальное уравнение

$$RC \dot{U}_a + U_a = 0. \quad (2.16)$$

Его решение имеет вид

$$U_a(t) = U_{a0} e^{-t/RC}. \quad (2.17)$$

Таким образом, постоянная времени, как и для фильтра нижних частот, равна  $\tau = RC$ .

Для определения начального значения  $U_{a0} = U_a(t=0)$  используем дополнительное соображение: в момент, когда входное напряжение изменяется скачкообразно, заряд конденсатора остается неизменным. Он действует как источник напряжения  $U = Q/C$ . Выходное напряжение повторяет скачок  $\Delta U$  входного напряжения (рис. 2.7, а) от нуля до  $U_r$ , а затем убывает по экспоненте, согласно равенству (2.17), снова до нуля. Если входное напряжение скачком уменьшается от  $U_r$  до нуля, то  $U_a$  скачком уменьшается от нуля до  $-U_r$  (рис. 2.7, б). При этом важно заметить, что выходное напряжение

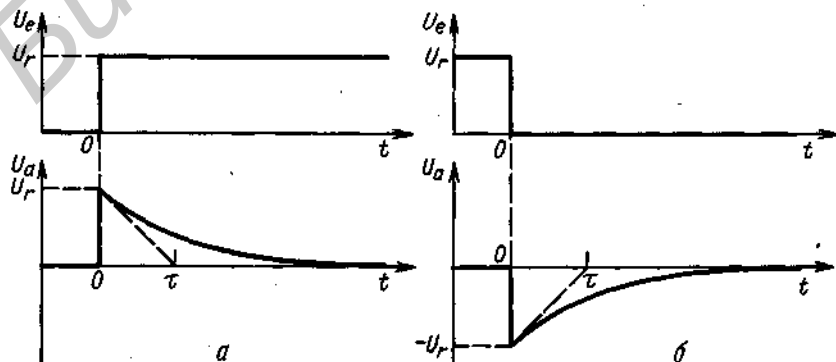


Рис. 2.7. Реакция фильтра верхних частот на скачок напряжения.

имеет отрицательные значения, хотя входное напряжение всегда положительно. Это обстоятельство часто используется в схемотехнике.

#### Фильтр верхних частот как элемент RC-связи

Если на входе фильтра верхних частот приложено напряжение прямоугольной формы с периодом  $T \ll \tau$ , то конденсатор в течение половины периода почти полностью перезаряжается и выходное напряжение будет равно входному с точностью до постоянной величины. В связи с тем что через конденсатор не может протекать постоянный ток, среднее значение выходного напряжения равно нулю. Следовательно, постоянная составляющая входного напряжения не передается. На этом основано применение фильтра верхних частот в качестве элемента RC-связи.

#### Фильтр верхних частот как дифференцирующее звено

Если приложено входное напряжение с частотой  $f \ll f_p$  то  $|U_a| \ll |U_e|$ . Тогда из дифференциального уравнения (2.15) получим

$$U_a = RC(dU_e/dt).$$

Таким образом, низкочастотные входные напряжения дифференцируются. Вид переходной характеристики фильтра верхних частот показан на осциллограмме рис. 2.8.

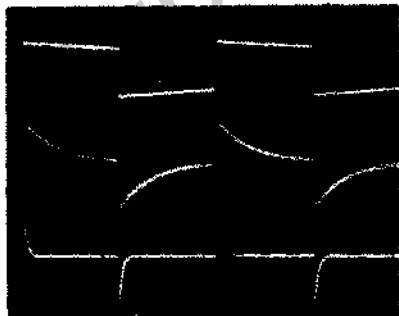


Рис. 2.8. Импульсный режим работы фильтра верхних частот при различных частотах.

Верхняя кривая:  $f_e = 10f_p$ ; средняя кривая:  $f_e = f_p$ ; нижняя кривая:  $f_e = 1/10 f_p$ .

#### Последовательное соединение нескольких фильтров верхних частот

При последовательном соединении нескольких фильтров верхних частот результирующая частота среза

$$f_g \approx \sqrt{\sum_i f_{gi}^2} \quad (2.18)$$

Для случая  $n$  фильтров с равными частотами среза

$$f_g \approx f_{gi} \sqrt{n}. \quad (2.19)$$

### 2.3. КОМПЕНСИРОВАННЫЙ ДЕЛИТЕЛЬ НАПРЯЖЕНИЯ

Часто омический делитель напряжения имеет емкостную нагрузку. При этом он представляет собой фильтр нижних частот. Его частота среза тем выше, чем более низкоомным является делитель напряжения. В связи с этим омическое сопротивление делителя не должно быть слишком большим. Другая возможность повышения частоты состоит в том, что действие фильтра нижних частот можно скомпенсировать с помощью фильтра верхних частот. Для этого служит конденсатор  $C_k$  на рис. 2.9. Расчет параметров этой цепи следует производить

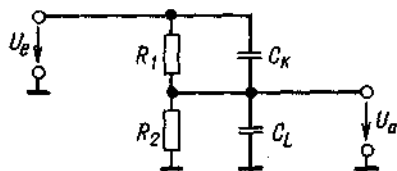


Рис. 2.9. Компенсированный делитель напряжения.

таким образом, чтобы параллельное подключение емкостей к делителю напряжения обеспечивало тот же коэффициент деления, что и омический делитель. В этом случае на высоких и низких частотах получается одинаковое соотношение напряжений. Это возможно при условии

$$C_k/C_L = R_2/R_1.$$

Для экспериментальной проверки данного условия достаточно рассмотреть реакцию

на импульс напряжения: при оптимальной компенсации конденсатором  $C_k$  сигнал передается без искажений.

## 2.4. ПАССИВНЫЙ ПОЛОСОВОЙ RC-ФИЛЬТР

Путем последовательного соединения фильтров верхних и нижних частот получают полосовой фильтр. Его выходное напряжение равно нулю на высоких и низких частотах. Одна из возможных схем представлена на рис. 2.10. Рассчитаем выходное напряжение и фазовый сдвиг на средних частотах. Формула для ненагруженного делителя

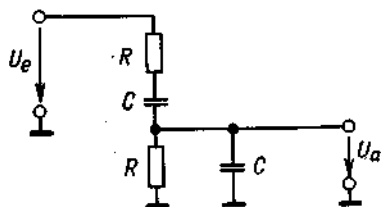


Рис. 2.10. Пассивный полосовой RC-фильтр.

напряжения в комплексной форме имеет вид

$$\underline{U}_a = \frac{1/[(1/R) + j\omega C]}{[1/(1/R) + j\omega C] + R + (1/j\omega C)} \underline{U}_e$$

$$\underline{U}_a = \frac{j\omega RC}{(j\omega RC + 1)^2 + j\omega RC} \underline{U}_e$$

Подставив  $\omega RC = \Omega$ , получим

$$\underline{A}(j\Omega) = \underline{U}_a / \underline{U}_e = j\Omega / (1 + 3j\Omega - \Omega^2). \quad (2.20)$$

Отсюда найдем модуль и фазовый сдвиг

$$|A| = \frac{1}{\sqrt{\left(\frac{1}{\Omega} - \Omega\right)^2 + 9}}, \quad \varphi = \arctg \frac{1 - \Omega^2}{3\Omega}. \quad (2.21)$$

Выходное напряжение максимально при  $\Omega = 1$ . Следовательно, резонансная частота

$$f_r = 1/2\pi RC. \quad (2.22)$$

Введенная ранее величина  $\Omega$  представляет

собой нормированную частоту

$$\Omega = \omega/\omega_r = f/f_r$$

Фазовый сдвиг на резонансной частоте равен нулю, коэффициент усиления  $A_r = 1/3$ . На рис. 2.11 приведены графики зависимости  $|A|$  и  $\varphi$  от частоты.

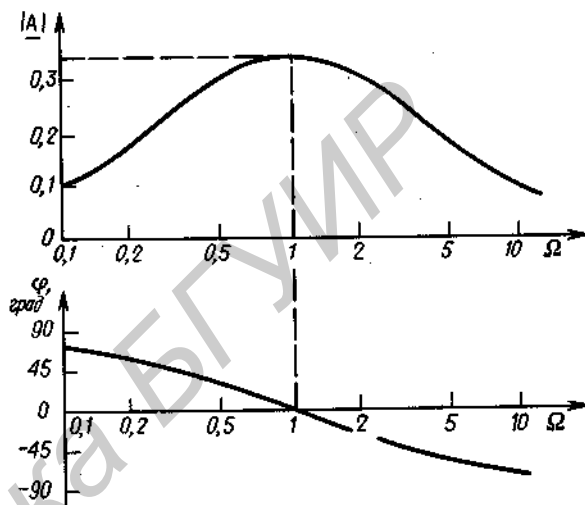


Рис. 2.11. Диаграмма Бode пассивного полосового RC-фильтра.

## 2.5. МОСТ ВИНА-РОБИНСОНА

Если полосовой фильтр на рис. 2.10 дополнить сопротивлениями  $R_1$  и  $2R_1$ , показанными на рис. 2.12, то получится мост Вина-Робинсона. Омический делитель напряжения обеспечивает частотно-независимое напряжение, равно  $1/3 U_e$ . При этом на резонансной частоте выходное напряжение равно нулю. В отличие от полосового

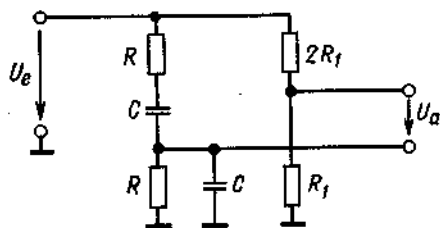


Рис. 2.12. Мост Вина-Робинсона.

фильтра амплитудно-частотная характеристика коэффициента усиления на резонансной частоте имеет минимум. Схема применима для подавления сигналов в определенной частотной области. Для определения выходного напряжения используем выражение (2.20):

$$\underline{U}_a = \frac{1}{3} \underline{U}_e - \frac{j\Omega}{1 + 3j\Omega - \Omega^2} \underline{U}_e$$

Отсюда следует, что

$$\underline{A}(j\Omega) = \frac{1}{3} \cdot \frac{1 - \Omega^2}{1 + 3j\Omega - \Omega^2}. \quad (2.23)$$

Модуль и фазовый сдвиг определяются как

$$|\underline{A}| = \frac{1 - \Omega^2}{3\sqrt{(1 - \Omega^2)^2 + 9\Omega^2}},$$

$$\varphi = \arctg \frac{3\Omega}{\Omega^2 - 1}, \quad \Omega \neq 1.$$

Графики зависимости  $|\underline{A}|$  и  $\varphi$  от частоты представлены на рис. 2.13.

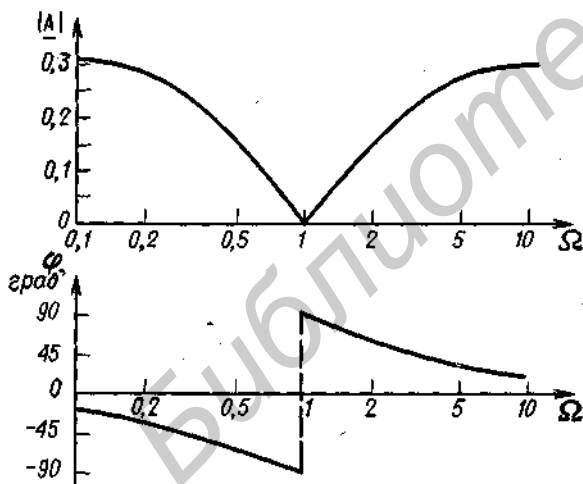


Рис. 2.13. Диаграмма Бode моста Вина-Робинсона.

## 2.6. ДВОЙНОЙ Т-ОБРАЗНЫЙ ФИЛЬТР

Двойной Т-образный фильтр (рис. 2.14) обладает частотной характеристикой, идентичной характеристике моста Вина-Робинсона.

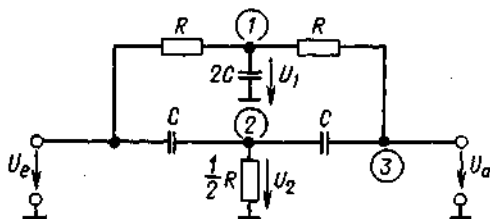


Рис. 2.14. Двойной Т-образный фильтр.

Он тоже пригоден для подавления определенной частотной области. В отличие от моста Вина-Робинсона выходное напряжение снимается относительно общей точки. Для высоких и низких частот  $\underline{U}_a = \underline{U}_e$ . Сигналы высоких частот будут полностью передаваться через два конденсатора  $C$ , а сигналы низких частот — через резисторы  $R$ .

Для расчета частотной характеристики используем правило узлов для точек 1, 2 и 3 (рис. 2.14); при ненагруженном выходе получим

$$\text{Узел 1: } \frac{\underline{U}_e - \underline{U}_1}{R} + \frac{\underline{U}_a - \underline{U}_1}{R} - \underline{U}_1 \cdot 2j\omega C = 0,$$

$$\text{Узел 2: } (\underline{U}_e - \underline{U}_2)j\omega C + (\underline{U}_a - \underline{U}_2)j\omega C - \frac{2\underline{U}_2}{R} = 0,$$

$$\text{Узел 3: } (\underline{U}_2 - \underline{U}_a)j\omega C + \frac{\underline{U}_1 - \underline{U}_a}{R} = 0.$$

После исключения  $\underline{U}_1$  и  $\underline{U}_2$  и нормирования  $\Omega = \omega RC$  будем иметь

$$\underline{A}(j\Omega) = \frac{1 - \Omega^2}{1 + 4j\Omega - \Omega^2}. \quad (2.24)$$

Модуль и фазовый сдвиг равны

$$|\underline{A}| = \frac{1 - \Omega^2}{\sqrt{(1 - \Omega^2)^2 + 16\Omega^2}},$$

$$\varphi = \arctg \frac{4\Omega}{\Omega^2 - 1}.$$

Графики зависимости  $|\underline{A}|$  и  $\varphi$  от частоты изображены на рис. 2.15.

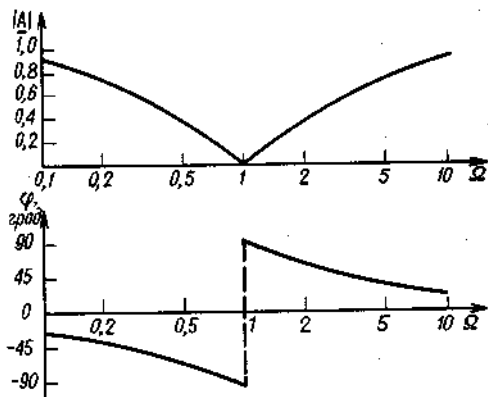


Рис. 2.15. Диаграмма Бode двойного Т-образного фильтра.

## 2.7. КОЛЕБАТЕЛЬНЫЙ КОНТУР

В этом разделе приведем важнейшие формулы для параллельного колебательного контура с потерями (рис. 2.16). Эта цепь подробно описана в литературе, поэтому в ее детальном рассмотрении нет не-

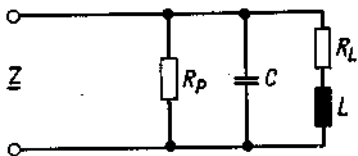


Рис. 2.16. Параллельный колебательный контур с потерями.

обходимости. Импеданс контура при  $R_p \gg R_L$

$$\underline{Z} = \frac{j\omega L + R_L}{1 + j\omega \left[ R_L C + \frac{L}{R_p} \right] - \omega^2 LC}. \quad (2.25)$$

Отсюда получим параметры контура:

резонансная частота без затухания  $\omega_0 =$

$$= 1/\sqrt{LC},$$

резонансная частота с затуханием  $\omega_D =$

$$= \omega_0 \sqrt{1 - R_L^2(C/L)},$$

затухание контура  $d = R_L \sqrt{C/L} +$

$$+ (1/R_p) \sqrt{L/C},$$

добротность контура  $Q = 1/d,$

ширина полосы пропускания  $B = f_0 d = f_0/Q,$

резонансное сопротивление  $R_0 = L/(R_L C +$

$$+ L/R_p)$$

### 3. Диоды

Диоды — полупроводники, которые пропускают ток в одном направлении. Выводы диода называются анодом А и катодом К. На рис. 3.1 показано условное обозначение диода. Если приложено положительное напряжение  $U_{AK} > 0$ , то диод работает в прямом направлении. При от-

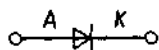


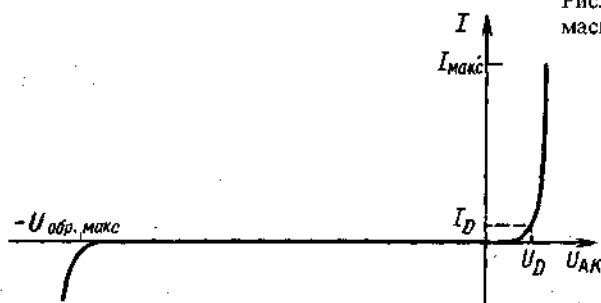
Рис. 3.1. Условное обозначение диода.

рицательном напряжении  $U_{AK} < 0$  диод заперт. Обратный ток всегда на несколько порядков меньше, чем прямой.

#### 3.1. ХАРАКТЕРИСТИКИ И ПАРАМЕТРЫ

Режим работы диода определяется его характеристикой  $I = I(U_{AK})$ . Типовая характеристика диода представлена на рис. 3.2. Прямой ток резко возрастает при малых положительных напряжениях  $U_{AK}$ . Однако он не должен превышать определенного максимального значения  $I_{\text{макс}}$ , так как иначе произойдет перегрев и диод выйдет из строя. Приблизительно ход характеристики может быть описан значениями прямого напряжения  $U_D$  при токах порядка  $0,1I_{\text{макс}}$ . Для германия  $U_D$  находится в пределах от 0,2 до 0,4 В, для кремния — от 0,5 до 0,8 В.

Из рис. 3.2 видно, что обратный ток при напряжениях  $|U_{AK}| > U_{\text{обр.макс}}$  возрастает до значений, соизмеримых с прямым током. Обычные диоды в этой области не могут работать, так как в них происходит локальный перегрев, приводящий к выходу



их из строя. Максимальное обратное напряжение определяется конструкцией диода и находится в пределах 10 В ÷ 10 кВ.

Характеристику диода можно аппроксимировать с помощью экспоненциальной функции [3.1]:

$$I = I_S(T)(e^{U_{AK}/mU_T} - 1), \quad (3.1)$$

где  $I_S$  — теоретический обратный ток,  $U_T = kT/e_0$  — термический потенциал. При комнатной температуре

$$U_T = \frac{kT}{e_0} = \frac{1,38 \cdot 10^{-23} \text{ Дж/К} \cdot 296 \text{ К}}{1,60 \cdot 10^{-19} \text{ кулон}} = 25,5 \text{ мВ} \quad (3.2)$$

Поправочный коэффициент  $m$  учитывает отклонение от теории диода Шокли. Он находится в пределах 1 ÷ 2.

Уравнение (3.1) описывает характеристику реального диода только в прямом направлении и для небольших токов. Реальный обратный ток диода значительно больше, чем  $I_S$ , а обратное напряжение необходимо определять на основании поверхностного эффекта.

На рис. 3.3 показаны характеристики, рассчитанные согласно формуле (3.1) для кремниевого и германиевого диодов со следующими типовыми данными:

германиевый диод:  $I_S = 100 \text{ нА}$ ,  $mU_T = 30 \text{ мВ}$ ,  $I_{\text{макс}} = 100 \text{ мА}$ ,

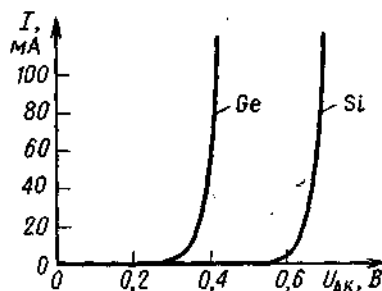


Рис. 3.3. Характеристика диода в линейном масштабе.

Рис. 3.2. Характеристика диода.

кремниевый диод:  $I_S = 10 \text{ нА}$ ,  $mU_T = 30 \text{ мВ}$ ,  $I_{\text{макс}} = 100 \text{ мА}$ .

Для прямого напряжения при токе  $1/10 I_{\text{макс}}$  значения напряжения составят соответственно 0,35 и 0,62 В, что хорошо согласуется с экспериментальными данными.

Величина  $U_D$  часто определяется как прямое напряжение диода в точке перегиба прямой ветви характеристики. Но в действительности перегиб прямой ветви характеристики является кажущимся, что видно из рассмотрения этой характеристики в полулогарифмическом масштабе (рис. 3.4). Перегиб появляется вследствие линейного масштаба представления экспоненциальной функции. Поэтому его положение полностью зависит от этого масштаба.

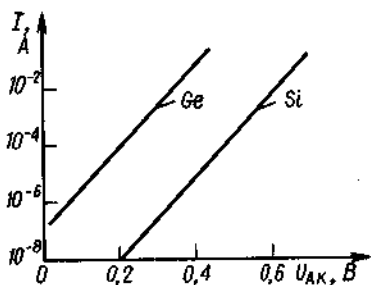


Рис. 3.4. Характеристики диода в полулогарифмическом масштабе.

С помощью формулы (3.1) несложно рассчитать, что прямое напряжение достигает значений  $mU_T \ln 10 = 60 \div 120 \text{ мВ}$  при возрастании прямого тока в 10 раз. Поскольку  $U_T$  и  $I_S$  зависят от температуры, то прямое напряжение для фиксированного значения тока также зависит от температуры. Эта зависимость описывается приближенным соотношением

$$\left. \frac{\partial U_{AK}}{\partial T} \right|_{I = \text{const}} \approx - \frac{2 \text{ мВ}}{\text{К}}. \quad (3.3)$$

Пропорциональное уменьшение прямого напряжения с температурой при постоянной величине тока означает, что с увеличением температуры ток возрастает по экспоненциальному закону, если приложенное напряжение постоянно.

Экспоненциальную температурную зависимость имеет и обратный ток. Он

удваивается при увеличении температуры на 10 К. При достижении температуры 100 К обратный ток соответственно возрастет в тысячу раз.

### Динамический режим

Переключение диода из проводящего состояния в закрытое происходит не мгновенно, так как при этом  $p-n$ -переход должен освободиться от накопленного заряда. Эффект накопления заряда можно пояснить на схеме простого выпрямителя, изображенной на рис. 3.5. В качестве вход-

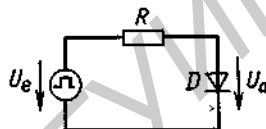


Рис. 3.5. Схема экспериментального определения времени накопления.

ного напряжения используется представленное на рис. 3.6 напряжение прямоугольной формы. Когда входное напряжение  $U_e$  положительно, диод открывается и выходное напряжение равно прямому напряжению на диоде. Когда  $U_e$  отрицатель-

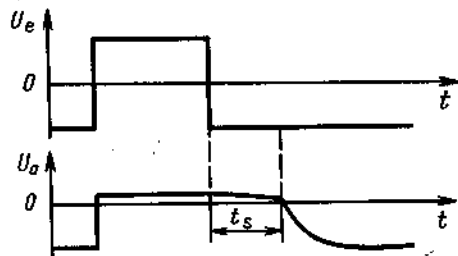


Рис. 3.6. Влияние времени накопления на выходное напряжение.

но, диод закрывается и  $U_a = U_e$ . Из рис. 3.6 видно, что это происходит по истечении времени накопления<sup>1)</sup>  $t_s$ , которое тем больше, чем больше прямой ток  $p-n$ -перехода. Обычно значение времени накопления для маломощных диодов составляет 10–100 нс. Для мощных диодов эта величина находится в диапазоне микросекунд.

Из рис. 3.6 видно, что период колебаний входного напряжения должен быть

<sup>1)</sup> То есть времени восстановления обратного сопротивления диода.—Прим. ред.



больше времени накопления; в противном случае теряются выпрямительные свойства диода.

Для уменьшения времени переключения можно использовать диоды Шоттки. Эти диоды имеют переход металл-полупроводник, который тоже обладает выпрямительным эффектом. Накопление заряда в переходе этого типа весьма мало. Поэтому время переключения может быть уменьшено до значений порядка 100 пс. Другой особенностью этих диодов является малое (по сравнению с обычными кремниевыми диодами) прямое напряжение, составляющее около 0,3 В.

Условное обозначение диода Шоттки показано на рис. 3.7.

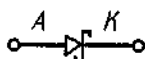


Рис. 3.7. Диод Шоттки.

## 3.2. СТАБИЛИТРОНЫ

В диодах обычного типа обратный ток существенно возрастает при превышении максимального обратного напряжения. Обратная ветвь характеристики стабилитрона имеет крутой излом, обусловленный резким ростом тока. Этот излом соответствует напряжению стабилизации  $U_Z$ . На рис. 3.8 показано условное обозначение стабилитрона, а на рис. 3.9 приведена его характеристика.



Рис. 3.8. Условное обозначение стабилитрона.

Стабилитроны обеспечивают диапазон напряжений стабилизации 3–200 В; их прямое напряжение составляет  $\sim 0,6$  В. Как видно из рис. 3.9, обратное сопротивление диода при малых обратных напряжениях  $|U_{AK}| < U_Z$  велико. При достижении напряжения стабилизации обратный ток резко возрастает. Эффект стабилизации основан на том, что большое изменение тока  $\Delta I$  вызывает малое изменение напряжения

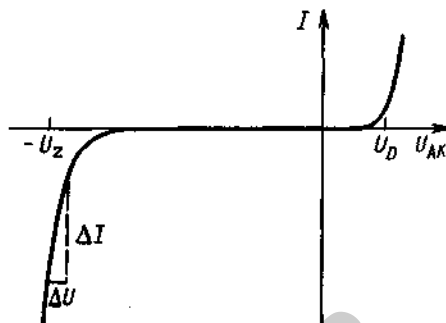


Рис. 3.9. Характеристика стабилитрона.

$\Delta U$ . Стабилизация тем лучше, чем круче идет кривая и соответственно чем меньше дифференциальное внутреннее сопротивление  $r_z = \Delta U / \Delta I$ . Стабилитроны с  $U_Z \approx 8$  В имеют наименьшее дифференциальное внутреннее сопротивление; с уменьшением  $U_Z$  это сопротивление возрастает. Таким образом, стабилизирующий эффект при малых  $U_Z$  проявляется в меньшей степени.

Для напряжений  $U_Z$  ниже 5,7 В преобладает пробой Зенера с отрицательным температурным коэффициентом напряжения, выше — лавинный пробой с положительным температурным коэффициентом. Температурный коэффициент напряжения стабилизации составляет примерно  $\pm 0,1\%$  на каждый градус.

## 3.3. ВАРИКАПЫ

Емкость  $p-n$ -перехода диода с увеличением обратного напряжения уменьшается. На рис. 3.10 показано условное обозначение



Рис. 3.10. Условное обозначение варикапа.

варикапа, а на рис. 3.11 представлены графики зависимости емкости от напряжения. Максимальная емкость варикапа в зависимости от его типа составляет 5–300 пФ. Отношение минимальной и максимальной емкостей равно 1:5. Благодаря достаточно высокой добротности вари-

капы используются для построения колебательных контуров с управляемой напряжением резонансной частотой в области СВЧ.

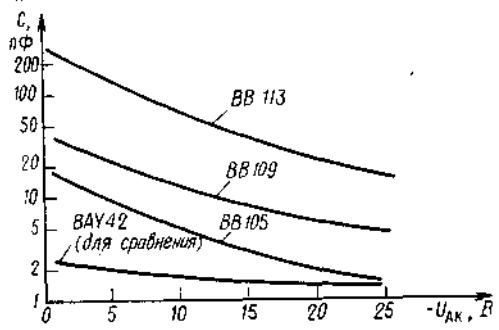


Рис. 3.11. Зависимость емкости р-п-перехода от напряжения.

Библиотека БГУИР

## 4. Транзистор и схемы на его основе

Транзистор — полупроводниковый элемент с тремя электродами, который служит для усиления или переключения сигнала. Различают кремниевые и германиевые транзисторы. Они бывают  $p-n-p$ - и  $n-p-n$ -типа. На рис. 4.1 и 4.2 показаны их условные обозначения.

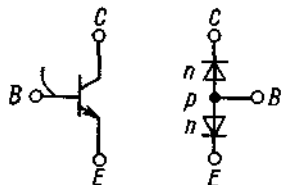


Рис. 4.1.  $n-p-n$ -транзистор и его диодная эквивалентная схема.

Транзистор состоит из двух противоположно включенных диодов, которые обладают одним общим  $n$ - или  $p$ -слоем. Элек-

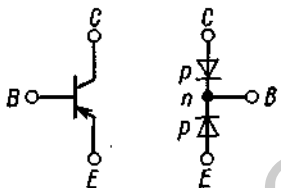


Рис. 4.2.  $p-n-p$ -транзистор и его диодная эквивалентная схема.

трод, связанный с ним, называется базой  $B$ . Два других электрода называются эмиттером  $E$  и коллектором  $C$ . Диодная эквивалентная схема, приведенная рядом с условным обозначением, поясняет структуру включения переходов транзистора. Хотя эта схема не характеризует полностью функции транзистора, она дает возможность представить действующие в нем обратные и прямые напряжения. Обычно переход эмиттер-база смещен в прямом направлении, а переход база-коллектор — в обратном. Поэтому источники напряжения должны быть включены, как показано на рис. 4.3 и 4.4.

Основная особенность транзистора состоит в том, что коллекторный ток  $I_C$  является кратным базовому току  $I_B$ . Их отношение  $\beta = I_C/I_B$  называют коэффициентом

усиления по току. Режим транзистора подробно описывается с помощью семейства его характеристик. Ниже рассматри-

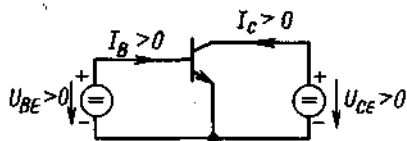


Рис. 4.3. Полярность включения  $n-p-n$ -транзистора.

ваются  $n-p-n$ -транзисторы. Для  $p-n-p$ -транзисторов знаки напряжений и токов следует изменить на противоположные.

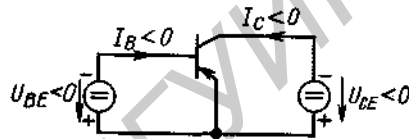


Рис. 4.4. Полярность включения  $p-n-p$ -транзистора.

### 4.1. ХАРАКТЕРИСТИКИ И ПАРАМЕТРЫ В РЕЖИМЕ МАЛЫХ СИГНАЛОВ

Для исследования свойств транзистора приложим входное напряжение  $U_{BE}$  и измерим выходной ток  $I_C$  как функцию выходного напряжения  $U_{CE}$ . Путем ступенчатого повышения входного напряжения получим семейство выходных характеристик (рис. 4.6).

Особенностью транзистора является тот факт, что коллекторный ток мало изменяется после достижения  $U_{CE}$  определенного значения. Этой особенностью обладает пентод. Напряжение, при котором характеристика имеет изгиб, называется напряжением насыщения.

Другой особенностью является то, что мало изменения входного напряжения оказывается достаточно для того, чтобы вызвать относительно большое изменение коллекторного тока. Это видно на передаточной характеристике, изображенной на рис. 4.5, которая представляет собой зависимость  $I_C$  от  $U_{BE}$ ; при этом  $U_{CE}$  варьируется как параметр. Известно, что передаточная характеристика транзистора, как и диода, имеет вид экспоненциальной функции. Однако в отличие от формулы

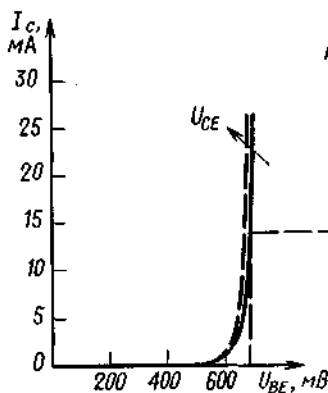


Рис. 4.5. Передаточная характеристика.

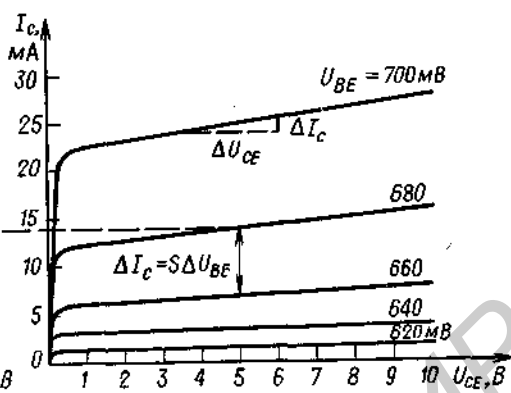


Рис. 4.6. Семейство выходных характеристик.

(3.1) поправочный коэффициент  $m$  в этом случае с большой точностью равен единице [4.1]. Тогда

$$I_C = I_S(T, U_{CE}) e^{U_{BE}/U_T}, \quad (4.1)$$

так что  $I_C$  больше обратного тока  $I_S$ .

Часто транзистор можно рассматривать как линейный усилитель. Это справедливо в рабочей точке  $I_{CA}, U_{CEA}$ , в окрестности которой осуществляется управление малым сигналом. При расчете схем характеристика заменяется касательной в рабочей точке. Увеличение тангенса угла наклона касательной означает увеличение дифференциального параметра (параметра малого сигнала).

Изменение коллекторного тока  $I_C$  в зависимости от  $U_{BE}$  характеризуется крутизной  $S$ :

$$S = \left. \frac{\partial I_C}{\partial U_{BE}} \right|_{U_{CE} = \text{const}}$$

Эту величину можно рассчитать, используя выражение (4.1):

$$S = \frac{I_S}{U_T} e^{U_{BE}/U_T} = \frac{I_C}{U_T}. \quad (4.2)$$

Таким образом, крутизна пропорциональна коллекторному току и не зависит от индивидуальных свойств каждого транзистора. Поэтому для ее определения не требуется измерений.

Зависимость коллекторного тока от напряжения коллектор-эмиттер характеризуется дифференциальным выходным сопротивлением

твлением

$$r_{CE} = \left. \frac{\partial U_{CE}}{\partial I_C} \right|_{U_{BE} = \text{const}}$$

Из рис. 4.6 видно, что с увеличением коллекторного тока оно уменьшается, так как наклон характеристики увеличивается. С высокой точностью сопротивление  $r_{CE}$  обратно пропорционально  $I_C$ , т.е.

$$r_{CE} = U_Y / I_C. \quad (4.3)$$

Коэффициент пропорциональности  $U_Y$  называется напряжением Эрли. Его можно определить, измерив  $r_{CE}$ . Тогда несложно рассчитать выходное сопротивление для любого коллекторного тока. Типовое значение  $U_Y$  находится в пределах 80–200 В для  $n-p-n$ -транзисторов и 40–150 В для  $p-n-p$ -транзисторов.

В отличие от электронной лампы входной ток транзистора не равен нулю. Для описания входной цепи транзистора как нагрузки, соединенной с входным источником напряжения, вводят дифференциальное входное сопротивление

$$r_{BE} = \left. \frac{\partial U_{BE}}{\partial I_B} \right|_{U_{CE} = \text{const}}$$

Его можно определить по входной характеристике  $I_B = f(U_{BE})$ , приведенной на рис. 4.7. Эта характеристика, как и передаточная характеристика (рис. 4.5), описывается экспоненциальной функцией. Таким образом, коллекторный ток пропорционален базовому току. Коэффициент пропор-

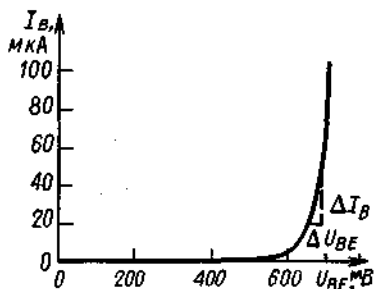


Рис. 4.7. Входная характеристика.

циональности  $\beta = I_C/I_B$  называют коэффициентом статического усиления по току. Однако пропорциональность имеет место только в ограниченной области тока, так как  $\beta$  зависит от  $I_C$ . Эта зависимость показана на рис. 4.8. Дифференциальный коэффициент усиления по току в рабочей точке

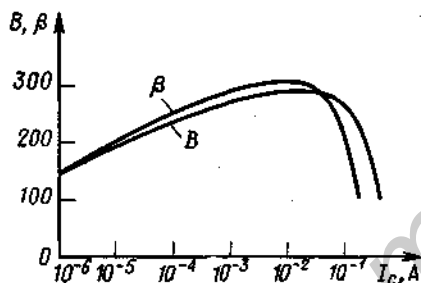


Рис. 4.8. Типовые зависимости коэффициентов статического и динамического усиления по току от коллекторного тока для маломощного транзистора.

определяется выражением

$$\beta = \left. \frac{\partial I_C}{\partial I_B} \right|_{U_{CE} = \text{const}}$$

Зависимость этой величины от  $I_C$  тоже представлена на рис. 4.8. У мощных транзисторов максимум коэффициента усиления соответствует диапазону токов, измеряемых в амперах, а абсолютное его значение значительно ниже, чем у мало-мощных транзисторов. Зная  $\beta$  и крутизну, можно рассчитать входное сопротивление  $r_{BE}$ :

$$\begin{aligned} r_{BE} &= \partial U_{BE} / \partial I_B = \partial U_{BE} / (\partial I_C / \beta) = \beta / S = \\ &= \beta U_T / I_C. \end{aligned} \quad (4.4)$$

В координатах рис. 4.7 можно изобразить семейство кривых с  $U_{CE}$  в качестве параметра. Однако зависимость от  $U_{CE}$  так незначительна, что кривые практически совпадают. При малых сигналах эта зависимость характеризуется коэффициентом обратной передачи по напряжению и обратной крутизной:

$$A_r = \left. \frac{\partial U_{BE}}{\partial U_{CE}} \right|_{I_B = \text{const}}$$

$$S_r = \left. \frac{\partial I_B}{\partial U_{CE}} \right|_{U_{BE} = \text{const}} = - \frac{A_r}{r_{BE}}$$

При малых коллекторных токах коэффициент обратной передачи по напряжению положителен, при больших — отрицателен. Абсолютное значение его не превышает  $10^{-4}$ . Поэтому влиянием обратной передачи практически можно пренебречь. При высоких частотах обратную передачу все же приходится учитывать. Ее же следует принимать во внимание при рассмотрении влияния емкости коллектор-база. К этому вопросу мы еще вернемся в гл. 14.

## 4.2. СХЕМА С ОБЩИМ ЭМИТТЕРОМ

Имеются три основные схемы включения транзистора в усилительные цепи. В зависимости от того, присоединен эмиттер, коллектор или база к общей точке, различают соответственно схемы с общим эмиттером, коллектором или базой. Рассмотрим эти разновидности схем, так как они образуют основу устройств транзисторов. Для наглядности рассмотрения будем исходить из  $n-p-n$ -транзисторов и используем  $p-n-p$ -транзистор только там, где это необходимо. Во всех схемах можно заменить  $n-p-n$ -транзисторы на  $p-n-p$ -транзисторы, поменяв одновременно полярность питающих напряжений (и электролитических конденсаторов). Параметром, который можно положить в основу рассмотрения, является напряжение база-эмиттер в рабочей точке  $U_{BEA}$ , составляющее для кремниевых транзисторов  $\sim 0,6$  В, а для германиевых — примерно 0,2 В. Кроме того, необходим

учесть, что обратный ток германиевых транзисторов намного больше, чем у кремниевых.

#### 4.2.1. ПРИНЦИП РАБОТЫ

Для анализа схемы с общим эмиттером (рис. 4.9) приложим такое входное напряжение  $U_e \approx 0,6$  В, чтобы мог протекать коллекторный ток порядка миллиампер.

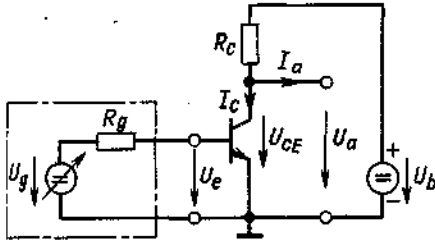


Рис. 4.9. Полная схема.

Полные дифференциалы равны

$$dI_B = \left. \frac{\partial I_B}{\partial U_{BE}} \right|_{U_{CE}} \cdot dU_{BE} + \left. \frac{\partial I_B}{\partial U_{CE}} \right|_{U_{BE}} \cdot dU_{CE},$$

$$dI_C = \left. \frac{\partial I_C}{\partial U_{BE}} \right|_{U_{CE}} \cdot dU_{BE} + \left. \frac{\partial I_C}{\partial U_{CE}} \right|_{U_{BE}} \cdot dU_{CE}.$$

Полученные частные производные упоминались в предыдущих разделах. Учитывая введенные выше обозначения и пренебре-

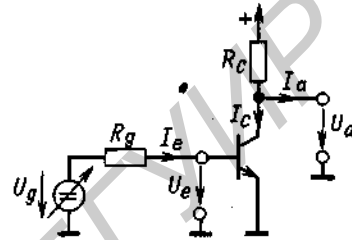


Рис. 4.10. Упрощенное изображение.

Коэффициент усиления по напряжению

$$A = \Delta U_a / \Delta U_e = -S(R_C \parallel r_{CE})$$

Входное сопротивление  $r_e = r_{BE}$

Выходное сопротивление  $r_a = R_C \parallel r_{CE}$

Если входное напряжение повысить на небольшую величину  $\Delta U_e$ , то коллекторный ток увеличится (рис. 4.5 и 4.6). Поскольку выходные характеристики проходят почти горизонтально, можно сделать допущение о том, что ток  $I_C$  зависит только от  $U_{BE}$ , но не зависит от  $U_{CE}$ . Тогда увеличение  $I_C$  составит

$$\Delta I_C \approx S \cdot \Delta U_{BE} = S \cdot \Delta U_e.$$

Так как коллекторный ток источника напряжения протекает через сопротивление  $R_C$ , то падение напряжения на  $R_C$  тоже повышается и выходное напряжение  $U_a$  возрастает на величину

$$\Delta U_a = -\Delta I_C \cdot R_C \approx -SR_C \cdot \Delta U_e.$$

Таким образом, схема обеспечивает коэффициент усиления по напряжению

$$A = \Delta U_a / \Delta U_e \approx -SR_C. \quad (4.5)$$

Для анализа схемы установим взаимосвязь между входными и выходными величинами транзистора:

$$I_B = I_B(U_{BE}, U_{CE}), \quad I_C = I_C(U_{BE}, U_{CE}).$$

гая обратной передачей ( $S_e = \partial I_B / \partial U_{CE} \approx 0$ ), получим основные уравнения

$$dI_B = (1/r_{BE}) \cdot dU_{BE}, \quad (4.6)$$

$$dI_C = S \cdot dU_{BE} + (1/r_{CE}) \cdot dU_{CE}. \quad (4.7)$$

Эту систему уравнений можно записать в матричной форме:

$$\begin{pmatrix} dI_B \\ dI_C \end{pmatrix} = \begin{pmatrix} 1/r_{BE} & 0 \\ S & 1/r_{CE} \end{pmatrix} \begin{pmatrix} dU_{BE} \\ dU_{CE} \end{pmatrix}.$$

Согласно теории четырехполюсников, приведенная выше матрица коэффициентов называется Y-матрицей. Наряду с ней используется также H-матрица:

$$\begin{pmatrix} dU_{BE} \\ dI_C \end{pmatrix} = H_e \begin{pmatrix} dI_B \\ dU_{CE} \end{pmatrix}.$$

Между элементами этих матриц существуют следующие взаимосвязи:

$$1/r_{BE} = y_{11e} = 1/h_{11e}$$

$$S_e = y_{12e} = -h_{12e}/h_{11e} \approx 0,$$

$$S = y_{21e} = h_{21e}/h_{11e} = \beta/r_{BE},$$

$$1/r_{CE} = y_{22e} = (1/h_{11e})(h_{11e}h_{22e} - h_{21e}h_{12e}) \approx h_{22e}$$

В дальнейшем будут использованы только основные уравнения (4.6) и (4.7). Для точного расчета коэффициента усиления по напряжению воспользуемся выражением (4.7) и перепишем соотношения, вытекающие из рис. 4.10, для случая  $I_a = 0$ :

$$U_{BE} = U_e, \quad U_{CE} = U_a, \quad dU_a = -dI_C R_C$$

При этом получим

$$dU_a/R_C = S dU_e + dU_a/r_{CE}$$

Разрешив это уравнение относительно  $dU_a$ , определим коэффициент усиления по напряжению

$$A = dU_a/dU_e = -S(R_C r_{CE})/(R_C + r_{CE}) = -S(R_C \parallel r_{CE}) \quad (4.8)$$

Для граничного случая, когда  $R_C \ll r_{CE}$ , находим  $A = -SR_C$ , что совпадает с (4.5). С учетом формулы (4.2) получаем

$$A = -I_C R_C / U_T \quad (4.9)$$

Таким образом, коэффициент усиления по напряжению пропорционален падению напряжения на коллекторном сопротивлении  $R_C$ .

Поясним полученное соотношение с помощью числового примера. Нужно рассчитать коэффициент усиления по напряжению при  $I_C = 1$  мА и  $R_C = 5$  кОм. Из формулы (4.2) при токе, равном 1 мА, находим крутизну  $S = 1$  мА/26 мВ = 38,5 мА/В. При токе 1 мА типовое значение  $r_{CE}$  равно 100 кОм. По формуле (4.8) определяем коэффициент усиления по напряжению

$$A = -38,5 \text{ мА/В} (5 \text{ кОм} \parallel 100 \text{ кОм}) = -183$$

Принимая приближенно, что  $R_C \ll r_{CE}$ , из равенства (4.9) находим

$$A \approx -\frac{5 \text{ В}}{26 \text{ мВ}} = -192$$

Рассмотрим другой граничный случай:  $R_C \gg r_{CE}$ . Это неравенство трудновыполнимо при использовании омического коллек-

торного сопротивления, так как падение напряжения на  $R_C$ , согласно формуле (4.3), должно быть велико по сравнению с  $U_T \approx 100$  В. Указанный выше случай можно реализовать, применив источник стабильного тока в качестве коллекторного сопротивления. Как будет показано в разд. 4.5, это достигается при высоком дифференциальном сопротивлении и малом абсолютном падении напряжения. Из формулы (4.8) при  $R_C \gg r_{CE}$  находим коэффициент максимального усиления

$$\mu = \lim_{R_C \rightarrow \infty} |A| = S r_{CE}$$

Этот коэффициент не зависит от коллекторного тока, потому что величина  $S$  прямо пропорциональна, а  $r_{CE}$  обратно пропорциональна  $I_C$ . С учетом формул (4.2) и (4.3) окончательно получаем

$$\mu = S r_{CE} = (I_C / U_T) (U_T / I_C) = U_T / U_T \quad (4.10)$$

Типовые значения коэффициента усиления  $\mu$  для  $n-p-n$ -транзисторов находятся в пределах 3000 ÷ 7500, а для  $p-n-p$ -транзисторов они составляют 1500 ÷ 5500.

### Входное и выходное сопротивления

Выше было показано, как рассчитать обеспечиваемое транзистором усиление приращений входного напряжения. Подключение источника напряжения к входному сопротивлению  $r_e = dU_e/dI_e$  приводит к падению напряжения на внутреннем сопротивлении  $R_g$  источника. В связи с тем что  $r_e$  и  $R_g$  образуют делитель напряжения, на входе схемы появляется сигнал

$$dU_e = [r_e / (r_e + R_g)] dU_g$$

Из основного уравнения (4.6) с учетом  $dU_{BE} = dU_e$  и  $dI_B = dI_e$  получаем  $r_e = r_{BE}$ . Из формулы (4.4) находим

$$r_e = r_{BE} = \beta / S = \beta U_T / I_C \quad (4.11)$$

Следовательно, это сопротивление тем больше, чем меньше коллекторный ток и чем больше коэффициент усиления по току  $\beta$ . Поскольку коэффициент усиления по напряжению не зависит от  $I_C$ , можно

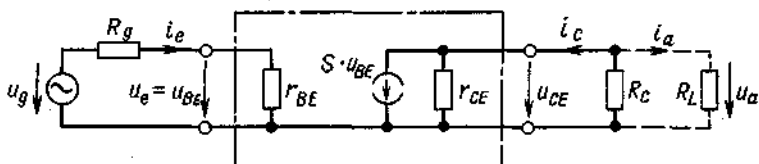


Рис. 4.11. Представление схемы с общим эмиттером на базе эквивалентной схемы транзистора для малых сигналов.

выбрать значение коллекторного тока таким, чтобы входное сопротивление было значительно больше  $R_g$ .

Зная  $A$  и  $r_e$ , можно рассчитать выходное напряжение  $dU_a$  при малом сигнале для ненагруженного случая, т.е. при  $dI_a = 0$ . При расчете коэффициента усиления по напряжению для реальной нагрузки необходимо учесть выходное сопротивление схемы  $r_a$ , которое показывает, как снизится выходное напряжение, если на выходе протекает ток  $dI_a$ , а напряжение сигнала  $U_g$  постоянно. Внутреннее сопротивление источника напряжения определяется следующим образом:

$$r_a = - \left. \frac{\partial U_a}{\partial I_a} \right|_{U_g = \text{const}}$$

При нагрузке  $R_L$  на выходе образуется делитель напряжения из сопротивлений  $r_a$  и  $R_L$ , т.е. коэффициент усиления по напряжению уменьшается в  $R_L/(r_a + R_L)$  раз. Эта величина, меньшая, чем  $\mu$ , называется коэффициентом усиления при нагрузке  $A_b$ . С целью расчета  $r_a$ , согласно правилу узлов для выхода схемы рис. 4.10, запишем равенство

$$-dI_C - dI_a - dU_a/R_C = 0.$$

Подставив в основное уравнение (4.7), получим

$$-dI_a - dU_a/R_C = S dU_{BE} + (1/r_{CE}) dU_a.$$

Вследствие незначительной обратной передачи из  $dU_g = 0$  следует, что  $dU_{BE} = 0$  и

$$r_a = -dU_a/dI_a = R_C r_{CE} / (R_C + r_{CE}) = R_C \parallel r_{CE}. \quad (4.12)$$

С учетом формул (4.8) и (4.12) получим коэффициент усиления

$$A_b = \frac{AR_L}{R_L + r_a} = -S \frac{R_C r_{CE} R_L}{R_C r_{CE} + R_L R_C + R_L r_{CE}} = -S (R_C \parallel r_{CE} \parallel R_L). \quad (4.13)$$

Таким образом, в случае малых сигналов сопротивления  $R_C$ ,  $r_{CE}$  и  $R_L$  соединены параллельно. На этом результате основано построение эквивалентной схемы для малых сигналов (рис. 4.11). Легко убедиться, что для обведенной рамкой части схемы в окрестности рабочей точки справедливы основные уравнения (4.6) и (4.7). Поскольку процесс анализируется при малых сигналах, то представим источник напряжения в виде последовательно включенных источника постоянного напряжения  $U_a$  и источника переменного напряжения  $u$ . Амплитуда последнего выбрана настолько малой, что приближенно она может рассматриваться как дифференциал  $dU$ , поэтому

$$U_g = U_{gA} + u_g \text{ при } dU_g = u_g.$$

Аналогично ток может быть записан в виде суммы постоянной и переменной составляющих. В малосигнальной эквивалентной схеме изображены только переменные составляющие напряжений и токов. Представляя дифференциальные сопротивления как омические, используем правила расчета линейных цепей. При этом источник питающего напряжения рассматривается как коротко замкнутая перемычка, поскольку переменная составляющая его напряжения равна нулю.

Сравнение со схемой, представленной на рис. 4.9, показывает, что коллекторное сопротивление  $R_C$  включено между коллектором транзистора и общей точкой. Оно подключено параллельно  $r_{CE}$  и  $R_L$ . Как показано на рис. 4.11, через параллельное соединение протекает ток  $S u_{BE}$ . Эквивалентная схема наглядно иллюстрирует соотношения между  $A_b$ ,  $A$ ,  $r_a$  и  $r_e$ .



#### 4.2.2. НЕЛИНЕЙНЫЕ ИСКАЖЕНИЯ

Если амплитуда входного сигнала  $u_e$  достаточно велика, то из-за нелинейности передаточной характеристики возникают искажения. Мерой искажений служит коэффициент нелинейных искажений

$$K = \sqrt{\sum_{n=1}^{\infty} \hat{U}_n^2 / \hat{U}_0}$$

Он определяет отношение усредненной амплитуды высших гармоник к амплитуде первой гармоники на выходе, если на входе в окрестности рабочей точки приложено синусоидальное управляющее напряжение, описываемое выражением

$$U_e(t) = U_{eA} + \hat{U}_e \sin \omega t.$$

Используя уравнение (4.1), получим выражение для коллекторного тока при больших сигналах:

$$I_C(t) = I_S e^{U_{eA}/U_T} e^{(\hat{U}_e/U_T) \sin \omega t}$$

Разложение в степенной ряд дает

$$I_C(t) = I_S e^{U_{eA}/U_T} \left[ 1 + \frac{\hat{U}_e}{U_T} \sin \omega t + \frac{\hat{U}_e^2}{2U_T^2} (1 - \cos 2\omega t) + \dots \right].$$

Запишем дробь, знаменателем которой является амплитуда первой гармоники, а числителем — амплитуда ближайшей к ней гармоники:

$$K \approx \hat{I}_{C1} / \hat{I}_{C0} = \hat{U}_e / 4U_T$$

Таким образом, коэффициент нелинейных искажений пропорционален амплитуде входного сигнала и не зависит от положения рабочей точки. Рассчитаем значение амплитуды выходного сигнала, при которой коэффициент нелинейных искажений не превышает 1%:

$$U_{e \max} = 4U_T / 100 \approx 1 \text{ мВ.}$$

При усилении по напряжению  $A \approx 200$  максимальное значение амплитуды выходного сигнала составляет около 200 мВ.

#### 4.2.3. СХЕМА С ОБЩИМ ЭМИТТЕРОМ И ОТРИЦАТЕЛЬНОЙ ОБРАТНОЙ СВЯЗЬЮ ПО ТОКУ

Для уменьшения нелинейных искажений можно использовать отрицательную обратную связь. При этом часть выходного сигнала подается обратно на вход, чтобы противодействовать входному сигналу. Вследствие этого уменьшается усиление, однако с помощью отрицательной обратной связи можно обеспечить, чтобы усиление в основном определялось соотношением омических сопротивлений и практически не зависело от нелинейной передаточной характеристики транзистора.

В схеме, изображенной на рис. 4.12, отрицательная обратная связь реализована

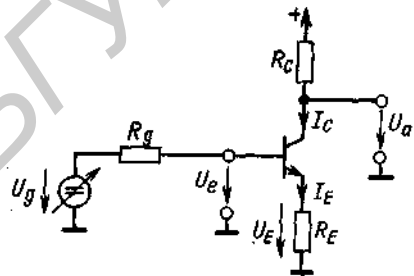


Рис. 4.12. Схема с общим эмиттером и отрицательной обратной связью по току.

Коэффициент усиления по напряжению

$$A = \frac{dU_a}{dU_e} = - \frac{R_C}{R_E + (U/S) + (R_C/\mu)}$$

Входное сопротивление  $r_i \approx r_{BE} + \beta R_E$ .  
Выходное сопротивление  $r_o \approx R_C$ .

с помощью введенного в эмиттерную цепь сопротивления  $R_E$ . С увеличением напряжения  $U_e$  повышается коллекторный ток. Поскольку  $I_E \approx I_C$ , то увеличивается падение напряжения на  $R_E$ :  $U_E = I_E R_E$ . Разность  $U_{BE} = U_e - U_E$  составляет часть входного напряжения  $\Delta U_e$ . Это напряжение, приложенное к эмиттеру, противодействует усилению. Следовательно, имеем отрицательную обратную связь. Поскольку она вызвана протеканием эмиттерного тока, то можно назвать отрицательной обратной связью по току или последовательной отрицательной обратной связью.

Если в первом приближении пренебречь изменением  $U_{BE}$ , то получим  $\Delta U_E \approx \Delta U$ . В связи с тем что через  $R_C$  протекает ток

тически тот же ток, что и через  $R_E$ , изменение падения напряжения на  $R_C$  больше, чем  $\Delta U_E$ , в  $R_C/R_E$  раз. Следовательно, коэффициент усиления по напряжению схемы с отрицательной обратной связью приближенно определяется как

$$A = \Delta U_a / \Delta U_e \approx -R_C / R_E.$$

В полученное выражение не входят параметры транзистора, зависящие от тока. Для точного расчета коэффициента усиления по напряжению возьмем соотношения для схемы, представленной на рис. 4.12:

$$dU_{BE} = dU_e - dU_E, \quad dU_a = -R_C dI_C,$$

$$dU_{CE} = dU_a - dU_E, \quad dU_E \approx R_E dI_C,$$

и подставим их в основное уравнение (4.7). Учитывая, что  $Sr_{CE} = \mu \gg 1$ , получим

$$\begin{aligned} A &= dU_a / dU_e = \\ &= -SR_C / (1 + SR_E + R_C / r_{CE}) = (4.14) \\ &= -R_C / (R_E + 1/S + R_C / \mu). \end{aligned}$$

Для анализа граничного случая рассмотрим обратную величину

$$\frac{1}{A} = \frac{1}{S(R_C \parallel r_{CE})} + \frac{R_E}{R_C}. \quad (4.15)$$

При  $R_E \rightarrow 0$  находим, что  $A \rightarrow -S(R_C \parallel r_{CE})$ , т.е., как и следовало ожидать,  $A$  стремится к тому значению, которое имеет место в случае отсутствия обратной связи. При глубокой отрицательной обратной связи, когда  $R_C / R_E \ll S(R_C \parallel r_{CE})$ ,

$$A = -R_C / R_E, \quad (4.16)$$

что соответствует приведенному выше результату, который был получен с помощью физических рассуждений.

#### Расчет входного сопротивления

Как мы видели, отрицательная обратная связь по току вызывает стабилизацию  $U_{BE}$  и уменьшение коэффициента усиления по напряжению. По этой же причине снижается входной ток  $dI_B$  и увеличивается входное сопротивление, причем в то же

число раз, в которое снижается коэффициент усиления по напряжению. С учетом соотношения  $r_{CE} \gg R_C$  получаем

$$\begin{aligned} r_e &= r_{BE} (1 + SR_E) = r_{BE} + \beta R_E = \\ &= \beta (1/S + R_E). \end{aligned} \quad (4.17)$$

Вследствие отрицательной обратной связи по току выходное сопротивление растет незначительно и стремится (в случае глубокой отрицательной обратной связи) к  $R_C$ .

#### 4.2.4. ОТРИЦАТЕЛЬНАЯ ОБРАТНАЯ СВЯЗЬ ПО НАПРЯЖЕНИЮ

Другой вариант отрицательной обратной связи основан на том, что в соответствии с рис. 4.13 ток  $I_N$ , пропорциональный выходному напряжению, может

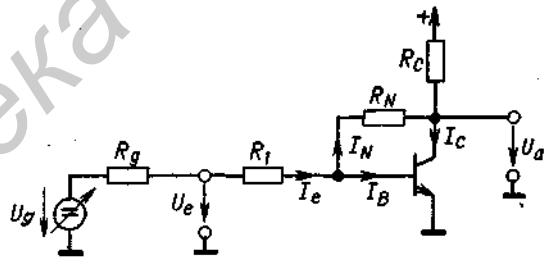


Рис. 4.13. Схема с общим эмиттером и отрицательной обратной связью по напряжению.

Коэффициент усиления по напряжению

$$\frac{1}{A} = \frac{dU_e}{dU_a} = \frac{1 + R_1 / (r_{BE} \parallel R_N)}{S(R_C \parallel r_{CE} \parallel R_N)} + \frac{R_E}{R_N}.$$

Входное сопротивление  $r_e \approx R_1$ .

$$\text{Выходное сопротивление } r_a = \frac{R_N}{\beta} \left( 1 + \frac{r_{BE}}{R_1 + R_g} \right) + \frac{1}{S}.$$

вычитаться из тока  $I_C$ , пропорционального выходному напряжению. Поскольку схема с общим эмиттером инвертирует сигнал, то входное напряжение при этом уменьшается (параллельная отрицательная обратная связь). Для того чтобы проиллюстрировать работу схемы, увеличим входное напряжение на величину  $\Delta U_e$ . В результате повысится напряжение  $U_{BE}$ , а выходное напряжение уменьшится на величину  $|\Delta U_a| \gg \Delta U_{BE}$ . Если принять, что сопротивление  $R_N$  имеет тот же порядок величины,

что  $r_{BE}$ , то изменение тока  $\Delta I_B \ll \Delta I_N$ . При этом  $\Delta I_N \approx \Delta I_e$ . Если выбрать сопротивление  $R_1$  достаточно большим, так что  $\Delta U_e \gg \Delta U_{BE}$ , то получим

$$\Delta I_e \approx \Delta U_e / R_1.$$

При этом изменение выходного напряжения

$$\begin{aligned} \Delta U_a &= \Delta U_{BE} - \Delta I_N R_N \approx -\Delta I_N R_N \approx \\ &\approx - (R_N / R_1) \Delta U_e. \end{aligned}$$

Для точного расчета коэффициента усиления по напряжению применим правило узлов для базового и коллекторного выводов; в результате найдем

$$\begin{aligned} dI_e - dI_B - dI_N &= 0, \\ dI_N - dI_C - dU_a / R_C &= 0. \end{aligned}$$

С учетом соотношений  $dI_e = (dU_e - dU_{BE}) / R_1$  и  $dI_N = (dU_{BE} - dU_a) / R_N$ , а также основных уравнений (4.6) и (4.7) получим коэффициент усиления по напряжению

$$\begin{aligned} \frac{1}{A} &= \frac{dU_e}{dU_a} = \\ &= - \frac{1 + R_1 / (r_{BE} \parallel R_N)}{[S - (1/R_N)] (R_C \parallel r_{CE} \parallel R_N)} - \frac{R_1}{R_N}. \end{aligned}$$

При  $R_N \gg 1/S$  находим

$$\frac{1}{A} = - \frac{1 + R_1 / (r_{BE} \parallel R_N)}{S (R_C \parallel r_{CE} \parallel R_N)} - \frac{R_1}{R_N}. \quad (4.18)$$

При  $R_1 \rightarrow 0$  выражение (4.18) преобразуется в формулу для коэффициента усиления без отрицательной обратной связи:

$$A = -S (R_C \parallel r_{CE} \parallel R_N).$$

Отсюда видно, что резистор  $R_N$  должен быть больше  $R_C$ , так как в противном случае коэффициент усиления по напряжению уменьшится, что снижает усиление  $A$ . С другой стороны, мы видели, что  $R_N$  не может быть намного больше  $r_{BE}$ , так как иначе отрицательная обратная связь не действует. Необходимым компромиссом

является выбор  $R_N \approx R_C \approx r_{BE}$ . Для случая глубокой отрицательной обратной связи, когда  $R_1$  на порядок отличается от  $R_N$ , коэффициент усиления по напряжению

$$A = -R_N / R_1, \quad (4.19)$$

что легко установить с помощью физических рассуждений.

Входное сопротивление несложно рассчитать, исходя из следующих соображений. Изменение напряжения  $\Delta U_{BE}$  приводит к изменению выходного напряжения  $\Delta U_a = -S (R_C \parallel r_{CE} \parallel R_N) \Delta U_{BE}$ . Поэтому изменение тока через  $R_N$  составляет

$$\Delta I_N = \frac{\Delta U_{BE} - \Delta U_a}{R_N} \approx \frac{\Delta U_{BE}}{R_N} S (R_C \parallel r_{CE} \parallel R_N).$$

Таким образом, резистор отрицательной обратной связи  $R_N$  воздействует на входное сопротивление как резистор  $R_N / S (R_C \parallel r_{CE} \parallel R_N)$ , включенный между базой и общей точкой. При этом получим

$$r_e = R_1 + \left[ r_{BE} \parallel \frac{R_N}{S (R_C \parallel r_{CE} \parallel R_N)} \right] \approx R_1. \quad (4.20)$$

Вследствие отрицательной обратной связи по напряжению выходное сопротивление тоже уменьшается. Это происходит потому, что одновременно с коллекторным потенциалом возрастает базовый ток через резистор  $R_N$ . В связи с этим изменение выходного напряжения приводит к возрастанию коллекторного тока. С учетом принятых допущений получаем

$$\begin{aligned} r_o &= - \left. \frac{\partial U_a}{\partial I_a} \right|_{U_e = \text{const}} \approx \\ &\approx \left[ \frac{R_N}{\beta} \left( 1 + \frac{r_{BE}}{R_1 + R_e} \right) \right] \parallel [R_C \parallel r_{CE} \parallel R_N]. \quad (4.21) \end{aligned}$$

#### 4.2.5. УСТАНОВКА РАБОЧЕЙ ТОЧКИ

Приведенные выше соображения справедливы в режиме работы транзистора при малых сигналах в заданной рабочей точке  $I_{CA}, U_{CEA}$ . Для установки рабочей точки по-

следовательно с источником напряжения малого сигнала можно включить источник напряжения величиной  $U_{BEA}$  (рис. 4.14). Однако это решение из-за наличия незаземленного источника напряжения неэкономично. Поэтому базовое напряжение  $U_{BEA}$

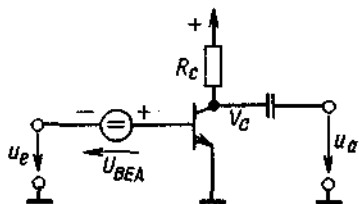


Рис. 4.14. Принцип установки рабочей точки.

обеспечивается источником питающего напряжения  $V^+$ , а база присоединяется к источнику переменного напряжения  $u_e$  через конденсатор (рис. 4.15). Выходное напряжение  $u_a$  снимается с выхода через другой конденсатор. Таким образом, схема содержит два фильтра верхних частот, нижняя

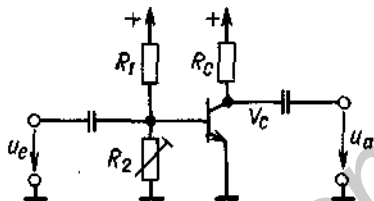


Рис. 4.15. Установка рабочей точки с помощью базового делителя напряжения.

граничная частота которых должна быть выбрана так, чтобы полностью пропускались нижние частоты сигнала.

Из рассмотрения крутой части передаточной характеристики, изображенной на рис. 4.5, видно, что влияние малых отклонений напряжения  $U_{BEA}$  на  $I_C$  существенно. Небольшие отклонения  $U_{BEA}$  вызывают значительные отклонения коллекторного тока, поэтому вследствие неизбежного разброса параметров  $U_{BEA}$  необходимо регулировать индивидуально для каждого отдельного транзистора с помощью подстроечного резистора  $R_2$ . Кроме того, схема особенно чувствительна к температурному дрейфу. Напряжение база-эмиттер, соответствующее определенному коллекторному току, уменьшается на 2 мВ при повышении температуры на один гра-

дус. Это обстоятельство наглядно иллюстрируется на рис. 4.16 с помощью фиктивного источника напряжения в базовом выводе. Напряжение этого источника при комнатной температуре равно нулю и увеличивается на 2 мВ при повышении темпе-

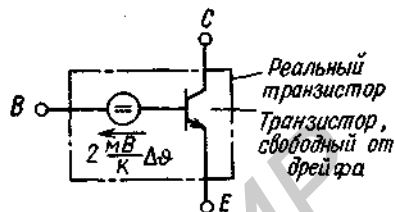


Рис. 4.16. Эквивалентная схема для эффекта дрейфа напряжения база-эмиттер.

ратуры на один градус. Этот источник включается последовательно с изображенным на рис. 4.15 источником напряжения сигнала, что приводит к следующей величине дрейфа потенциала коллектора при отсутствии сигнала:

$$\partial V_{CA} / \partial \theta = A \cdot 2 \text{ мВ/К} \approx -300 \text{ мВ/К}.$$

Таким образом, при повышении температуры на  $20^\circ$  потенциал коллектора при отсутствии сигнала уменьшится примерно на 6 В. Такое большое отклонение от заданной рабочей точки является недопустимо большим.

#### Установка рабочей точки с помощью базового тока

Влияние  $U_{BE}$  на потенциал коллектора при отсутствии сигнала можно устранить, установив рабочую точку с помощью стабильного базового тока. Для этого база соединяется с источником питающего напряжения через высокоомное сопротивление (рис. 4.17). Исходя из необходимого

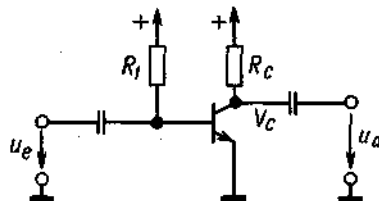


Рис. 4.17. Установка рабочей точки с помощью стабильного базового тока.

коллекторного тока  $I_C$ , при отсутствии сигнала получим базовый ток

$$I_B = I_C / \beta.$$

Этот ток должен протекать через  $R_1$ , величину которого определим из выражения

$$R_1 = (V^+ - U_{BEA}) / I_B \approx V^+ / I_B.$$

Поскольку  $V^+$ , как правило, велико по сравнению с  $U_{BEA}$ , то  $U_{BEA}$  практически не влияет на базовый ток. Это в значительной степени устраняет источник дрейфа. Однако температурная зависимость коэффициента усиления по току  $\beta$  остается, причем  $\beta$  увеличивается примерно на 1% при повышении температуры на один градус. Кроме того, недостатком является то обстоятельство, что относительно большие разбросы  $\beta$  существенно изменяют коллекторный ток и потенциал коллектора при отсутствии сигнала.

При использовании германиевых транзисторов в этой схеме необходимо принимать во внимание обратные токи, так как они примерно в 1000 раз больше, чем у кремниевых транзисторов. Обратный ток перехода коллектор-база  $I_{CBO}$  не проходит в этом случае через низкоомное сопротивление по пути к общей точке, поэтому он складывается с базовым током; следовательно,

$$I_C = I_{CBO} + \beta(I_B + I_{CBO}).$$

Так как для германиевых транзисторов токи  $I_B$  и  $I_{CBO}$  имеют один и тот же порядок, то они вносят значительную нестабильность рабочей точки. Поэтому рассмотренная схема так же мало подходит для германиевых транзисторов, как и предыдущая.

Входное сопротивление схемы  $r_e = R_1 \parallel r_{BE}$  значительно больше, чем при установке рабочей точки с помощью делителя напряжения. Это является недостатком, так как транзистор довольно долго остается закрытым при воздействии большого положительного входного импульса. В результате вместо кратковременного заряда конденсатора  $C$  через переход база-эмиттер происходит медленный разряд его через резистор  $R_1$ .

### Установка рабочей точки с помощью отрицательной обратной связи по току

Улучшение стабильности рабочей точки достигается при использовании отрицательной обратной связи на низких частотах. Для этой цели служит цепь  $R_E C_E$  на рис. 4.18. При этом дрейф напряжения база-эмиттер усиливается в  $R_C / R_E$  раз. Ва-

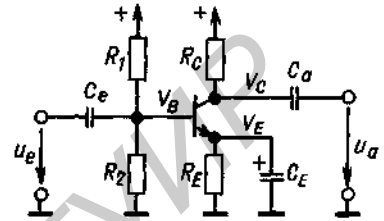


Рис. 4.18. Стабилизация рабочей точки с помощью отрицательной обратной связи по постоянному току.

риант с использованием двух источников — положительной и отрицательной полярности — приведен на рис. 4.19. В этом случае базовый потенциал при отсутствии сигнала

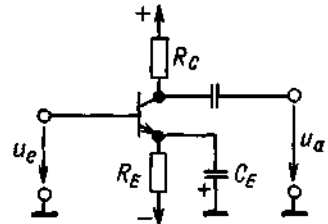


Рис. 4.19. Упрощенная схема стабилизации рабочей точки с дополнительным отрицательным питающим напряжением.

можно сделать равным нулю; делитель напряжения на входе становится излишним, если входной источник обеспечивает цепь для постоянного базового тока при отсутствии сигнала.

Если отрицательная обратная связь нежелательна, конденсатор  $C_E$  должен шунтировать переменное напряжение в требуемой области частот. Для определения требований к его номиналу рассмотрим частотную характеристику усиления, обусловленную  $C_E$ . С этой целью заменим в формуле (4.14)  $R_E$  на

$$Z_E = R_E \parallel \frac{1}{j\omega C_E} = \frac{R_E}{1 + j\omega R_E C_E}. \quad (4.22)$$

При частотах выше  $f_1 = 1/2\pi R_E C_E$  модуль полученного импеданса уменьшается, т.е. коэффициент усиления возрастает пропорционально частоте и достигает значения  $SR_C$  (рис. 4.20). Отсюда следует, что

$$f_2 = \frac{SR_C}{R_C/R_E} f_1 = SR_E f_1 = \frac{1}{2\pi C_E/S}. \quad (4.23)$$

Если требуется осуществить неглубокую отрицательную обратную связь по переменному напряжению, можно включить

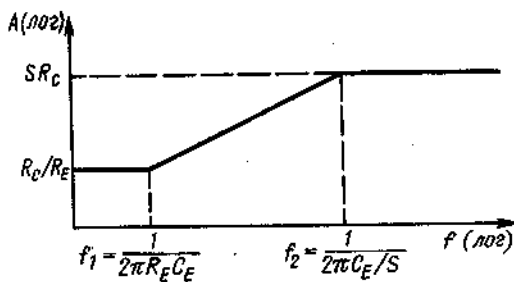


Рис. 4.20. Воздействие конденсатора  $C_E$  на частотную характеристику усиления.

резистор  $R_E' < R_E$  последовательно с конденсатором  $C_E$ .

Выбор параметров схемы, изображенной на рис. 4.18, поясним на числовом примере. Источник имеет внутреннее сопротивление  $R_g = 10$  кОм. Коэффициент усиления по току транзистора  $B = \beta \approx 250$ , питающее напряжение  $V^+ = 15$  В. Для того чтобы источник сигнала не был слишком сильно нагружен, выберем коллекторный ток небольшим, таким, чтобы для переменных напряжений входное сопротивление составило не менее 20 кОм. Это входное сопротивление состоит из параллельно соединенных сопротивлений  $R_1$ ,  $R_2$  и  $r_{BE}$ , так как конденсатор  $C_E$  в рассматриваемой области частот можно представить в виде короткозамкнутой перемычки. Выберем  $I_C = 200$  мкА и из формулы (4.11) найдем

$$r_{BE} = \frac{\beta U_T}{I_C} = \frac{250 \cdot 26 \text{ мВ}}{200 \text{ мкА}} = 32,5 \text{ кОм}.$$

Если делитель напряжения  $R_1 R_2$  выбрать надлежащим образом, то можно выполнить указанное выше требование обеспечения результирующего входного сопротивления 20 кОм.

Далее необходимо установить потенциал при отсутствии сигнала. Стабильность рабочей точки тем лучше, чем больше падение постоянного напряжения на  $R_E$ , так как в этом случае изменение  $U_{BE}$  остается меньше  $V_E$  и, следовательно, влияние коллекторного тока будет незначительным. Если выбрать  $V_E = 2$  В, то коллекторный ток изменится только на

$$\frac{\partial I_C / \partial \theta}{I_C} \approx \frac{\partial V_E / \partial \theta}{V_E} = \frac{2 \text{ мВ/К}}{2 \text{ В}} = 0,1\%.$$

При установке потенциала коллектора в отсутствие сигнала  $V_{CA}$  необходимо следить за тем, чтобы напряжение коллектор-эмиттер транзистора во время его работы не падало до напряжения насыщения  $U_{CE\text{нас}} \approx 0,3$  В, поскольку в противном случае параметры  $\beta$ ,  $S$  и  $r_{CE}$  в соответствии с характеристиками рис. 4.6 значительно уменьшаются. Попадание транзистора в режим насыщения может привести к сильным нелинейным искажениям. С другой стороны, потенциал коллектора при отсутствии сигнала необходимо выбирать не очень большим, так как иначе падение напряжения на  $R_C$  и коэффициент усиления по напряжению будут малы. Положим, что наибольший сигнал на выходе должен составлять  $\Delta V_{C\text{макс}} = \pm 2$  В относительно потенциала при отсутствии сигнала. Тогда получим

$$V_{CA} > V_E + V_{CE\text{мин}} + |\Delta V_{C\text{макс}}| = 2 \text{ В} + 1 \text{ В} + 2 \text{ В} = 5 \text{ В}.$$

Для того чтобы это значение с учетом допусков на  $U_{BE}$ ,  $V^+$  и резисторы нельзя было превысить, выберем  $U_{CA} = 7$  В. Рассчитаем для этого случая номиналы резисторов  $R_C$  и  $R_E$ :

$$R_E = \frac{V_E}{I_C} = \frac{2 \text{ В}}{200 \text{ мкА}} = 10 \text{ кОм},$$

$$R_C = \frac{V^+ - V_{CA}}{I_C} = \frac{15 \text{ В} - 7 \text{ В}}{200 \text{ мкА}} = 40 \text{ кОм}.$$

При этом дрейф потенциала коллектора при отсутствии сигнала равен

$$\frac{\partial V_{CA}}{\partial \theta} = -2 \frac{\text{мВ}}{\text{К}} \frac{R_C}{R_E} = -8 \text{ мВ/К}.$$

Далее необходимо установить базовый потенциал при отсутствии сигнала таким образом, чтобы падение напряжения на  $R_E$  составляло  $\sim 2$  В. Согласно рис. 4.5, при малых коллекторных токах  $U_{BE}$  равняется около 0,6 В. Отсюда следует

$$V_B = V_E + U_{BEA} \approx 2,6 \text{ В.}$$

Базовый ток равен

$$I_B = I_C / \beta = 200 \text{ мкА} / 250 = 0,8 \text{ мкА.}$$

Он не должен существенно влиять на базовый потенциал. Поэтому через делитель напряжения  $R_1, R_2$  должен протекать шумящий ток, составляющий  $\sim 10I_B$ . Для этого необходимо, чтобы

$$R_1 = \frac{15 \text{ В} - 2,6 \text{ В}}{8 \text{ мкА} - 0,8 \text{ мкА}} = 1,4 \text{ МОм,}$$

$$R_2 = \frac{2,6 \text{ В}}{8 \text{ мкА}} = 330 \text{ кОм.}$$

Рассчитанные значения номиналов резисторов указаны на рис. 4.21. Входное сопротивление по переменному току составляет

$$r_e = u_e / i_e = r_{BE} \parallel R_1 \parallel R_2 = 29 \text{ кОм.}$$

Для коллекторного тока 200 мА сопротивление  $r_{CE}$  равно 500 кОм. Тогда с учетом формулы (4.8) найдем коэффициент усиления по напряжению для ненагруженного каскада

$$A = \frac{u_a}{u_e} = - \frac{I_C}{U_T} (R_C \parallel r_{CE}) = -285.$$

Для выходного сопротивления получим

$$r_a = - \left. \frac{u_e}{i_a} \right|_{u_v = 0} = R_C \parallel r_{CE} = 40 \text{ кОм} \parallel 500 \text{ кОм} = 37 \text{ кОм.}$$

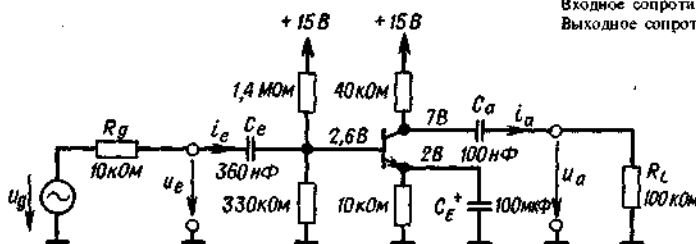


Рис. 4.21. К примеру расчета параметров низкочастотного каскада усиления.

Таким образом, усиление э.д.с. генератора сигнала при  $R_L = 100$  кОм составит

$$\frac{u_a}{u_g} \Big|_{R_L = 100 \text{ кОм}} = \frac{r_e}{R_g + r_e} A \frac{R_L}{R_L + r_a} = -139.$$

Это значение сохраняется до нижней частоты  $f_{\text{мин}} = 20$  Гц. Поскольку схема содержит три фильтра верхних частот, то нужно выбрать частоты среза  $f_g$  этих фильтров в пределах до  $f_{\text{мин}}$ . Положим, что эти частоты равны; используя формулу (2.19), найдем

$$f_g \approx f_{\text{мин}} / \sqrt{n} = 20 \text{ Гц} / \sqrt{3} = 11,5 \text{ Гц.}$$

При этом получим

$$C_e = 1 / [2\pi f_g (R_g + r_e)] = 0,36 \text{ мкФ,}$$

$$C_E = S / 2\pi f_g = I_C / 2\pi f_g U_T \approx 100 \text{ мкФ,}$$

$$C_a = 1 / [2\pi f_g (r_a + R_L)] \approx 100 \text{ нФ.}$$

#### 4.3. СХЕМА С ОБЩЕЙ БАЗОЙ

Если схему с общей базой (рис. 4.22) сравнить со схемой с общим эмиттером (рис. 4.10), то можно увидеть, что источник напряжения сигнала включен между одними и теми же выводами. Поэтому получается то же усиление по напряжению, хотя и с положительным знаком, так как вместо  $dU_{BE} = dU_e$  здесь имеет место со-

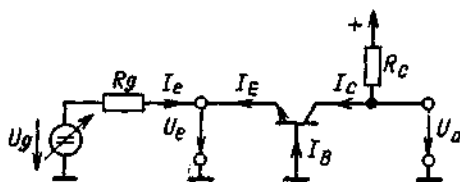


Рис. 4.22. Схема с общей базой.

Коэффициент усиления по напряжению  $A = S (R_C \parallel r_{CE})$ .  
Входное сопротивление  $r_i \approx 1/S$ .  
Выходное сопротивление  $r_a \approx R_C$ .

отношение  $dU_{BE} = -dU_e$ . Существенное различие между двумя схемами состоит в том, что источник напряжения сигнала для схемы с общей базой находится между базовым выводом и общей точкой. Поэтому, как видно из рис. 4.22, этот источник нагружен не базовым, а эмиттерным током. Следовательно, входное сопротивление для схемы с общей базой меньше, чем в схеме с общим эмиттером, в  $\beta$  раз.

Для точного расчета запишем соотношения для рис. 4.22:

$$dI_e = -dI_E = -dI_B - dI_C, \quad dU_{BE} = -dU_e \\ dU_{CE} = dU_a - dU_e \approx dU_a = -dI_C R_C.$$

Используя основные уравнения (4.6) и (4.7), найдем

$$r_e = \frac{r_{BE}(R_C + r_{CE})}{S r_{BE} r_{CE} + R_C + r_{CE}} = \left( \frac{1}{S} + \frac{R_C}{S r_{CE}} \right) \| r_{BE}.$$

При  $R_C \ll r_{CE}$  получим приближенно

$$r_e \approx 1/S = r_{BE}/\beta, \quad (4.24)$$

что совпадает с результатом проведенного качественного анализа схемы.

Выходное сопротивление равно

$$r_a = R_C \| r_{CE} \left( 1 + \beta \frac{R_g}{r_{BE} + R_g} \right).$$

При  $R_g \rightarrow 0$  из этой формулы получим  $r_a = R_C \| r_{CE}$ , что имеет место также в схеме с общим эмиттером. Повышению выходного сопротивления препятствует  $R_g$ , так как оно обеспечивает отрицательную обратную связь по току.

Вследствие малого входного сопротивления схема с общей базой на низких частотах применяется редко. В высокочастотной области она обладает некоторыми преимуществами перед схемой с общим эмиттером. Эта область ее использования рассматривается в гл. 14 (широкополосные усилители).

#### 4.4. СХЕМА С ОБЩИМ КОЛЛЕКТОРОМ, ЭМИТТЕРНЫЙ ПОВТОРИТЕЛЬ

Принцип действия схемы с общим коллектором состоит в следующем. Если приложить входное напряжение  $U_e$ , большее

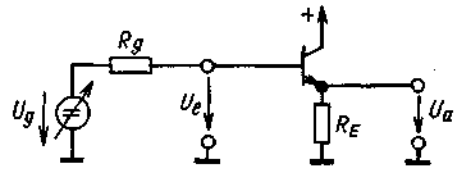


Рис. 4.23. Эмиттерный повторитель.

Коэффициент усиления по напряжению  $A \approx 1$ .

Входное сопротивление  $r_e \approx \beta R_E$ .

Выходное сопротивление  $r_a = R_E \| \left( \frac{1}{S} + \frac{R_g}{\beta} \right)$ .

чем 0,6 В, то протекает коллекторный ток, который вызывает падение напряжения на  $R_E$ . Выходное напряжение возрастает настолько, чтобы напряжение база-эмиттер достигло 0,6 В. Тогда

$$U_a = U_e - U_{BEA} \approx U_e - 0,6 \text{ В}.$$

Если  $U_e$  увеличить, то коллекторный ток, а также и падение напряжения на  $R_E$  повышаются. Вследствие этого напряжение  $U_{BEA}$  лишь незначительно увеличивается при повышении коллекторного тока. Следовательно, выходное напряжение возрастает почти так же, как входное, и коэффициент усиления по напряжению равен

$$A = \Delta U_a / \Delta U_e \approx 1.$$

Поскольку изменение потенциала эмиттера повторяет изменение потенциала базы, то схему с общим коллектором часто называют *эмиттерным повторителем*.

Для точного расчета коэффициента усиления по напряжению воспользуемся основным уравнением (4.7); с учетом

$$dU_{CE} = -dU_e, \quad dU_{BE} = dU_e - dU_a, \quad dI_C = \\ = dU_a / R_E$$

получим

$$A = \frac{dU_a}{dU_e} = \frac{1}{1 + 1/S (R_E \| r_{CE})}. \quad (4.25)$$

При  $R_E \gg 1/S$  найдем

$$A \approx 1,$$

что совпадает с результатом, полученным из физических соображений.

Входное сопротивление эмиттерного повторителя не отличается от входного сопротивления схемы с общим эмиттером и отрицательной обратной связью по току.



Это следует из формулы (4.17) при условии, что  $R_E \gg 1/S$ :

$$r_e \approx \beta \left( \frac{1}{S} + R_E \right) \approx \beta R_E. \quad (4.26)$$

Выходное сопротивление можно легко рассчитать для  $R_g = 0$ . При  $\Delta U_g = 0$  выходное сопротивление эмиттерного повторителя равно входному сопротивлению схемы с общей базой. Следовательно, в этом случае имеем

$$r_a(R_g = 0) = \frac{1}{S} \parallel R_E \approx \frac{1}{S}.$$

С учетом  $R_g$  и основных уравнений (4.6) и (4.7) получим

$$r_a = \left( \frac{1}{S} + \frac{R_g}{\beta} \right) \parallel R_E. \quad (4.27)$$

Поясним на числовом примере, каким

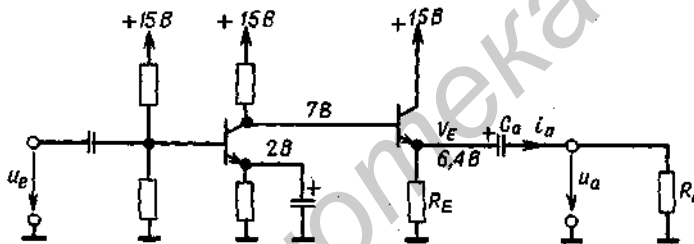


Рис. 4.24. Пример непосредственной связи эмиттерного повторителя с предыдущим каскадом.

малым может быть выходное сопротивление. При  $I_C = 2$  мА,  $\beta = 300$ ,  $R_E = 3$  кОм и  $R_g = 40$  кОм получаем

$$r_a = \left( \frac{26 \text{ мВ}}{2 \text{ мА}} + \frac{40 \text{ кОм}}{300} \right) \parallel 3 \text{ кОм} = (13 \text{ Ом} + 133 \text{ Ом}) \parallel 3 \text{ кОм} = 140 \text{ Ом}.$$

При таких параметрах схемы входное сопротивление составляет

$$r_e = 300(13 \text{ Ом} + 3 \text{ кОм}) = 904 \text{ кОм}.$$

Таким образом, оно в 6000 раз больше, чем  $r_a$ . Поэтому эмиттерный повторитель представляет собой преобразователь сопротивления. Он передает практически всю величину э.д.с. источника сигнала на значительно более низкоомный резистор. Пу-

тем включения эмиттерного повторителя можно согласовывать высокоомный каскад с низкоомным.

Установка рабочей точки производится так же, как в схеме с общим эмиттером и отрицательной обратной связью по току. Для выбора потенциала эмиттера имеется больше возможностей, так как потенциал коллектора не зависит от управляющего сигнала и равен  $V^+$ . Следовательно,  $U_{EA}$  можно выбрать более высоким, чем в схеме с общим эмиттером и отрицательной обратной связью по току. Благодаря этому имеется возможность простой гальванической связи эмиттерного повторителя с выходом предыдущего каскада, как показано на рис. 4.24. Для того чтобы при выбранном распределении потенциалов мог протекать коллекторный ток в 2 мА, необходимо, чтобы

$$R_E = (7 \text{ В} - 0,6 \text{ В}) / 2 \text{ мА} = 3,2 \text{ кОм}.$$

Особенностью эмиттерного повторителя является то, что при управлении очень

малыми переменными сигналами к нему благодаря низкому сопротивлению можно подключать низкоомную нагрузку. Это возможно потому, что сопротивление нагрузки  $R_L$  по переменному току подключено параллельно сопротивлению отрицательной обратной связи  $R_E$ . Если его взять низкоомным по сравнению с  $R_E$ , то даже при малых сигналах  $\Delta V_E$  ток управления станет соизмеримым с током при отсутствии сигнала; при этом появляются искажения. Для того чтобы они были незначительны, необходимо, чтобы

$$\Delta I_C = \frac{\Delta V_E}{R_E \parallel R_L} < I_{CA} = \frac{V_{EA}}{R_E}.$$

Отсюда следует условие

$$\Delta V_E < \frac{R_E \parallel R_L}{R_E} V_{EA}. \quad (4.28)$$

Для рассмотренного числового примера получим, что при  $R_L = r_o = 140$  Ом максимально допустимая амплитуда составляет

$$\Delta V_E < \frac{3,2 \text{ кОм} \parallel 140 \text{ Ом}}{3,2 \text{ кОм}} 6,4 \text{ В} = 268 \text{ мВ.}$$

Из формулы (4.28) видно, что для напряжения  $\hat{U}_a = 1/2 V_{EA}$  необходимо выбрать номинал резистора нагрузки, исходя из условия

$$R_L > R_E.$$

#### 4.5. ТРАНЗИСТОР КАК ИСТОЧНИК СТАБИЛЬНОГО ТОКА

Идеальный источник тока обеспечивает в нагрузке  $R_o$  ток, который не зависит от падения напряжения на  $R_o$ . Вследствие эквивалентности источника тока и источника напряжения, которую иллюстрируют рис. 1.2 и 1.3, схему идеального источника тока можно построить на базе источника напряжения  $U_0$  с последовательно включенным высоким омическим сопротивлением  $R_f$ .

Если необходим значительный ток короткого замыкания  $I_0$ , то нужно выбрать напряжение  $U_0$  большой величины. Для того чтобы обеспечить  $I_0 = 1$  мА и  $R_f = 10$  МОм, необходимо приложить напряжение  $U_0 = 10$  кВ. Это условие можно обойти, если потребовать большого внут-

реннего сопротивления только для определенного интервала выходных напряжений. В этом случае большим может быть лишь дифференциальное внутреннее сопротивление  $r_i = -(dU_o/dI_a)$ , тогда как статическое внутреннее сопротивление может быть малым. Этой особенностью обладает выходная характеристика транзистора. В то время как  $U_{CE}/I_C$  имеет порядок нескольких килоом,  $dU_{CE}/dI_C$  выше  $U_{CE\text{нас}}$  и составляет несколько сотен килоом. С помощью отрицательной обратной связи значение дифференциального внутреннего сопротивления можно увеличить на несколько порядков. Ниже будет рассмотрено несколько простых схем на транзисторах; прецизионные источники тока на операционных усилителях описаны в гл. 12.

##### 4.5.1. ОСНОВНАЯ СХЕМА

Схема источника тока, изображенного на рис. 4.25, построена на основе схемы с общим эмиттером и отрицательной обратной связью по току. Существенное отличие состоит в том, что нагрузка в этом случае включена последовательно с транзистором. Выходной ток остается неизменным, пока транзистор насыщен, т.е. пока  $U_{CE} > U_{CE\text{нас}}$ . Для расчета внутреннего сопротивления запишем следующие соотношения:

$$dI_a = dI_C, \quad dU_{CE} \approx -dU_a, \quad dI_E = dI_C + dI_B,$$

$$dU_{BE} = -dI_B(R_1 \parallel R_2) - dI_E R_E.$$

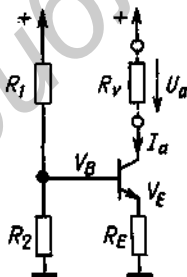


Рис. 4.25. Источник стабильного тока с делителем напряжения.

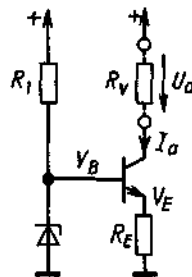


Рис. 4.26. Источник стабильного тока со стабилизатором.

$$\text{Выходной ток } I_a = \frac{V_E}{R_E} = \frac{V_B - U_{BEA}}{R_E}$$

Внутреннее сопротивление

$$r_i = -\frac{dU_a}{dI_a} = r_{CE} \left[ 1 + \frac{\beta R_E}{(R_1 \parallel R_2) + r_{BE} + R_E} \right]$$

С учетом основных уравнений (4.6) и (4.7) получим

$$r_i = -\frac{dU_e}{dI_a} = r_{CE} \left[ 1 + \frac{\beta R_E}{(R_1 \parallel R_2) + r_{BE} + R_E} \right] \quad (4.29)$$

Для определения параметров источника при выходном токе, равном 1 мА, можно выбрать, например,  $R_E = 5$  кОм и  $U_E = 5$  В. Общее сопротивление делителя напряжения, соединенного с базой, составляет  $R_1 \parallel R_2 = 10$  кОм. С учетом параметров транзистора  $r_{CE} = 100$  кОм,  $\beta = 300$  и  $r_{BE} = 300 \cdot 26$  мВ/1 мА = 7,8 кОм получим

$$r_i = 100 \text{ кОм} \left[ 1 + \frac{300 \cdot 5 \text{ кОм}}{10 \text{ кОм} + 7,8 \text{ кОм} + 5 \text{ кОм}} \right] = 6,7 \text{ МОм.}$$

Эта величина представляется исключительно большой, если учесть, что питающее напряжение составляет всего несколько вольт. Достичь такого значения необходимо при использовании одного транзистора.

Из формулы (4.29) видно, что общее сопротивление делителя напряжения неблагоприятно влияет на внутреннее сопротивление источника тока. Поэтому сопротивление  $R_2$  целесообразно заменить стабилитроном, как показано на рис. 4.26; при этом потенциал базы становится в значительной мере независимым от колебаний питающего напряжения.

#### 4.5.2. БИПОЛЯРНЫЙ ИСТОЧНИК ПИТАНИЯ

Иногда бывает необходим источник тока, обеспечивающий как положительный, так и отрицательный выходной ток  $I_a$ , который пропорционален приложенному входному напряжению  $U_e$ . Для этой цели можно соединить друг с другом два элементарных источника, как показано на рис. 4.27. Если  $U_e = 0$ , то протекают равные токи  $I_1$  и  $I_2$ , выходной ток  $I_a$  равен нулю. Если приложить положительное напряжение, то  $I_2$  увеличивается, а  $I_1$  уменьшается. Благодаря этому протекает отрицательный выходной ток. При отрицательном входном напряжении имеет место обратная картина.

Для определения выходного тока прежде всего найдем токи  $I_1$  и  $I_2$ . Согласно рис. 4.27, получаем

$$I_1 = \frac{1/2(U_b - U_e) - U_{BEA}}{R_E},$$

$$I_2 = \frac{1/2(U_b + U_e) - U_{BEA}}{R_E},$$

откуда

$$I_a = I_1 - I_2 = -U_e/2R_E.$$

Схема работоспособна только при отсутствии перегрузки источника тока. При

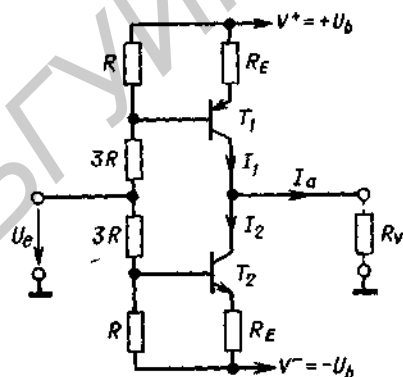


Рис. 4.27. Биполярный источник стабильного тока.  
Выходной ток  $I_a = -U_e/2R_E$ .

этом, с одной стороны, модуль входного напряжения должен быть меньше чем  $U_b - 3$  В, так как в противном случае оба транзистора будут закрыты. С другой стороны, сопротивление нагрузки должно быть малым, с тем чтобы модуль выходного напряжения не превышал значения  $1/2 U_b$ , ибо иначе транзистор попадет в режим насыщения.

#### 4.5.3. СХЕМА «ТОКОВОГО ЗЕРКАЛА»

В основной схеме, изображенной на рис. 4.25, эмиттерный потенциал возрастает на 2 мВ на каждый градус. Этот температурный эффект можно компенсировать путем уменьшения базового потенциала  $U_B$  на 2 мВ на каждый градус. Для этого можно соединить последовательно диод и резистор  $R_2$ , как показано на рис. 4.28.

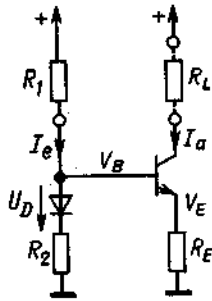


Рис. 4.28. Простая схема «токового зеркала».

Выходной ток  $I_a \approx \frac{R_2}{R_E} I_e$ .

Тогда получим

$$I_a \approx I_E = \frac{V_B - U_{BEA}}{R_E} =$$

$$= \frac{I_e R_2 + U_D - U_{BEA}}{R_E} \approx \frac{R_2}{R_E} I_e$$

Благодаря тому что ток  $I_a$  пропорционален току  $I_e$ , схема называется токовым зеркалом. Для того чтобы выполнялось соотношение  $U_D \approx U_{BEA}$ , вместо диодов часто используют транзисторы, в которых коллектор соединен с базой (рис. 4.29). В этом

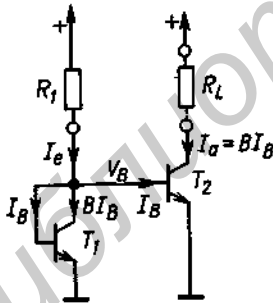


Рис. 4.29. Схема «токового зеркала» с транзистором в диодном включении.

Выходной ток  $I_a \approx I_e$ .

режиме  $U_{CE} = U_{BE} > U_{CE\text{нас}}$ . Следовательно,  $T_1$  ненасыщен. Поскольку  $U_{BE1} = U_{BE2}$ , то при хорошо подобранных транзисторах  $I_{B1} = I_{B2} = I_B$  и  $I_{C1} = I_{C2} = BI_B$ . При этом

$$I_e = BI_B + 2I_B \text{ и } I_a = BI_B$$

Отсюда

$$I_a = \frac{B}{B+2} I_e \approx I_e$$

Таким образом, схема работоспособна и при закороченном эмиттерном резисторе. Однако его иногда используют для повышения внутреннего сопротивления источника тока и компенсации различия в параметрах пары  $T_1$  и  $T_2$ .

#### 4.6. СХЕМА ДАРЛИНГТОНА

В некоторых случаях, особенно при использовании эмиттерных повторителей, усиление по току одного транзистора оказывается недостаточным. В этих случаях цепь можно дополнить транзистором, согласно рис. 4.30. Полученную схему Дарлингтона можно представить как некоторый транзистор с выводами  $E'$ ,  $B'$  и  $C'$ . Рассчитаем его параметры.

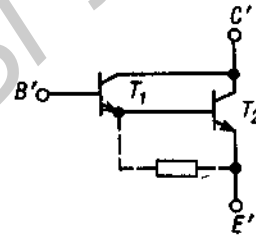


Рис. 4.30. Схема Дарлингтона.

Коэффициент усиления по току  $\beta' = \beta_1 \cdot \beta_2$ .

Входное сопротивление  $r_{BE}' = 2r_{BE1} = 2\beta' \frac{U_T}{I_C}$ .

Крутизна  $S' = I_C / 2U_T$ .

Выходное сопротивление  $r_{CE}' = 1/\beta' C_{E2}$ .

Поскольку эмиттерный ток  $T_1$  равен базовому току  $T_2$ , то коэффициент усиления по току

$$\beta' = dI_C / dI_B = \beta_1 \beta_2. \quad (4.30)$$

Для входного сопротивления схемы, согласно формуле (4.17), получим

$$r_{BE}' = r_{BE1} + \beta_1 r_{BE2}$$

Из формулы (4.4) при  $I_{C2} \approx \beta_2 I_{C1}$  найдем

$$r_{BE2} = (1/\beta_1) r_{BE1}. \quad (4.31)$$

Тогда

$$r_{BE}' = 2r_{BE1} = 2\beta' (U_T / I_C). \quad (4.32)$$

Для расчета выходного сопротивления применим основные уравнения (4.6) и (4.7) к транзисторам  $T_1$  и  $T_2$  с учетом соотноше-

ний

$$dU_{BE} = dU_{BE1} + dU_{BE2} = 0, \quad dI_{B2} = dI_{C1}.$$

В результате

$$r_{CE} = r_{CE2} \left\| \frac{r_{CE1}(1 + S_1 r_{BE2})}{\beta_2} = r_{CE2} \left\| \frac{2r_{CE1}}{\beta_2}. \quad (4.33)$$

Согласно уравнению (4.3),  $r_{CE1} = \beta_2 r_{CE2}$ .  
С учетом этого найдем

$$r_{CE} = r_{CE2} \left\| 2r_{CE2} = \frac{2}{3} r_{CE2}. \quad (4.34)$$

Для того чтобы транзистор  $T_2$  быстрее закрывался, часто параллельно его переходу эмиттер-база включают сопротивление.

#### Комплементарная схема Дарлингтона

Можно также соединить параллельно два комплементарных транзистора для получения схемы Дарлингтона, приведенной на рис. 4.31. При этом функции схемы

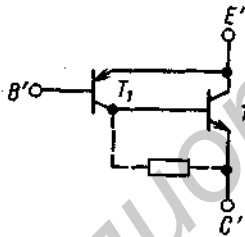


Рис. 4.31. Комплементарная схема Дарлингтона.

Эквивалентные параметры

Коэффициент усиления по току  $\beta' = \beta_1 \beta_2$ .

Входное сопротивление  $r_{B'E'} = r_{BE1} = \beta' \frac{U_T}{I_C}$ .

Крутизна  $S = I_C / U_T$ .

Выходное сопротивление  $r_{CE'} = \frac{1}{2} r_{CE2}$ .

определяются транзистором  $T_1$ , тогда как транзистор  $T_2$  служит лишь для усиления тока. Если, как показано на рис. 4.31, транзистор  $T_1$  заменяется на транзистор  $p-n-p$ -типа, то вся схема ведет себя как  $p-n-p$ -транзистор с эквивалентными параметрами, полностью идентичными обычной схеме Дарлингтона. При этом, для того чтобы через транзистор  $T_1$  протекал коллекторный ток, нужно приложить входное напряжение  $U_{BE} = U_{BE1} \approx -0,6$  В.

Входное сопротивление схемы определяется ся как

$$r_{BE} = dU_{BE}/dI_B = dU_{BE1}/dI_{B1} = r_{BE1}.$$

Поскольку коллекторный ток  $T_1$  равен базовому току  $T_2$ , то через  $T_2$  протекает коллекторный ток:

$$dI_{C2} = \beta_2 dI_{C1} = \beta_1 \beta_2 dI_{B1}.$$

Таким образом, коэффициент усиления по току

$$\beta' = dI_C/dI_B = \beta_1 \beta_2. \quad (4.35)$$

такой же, как и в предыдущей схеме. Для выходного сопротивления получим

$$\begin{aligned} r_{CE} &= \frac{dU_{CE'}}{dI_C} = \frac{dU_{CE}}{dI_{C1} + dI_{C2}} = \\ &= r_{CE2} \left\| \frac{r_{CE1}}{\beta_2} = \frac{1}{2} r_{CE2}. \end{aligned} \quad (4.36)$$

## 4.7. ДИФФЕРЕНЦИАЛЬНЫЕ УСИЛИТЕЛИ

### 4.7.1. ОСНОВНАЯ СХЕМА

Дифференциальный усилитель — это симметричный усилитель постоянного напряжения с двумя входами и двумя выходами. Основная схема его представлена на рис. 4.32. В общую эмиттерную цепь включен источник стабильного тока. Он обеспечивает постоянство суммы эмиттерных токов  $I_{E1} + I_{E2}$ . При отсутствии сигнала  $U_{e1} = U_{e2} = 0$ . В этом случае ток  $I_k$  вследствие симметрии равномерно распределяется между обоими транзисторами  $T_1$  и  $T_2$ . Тогда получим

$$I_{E1} = I_{E2} = \frac{1}{2} I_k.$$

Пренебрегая базовым током, найдем

$$I_{C1} = I_{C2} \approx \frac{1}{2} I_k.$$

Эти соотношения не изменяются, если оба входных напряжения получают приращения на одну и ту же величину (с инфазный сигнал). Так как в этом режиме коллекторные токи остаются равными друг другу, по-

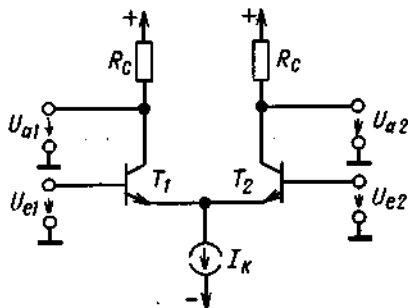


Рис. 4.32. Основная схема дифференциального усилителя.

Коэффициент усиления дифференциального сигнала

$$A_D = \frac{dU_{a1}}{dU_D} = -\frac{dU_{a2}}{dU_D} = -\frac{1}{2}S(R_C \parallel r_{CE}) \text{ где } U_D = U_{e1} - U_{e2}.$$

Коэффициент усиления синфазного сигнала

$$A_{GI} = \frac{dU_{a1}}{dU_{GI}} = \frac{dU_{a2}}{dU_{GI}} = -\frac{1}{2} \frac{R_C}{r_n} \text{ где } U_{GI} = \frac{1}{2}(U_{e1} + U_{e2}).$$

Коэффициент ослабления синфазного сигнала  $G = A_D/A_{GI} \approx S r_n$  ( $r_n$  — внутреннее сопротивление источника тока).

Входное сопротивление для дифференциального сигнала

$$r_D = \frac{dU_D}{dI_{e1}} = -\frac{dU_D}{dI_{e2}} = 2r_{BE}$$

Входное сопротивление для синфазного сигнала

$$r_{GI} = \frac{dU_{GI}}{dI_{e1}} = \frac{dU_{GI}}{dI_{e2}} = 2\beta r_n$$

Выходное сопротивление  $r_a = R_C \parallel r_{CE}$ .

Входной ток при отсутствии сигнала  $I_B = \frac{1}{2}(I_{e1} + I_{e2}) = \frac{1}{2} I_K$ .

стоянна и разность выходных напряжений, т.е. коэффициент усиления синфазного сигнала равен нулю.

Если  $U_{e1} > U_{e2}$ , то изменяется распределение токов в дифференциальном усилителе:  $I_{C1}$  увеличивается, а  $I_{C2}$  уменьшается. Их сумма при этом остается равной  $I_K$ . Поэтому

$$\Delta I_{C1} = -\Delta I_{C2}.$$

Таким образом, разность входных напряжений в отличие от синфазного управления вызывает изменение выходного напряжения.

Изменение напряжения база-эмиттер, происходящее под воздействием температуры, действует как синфазный сигнал и,

следовательно, не влияет на работу схемы. Поэтому дифференциальный усилитель хорошо приспособлен к работе в качестве усилителя постоянного тока. Из-за малого дрейфа дифференциальный усилитель используют также, когда требуется усилить не разность напряжений, а *только* входное напряжение. В этом случае один из двух входов имеет нулевой потенциал. При этом  $U_D = U_e$  или  $U_D = -U_e$  в зависимости от того, какой вход использован.

Для точного определения коэффициента усиления по напряжению разложим входные напряжения на две части — напряжение синфазного сигнала  $U_{GI}$  и дифференциальное напряжение  $U_D$ :

$$U_{e1} = U_{GI} + \frac{1}{2}U_D \text{ и } U_{e2} = U_{GI} - \frac{1}{2}U_D.$$

Отсюда

$$U_{GI} = \frac{1}{2}(U_{e1} + U_{e2}) \text{ и } U_D = U_{e1} - U_{e2}.$$

Рассмотрим сначала случай подачи *дифференциального сигнала*, т.е. выберем

$$dU_{e1} = -dU_{e2} = \frac{1}{2}dU_D.$$

При этом из соображений симметрии понятно, что эмиттерный потенциал останется постоянным и равным

$$dU_{BE1} = -dU_{BE2} = \frac{1}{2}dU_D$$

Таким образом, оба транзистора как бы включены в схему с общим эмиттером и обеспечивают следующие коэффициенты усиления по напряжению:

$$\frac{dU_{a1}}{dU_D} = \frac{dU_{a1}}{2dU_{BE1}} = -\frac{1}{2}S(R_C \parallel r_{CE}) = A_D, \quad (4.37)$$

$$\frac{dU_{a2}}{dU_D} = \frac{dU_{a2}}{-2dU_{BE2}} = +\frac{1}{2}S(R_C \parallel r_{CE}) = -A_D.$$

Следовательно, приращения коллекторных напряжений равны, имеют противоположные знаки и по величине вдвое меньше, чем в схеме с общим эмиттером, так как входное напряжение равномерно распределяется между двумя транзисторами.

Чтобы определить коэффициент усиления синфазного сигнала, будем считать, что в эмиттерную цепь включен источник

тока с внутренним сопротивлением  $r_k$ . Если к обоим входам приложить одно и то же напряжение  $U_{Gb}$ , то ток равномерно распределится между обоими транзисторами. При этом они работают как два параллельно включенных эмиттерных повторителя с общим эмиттерным сопротивлением  $r_k$ . Поэтому эмиттерный потенциал изменяется на  $dU_{Gb}$ , а приращение тока равно  $dI_k = dU_{Gb}/r_k$ . Приращения коллекторных токов в два раза меньше, причем каждое из них вызывает на своем коллекторе синфазное изменение выходного напряжения

$$dU_{a1} = dU_{a2} = -\frac{R_C}{2r_k} dU_{Gb}$$

Отсюда получим коэффициент усиления синфазного сигнала

$$A_{Gf} = \frac{dU_{a1}}{dU_{Gf}} = \frac{dU_{a2}}{dU_{Gf}} = -\frac{R_C}{2r_k} \quad (4.38)$$

Типовое значение коэффициента усиления дифференциального сигнала составляет  $50 \div 100$ , а синфазного  $10^{-3}$ .

Параметром качества дифференциального усилителя является отношение коэффициента усиления дифференциального сигнала к коэффициенту усиления синфазного сигнала. Оно называется коэффициентом ослабления синфазного сигнала

$$G = A_D/A_{Gf} \approx Sr_k \quad (4.39)$$

Из числового примера, приведенного в разд. 4.5.1, для источника тока величиной 1 мА получим внутреннее сопротивление 6,7 МОм.

Крутизна характеристики транзистора при  $I_C = 1/2 I_k = 0,5$  мА составляет

$$S = 0,5 \text{ мА}/26 \text{ мВ} = 19 \text{ мВ}/\text{В}$$

При этом коэффициент ослабления синфазного сигнала  $G$  примерно равен  $130\,000 \approx 102$  дБ. Практически в большинстве случаев получается более низкое значение и, кроме того, выходные напряжения изменяются не синфазно в отличие от результата, приведенного в формуле (4.38). Это можно объяснить тем, что параметры транзисторов лишь приближенно равны тем, которые приняты в расчете. Поэтому

верхняя граница коэффициента ослабления синфазного сигнала определяется исходя из разброса параметров пары транзисторов. Для двух транзисторов дифференциальной пары эта величина достигает  $80 \div 100$  дБ. Вследствие наличия паразитных емкостей коллектор-база модуль коэффициента синфазного усиления увеличивается с ростом частоты и, следовательно, уменьшается коэффициент ослабления синфазного сигнала. Граничная частота ослабления синфазного сигнала намного ниже, чем для дифференциального усиления, так как частотнозависимым сопротивлением в первом случае является высокоомное сопротивление источника тока, а во втором — сравнительно низкоомное коллекторное сопротивление  $R_C$ . Типовая частотная характеристика, представленная на рис. 4.33, обеспечивает коллекторный ток,

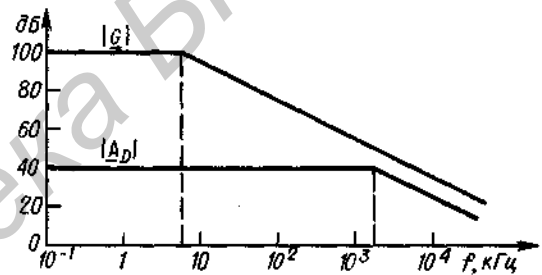


Рис. 4.33. Частотная характеристика коэффициента дифференциального усиления  $A_D$  и коэффициента ослабления синфазного сигнала  $G$ .

равный 1 мА. При меньших токах частотная характеристика располагается ниже.

#### 4.7.2. РЕЖИМ БОЛЬШОГО СИГНАЛА

Ранее были рассмотрены передаточные характеристики дифференциальных усилителей, работающих на линейном участке. Получим теперь выражение для передаточной характеристики при больших сигналах. С учетом передаточной характеристики (4.1) получим

$$I_{C1} = I_S e^{U_{BE1}/U_T}$$

$$I_{C2} = I_S e^{U_{BE2}/U_T}$$

Как видно из схемы,

$$I_k = I_{C1} + I_{C2},$$

$$U_D = U_{BE1} - U_{BE2}.$$

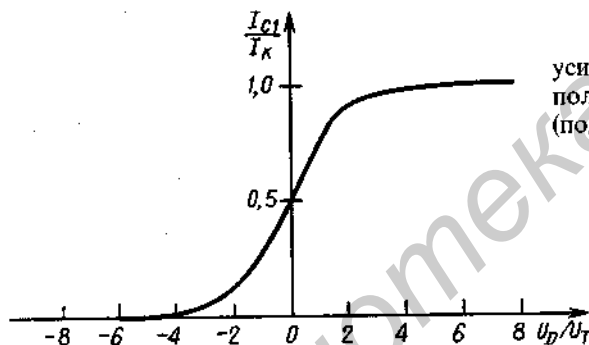
Отсюда найдем

$$\frac{I_{C1}}{I_{C2}} = e^{U_D/U_T} \quad (4.40)$$

и

$$I_{C1} = \frac{I_k e^{U_D/U_T}}{1 + e^{U_D/U_T}} = \frac{I_k}{2} \left( 1 + \text{th} \frac{U_D}{2U_T} \right). \quad (4.41)$$

Передаточная характеристика, описываемая этим выражением, приведена на рис. 4.34. Линейный участок этой характе-



ристики составляет около  $\pm 2U_T \approx \pm 50$  мВ. На основе передаточной характеристики можно рассчитать коэффициент нелинейных искажений. Для этого разложим функцию  $\text{th}$  в ряд до третьего члена:

$$I_{C1} = \frac{I_k}{2} \left( 1 + \frac{U_D}{2U_T} - \frac{U_D^3}{24U_T^3} + \dots \right).$$

Отсюда с учетом  $U_D = \hat{U}_D \sin \omega t$  найдем

$$I_{C1} \approx \frac{I_k}{2} \left[ 1 + \frac{\hat{U}_D}{2U_T} \sin \omega t - \frac{\hat{U}_D^3}{96U_T^3} (3\sin \omega t - \sin 3\omega t) \right].$$

Коэффициент нелинейных искажений определим как отношение амплитуды третьей гармоники к амплитуде первой гармоники:

$$K = \frac{\hat{U}_D^3/96U_T^3}{\hat{U}_D/2U_T - 3\hat{U}_D^3/96U_T^3} \approx \frac{1}{48} (\hat{U}_D/U_T)^2. \quad (4.42)$$

Таким образом, он увеличивается пропорционально квадрату  $\hat{U}_D$  и имеет значение намного меньшее, чем в схеме с общим эмиттером. Для сравнения рассчитаем амплитуду  $\hat{U}_{D\text{макс}}$  при которой коэффициент нелинейных искажений достигает 1%. Она составляет

$$\hat{U}_{D\text{макс}} = 0,7U_T = 18 \text{ мВ}.$$

Если исходить из коэффициента дифференциального усиления, равного 80, то при этом получим амплитуду выходного сигнала 1,4 В в отличие от 0,2 В в схеме с общим эмиттером.

#### 4.7.3. ДИФФЕРЕНЦИАЛЬНЫЙ УСИЛИТЕЛЬ С ОТРИЦАТЕЛЬНОЙ ОБРАТНОЙ СВЯЗЬЮ ПО ТОКУ

Для управления дифференциальным усилением дифференциального каскада используется отрицательная обратная связь (подобно тому как это делалось в одиноч-

Рис. 4.34. Передаточная характеристика при больших сигналах.

ном каскаде с общим эмиттером). Для этого в цепь каждого транзистора включается эмиттерный резистор (рис. 4.35, а). Если разность напряжений  $U_D = U_{e1} - U_{e2}$  изменится на величину  $\Delta U_D$ , то напряжение на обоих резисторах также изменится примерно на  $\Delta U_D$ . Приращение коллекторного тока составит

$$\Delta I_{C1} = -\Delta I_{C2} \approx \Delta U_D/2R_E;$$

отсюда получим коэффициент усиления по напряжению

$$A_D \approx -(R_C/2R_E).$$

На прохождение синфазного сигнала резисторы  $R_E$  не влияют.

Если, как показано на рис. 4.35, б, применить два источника стабильного тока, то отрицательную обратную связь по току



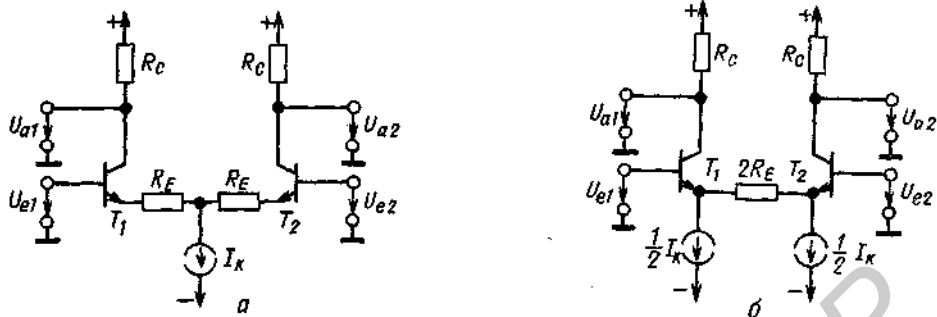


Рис. 4.35. Дифференциальный усилитель с отрицательной обратной связью по току:

Коэффициент дифференциального усиления  $A_D = -\frac{R_C}{2R_E}$  при  $R_E \gg \frac{1}{S}$ .  
 Дифференциальное сопротивление  $r_D = 2(r_{BE} + \beta R_E)$ .

можно обеспечить с помощью одного резистора. При отсутствии сигнала по этому резистору в отличие от схемы, приведенной на рис. 4.34, не будет протекать ток. В связи с этим с его помощью можно варьировать коэффициент усиления без изменения величины выходного потенциала при отсутствии сигнала.

#### 4.7.4. НАПРЯЖЕНИЕ РАЗБАЛАНСА

У двух транзисторов при равных токах  $I_C$  напряжения база-эмиттер  $U_{BE}$  отличаются незначительно. Поэтому разность выходных напряжений не в точности равна нулю при  $U_D = 0$ . Напряжение разбаланса  $U_0$  представляет собой разность входных напряжений, которую необходимо приложить для того, чтобы выполнялось равенство  $U_{a1} = U_{a2}$ . Если использовать пару транзисторов, выполненную в едином кристалле, и хорошо подобранную пару

коллекторных сопротивлений, то типовое значение напряжения разбаланса будет находиться в пределах нескольких милливольт. В некоторых случаях эта величина может быть больше. Имеются различные возможности приведения к нулю напряжения разбаланса дифференциального усилителя (рис. 4.36).

Если необходим только один вход, то к другому входу можно приложить постоянное напряжение и тем самым скомпенсировать напряжение разбаланса. Для этой цели служит потенциометр  $P_3$ . Для удобства установки малых напряжений дополнительно подключают необходимый делитель напряжения. Если требуются оба входа, то различие между напряжениями эмиттер-база устраняют с помощью эмиттерных сопротивлений. Для этого служит потенциометр  $P_1$ . Правда, одновременно он обеспечивает отрицательную обратную связь по току аналогично резистору  $R_E$ , изображенному на рис. 4.35. Если это нежелательно, то сопротивление потенциометра выбирается меньше, чем  $1/S$ . Третья возможность выравнивания напряжений база-эмиттер состоит в том, чтобы обеспечить различные значения коллектор-

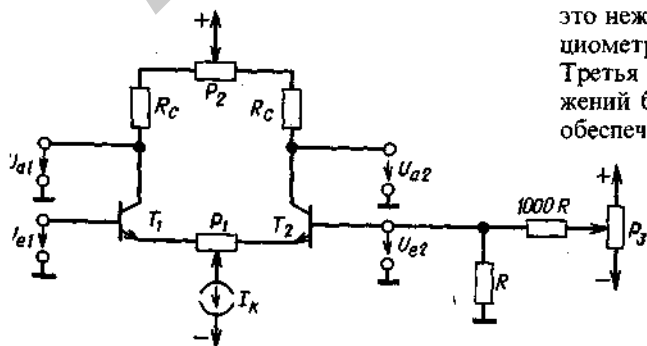


Рис. 4.36. Дифференциальный усилитель с обратной связью по току

ного тока. Для этого служит потенциометр  $P_2$ . Если, например, установить движок этого потенциометра ближе к левому выводу, то сопротивление резистора в коллекторе  $T_2$  будет больше, чем такое же сопротивление в цепи  $T_1$ . Благодаря этому оба напряжения станут равными и коллекторный ток  $T_2$  будет меньше, чем коллекторный ток  $T_1$ . Таким образом,  $U_{BE2}$  уменьшится по отношению к  $U_{BE1}$ . Этим способом можно отрегулировать напряжение разбаланса до нуля. Для компенсации первоначального напряжения разбаланса, составляющего, например, 3 мВ, необходимо обеспечить, согласно формуле (4.40), отношение токов при отсутствии сигнала, равное

$$I_{C1}/I_{C2} = e^{U_0/U_T} = 1,12.$$

Установка нуля с помощью потенциометра  $P_2$  удобнее, чем такая же регулировка с использованием  $P_1$ . Поэтому потенциометр  $P_2$  иногда выводят на панель управления.

#### Дрейф напряжения разбаланса

При неизменном коллекторном токе и повышении температуры напряжение база-эмиттер каждого транзистора уменьшается на 2 мВ на каждый градус. Это эквивалентно тому, что напряжение синфазного сигнала величиной 2 мВ на градус прикладывается ко входу дифференциального усилителя, построенного на транзисторах с нулевым температурным коэффициентом. Оно появляется на выходе усиленным в  $A_{G1}$  раз как дрейф выходного напряжения. Чем больше ослабление синфазного сигнала, тем меньше дрейф выходного напряжения. Следовательно, температурный дрейф  $U_{BE}$  усиливается значительно меньше, чем разность входных напряжений. На этом основано применение дифференциальных усилителей в качестве усилителей постоянного тока.

При равных коллекторных токах два транзистора одного типа никогда не имеют абсолютно одинаковых температурных коэффициентов. В связи с этим наряду с напряжением синфазного сигнала

которое по сравнению с величиной 2 мВ на градус может быть уменьшено на несколько порядков. Как и полезный сигнал, оно усиливается в  $A_D$  раз. Для получения малого дрейфа необходимо, чтобы два наиболее близких по своим параметрам экземпляра транзисторов работали при одинаковой температуре. Наиболее просто это реализуется с помощью пары транзисторов, выполненных в едином кристалле (сдвоенных монолитных транзисторов). В то время как в паре отдельных транзисторов дрейф напряжения разбаланса достигает 100 мкВ/К, в сдвоенных транзисторах он составляет  $0,1 \div 5$  мкВ/К.

Температурный коэффициент напряжения база-эмиттер незначительно зависит от коллекторного тока. Он уменьшается на 200 мкВ/К при увеличении тока в 10 раз, т.е. напряжение  $U_{BE}$  возрастает на 60 мВ. Следовательно, дрейф напряжения разбаланса изменяется на 3,3 мкВ/К, если вариация  $U_{BE}$  составляет 1 мВ. На основании этого можно несколько уменьшить дрейф напряжения разбаланса дифференциального усилителя путем выбора величин коллекторных токов, незначительно отличающихся друг от друга. Однако при этом напряжение разбаланса нельзя регулировать путем изменения коллекторных токов, так как может увеличиться дрейф.

## 4.8. ИЗМЕРЕНИЕ НЕКОТОРЫХ ПАРАМЕТРОВ ПРИ МАЛОМ СИГНАЛЕ

Параметры транзистора при малом сигнале в принципе можно определить по их вольт-амперным характеристикам. Однако в ряде случаев использование характеристик не обеспечивает требуемой точности или является затруднительным. Поэтому приведем некоторые схемы, при помощи которых можно непосредственно измерить важнейшие параметры транзистора с помощью переменных напряжений. На рис. 4.37 приведена схема для измерения коэффициента усиления по току  $\beta$  при малых сигналах, входного сопротивления  $r_{BE}$ , а также крутизны  $S$ .

Требуемое значение коллекторного тока при отсутствии сигнала устанавливается

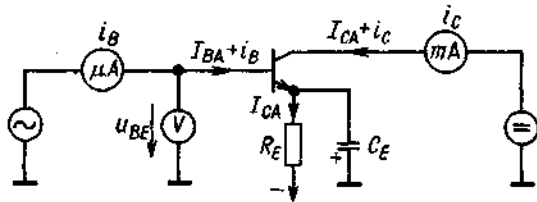


Рис. 4.37. Схема для измерения усиления по току, крутизны и входного сопротивления.

с помощью резистора  $R_E$ , обеспечивающего рассмотренную в разд. 4.2.5 отрицательную обратную связь по току, тогда как эмиттер подключен к общей точке по переменному току через конденсатор  $C_E$ . В связи с этим  $\Delta U_{BE} = u_{BE}$ . Используя измеренные значения переменных составляющих токов  $i_B$  и  $i_C$ , получим

$$\beta = \frac{i_C}{i_B} \Big|_{U_{CEA}}, \quad S = \frac{i_C}{u_{BE}} \Big|_{U_{CEA}}, \quad r_{BE} = \frac{u_{BE}}{i_B} \Big|_{U_{CEA}}$$

Установив рабочую точку, при  $u_{BE} = 0$  найдем

$$r_{CE} = \frac{u_{CE}}{i_{CE}} \Big|_{U_{BEA}}$$

С целью вариации напряжения коллектор-эмиттер можно включить источник переменного напряжения и источник постоянного напряжения последовательно. Однако проще всего использовать источник пульсирующего напряжения, содержащего переменную и постоянную составляющие (рис. 4.38).

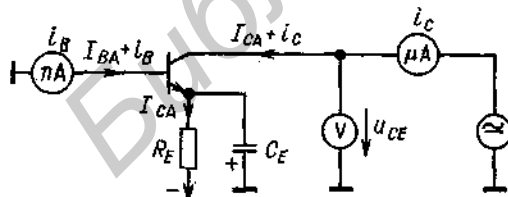


Рис. 4.38. Схема для измерения выходного сопротивления и обратной крутизны.

Путем измерения переменной составляющей тока базы  $i_B$  можно определить обратную крутизну:

$$S_r = \frac{i_B}{u_{CE}} \Big|_{U_{BEA}}$$

При этом необходимо, чтобы микроамперметр в базовой цепи был достаточно низкоомным; тогда условие  $U_{BE} = \text{const}$ , т.е.  $u_{BE} = 0$ , не нарушается.

#### 4.9. ШУМЫ ТРАНЗИСТОРА

Вследствие теплового движения электронов в каждом резисторе возникает напряжение шума, полоса частот которого простирается от низких до высоких частот. Шум называется «белым», если спектральная плотность мощности шума  $dP_n/df$  не зависит от частоты. Это условие в первом приближении выполняется для шумов резисторов. Для спектральной плотности мощности шума резисторов справедливо соотношение

$$\Delta P_n / \Delta f = P_n / B = 4kT,$$

где  $k$  — постоянная Больцмана,  $T$  — абсолютная температура. При комнатной температуре

$$4kT = 1,6 \cdot 10^{-20} \text{ Вт} \cdot \text{с}.$$

Поскольку при белом шуме спектральная плотность мощности шума не зависит от частоты, то мощность шума  $P_n$  пропорциональна полосе частот:

$$P_n = 4kTB.$$

При согласовании по мощности в нагрузку поступает четверть этой мощности. Исходя из мощности шума, можно рассчитать напряжение шума холостого хода:

$$U_{r, \text{эфф}} = \sqrt{P_n R} = \sqrt{4kTBR}. \quad (4.43)$$

Величина шума транзисторов обычно пересчитывается с помощью коэффициента шума в эквивалентную величину внутреннего сопротивления  $R_g$  источника напряжения сигнала. При этом сам транзистор предполагается бесшумным. Коэффициент шума  $F$  показывает, на какое число необходимо умножить мощность шума в резисторе  $R_g$ , чтобы на выходе бесшумного транзистора получить такую же мощность шума, что и в реальной цепи. Итак, положим, что в  $R_g$  возникает мощность

$$U_{r, \text{эфф}}^2 / R_g = 4kTBF.$$

При этом напряжение шума холостого хода на  $R_g$  равно

$$U'_{r,эфф} = \sqrt{4kTBF R_g} \quad (4.44)$$

Для входной цепи транзистора получим эквивалентную схему, приведенную на рис. 4.39. Теперь предположим, что  $R_g$

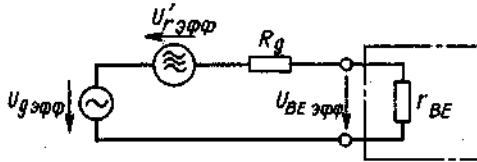


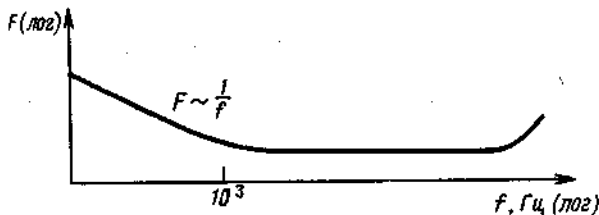
Рис. 4.39. Эквивалентная схема шумов транзистора.

является бесшумным внутренним сопротивлением источника напряжения сигнала  $u_g$ . Напряжение на входе транзистора равно

$$U_{BE,эфф} = \sqrt{U_{g,эфф}^2 + U'_{r,эфф}^2} \frac{r_{BE}}{R_g + r_{BE}} \quad (4.45)$$

Коэффициент шума  $F$  часто характеризуют логарифмической величиной  $F^* = 10 \lg F$ , дБ. При оценке работы схем обычно указывают, при каком коэффициенте напряжения  $U_{g,эфф}$  больше, чем  $U'_{r,эфф}$ . Величина  $S_N = U_{g,эфф}/U'_{r,эфф}$  представляет собой отношение сигнал/шум. Соответствующая логарифмическая величина  $S_N^* = 20 \lg S_N$  называется диапазоном напряжений сигнал/шум и дается в децибелах.

Малые напряжения сигнала не имеет смысла бесконечно усиливать, если одновременно не принимать мер для уменьшения шумов усилителя, так как возникающие шумы могут превысить входной сигнал. При отношении сигнал/шум, равном 0 дБ, речь перестает быть разборчивой, при 40 дБ обеспечивается хорошее вос-



произведение, а при 60 дБ шум по отношению к сигналу практически неощутим. Расчет требуемого коэффициента шума усилителя поясним на примере. Пусть микрофон имеет внутреннее сопротивление  $R_g = 200$  Ом, напряжение холостого хода (э. д. с.)  $U_{g,эфф}$  составляет 300 мкВ. На выходе усилителя при полосе частот до 15 кГц необходимо обеспечить отношение сигнал/шум, равное 60 дБ.

Для напряжения шума холостого хода получим

$$S_N^* = 60 \text{ дБ} = 20 \lg \frac{300 \text{ мкВ}}{U'_{r,эфф}} \text{ дБ.}$$

Отсюда

$$U'_{r,эфф} = 0,3 \text{ мкВ.}$$

Из формулы (4.44) получаем

$$F = 1,88 \text{ и } F^* = 2,74 \text{ дБ.}$$

Таким образом, коэффициент шума усилителя не должен превышать  $\sim 3$  дБ.

Коэффициент шума транзистора существенно зависит от режима эксплуатации, особенно от диапазона частот. На рис. 4.40 показана зависимость коэффициента шума от частоты [4.2]. В диапазоне ниже 1 кГц этот коэффициент обратно пропорционален частоте. Такой шум называют  $1/f$ -шумом.

Коэффициент шума сильно зависит от коллекторного тока и внутреннего сопротивления источника сигнала  $R_g$ . При определенном коллекторном токе он имеет минимум, который сдвигается при увеличении  $R_g$  в сторону уменьшения коллекторного тока. Это иллюстрирует рис. 4.41.

Влияние  $R_g$  на напряжение шума видно из рис. 4.41, так как мерой напряжения шума, согласно формуле (4.44), служит произведение  $F \cdot R_g$ . При  $R_g \rightarrow 0$  получаем, что  $F \rightarrow \infty$ , поэтому их произведение

Рис. 4.40. Частотная характеристика коэффициента шума.

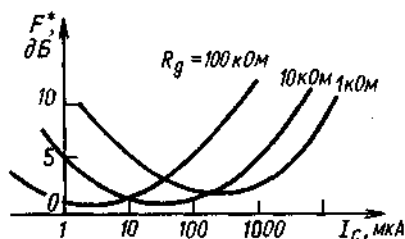


Рис. 4.41. Типовая зависимость коэффициента шума от коллекторного тока.

имеет конечное значение. Графики зависимости напряжения шума от  $R_g$  при различных коллекторных токах приведены на рис. 4.42. Из этих графиков видно, что при

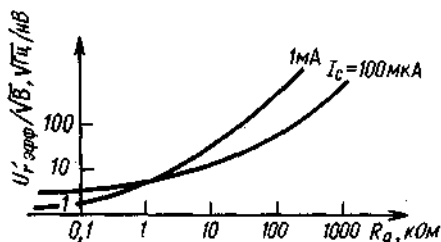


Рис. 4.42. Типовая зависимость напряжения шума от внутреннего сопротивления источника сигнала при полосе частот 1 Гц.

больших сопротивлениях генератора  $R_g$  целесообразно использование малых коллекторных токов, а при малых  $R_g$  — больших токов.

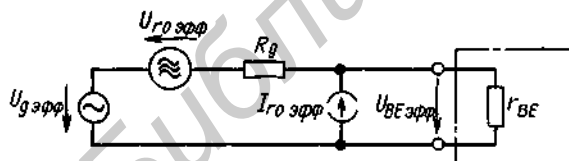


Рис. 4.43. Эквивалентная схема суммарного воздействия напряжения шума  $U_{гэфф}$  и тока шума  $I_{гэфф}$  на напряжение  $U_{BEэфф}$

Таким образом, как было показано выше, коэффициент шума, с одной стороны, зависит от сопротивления источника сигнала  $R_g$ , а с другой стороны, от коллекторного тока. Для очень малых и очень больших значений  $R_g$  удобнее указывать вместо коэффициента шума  $F$  эквивалентное напряжение шума  $U'_{эфф}$ , как это сделано на рис. 4.42. Теоретически доказано, что  $U'_{эфф}$  и  $R_g$  связаны следующим соотношением [4.3]:

$$U'^2_{эфф} = U^2_{гэфф} + I^2_{гэфф} R_g^2. \quad (4.46)$$

Обе величины  $U_{гэфф}$  и  $I_{гэфф}$  зависят также от коллекторного тока. Если они известны, то можно найти  $U'_{эфф}$  для всех значений  $R_g$ . В связи с этим изготовители полупроводниковых изделий все чаще вместо коэффициента шума  $F$  указывают ток шума  $I_{гэфф}$  и напряжение шума  $U_{гэфф}$ .

Теперь можно найти величину напряжения на входе транзистора (рис. 4.39), предполагаемого бесшумным, для общего случая. С учетом формулы (4.45) получим

$$U_{BEэфф} = \frac{r_{BE}}{R_g + r_{BE}} \sqrt{U^2_{гэфф} + U^2_{г0эфф} + I^2_{гэфф} R_g^2}. \quad (4.47)$$

Поскольку известна явная зависимость от  $R_g$ , то рассмотрим лишь два граничных случая  $R_g = 0$  и  $R_g = \infty$ . При  $R_g = 0$

$$U_{BEэфф} = \sqrt{U^2_{гэфф} + U^2_{г0эфф}}. \quad (4.48)$$

При  $R_g = \infty$

$$U_{BEэфф} = r_{BE} \sqrt{I^2_{гэфф} + I^2_{г0эфф}}. \quad (4.49)$$

Граничный случай  $R_g = \infty$  имеет место при  $R_g \gg r_{BE}$ . Эквивалентная схема, приведенная на рис. 4.43, построена на основе выражения (4.47).

Формулы (4.48) и (4.49) непосредственно определяют метод измерения тока шума

и напряжения шума. Для схемы, приведенной на рис. 4.44, необходимо определить напряжение шума на выходе транзистора для двух граничных случаев  $R_g \ll r_{BE}$  и

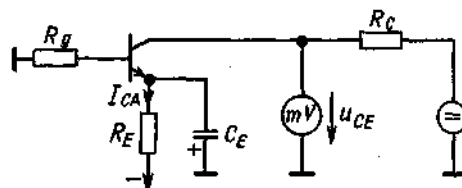


Рис. 4.44. Схема для измерения напряжения шума и тока шума.

$R_g \gg r_{BE}$  и полученное значение разделить на коэффициент усиления по напряжению. При этом получим два значения для  $U_{BE \rightarrow \text{эфф}}$ . Из формул (4.48) и (4.49) можно при  $U_{g \rightarrow \text{эфф}} = 0$  и  $I_{g \rightarrow \text{эфф}} = 0$  определить обе искомые величины:

$$U_{r_0 \rightarrow \text{эфф}} = U_{BE \rightarrow \text{эфф}} \text{ при } R_g \ll r_{BE},$$

$$I_{r_0 \rightarrow \text{эфф}} = U_{BE \rightarrow \text{эфф}} / r_{BE} \text{ при } R_g \gg r_{BE}.$$

#### 4.10. ПРЕДЕЛЬНЫЕ ПАРАМЕТРЫ

Для транзистора указываются различные предельные параметры, которые не должны превышать. Нижним максимально допустимым обратным напряжением является, как правило, *обратное напряжение эмиттер-база*  $U_{EBO}$ . В большинстве кремниевых транзисторов допустимы значительные обратные токи эмиттер-база, однако максимальная мощность рассеяния не должна быть превышена. Их режим работы подобен режиму работы стабилитронов. На рис. 4.45 приведена схема для измерения  $U_{EBO}$ .

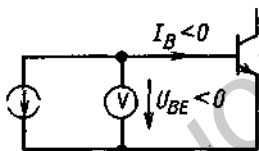


Рис. 4.45. Схема для измерения пробойного напряжения эмиттер-база  $U_{EBO}$ .

К переходу эмиттер-база подсоединяют источник тока, протекающего в обратном направлении. Напряжение  $U_{EBO}$  измеряется с помощью вольтметра. В качестве источника тока может быть использован, например, источник напряжения, величина которого велика по сравнению с  $U_{EBO}$ , включенный последовательно с высокоомным сопротивлением. Полученное большое обратное напряжение и является *обратным напряжением коллектор-база*  $U_{CBO}$ . Его можно измерить аналогично  $U_{EBO}$ .

Максимально допустимое напряжение коллектор-эмиттер  $U_{CEO} > 0$  обычно меньше (часто в два раза), чем  $U_{CBO}$ . Его измерение в принципе можно осуществить

точно так же, как и двух указанных выше обратных напряжений. Токи при этом должны быть очень малыми, так как иначе может произойти лавинный пробой, который приведет к разрушению транзистора. При измерении коллекторный ток увеличивают при открытой базе до такого значения, когда рост  $U_{CE}$  существенно замедлится. Максимально допустимое напряжение коллектор-эмиттер повысится, если между базой и эмиттером подключить сопротивление, как показано на рис. 4.46. Обозначим это напряжение через

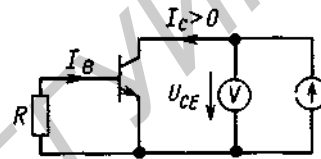


Рис. 4.46. Схема для измерения максимального напряжения коллектор-эмиттер.

$U_{CER}$ . На рис. 4.47 показано семейство выходных характеристик при высоких напряжениях коллектор-эмиттер [4.4], из которых видно, что  $U_{CER}$  тем больше, чем

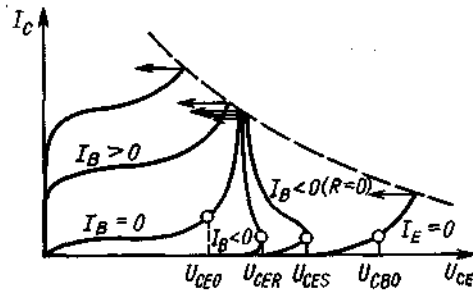


Рис. 4.47. Семейство выходных характеристик при высоких напряжениях.

меньше  $R$ . При  $R = 0$  обеспечивается максимальное значение  $U_{CES}$  (короткозамкнутая база). Для сравнения приведена характеристика запертого перехода коллектор-база ( $I_E = 0$ ). Получаем соотношение

$$U_{CEO} < U_{CER} < U_{CES} < U_{CBO}.$$

Пунктирная линия на рис. 4.47 соответствует появлению лавинного пробоя [4.5].

Важнейшим параметром мощных транзисторов является *максимальная мощность рассеяния*. Под мощностью рассеяния по-

нимают мощность, которая в транзисторе преобразуется в тепло:

$$P_v = U_{CE} \cdot I_C + U_{BE} \cdot I_B \approx U_{CE} \cdot I_C.$$

В связи с тем что температура  $p$ - $n$ -перехода не должна превышать определенного значения  $\vartheta_p$ , максимально допустимая мощность рассеяния зависит от режима охлаждения. В паспортах указывается обычно максимальная мощность рассеяния  $P_{v\text{ макс}}$  при температуре корпуса, равной  $25^\circ\text{C}$ . Выше этой температуры мощность рассеяния должна быть ниже указанного максимального значения, так как иначе температура  $\vartheta_j$  будет превышена. Типовое значение  $\vartheta_j$  равно  $90^\circ\text{C}$  для германиевых и  $175^\circ\text{C}$  для кремниевых транзисторов. Если транзистор рассеивает мощность  $P_v$ , то его  $p$ - $n$ -переход нагревается относительно корпуса на  $\Delta\vartheta_G = R_{thG} \cdot P_v$ , где  $R_{thG}$  — тепловое сопротивление между полупроводником и корпусом. Корпус нагревается относительно окружающей среды на  $\Delta\vartheta_L = R_{thL} \cdot P_v$ . Таким образом,  $p$ - $n$ -переход нагревается относительно окружающей среды на  $\Delta\vartheta_U = (R_{thG} + R_{thL}) P_v$ .  $R_{thL}$  — это тепловое сопротивление между корпусом и окружающей средой. Оно существенно зависит от режима охлаждения корпуса. Если транзистор работает в неподвижном воздухе, то  $R_{thL}$  зависит исключительно от формы корпуса. Для этого случая задается

$R_{thU} = R_{thG} + R_{thL}$ . Мощность, при которой  $\vartheta_j$  будет превышена, при этом расчитывается по формуле

$$P_{\vartheta_j} = \frac{\vartheta_j - \vartheta_U}{R_{thU}},$$

где  $\vartheta_U$  — температура воздуха окружающей среды. Так как  $R_{thG} \ll R_{thL}$  то  $P_{\vartheta_j}$  тоже зависит в основном от формы корпуса. Ниже приведены приблизительные значения  $P_{v\text{ макс}}$  для основных типов корпусов кремниевых транзисторов, изображенных на рис. 4.48.

Тип корпуса	$P_{v\text{ макс}}$ при эксплуатации в неподвижном воздухе при $25^\circ\text{C}$	Приблизительное значение $P_{v\text{ макс}}$ при обеспечении температуры корпуса $25^\circ\text{C}$
ТО-18	200 мВт	300 мВт
ТО-5	600 мВт	5 Вт
ТО-66	1 Вт	25 Вт
ТО-3	2 Вт	100 Вт

В правом столбце указаны типовые примеры максимальной мощности рассеяния, которых можно достичь при температуре корпуса транзистора  $25^\circ\text{C}$ . Эти экстремальные значения на практике обеспечить довольно трудно. Если необходимо достичь более высоких мощностей рассеяния, чем при эксплуатации в неподвижном воз-

духе, применяется радиатор. Благодаря этому значительно уменьшается тепловое сопротивление между корпусом и окружающей средой. Сопротивление  $R_{thL}$  состоит из теплового сопротивления окружающей среда – радиатор и радиатор – корпус транзистора. Поскольку коллекторы мощных транзисторов обычно соединены с корпусом, то для изоляции необходимо использовать слюдяные или окиснобериллиевые пластины. Изолирующие пластины все же создают дополнительное тепловое сопротивление. В общем случае  $P_{\theta j}$  рассчитывают по формуле

$$P_{\theta j} = \frac{\theta_j - \theta_U}{\sum R_{th}}, \quad (4.50)$$

где  $\sum R_{th}$  – сумма всех тепловых сопротивлений между  $p$ - $n$ -переходом и окружающей средой, которая имеет постоянную температуру. Числовой пример приведен в разд. 15.5.

На рис. 4.49, где приведено семейство

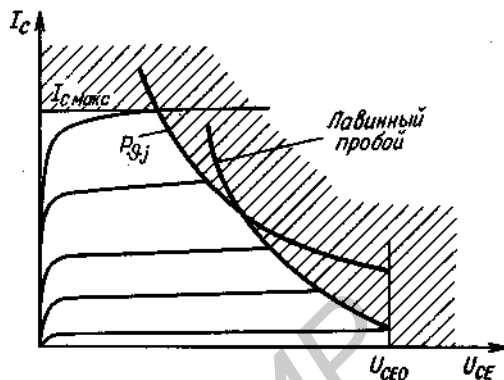


Рис. 4.49. Допустимая рабочая область транзистора.

выходных характеристик, указана допустимая рабочая область транзистора. Она ограничена максимальным коллекторным током  $I_{Cmax}$ , максимальной мощностью рассеяния  $P_{\theta j}$ , лавинным пробоем и максимальным напряжением коллектор – эмиттер  $U_{CE0}$ .



## 5. Полевые транзисторы

Полевыми транзисторами называются полупроводниковые элементы, которые в отличие от обычных биполярных транзисторов управляются электрическим полем, т.е. практически без затраты мощности управляющего сигнала.

### 5.1. КЛАССИФИКАЦИЯ

Различают шесть различных типов полевых транзисторов (*FET*). Их условные обозначения в электрических схемах представлены на рис. 5.1. Управляющим электродом транзистора является затвор *G*. Он

ров полевых транзисторов с управляющим переходом составляют от 1 пА до 1 нА, а для МОП-транзисторов они в среднем меньше в  $10^3$  раз. Входные сопротивления для транзисторов с управляющим переходом составляют от  $10^{16}$  до  $10^{13}$  Ом, а для МОП-транзисторов — от  $10^{13}$  до  $10^{15}$  Ом.

Аналогично делению биполярных транзисторов на *p-n-p*- и *n-p-n*-транзисторы полевые транзисторы делятся на *p*-канальные и *n*-канальные. У *n*-канальных полевых транзисторов ток канала становится тем меньше, чем сильнее падает потенциал затвора. У *p*-канальных полевых транзисторов наблюдается обратное явление. Ниже в основном будут рассматриваться *n*-канальные транзисторы, а *p*-канальные — лишь в тех случаях, когда на это будут особые причины. Замена *n*-канальных транзисторов на *p*-канальные возможна, если

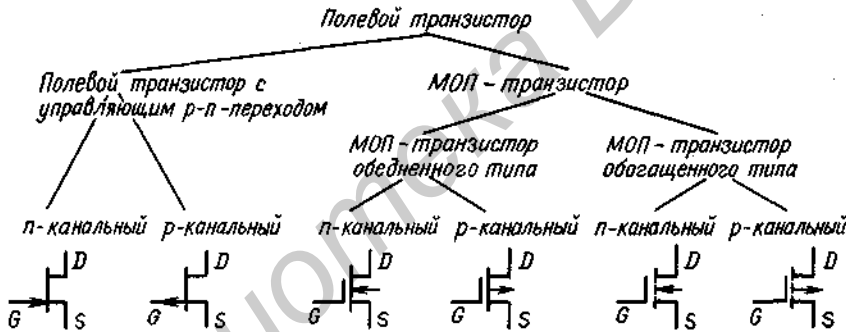


Рис. 5.1. Схемные обозначения полевых транзисторов.

позволяет управлять величиной сопротивления между стоком *D* и истоком *S*. Управляющим напряжением является напряжение  $U_{GS}$ . Большинство полевых транзисторов являются симметричными, т.е. их свойства не изменяются, если электроды *D* и *S* поменять местами. В транзисторах с управляющим переходом затвор отделен от канала *DS* *n-p*- или *p-n*-переходом. При правильной полярности напряжения  $U_{GS}$  диод, образуемый переходом затвор — канал, запирается и изолирует затвор от канала; при противоположной полярности он отпирается. У полевых транзисторов с изолированным затвором, или *МОП-транзисторов*, затвор отделен от канала *DS* тонким слоем  $SiO_2$ . При таком исполнении транзистора ток через затвор не будет протекать при любой полярности напряжения на затворе. Реальные токи затво-

поменять знак напряжения питания, а также соответственно изменить полярность включения используемых в схеме диодов и электролитических конденсаторов.

Через полевые транзисторы с управляющим переходом при напряжении  $U_{GS} = 0$  протекает наибольший ток стока. Такие транзисторы называют *нормально открытыми*. Аналогичные свойства имеют *МОП-транзисторы* обедненного типа. Наоборот, *МОП-транзисторы* обогащенного типа запираются при величинах  $U_{GS}$ , близких к нулю. Их называют *нормально закрытыми*. Ток стока протекает через *n*-канальные *МОП-транзисторы* обогащенного типа тогда, когда  $U_{GS}$  превышает некоторое положительное значение. Существуют также *МОП-транзисторы*, промежуточные между транзисторами обедненного и обогащенного типа, в том числе и такие, через

которые при  $U_{GS} = 0$  протекает некоторый средний ток канала.

У  $n$ -канальных полевых транзисторов к выводу истока необходимо приложить более отрицательный потенциал, чем к выводу стока. В симметричном  $n$ -канальном транзисторе любой из выводов канала, к которому подведен более низкий потенциал, может служить в качестве вывода истока.

В МОП-транзисторах часто делают четвертый вывод от так называемой подложки. Этот электрод, как и затвор, также может выполнять управляющие функции, но он отделен от канала только  $p$ - $n$ -переходом. Управляющие свойства подложки обычно не используют, а ее вывод соединяют с выводом истока. Если же требуется два управляющих электрода, то используют так называемые МОП-тетроды или двухзатворные МОП-транзисторы, имеющие два равноценных затвора.

## 5.2. ХАРАКТЕРИСТИКИ И ПАРАМЕТРЫ МАЛЫХ СИГНАЛОВ

На рис. 5.2 и 5.3 представлено семейство характеристик типового полевого

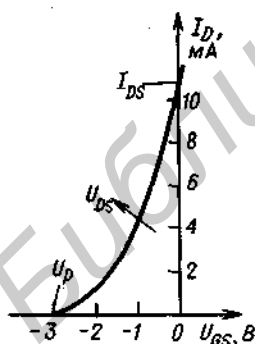


Рис. 5.2. Передаточная характеристика  $n$ -канального полевого транзистора с управляющим  $p$ - $n$ -переходом.

транзистора с управляющим  $p$ - $n$ -переходом в области малых сигналов. Можно заметить, что качественно эти характеристики подобны характеристикам биполярного транзистора. При этом сток соответствует коллектору, исток — эмиттеру, а затвор — базе биполярного транзистора. Характери-

стики полевого транзистора отличаются от соответствующих характеристик  $n$ - $p$ - $n$ -транзистора рабочим диапазоном напряжения затвор-исток. Напряжение, при котором ток стока  $I_D$  принимает минимальное значение, называется пороговым напряжением  $U_p$ .

При величинах напряжений  $U_{GS}$ , больших  $U_p$ , передаточная характеристика транзистора, представленная на рис. 5.2, описывается уравнением

$$I_D = I_{DS} \left( 1 - \frac{U_{GS}}{U_p} \right)^2; \quad (5.1)$$

где  $I_{DS}$  — ток стока при  $U_{GS} = 0$ . На практике эта величина тока для полевого транзистора с управляющим  $p$ - $n$ -переходом является предельной, так как положительных напряжений затвор-исток стараются избегать, чтобы не потерять преимуществ, обеспечиваемых малым током затвора.

Из выражения (5.1) следует, что ток стока при  $U_{GS} = U_p$  должен равняться нулю. Фактически это равенство выполняется лишь приближенно. Поэтому правильнее было бы определить значение  $U_{GS}$ , при котором величина тока стока становится рав-

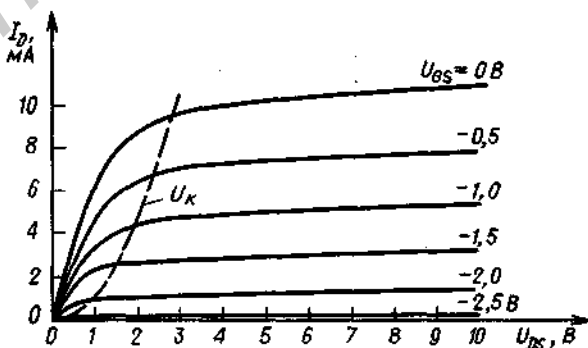


Рис. 5.3. Семейство выходных характеристик  $n$ -канального полевого транзистора с управляющим  $p$ - $n$ -переходом.

ной нескольким микроамперам. Полученное таким образом значение не всегда будет удовлетворять равенству (5.1), поэтому удобнее вычислить величину  $\sqrt{I_D}$  как функцию  $U_{GS}$  и экстраполировать полученную прямую линию до значения тока  $I_D = 0$ .

Выражение (5.1) можно использовать также и для описания передаточных характеристик МОП-транзисторов, как нормально открытых, так и нормально закрытых, если учесть знаки величин  $U_{GS}$  и  $U_p$ . Для нормально закрытых МОП-транзисторов в качестве величины  $I_{DS}$  используется ток стока при  $U_{GS} = 2U_p$ . Смысл этого становится ясным при сравнении передаточных характеристик МОП-транзисторов обедненного и обогащенного типов на рис. 5.4 и 5.5. Напряжение затвор-исток

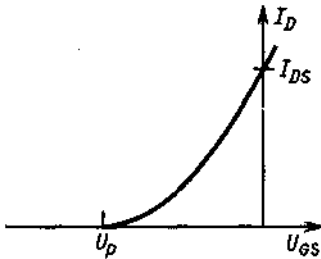


Рис. 5.4. Передаточная характеристика нормально открытого  $n$ -канального полевого транзистора.

для МОП-транзисторов может повышаться до величины напряжения пробоя оксидного слоя, составляющего около 50 В, по-

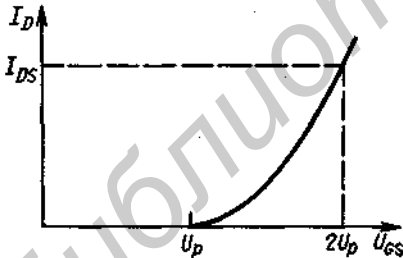


Рис. 5.5. Передаточная характеристика нормально закрытого  $n$ -канального полевого транзистора.

этому ток стока таких транзисторов может значительно превышать величину  $I_{DS}$ .

По передаточной характеристике транзистора может быть определен такой его параметр, как крутизна:

$$S = \left. \frac{\partial I_D}{\partial U_{GS}} \right|_{U_{DS} = \text{const}}$$

Дифференцированием выражения (5.1)

можно определить крутизну

$$S = \frac{2I_{DS}}{U_p^2} (U_{GS} - U_p) = \frac{2}{|U_p|} \sqrt{I_{DS}I_D}. \quad (5.2)$$

Особый интерес представляет значение крутизны при  $I_D = I_{DS}$ , обозначаемое через  $S_s$ . Для полевых транзисторов с управляющим  $p$ - $n$ -переходом это максимальное значение крутизны. Из выражения (5.2) находим

$$S_s = 2I_{DS}/|U_p|. \quad (5.3)$$

Теперь по легко определяемым опытным путем параметрам  $S_s$  и  $I_{DS}$  можно просто получить напряжение отсечки. Типовые значения параметров маломощного полевого транзистора составляют:

$$I_{DS} = 1, \dots, 50 \text{ мА,}$$

$$|U_p| = 0,5, \dots, 5 \text{ В,}$$

$$S_s = 2, \dots, 20 \text{ мА/В.}$$

Можно отметить, что при равных токах стока полевого и коллектора биполярного транзисторов крутизна полевого транзистора существенно ниже, чем биполярного.

На рис. 5.3 представлены выходные характеристики полевого транзистора — графики зависимости между  $I_D$  и  $U_{DS}$  при различных фиксированных значениях  $U_{GS}$ . Характеристики имеют одинаковый вид как для нормально открытых, так и для нормально закрытых полевых транзисторов. При малых значениях  $U_{DS}$  ток  $I_D$  возрастает приблизительно пропорционально  $U_{DS}$ . Полевой транзистор в этой области режимов эквивалентен омическому сопротивлению, величина которого может управляться напряжением  $U_{GS}$ . При напряжениях ниже *точек перегиба*

$$U_k = U_{GS} - U_p \quad (5.4)$$

семейство выходных характеристик описывается выражением [5.2; 5.3]

$$I_D = \frac{I_{DS}}{U_p^2} [2(U_{GS} - U_p)U_{DS} - U_{DS}^2]. \quad (5.5)$$

Эта зона семейства выходных характеристик называется *начальной зоной*.

Зона семейства выходных характеристик, находящаяся за точками перегиба, называется *зоной сжатия*. В этой зоне ток стока зависит только от напряжения  $U_{GS}$  и очень незначительно от  $U_{DS}$ , что соответствует выражению (5.1). Остаточная зависимость тока от напряжения  $U_{DS}$  характеризуется дифференциальным выходным сопротивлением

$$r_{DS} = \left. \frac{\partial U_{DS}}{\partial I_D} \right|_{U_{GS} = \text{const}}$$

Как и у биполярных транзисторов, дифференциальное выходное сопротивление снижается при увеличении тока стока  $I_D$ , причем приблизительно обратно пропорционально величине  $I_D$ .

### 5.3. ПРЕДЕЛЬНЫЕ ЭЛЕКТРИЧЕСКИЕ ПАРАМЕТРЫ

Пределные электрические параметры полевых транзисторов такие же, как и у биполярных транзисторов. Среди них, однако, отсутствует такой параметр, как напряжение вторичного пробоя (или пробоя второго рода). Это дает некоторые преимущества мощным полевым транзисторам по сравнению с мощными биполярными транзисторами [5.4].

У МОП-транзисторов следует обращать особое внимание на предельно допустимое напряжение на затворе транзистора, лежащее в пределах 50–100 В. При превышении этого напряжения может произойти пробой оксидного слоя затвора, и транзистор будет необратимо поврежден. Такие перенапряжения легко могут возникнуть вследствие высокого входного сопротивления и малой входной емкости транзистора, составляющей несколько пикофарад. Особенно опасны статические заряды, которые могут привести к пробоям транзистора даже при касании его рукой. Поэтому при пайке МОП-транзисторов следует заземлять паяльник, прибор и самого монтажника.

Для защиты МОП-транзисторов между затвором и подложкой иногда включают стабилитроны. При этом значительно уменьшается входное сопротивление, кото-

рое становится соизмеримым со входным сопротивлением полевых транзисторов с управляющим  $p-n$ -переходом.

## 5.4. ОСНОВНЫЕ СХЕМЫ ВКЛЮЧЕНИЯ

По аналогии с биполярными транзисторами в зависимости от того, какой электрод подключается к точке постоянного потенциала, различают три схемы включения: истоковое, стоковое и затворное.

### 5.4.1. СХЕМА С ОБЩИМ ИСТОКОМ

Схема с общим истоком (рис. 5.6) соответствует схеме с общим эмиттером для

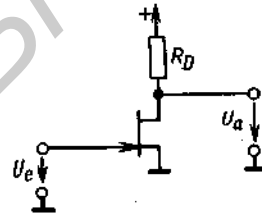


Рис. 5.6. Схема с общим истоком.

Коэффициент усиления по напряжению  $A = -S(R_D || r_{DS})$ .  
Входное сопротивление  $r_e = r_{GS} \approx \infty$ .  
Выходное сопротивление  $r_a = R_D || r_{DS}$ .

биполярного транзистора. Различие состоит в том, что диод канал–затвор включен в запирающем направлении. Входной ток при этом практически равен нулю, а входное сопротивление очень велико.

Для анализа схемы можно вернуться к результатам, полученным в предыдущих главах для биполярных транзисторов. Сравнение характеристик транзисторов и параметров малых сигналов дает следующую таблицу соответствия:

$I_C \rightarrow I_D$	$S \rightarrow S$
$I_E \rightarrow I_S$	$S_r \rightarrow S_r \approx 0$
$I_B \rightarrow I_G \approx 0$	$r_{BE} \rightarrow r_{GS} \approx \infty$
$U_{CE} \rightarrow U_{DS}$	$r_{CE} \rightarrow r_{DS}$
$U_{BE} \rightarrow U_{GS}$	$\beta \rightarrow S r_{GS} \approx \infty$

Таким образом, из формул (4.6) и (4.7) можно непосредственно получить основные уравнения полевого транзистора:

$$dI_G \approx 0, \quad (5.7)$$

$$dI_D = SdU_{GS} + \frac{1}{r_{DS}} dU_{DS}. \quad (5.8)$$

Из выражения (4.8) с учетом таблицы соответствия (5.6) можно вывести уравнение для коэффициента усиления схемы с общим истоком:

$$A = -S(R_D \parallel r_{DS}). \quad (5.9)$$

Отсюда следует, что при  $R_D \gg r_{DS}$  максимальная величина коэффициента усиления составляет

$$A = -Sr_{DS} \approx -\mu.$$

Коэффициент усиления практически не зависит от тока стока в диапазоне  $0,1I_{DS} < I_D < I_{DS}$  и для  $n$ -канальных полевых транзисторов составляет от 100 до 300. Для  $p$ -канальных полевых транзисторов эта величина приблизительно вдвое меньше. Максимальный коэффициент усиления полевых транзисторов составляет, таким образом, примерно десятую часть максимального коэффициента усиления биполярных транзисторов.

Чрезвычайно интересно сравнить коэффициенты нелинейных искажений для схемы с общим истоком и для схемы с общим эмиттером. Для этого необходимо решить уравнение передаточной функции транзистора для большого входного сигнала. При синусоидальном изменении входного сигнала относительно рабочей точки

$$U_e(t) = U_{eA} + \hat{U}_e \sin \omega t$$

из выражения (5.1) можно получить выражение для тока стока

$$I_D(t) = I_{DS} \left( 1 - \frac{U_{eA} + \hat{U}_e \sin \omega t}{U_p} \right)^2,$$

или

$$I_D(t) = I_{DS} \left[ \left( 1 - \frac{U_{eA}}{U_p} \right)^2 + \frac{\hat{U}_e^2}{2U_p^2} - \frac{2\hat{U}_e}{U_p} \left( 1 - \frac{U_{eA}}{U_p} \right) \sin \omega t - \frac{\hat{U}_e^2}{2U_p^2} \cos 2\omega t \right].$$

При этом выражение для коэффициента нелинейных искажений будет иметь вид

$$K = \frac{\hat{I}_{D1}}{\hat{I}_{D0}} = \frac{\hat{U}_e}{4(U_{eA} - U_p)} = \frac{\hat{U}_e}{4|U_p|} \sqrt{\frac{I_{DS}}{I_{DA}}}.$$

Как и у биполярных транзисторов, этот коэффициент также пропорционален амплитуде входного сигнала, однако он зависит от положения рабочей точки. Он обратно пропорционален величине  $\sqrt{I_{DA}}$ . Если для полевого транзистора при  $U_p = -3$  В и  $I_{DS} = 10$  мА выбрать рабочую точку, соответствующую току стока  $I_{DA} = 3$  мА, то величина коэффициента нелинейных искажений составит

$$K = \hat{U}_e / 6,6 \text{ В.}$$

Чтобы этот коэффициент был меньше 1%, величина амплитуды входного сигнала  $\hat{U}_e$  не должна превышать 66 мВ. При коэффициенте усиления каскада по напряжению, равном 20, амплитуда выходного сигнала составляет около 1,3 В. Эта величина существенно больше, чем достигаемая для биполярных транзисторов при аналогичной схеме включения.

Шумовые характеристики полевых и биполярных транзисторов существенно различаются. Шумовой ток полевых транзисторов значительно меньше, чем у биполярных, тогда как напряжения шума, особенно для транзисторов с управляющим  $p$ - $n$ -переходом, имеют один и тот же порядок величины. Как следует из схемы замещения, представленной на рис. 4.37, при высокоомном источнике входного сигнала полевые транзисторы имеют значительно меньшие шумы, а при низкоомном шумовые характеристики полевых и биполярных транзисторов примерно одинаковы.

У МОП-транзисторов фактор шума  $1/f$  начинает сказываться уже на частотах порядка 100 кГц. Таким образом, МОП-транзисторы в низкочастотной области «шумят» значительно сильнее, чем полевые транзисторы с управляющим  $p$ - $n$ -переходом, поэтому их целесообразно использовать только в высокочастотных малошумящих устройствах.

### Установка рабочей точки транзистора

В схемах на биполярных транзисторах отрицательная обратная связь по постоянному току является удобным средством установки рабочей точки транзистора. Этот способ может успешно применяться и для схем на полевых транзисторах. Для нормально открытых полевых транзисторов существует даже возможность подключения затвора к шине нулевого потенциала, как показано, например, на рис. 5.7.

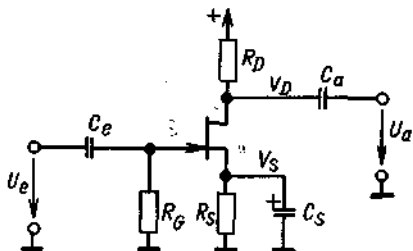


Рис. 5.7. Установка рабочей точки.

Для расчета параметров схемы следует задать ток стока транзистора. Из передаточной характеристики, изображенной на рис. 5.2, определяется соответствующее этому току значение напряжения  $U_{GS}$ . В зависимости от выбранной величины тока стока оно может принимать значения от нуля до  $U_p$ . Поэтому здесь нельзя выбрать, как это делалось для биполярного транзистора, приблизительно постоянное значение этой величины. Для вычисления  $U_{GS}$  воспользуемся выражением (5.1):

$$U_{GS} = U_p (1 - \sqrt{I_D/I_{DS}}). \quad (5.10)$$

Из этого выражения можно определить сопротивление в цепи истока

$$R_S = |U_{GS}|/I_D = |U_p|/I_D (1 - \sqrt{I_D/I_{DS}}). \quad (5.11)$$

В качестве примера зададим следующие параметры полевого транзистора:  $I_{DS} = 10 \text{ мА}$ ,  $U_p = -3 \text{ В}$  и выберем величину  $I_D = 3 \text{ мА}$ . При этом

$$\begin{aligned} U_{GS} &= -3 \text{ В} (1 - \sqrt{3 \text{ мА}/10 \text{ мА}}) = \\ &= -1,36 \text{ В}. \end{aligned}$$

Сопротивление в цепи истока  $R_S$  составит  $1,36 \text{ В}/3 \text{ мА} = 452 \text{ Ом}$ .

Значение потенциала стока  $V_{DA}$  при отсутствии сигнала выбирается таким, чтобы величина  $U_{DS}$  даже при предельном значении  $\Delta V_{D\text{макс}}$  не превышала  $U_k$ . Тем самым предотвращается появление искажений, которые могут возникнуть при заходе рабочей точки в область начального участка характеристики. Потенциал стока при отсутствии сигнала выбирается, таким образом, из условия

$$V_{DA} > V_S + U_k + |\Delta V_{D\text{макс}}|.$$

Из выражения (5.4) при  $V_S = -U_{GS}$  следует

$$V_{DA} > |U_p| + |\Delta V_{D\text{макс}}|.$$

При размахе выходного напряжения  $\pm 2 \text{ В}$  и допуске  $2 \text{ В}$  для потенциала стока  $V_{DA}$  при отсутствии сигнала получим значение  $7 \text{ В}$ . Задав напряжение  $V^+ = 15 \text{ В}$ , найдем величину сопротивления нагрузки

$$R_D = (15 \text{ В} - 7 \text{ В})/3 \text{ мА} = 2,7 \text{ кОм}.$$

Крутизна характеристики транзистора в рабочей точке, согласно (5.2), составит

$$S = \frac{2}{3 \text{ В}} \sqrt{10 \text{ мА} \cdot 3 \text{ мА}} = 3,7 \text{ мА/В}.$$

Величина коэффициента усиления в рабочем диапазоне частот равна

$$A \approx -S \cdot R_D \approx -10.$$

Если, как и в числовом примере в разд. 4.2.5, потребовать, чтобы величина нижней граничной частоты усилителя составляла приблизительно  $20 \text{ Гц}$ , и задать для каждого из трех фильтров нижних частот, образуемых в схеме замещения используемыми емкостями  $C_E$ ,  $C_A$  и  $C_S$ , нижнюю граничную частоту равной  $11,5 \text{ Гц}$ , то в соответствии с уравнением (4.23) получим

$$C_S = \frac{S}{2\pi f_0} = \frac{3,7 \text{ мА/В}}{2\pi \cdot 11,5 \text{ Гц}} = 51 \text{ мкФ}.$$

Выбор величины  $R_g$  может быть в значительной мере произвольным. Верхняя граница  $R_g$  определяется тем, что падение напряжения на этом сопротивлении, обусловленное током утечки затвора, должно

быть мало по сравнению с  $|U_{GS}|$ . При этом максимальная величина  $R_g$  составит несколько мегом.

#### 5.4.2. СХЕМА С ОБЩИМ ЗАТВОРОМ

Как правило, для полевых транзисторов схемы с общим затвором почти не применяются, так как при этом включении не используется свойство высокоомности цепи затвор-исток транзистора.

#### 5.4.3. СХЕМА С ОБЩИМ СТОКОМ, ИСТОКОВЫЙ ПОВТОРИТЕЛЬ

Схема с общим стоком обладает значительно большим входным сопротивлением, чем схема с общим истоком. В большинстве случаев, однако, это не имеет особого значения, поскольку оно достаточно велико и для схем с общим истоком. Преимуществом такой схемы является то, что она существенно уменьшает входную емкость каскада. В отличие от эмиттерного повторителя выходное сопротивление истокового

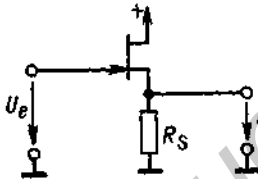


Рис. 5.8. Истоковый повторитель.

$$\text{Коэффициент усиления по напряжению } A = \frac{1}{1 + 1/[S(R_S \parallel r_{DS})]}$$

Входное сопротивление  $r_i \approx \infty$ .

Выходное сопротивление  $r_o = R_S \parallel (1/S)$ .

го повторителя не зависит от внутреннего сопротивления  $R_g$  источника сигнала.

Типовые значения коэффициента усиления и выходного сопротивления истокового повторителя можно проиллюстрировать числовым примером. При крутизне характеристики транзистора  $5 \text{ mA/V}$  и сопротивлении в цепи истока  $R_S = 1 \text{ кОм}$

$$A \approx \frac{1}{1 + 1/(5 \text{ mA/V} \cdot 1 \text{ кОм})} \approx 0,83,$$

$$r_o = \frac{1}{5 \text{ mA/V}} \parallel 1 \text{ кОм} =$$

$$= 200 \text{ Ом} \parallel 1 \text{ кОм} \approx 1670 \text{ Ом}.$$

Из примера следует, что истоковый повторитель не позволяет достичь таких низких величин выходных сопротивлений, как эмиттерный повторитель. Причина этого состоит в том, что полевые транзисторы имеют меньшую крутизну, чем биполярные. Поэтому часто полевой и биполярный транзисторы включают совместно по так называемой схеме Дарлингтона, изображенной на рис. 5.9.

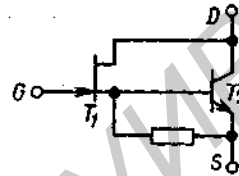


Рис. 5.9. Схема Дарлингтона на полевом и биполярном транзисторах.

Результирующая крутизна  $S \approx S_1 \beta_2$ .

#### 5.5. ПОЛЕВОЙ ТРАНЗИСТОР КАК СТАБИЛИЗАТОР ТОКА

Схема, представленная на рис. 5.10, работает аналогично транзисторному стабилизатору тока, изображенному на рис. 4.25. У нормально открытого полевого транзистора ток стока течет даже тогда, когда вспомогательное напряжение  $U_H$  равно нулю. Этот режим работы транзистора представляет особый интерес, так как схема стабилизатора тока может быть выполнена в виде двухполосника, как показано на рис. 5.11. Благодаря этой особенности схема может быть включена вместо любого омического сопротивления. Чтобы найти сопротивление обратной связи  $R_S$ , следует определить величину  $U_{GS}$  для заданного тока стабилизации  $I$  по передаточной характеристике транзистора. В соответствии с формулой (5.10) получаем

$$R_S = \frac{U_H + |U_{GS}|}{I_D} = \frac{U_H + |U_p| (1 - \sqrt{I_D/I_{DS}})}{I_D}.$$

Для определения внутреннего сопротивления стабилизатора тока можно использовать выражение (4.29) для биполярного транзистора, положив  $\beta$  и  $r_{BE}$  стремящимися к бесконечности и заменив остальные параметры согласно таблице соответствия (5.6):

$$r_i = r_{DS} (1 + SR_S) = r_{DS} + \mu R_S. \quad (5.12)$$

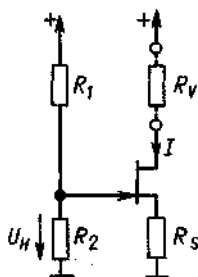


Рис. 5.10. Полевой транзистор в качестве источника стабильного тока.

$$\text{Внутреннее сопротивление } r_i = r_{DS}(1 + SR_S).$$

На числовом примере можно проиллюстрировать порядок получаемых величин. Для полевого транзистора, имеющего при токе стока  $I_D = 1$  мА следующие параметры:  $r_{DS} = 80$  кОм и  $S = 2$  мА/В, получим при  $R_S = 2$  кОм внутреннее сопротивление источника тока  $r_i = 400$  кОм. Эта величина заметно ниже, чем у аналогичной схемы стабилизатора тока на биполярном транзисторе.

Сравнив выражения (5.12) и (4.29), можно заметить принципиальное различие между стабилизаторами тока на полевом и биполярном транзисторах, а именно: если беспредельно увеличивать сопротивление  $R_E$  или соответственно  $R_S$ , то внутреннее сопротивление стабилизатора тока, выполненного на полевом транзисторе, будет стремиться к бесконечности, а на биполярном — к предельному значению, равному  $\beta r_{CE}$ . Типовые зависимости  $r_i$  от  $R_E$  для биполярного или от  $R_S$  для полевого транзисторов изображены на рис. 5.12. Следует отметить, что при больших значениях сопротивления обратной связи лучшие характеристики достигаются для стабилизаторов на полевых транзисторах.

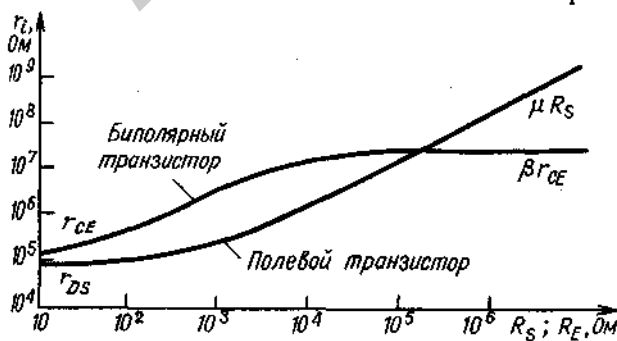


Рис. 5.12. Сравнение внутренних сопротивлений стабилизаторов тока, выполненных на полевом и биполярном транзисторах. Представлены типовые зависимости внутреннего сопротивления от параметров схемы при токе стабилизации, равном 1 мА.

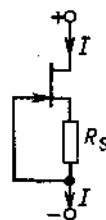


Рис. 5.11. Стабилизатор тока на полевом транзисторе, выполненный по схеме без вспомогательного напряжения.

Для улучшения параметров стабилизаторов тока сопротивление обратной связи стабилизатора можно выполнить в виде отдельного стабилизатора тока. Если для этого использовать стабилизатор тока на биполярном транзисторе, как изображено на рис. 5.13, то, согласно числовому при-

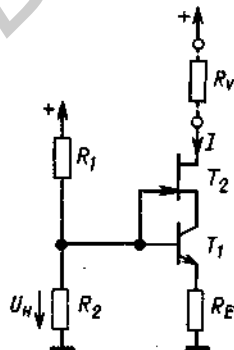


Рис. 5.13. Каскадирование стабилизаторов тока. Выходной ток  $I = (U_H - U_{BEA})/R_E$ . Внутреннее сопротивление  $r_i = S_2 r_{DS} r_{CE}(1 + S_1 R_E)$ .

меру, рассмотренному в разд. 4.5.1, при токе стабилизации 1 мА дифференциальное сопротивление такого стабилизатора  $r_s$ , применяемого как сопротивление обратной

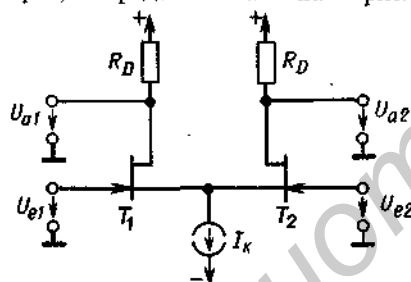


связи, составит приблизительно 7 МОм. Внутреннее сопротивление стабилизатора с подключенным верхним в схеме полевым транзистором составит около 1,1 ГОм.

## 5.6. ДИФФЕРЕНЦИАЛЬНЫЙ УСИЛИТЕЛЬ НА ПОЛЕВЫХ ТРАНЗИСТОРАХ

Для многих областей применения необходим дифференциальный усилитель с высоким входным сопротивлением. В принципе для этого можно было бы использовать биполярные транзисторы, включенные по схеме Дарлингтона, как показано на рис. 4.32. Однако существенно лучшие результаты для входного тока, диапазона воспроизводимых частот и характеристик шума могут быть достигнуты при использовании полевых транзисторов.

Типовая схема дифференциального усилителя, выполненного на полевых транзисторах, представлена на рис. 5.14.



Для определения параметров схемы в режиме малого сигнала можно воспользоваться соотношениями, приведенными в разд. 4.7.1. При расчете схемы следует также иметь в виду, что суммарный ток обоих плеч  $I_k$  должен выбираться из условия  $I_k \ll I_{DS}$ , с тем чтобы  $p-n$ -переходы затвор-канал оставались запертыми даже при максимальных входных сигналах.

В отличие от биполярных транзисторов передаточная характеристика усилителя на

полевых транзисторах в режиме больших сигналов зависит от тока  $I_k$ . Для ее определения запишем для обоих транзисторов выражения (5.1) с учетом того, что

$$U_D = U_{GS1} - U_{GS2} \text{ и } I_{D1} + I_{D2} = I_k$$

Получим следующую зависимость:

$$U_D / |U_p| = \sqrt{I_k / I_{DS}} (\sqrt{I_{D1} / I_k} - \sqrt{1 - I_{D1} / I_k}) \quad (5.13)$$

Эта зависимость представлена на рис. 5.15 для различных значений  $I_k / I_{DS}$ . Очевидно, что при  $I_k = I_{DS}$  для получения максимального размаха выходного напряжения требуется входное напряжение  $U_D = \pm |U_p|$ , тогда как при меньших значениях тока  $I_k$  это достигается при меньших входных напряжениях.

### Дрейф рабочей точки

В разд. 4.7.4 предполагалось, что температурный коэффициент напряжения ба

Рис. 5.14. Типовая схема дифференциального усилителя, выполненного на полевых транзисторах.

Коэффициент усиления дифференциального сигнала  $A_D = dU_{a1} / dU_D = -dU_{a2} / dU_D = -1/2 S (R_D \| r_{DS})$  при  $U_D = U_{e1} - U_{e2}$ .

Коэффициент усиления синфазного сигнала  $A_{C1} = dU_{a1} / dU_{C1} = dU_{a2} / dU_{C1} = -1/2 R_D / r_G$  при  $U_{C1} = 1/2 (U_{e1} + U_{e2})$ .

Коэффициент ослабления сигнала

$G = A_D / A_{C1} \approx S r_G$ , где  $r_G$  — внутреннее сопротивление источника тока.

Дифференциальное входное сопротивление  $r_D \approx \infty$ .

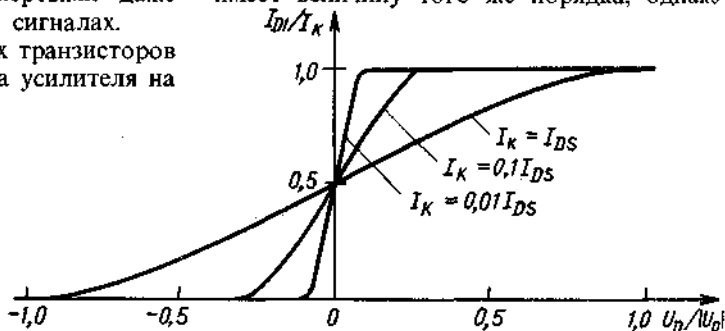
Синфазное входное сопротивление  $r_{C1} \approx \infty$ .

Выходное сопротивление  $r_e = R_D \| r_{DS}$ .

Входной ток при отсутствии сигнала  $I_G \approx 0$ .

за-эмиттер для биполярного транзистора составляет около  $-2$  мВ/К и с увеличением рабочего тока несколько уменьшается. Температурный коэффициент напряжения затвор-исток полевого транзистора имеет величину того же порядка, однако

Рис. 5.15. Передаточные характеристики дифференциального усилителя, выполненного на полевых транзисторах.



он значительно сильнее зависит от тока канала. Как следует из рис. 5.16, при малых токах этот коэффициент отрицателен, а при больших — положителен. При токе канала  $I_{DZ}$  он равен нулю. Именно эта величина тока транзистора является наиболее

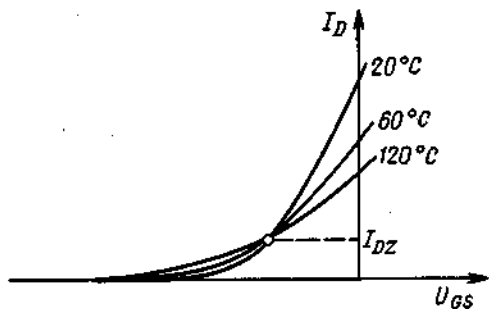


Рис. 5.16. Зависимость передаточной характеристики полевого транзистора от температуры.

целесообразной для транзисторов дифференциального усилителя, так как дрейф рабочих точек мало зависит от неточности подбора идентичной пары полевых транзисторов.

В соответствии с работой [5.5] ток  $I_{DZ}$  определяется из соотношения

$$I_{DZ} \approx 0,4 \text{ В}^2 (I_{DS}/U_p^2) \approx 100 \div 600 \text{ мкА}. \quad (5.14)$$

При таких параметрах рабочей точки для монолитной пары полевых транзисторов можно достичь значений температурного дрейфа порядка  $1 \div 50 \text{ мкВ/К}$ .

Крутизна полевого транзистора при токе  $I_{DZ}$  может быть непосредственно определена: подставив (5.14) в выражение (5.2), получим

$$S_Z = I_{DZ}/0,32 \text{ В}. \quad (5.15)$$

## 5.7. ПОЛЕВОЙ ТРАНЗИСТОР В КАЧЕСТВЕ УПРАВЛЯЕМОГО СОПРОТИВЛЕНИЯ

Из рассмотрения семейства выходных характеристик полевого транзистора, представленного на рис. 5.3, следует, что вольт-амперная характеристика полевого транзистора при малых величинах напряжения сток-исток почти такая же, как у омиче-

ского сопротивления, величину которого можно менять в широких пределах путем изменения напряжения затвор-исток. Для того чтобы можно было отчетливее наблюдать этот эффект, на рис. 5.17 представлен увеличенный фрагмент семейства выходных характеристик транзистора вблизи нулевой точки.

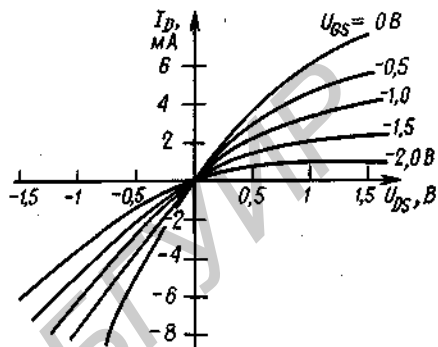


Рис. 5.17. Семейство выходных характеристик полевого транзистора при низких напряжениях сток-исток.

Для определения величины эквивалентного сопротивления рассмотрим выраже-

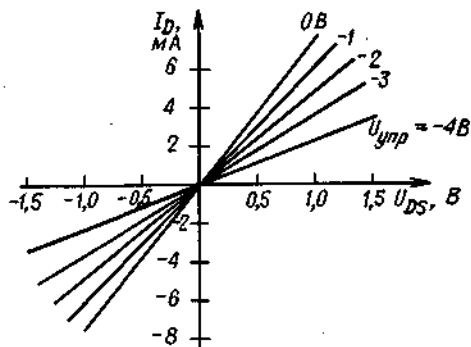


Рис. 5.18. Линеаризованное семейство выходных характеристик полевого транзистора.

ние (5.5) для начальной области характеристики, тогда для  $U_{DS} \ll U_k$  получим

$$R_{DS} = U_{DS}/I_D = U_p^2/[2I_{DS}(U_{GS} - U_p)]. \quad (5.16)$$

Отсюда с учетом формулы (5.2) находим

$$R_{DS} = 1/S. \quad (5.17)$$

Минимальное значение сопротивления по-

лучится при  $U_{GS} = 0$ :

$$R_{DS\text{откр}} = |U_p|/2I_{DS} = 1/S_S. \quad (5.18)$$

Для маломощного полевого транзистора эта величина колеблется в пределах от 50 до 500 Ом. Существуют также транзисторы, специально предназначенные для работы в качестве управляемых сопротивлений и аналоговых коммутаторов со значениями  $R_{DS\text{откр}}$  менее 10 Ом.

На рис. 5.19 показана схема делителя напряжения на полевом транзисторе.

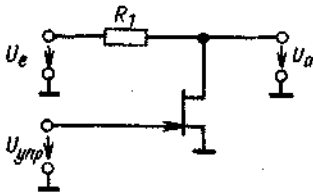


Рис. 5.19. Управляемый делитель напряжения.

Коэффициент деления сигнала составляет

$$U_a/U_e = R_{DS}/(R_1 + R_{DS}).$$

Чтобы в такой схеме коэффициент деления сигнала путем изменения управляющего напряжения можно было варьировать в широких пределах, выбирают  $R_1 \gg R_{DS\text{откр}}$ . Как следует из рис. 5.17, при больших выходных напряжениях  $R_{DS}$  становится нелинейным, а именно: характеристики транзистора изгибаются таким образом, что ток стока при увеличении напряжения сток-исток получается меньшим, чем у соответствующего омического сопротивления. Поэтому, чтобы линеаризовать выходные характеристики, часть на-

пряжения сток-исток добавляется к напряжению затвор-исток (рис. 5.20). С увеличением напряжения сток-исток растет также напряжение затвор-исток и частично ком-

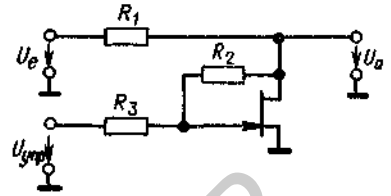


Рис. 5.20. Управляемый делитель напряжения для больших амплитуд выходного сигнала.

пенсруется увеличение величины  $R_{DS}$ . Если же напряжение  $U_{DS}$  станет отрицательным, то благодаря схеме компенсации уменьшится также и  $U_{GS}$ . Таким образом, зависящее от входного напряжения снижение величины  $R_{DS}$  также будет компенсироваться и в третьем квадранте.

На рис. 5.18 показано линеаризованное семейство характеристик управляемого сопротивления на базе полевого транзистора при оптимальном выборе резисторов  $R_2$  и  $R_3$ . Отклонение от линейной характеристики при  $|U_{DS}| \approx 1$  В не превышает 1%. Оптимальная линеаризация характеристик достигается при  $R_2 \approx R_3 \gg R_{DS}$ . При этом

$$U_{GS} = 1/2 (U_{упр} + U_{DS}).$$

Если это значение подставить в формулу (5.5), то величина  $U_{DS}^2$  сократится и получится точное соотношение

$$R_{DS} = U_p^2/[2I_{DS}(1/2U_{упр} - U_p)]. \quad (5.19)$$

## 6. Операционный усилитель

По принципу действия операционный усилитель сходен с обычным усилителем. Как и обычный усилитель, он предназначен для усиления напряжения или мощности входного сигнала. Однако, тогда как свойства и параметры обычного усилителя полностью определены его схемой, свойства и параметры операционного усилителя определяются преимущественно параметрами цепи обратной связи. Операционные усилители выполняют по схеме усилителей постоянного тока с нулевыми значениями входного напряжения смещения нуля и выходного напряжения. Они характеризуются также большим коэффициентом усиления, высоким входным и низким выходным сопротивлением. Ранее подобные высококачественные усилители использовались исключительно в аналоговых вычислительных устройствах для выполнения таких математических операций, как суммирование и интегрирование. Отсюда и произошло их название — операционные усилители.

В настоящее время операционные усилители выполняются, как правило, в виде монолитных интегральных микросхем и по своим размерам и цене практически не отличаются от отдельно взятого транзистора. Благодаря практически идеальным характеристикам операционных усилителей реализация различных схем на их основе оказывается значительно проще, чем на отдельных транзисторах. Поэтому операционные усилители вытесняют отдельные транзисторы как элементы схем во многих областях линейной схемотехники.

Чтобы определить, какой тип операционного усилителя подходит для конкретного случая его применения, достаточно, как правило, знания их основных характеристик. Тем не менее для некоторых особых случаев использования операционных усилителей необходимо знание их внутренней структуры. Более подробно эти вопросы изложены в гл. 7.

Здесь рассматриваются основные параметры операционных усилителей, и прежде всего те, которые используются для описа-

ния реально выпускаемых элементов, приводятся основные принципы построения схем на базе операционных усилителей с использованием внешних обратных связей. Исследуются также границы применимости идеализированных характеристик операционных усилителей. Полученные результаты используются в последующих главах для описания конкретных схем на базе операционных усилителей.

### 6.1. СВОЙСТВА ОПЕРАЦИОННОГО УСИЛИТЕЛЯ

На рис. 6.1 дано схемное обозначение операционного усилителя. Входной каскад его выполняется в виде дифференциального усилителя, так что операционный усилитель имеет два входа. В области низких частот выходное напряжение  $U_o$  находится

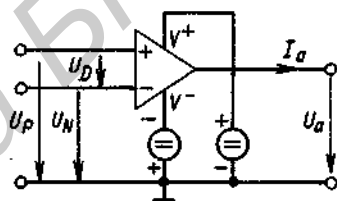


Рис. 6.1. Схемное обозначение операционного усилителя.

в той же фазе, что и разность входных напряжений:

$$U_D = U_P - U_N$$

$P$ -вход называется неинвертирующим и на схеме операционного усилителя обозначается знаком «плюс».  $N$ -вход называется инвертирующим и обозначается на схеме знаком «минус».

Чтобы обеспечить возможность работы операционного усилителя как с положительными, так и с отрицательными входными сигналами, следует использовать двуполярное питающее напряжение. Для этого необходимо предусмотреть два источника постоянного напряжения, которые, как это показано на рис. 6.1, подключаются к соответствующим внешним клеммам операционного усилителя. Как правило, стандартные операционные усилители в интегральном исполнении работают с напряжениями питания  $\pm 15$  В. На принципиальных схемах устройств обычно изображают только их входные и выходные клеммы.

В действительности, разумеется, не существует идеальных операционных усилителей. Для того чтобы можно было оценить, насколько тот или иной операционный усилитель близок к идеалу, приводятся технические характеристики усилителей.

Дифференциальный коэффициент усиления операционного усилителя

$$A_D = \Delta U_a / \Delta U_D = \Delta U_a / \Delta (U_P - U_N) = \begin{cases} \Delta U_a / \Delta U_P & \text{при } U_N = \text{const}, \\ -\Delta U_a / \Delta U_N & \text{при } U_P = \text{const} \end{cases} \quad (6.1)$$

имеет конечную величину, которая лежит в пределах от  $10^4$  до  $10^5$ . Он называется также *собственным коэффициентом усиления* операционного усилителя, т.е. усиления при отсутствии обратной связи.

На рис. 6.2 показана типовая зависимость выходного напряжения усилителя от  $U_D$ . В диапазоне  $U_{a \text{ мин}} < U_a < U_{a \text{ макс}}$  оно зависит от  $U_D$  почти линейно. Этот диапазон выходного напряжения называется *областью усиления*. В области насыщения с ростом  $U_D$  соответствующего увеличения  $U_a$  не происходит. Границы области усиления  $U_{a \text{ мин}}$  и  $U_{a \text{ макс}}$  отстоят приблизительно на 3 В от соответствующих положительного и отрицательного напряжений питания. При работе операционного усилителя с напряжением питания  $\pm 15$  В типовой диапазон области усиления по выходному напряжению составляет  $\pm 12$  В.

Передаточная характеристика идеального операционного усилителя должна проходить через нулевую точку. Однако, как показано на рис. 6.2, штриховой линией, для реальных операционных усилителей эта характеристика несколько сдвинута. Таким образом, для того чтобы сделать выходное напряжение равным нулю, необходимо подать на вход операционного усилителя некоторую разность напряжений. Эта разность напряжений называется *напряжением смещения нуля*  $U_0$ . Оно составляет обычно несколько милливольт и во многих случаях может не приниматься во внимание. Когда же этой величиной пренебречь нельзя, она может быть сведена к нулю (см. разд. 4.7.4, где это было описано для дифференциального усилите-

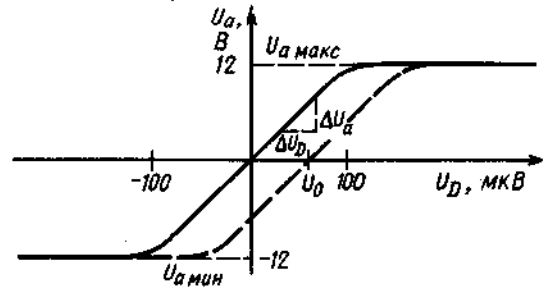


Рис. 6.2. Выходное напряжение операционного усилителя как функция разности входных напряжений. Пунктиром показана характеристика, снятая без компенсации напряжения смещения нулевой точки.

ля). Поэтому во многих интегральных операционных усилителях предусмотрены специальные клеммы.

После устранения напряжения смещения нуля остаются только его возможные изменения в зависимости от времени, температуры и напряжения питания:

$$\Delta U_0(\vartheta, t, U_b) = (\partial U_0 / \partial \vartheta) \Delta \vartheta + (\partial U_0 / \partial t) \Delta t + (\partial U_0 / \partial U_b) \Delta U_b$$

В этой формуле различают следующие составляющие дрейфа:

- $\partial U_0 / \partial \vartheta$  — температурный дрейф, обычно от 3 до 10 мкВ/К;
- $\partial U_0 / \partial t$  — временной дрейф, который может достигать нескольких микровольт за месяц;
- $\partial U_0 / \partial U_b$  — дрейф, обусловленный изменением суммарного напряжения питания.

Составляющая  $\partial U_0 / \partial U_b$  характеризуется влиянием отклонения напряжения питания от номинального значения на величину смещения нулевой точки и составляет обычно 10–100 мкВ/В. Поэтому если требуется минимизировать эту составляющую дрейфа, необходимо обеспечить напряжение питания с точностью до нескольких милливольт.

В дальнейшем изложении будет предполагаться, что напряжение смещения нуля скомпенсировано и равно нулю. Тогда из формулы (6.1) следует

$$U_a = A_D U_D = A_D (U_P - U_N) \quad (6.2)$$

Таким образом, в пределах динамического

диапазона выходное напряжение операционного усилителя пропорционально разности входных напряжений.

Если на  $P$ - и  $N$ -входы подать одно и то же напряжение  $U_{Gb}$ , то  $U_D$  не изменит нулевого значения. В соответствии с выражением (6.2) выходное напряжение  $U_a$  также должно остаться равным нулю. Однако, как уже показано в разд. 4.7.1, для реальных дифференциальных усилителей это не вполне соответствует действительности, т.е. коэффициент усиления синфазного сигнала

$$A_{Gl} = \Delta U_a / \Delta U_{Gl}$$

не строго равен нулю. Как видно из рис. 6.3, при некоторых достаточно больших значениях входного синфазного сигнала он резко возрастает. Используемый диапазон выходного напряжения называется областью ослабления синфазного сигнала. Как правило, ее границы (по модулю) на 2 В ниже соответственно положительного и отрицательного уровней напряжения питания. Неидеальность операционного усилителя характеризуется параметром, называемым коэффициентом ослабления синфазного сигнала  $G = A_D / A_{Gl}$ . Его типовые значения составляют  $10^4 - 10^5$ . Коэффициент усиления дифференциального сигнала по определению всегда положителен. Этого, однако, нельзя сказать о коэффициенте усиления синфазного сигнала  $A_{Gl}$ . Он может принимать как положительные, так и отрицательные значения. В справочных таблицах обычно приводятся абсолютные значения величины  $G$ . В формулах же величина  $G$  используется с учетом ее фактического знака. Разумеется, если разработчика интересует только

отличие данного усилителя от идеального, которое характеризуется определенным значением величины  $G$ , то ее знак не играет никакой роли.

При использовании понятия коэффициента усиления синфазного сигнала требуется более точно определить коэффициент усиления дифференциального сигнала  $A_D$  через частную производную:

$$A_D = \left. \frac{\partial U_a}{\partial U_D} \right|_{U_{Gl} = \text{const}}$$

При этом для выходного напряжения получается выражение более общего вида:

$$\Delta U_a = \left. \frac{\partial U_a}{\partial U_D} \right|_{U_{Gl}} \Delta U_D + \left. \frac{\partial U_a}{\partial U_{Gl}} \right|_{U_D} \Delta U_{Gl} \quad (6.3)$$

или

$$\Delta U_a = A_D \Delta U_D + A_{Gl} \Delta U_{Gl}$$

Из этих соотношений вытекает другое удобное определение коэффициента ослабления синфазного сигнала. При  $\Delta U_a = 0$

$$G = \frac{A_D}{A_{Gl}} = - \left. \frac{\Delta U_{Gl}}{\Delta U_D} \right|_{U_a = \text{const}}$$

Коэффициент ослабления синфазного сигнала показывает, какое значение дифференциального входного напряжения  $\Delta U_D$  следует приложить к входу усилителя, чтобы компенсировать усиление синфазного сигнала на выходе усилителя.

Так как передаточные характеристики, изображенные на рис. 6.2 и 6.3, в рабочей области практически линейны, формулу (6.3) с учетом напряжения смещения можно записать как

$$U_a = A_D (U_D - U_0) + A_{Gl} U_{Gb}$$

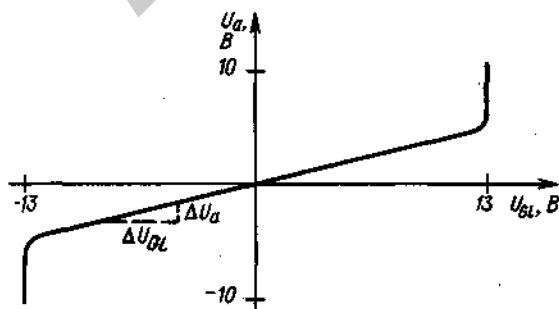


Рис. 6.3. Выходное напряжение операционного усилителя как функция синфазного входного сигнала.

или

$$U_o = A_D \left[ (U_D - U_o) + \frac{1}{2} U_{Gl} \right]. \quad (6.4)$$

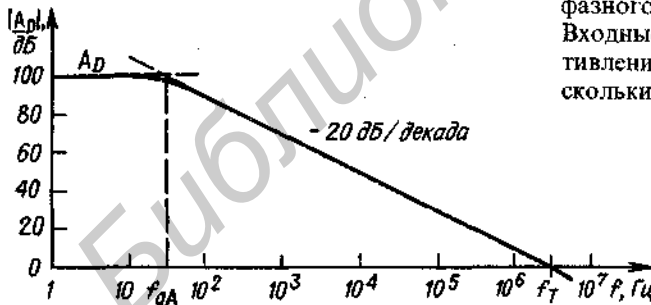
При  $U_o \rightarrow 0$  и  $U_{Gl} \rightarrow 0$  это соотношение принимает вид формулы (6.1). Решение уравнения (6.4) относительно  $U_D$  дает

$$U_D = U_o + (U_o/A_D) - (U_{Gl}/G). \quad (6.5)$$

Для идеального операционного усилителя  $U_o = 0$ ,  $A_D \rightarrow \infty$  и  $G \rightarrow \infty$ . Это означает, что теоретически, для того чтобы получить любое конечное значение выходного напряжения  $U_o$ , необходимо приложить бесконечно малое напряжение  $U_D$ .

Как будет видно из следующей главы, операционный усилитель, предназначенный для универсального использования, из соображений устойчивости должен иметь такую же частотную характеристику, как и фильтр нижних частот первого порядка, причем это требование должно выполняться по меньшей мере вплоть до частоты,

при которой  $|A_D| = 1$ . Для выполнения этого требования схема операционного усилителя должна содержать фильтр нижних частот с очень низкой частотой среза. На рис. 6.4 представлена типичная частотная характеристика дифференциального



коэффициента усиления такого «частотно-скорректированного» операционного усилителя. В комплексной записи дифференциальный коэффициент усиления такого усилителя выражается следующей формулой:

$$\underline{A}_D = \frac{A_D}{1 + j(f/f_{gA})}. \quad (6.6)$$

Здесь  $A_D$  — предельное значение  $\underline{A}_D$  на низких частотах. Выше частоты  $f_{gA}$ , соответ-

ствующей границе полосы пропускания на уровне 3 дБ, модуль коэффициента усиления  $A_D$  обратно пропорционален частоте.

Таким образом, в этом диапазоне частот выполняется соотношение

$$|A_D|f = A_D f_{gA} = f_T. \quad (6.7)$$

На частоте  $f_T$  модуль дифференциального коэффициента усиления  $|A_D| = 1$ . Как следует из выражения (6.7), частота  $f_T$  равна произведению коэффициента усиления на ширину полосы.

### Входное сопротивление

Реальные операционные усилители имеют конечную величину входного сопротивления. Различают входное сопротивление для дифференциального сигнала и входное сопротивление для синфазного сигнала. Их действие иллюстрируется схемой замещения входного каскада операционного усилителя, представленной на рис. 6.5. У операционных усилителей с биполярными транзисторами на входах входное сопротивление для дифференциального сигнала  $r_D$  составляет несколько мегом, а входное сопротивление для синфазного сигнала  $r_{Gl}$  — несколько гигаом. Входные токи, определяемые этими сопротивлениями, имеют величину порядка нескольких наноампер.

Рис. 6.4. Типовая частотная характеристика дифференциального коэффициента усиления операционного усилителя.

Существенно большие значения имеют постоянные токи, протекающие через входы операционного усилителя.

Входной ток при отсутствии сигнала определяется по формуле

$$I_B = \frac{1}{2} (I_{B^+} - I_{B^-}),$$

а входной ток смещения как

$$I_O = |I_{B^+} - I_{B^-}|.$$

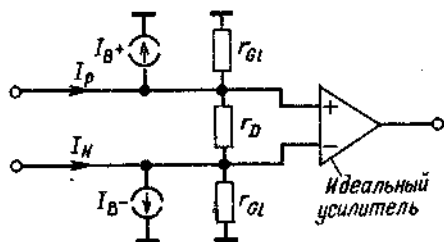


Рис. 6.5. Схема замещения для дифференциального и синфазного входных сопротивлений и начального входного тока операционного усилителя.

Для стандартных биполярных операционных усилителей начальный входной

ток лежит в пределах от 20 до 200 нА, а для операционных усилителей с входными каскадами, выполненными на полевых транзисторах, он составляет всего несколько наноампер.

В табл. 6.1 приведены важнейшие параметры реальных операционных усилителей. Представленный в этой таблице операционный усилитель типа  $\mu A$  741 (фирмы-изготовители – Fairchild, National, Silicon General и др.) принадлежит к поколению дешевых операционных усилителей, выполненных по биполярной технологии, а усилитель типа LF 356 (фирмы-изготовители

Таблица 6.1

Типовые параметры интегральных операционных усилителей без внешних обратных связей при напряжении питания  $\pm 15$  В.

Параметр	Символ	Стандартные усилители		Специальные усилители	
		на базе биполярных транзисторов $\mu A$ 741	на базе полевых транзисторов LF 356	на базе биполярных транзисторов $\mu A$ 714A	на базе полевых транзисторов 3528 CM
Дифференциальный коэффициент усиления	$A_D$	$10^5$	$10^5$	$5 \cdot 10^5$	$10^5$
Коэффициент ослабления синфазного сигнала	$G$	$3 \cdot 10^4$	$10^5$	$10^6$	$10^4$
Полоса пропускания с ослаблением на границах 3 дБ	$f_{3дБ}$	10 Гц	50 Гц	2 Гц	7 Гц
Произведение усиление – полоса пропускания	$f_T$	1 МГц	5 МГц	1 МГц	700 кГц
Дифференциальное входное сопротивление	$r_D$	$10^6$ Ом	$10^{12}$ Ом	$6 \cdot 10^7$ Ом	$10^{13}$ Ом
Синфазное входное сопротивление	$r_{Gl}$	$10^9$ Ом	$10^{14}$ Ом	$2 \cdot 10^{11}$ Ом	$10^{15}$ Ом
Входной ток при отсутствии сигнала	$I_B$	80 нА	30 пА	$\pm 0,7$ нА	<b>0,05</b> нА
Напряжение смещения	$U_0$	1 мВ	3 мВ	10 мкВ	0,2 мВ
Дрейф напряжения смещения	$\Delta U_0 / \Delta \theta$	6 мкВ/К	5 мкВ/К	<b>0,2</b> мкВ/К	5 мкВ/К
Коэффициент ослабления изменения напряжения питания	$\Delta U_0 / \Delta U_b$	15 мкВ/В	10 мкВ/В	3 мкВ/В	25 мкВ/В
Область ослабления синфазного сигнала	$U_{Gl\max}$	$\pm 13$ В	+ 15 В, – 12 В	$\pm 14$ В	$\pm 12$ В
Область усиления по выходному напряжению	$U_{a\max}$	$\pm 13$ В	$\pm 13$ В	$\pm 13$ В	$\pm 12$ В
Максимальный выходной ток	$I_{a\max}$	$\pm 20$ мА	$\pm 20$ мА	$\pm 20$ мА	$\pm 10$ мА
Выходное сопротивление	$r_a$	1 кОм	50 Ом	60 Ом	1,5 кОм
Потребляемый ток	$I_b$	1,7 мА	5 мА	2,5 мА	1 мА



ли—National, Texas Instr., Intersil и др.) характеризует последнее поколение монолитных интегральных операционных усилителей с полевыми транзисторами во входном каскаде. На основе новейшей биполярно-полевой технологии (Bifet-Technologie) стало возможным в одном технологическом процессе создавать микросхемы как на биполярных, так и на высококачественных  $p$ -канальных полевых транзисторах с управляющим  $p$ - $n$ -переходом. В отличие от усилителей более раннего типа дрейф напряжения смещения в таких усилителях не превышает величины дрейфа в стандартных усилителях на биполярных транзисторах, а так как стоимость их примерно одинакова, то эти комбинированные операционные усилители постепенно вытесняют усилители на биполярных транзисторах.

Существуют также специальные операционные усилители, предназначенные для особых случаев применения, например усилители с малым дрейфом напряжения смещения или усилители с малым входным током при отсутствии сигнала. Стоимость таких усилителей, как правило, значительно выше, чем стандартных усилителей. В качестве примера в табл. 6.1 приведены параметры таких усилителей, в частности усилителей типа  $\mu A$  714 A (фирма-изготовитель—Fairchild) и типа 3528 CM (фирма-изготовитель—Burr Brown).

Схема присоединения операционных усилителей типа 741 с различными корпусами представлена на рис. 6.6. Аналогичные схемы включения имеют также большинство операционных усилителей других фирм.



Рис. 6.6. Схема присоединения операционного усилителя типа 741 (вид сверху).

1—точка нулевого потенциала, 2—инвертирующий вход, 3—неинвертирующий вход, 4—отрицательное напряжение питания, 5—точка нулевого потенциала, 6—выход, 7—положительное напряжение питания, 8—свободный вывод.

## 6.2. ПРИНЦИП ОТРИЦАТЕЛЬНОЙ ОБРАТНОЙ СВЯЗИ

Принцип введения отрицательной обратной связи для операционного усилителя иллюстрируется рис. 6.7. Часть выходного напряжения возвращается через цепь обратной связи к входу усилителя. Если, как показано на рис. 6.6, напряжение

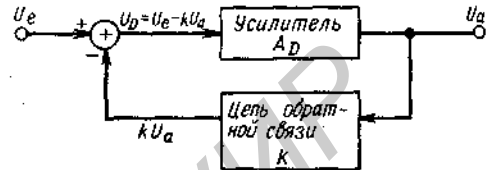


Рис. 6.7. Принцип отрицательной обратной связи.

обратной связи вычитается из входного напряжения, обратная связь называется отрицательной, если же оно суммируется со входным напряжением, такая связь называется положительной. Ниже рассматривается только отрицательная обратная связь.

Для физического анализа схемы, представленной на рис. 6.6, допустим, что входное напряжение изменилось от нуля до некоторого положительного значения  $U_e$ . В первый момент времени выходное напряжение  $U_a$ , а следовательно, и напряжение обратной связи  $kU_a$  также равны нулю. При этом напряжение, приложенное к входу операционного усилителя, составит  $U_D = U_e$ . Так как это напряжение усиливается усилителем с большим коэффициентом усиления  $A_D$ , то величина  $U_a$  быстро возрастет до некоторого положительного значения и вместе с ней возрастет также величина  $kU_a$ . Это приведет к уменьшению напряжения  $U_D$ , приложенного к входу усилителя. Тот факт, что выходное напряжение воздействует на входное напряжение, причем так, что это влияние направлено в сторону, противоположную изменениям входной величины, и есть проявление отрицательной обратной связи. Можно показать, что в рассмотренном случае будет достигнуто устойчивое состояние. При этом установится такая величина выходного напряжения, что будет выполняться условие

$$U_a = A_D U_D = A_D (U_e - kU_a).$$

Решив это уравнение относительно  $U_a$ , получим

$$A = U_a/U_e = A_D/(1 + kA_D). \quad (6.8)$$

При  $kA_D \gg 1$  коэффициент усиления охваченного обратной связью усилителя составляет

$$A \approx 1/k. \quad (6.9)$$

Таким образом, из этого соотношения следует, что коэффициент усиления усилителя с обратной связью определяется только обратной связью и не зависит от параметров самого усилителя. В простейшем случае цепь обратной связи представляет собой делитель напряжения. При этом схема, изображенная на рис. 6.7, работает как линейный усилитель, коэффициент усиления которого определяется только коэффициентом ослабления цепи обратной связи. Если в качестве цепи обратной связи применяется RC-цепь, то образуется активный фильтр. Наконец, в цепи обратной связи можно использовать нелинейные элементы, например диоды или транзисторы, и на их основе получить нелинейные включения операционных усилителей, применяемые в вычислительной технике. Такие применения операционных усилителей будут подробно рассмотрены в последующих главах. В этой же главе мы ограничимся рассмотрением омических обратных связей.

Как следует из формулы (6.8), отклонение от идеального соотношения определяется величиной отклонения от единицы величины

$$g = kA_D \approx A_D/A, \quad (6.10)$$

которая называется коэффициентом петлевого усиления. Этот термин заимствован из теории автоматического регулирования. Как будет показано в гл. 26, на рис. 6.7 изображено не что иное, как блок-схема простейшего контура автоматического регулирования. Выходное напряжение операционного усилителя устанавливается таким, что выполняется соотношение  $kU_a \approx U_e$ . Точность отработки этой величины определяется коэффициентом петлевого усиления  $g$ .

Физический смысл коэффициента  $g$  может быть наглядно проиллюстрирован.

Для этого положим  $U_e = 0$  и разорвем петлю регулирования, например на входе цепи обратной связи. Теперь на вход цепи обратной связи подадим тест-сигнал  $U_S$  и измерим величину напряжения в точке разрыва. В нашем примере этой величиной является выходное напряжение усилителя  $U_a$ . Как следует непосредственно из рис. 6.7,

$$U_a = kA_D U_S = gU_S.$$

Таким образом, после прохождения по разорванной петле тест-сигнал оказывается усиленным в  $g$  раз, т.е. на величину коэффициента петлевого усиления.

Коэффициент петлевого усиления можно измерить, не разрывая цепь обратной связи. Для этого на вход схемы нужно подать напряжение  $U_e$  и измерить отношение выходного напряжения обратной связи  $kU_a$  к входному напряжению операционного усилителя  $U_D$ . При этом получим

$$\frac{kU_a}{U_D} = \frac{kU_a}{U_a/A_D} = kA_D = g.$$

Теперь нужно количественно оценить, насколько коэффициент усиления  $A$  усилителя, охваченного обратной связью, отличается от идеального значения  $A_{ид} = 1/k$ . Эту величину можно определить из формулы (6.8):

$$\frac{A_{ид} - A}{A_{ид}} = \frac{1/k - A_D/(1 + kA_D)}{1/k} = \frac{1}{1 + g} \approx \frac{1}{g}. \quad (6.11)$$

Как уже отмечалось, коэффициент усиления  $A$  практически не зависит от  $A_D$  при  $g \gg 1$ . Благодаря этому полоса рабочих частот усилителя, охваченного обратной связью, расширяется. Пока уменьшающийся с ростом частоты коэффициент  $|A_D|$  удовлетворяет условию  $|A_D| \gg 1/k$ , коэффициент усиления охваченного обратной связью усилителя  $|A| \approx 1/k$ . При  $|A_D| < 1/k$  общий коэффициент усиления  $A$ , в соответствии с формулой (6.8), становится

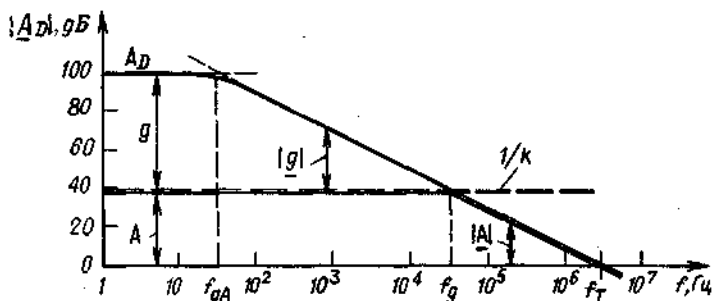


Рис. 6.8. Расширение рабочей полосы частот усилителя за счет действия обратной связи.

ся приблизительно равным  $\underline{A}_D$ . Частотная характеристика коэффициента  $\underline{A}$  приведена на рис. 6.8.

Для определения граничной частоты усиления подставим в формулу (6.8) комплексное значение  $\underline{A}_D$  из выражения (6.6):

$$\underline{A} = \underline{A}_D / (1 + k \underline{A}_D) \approx \frac{1/k}{1 + jf/kA_D f_{gA}} \quad (6.12)$$

В результате получим

$$f_g = kA_D f_{gA} = g f_{gA} \quad (6.13)$$

где  $g$  — предельное значение коэффициента петлевого усиления  $\underline{g}$  на низкой частоте.

Из формулы (6.10) следует, что

$$f_g = (A_D/A) f_{gA}$$

Таким образом,

$$f_g A = f_{gA} A_D = f_T \quad (6.14)$$

Произведение коэффициента усиления на ширину полосы для охваченного обратной связью усилителя равно частоте единичного усиления операционного усилителя без обратной связи.

### 6.3. НЕИНВЕРТИРУЮЩИЙ УСИЛИТЕЛЬ

Если в качестве цепи обратной связи использовать простейший делитель напряжения и производить операцию вычитания напряжений с помощью дифференциальных входов операционного усилителя, то получится изображенная на рис. 6.9

базовая схема охваченного обратной связью неинвертирующего усилителя. Коэффициент обратной связи  $k$  равен  $R_1/(R_1 + R_N)$ .

При допущении идеальности характеристик операционного усилителя коэффициент усиления определяется формулой

$$A = U_a/U_e = 1/k = 1 + (R_N/R_1) \quad (6.15)$$

Величина  $A$  для случая конечного значения дифференциального коэффициента

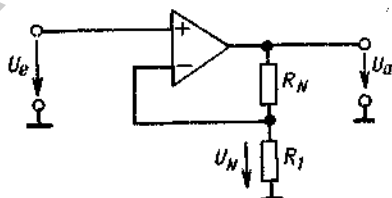


Рис. 6.9. Неинвертирующий усилитель [ $A = U_a/U_e = 1 + (R_N/R_1)$ ].

усиления усилителя  $A_D$  уже была получена в виде формулы (6.8). При использовании реального операционного усилителя операция вычитания осуществляется неидеально, так как коэффициент ослабления синфазного сигнала имеет конечную величину. Для более точного определения результирующего коэффициента усиления рассмотрим выражение (6.4) и положим напряжение смещения  $U_0$  равным нулю; при  $U_{cl} = U_e$  и  $U_D = U_e - kU_a$  имеем

$$A = A_D / (1 + kA_D) [1 + (1/G)] \quad (6.16)$$

Если  $G \gg 1$  и  $g = kA_D \gg 1$ , получается приведенное выше выражение.

Важным особым случаем неинвертирующего усилителя является случай, когда

$k = 1$ , т.е.  $R_N = 0$  и  $R_1 = \infty$ . Схема такого усилителя изображена на рис. 6.10. Из формулы (6.15) получаем коэффициент усиления для этой схемы, равный 1. Подобная схема включения операционного усилителя

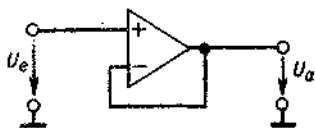


Рис. 6.10. Следящая схема ( $A = U_a/U_e = 1$ ).

называется *следящей*. Она используется, как и схема эмиттерного повторителя, в качестве преобразователя сопротивления. Существенным преимуществом такой схемы является то, что разница между выходным и входным напряжениями составляет всего несколько милливольт.

Влияние напряжения смещения может быть исследовано по схеме замещения, представленной на рис. 6.11. Легко видеть,

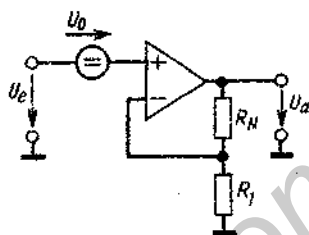


Рис. 6.11. Схема замещения с учетом влияния напряжения смещения.

что в схемах на рис. 6.9 и 6.10 напряжение смещения оказывается приложенным последовательно с входным напряжением. Таким образом, как и входное напряжение, оно будет усиливаться в  $A$  раз.

#### Входное сопротивление

Для определения результирующего входного сопротивления необходимо рассмотреть схему замещения операционного усилителя с включенной обратной связью, изображенного на рис. 6.5. Такая схема представлена на рис. 6.12. Благодаря наличию обратной связи к сопротивлению  $r_D$  приложено очень малое напряжение

$$U_D = U_a/A_D = U_e/g.$$

Таким образом, через это сопротивление

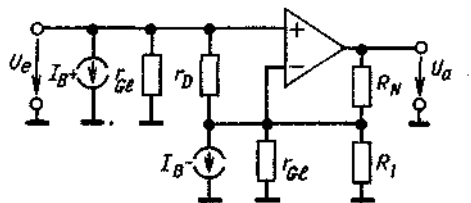


Рис. 6.12. Схема замещения с учетом действия входных сопротивлений.

протекает только ток, равный  $U_e/gr_D$ . Поэтому дифференциальное входное сопротивление благодаря действию обратной связи умножается на коэффициент  $g$ . Такая обратная связь называется *потенциометрической*. Согласно рис. 6.13, для результирующего входного сопротивления имеем

$$r_e = \Delta U_e/\Delta I_e = gr_D \parallel r_{Gl} \approx r_{Gl} \quad (6.17)$$

Эта величина даже для операционных усилителей с биполярными транзисторами на входах превышает  $10^9$  Ом. Следует, однако, помнить, что речь здесь идет исключительно о *дифференциальной* величине; это значит, что изменения тока  $\Delta I_e$  малы, тогда как среднее значение входного тока  $I_B$  может принимать несравненно большие значения.

Соотношение параметров схемы можно проиллюстрировать числовым примером. Допустим, что имеется источник сигналов с внутренним сопротивлением  $R_g = 1$  МОм. Пусть также погрешность, вносимая усилителем вследствие конечной величины входного сопротивления, не должна превышать 0,1%. Тогда можно записать следующее требование к входному сопротивлению усилителя:

$$r_e \approx r_{Gl} \geq 1 \text{ ГОм.}$$

Такое входное сопротивление, согласно данным табл. 6.1, может быть достигнуто при использовании операционного усилителя типа 741. Однако его входной ток при отсутствии сигнала, составляющий  $I_B = 200$  нА, протекая через источник сигналов, вызовет на нем дополнительное падение напряжения  $\sim 200$  мВ. В принципе это падение напряжения можно компенсировать, выбрав внутреннее сопротивление делителя напряжения, включенного в цепь обратной связи усилителя, равным величине

не  $R_g$ . При этом останется только влияние разности входных токов усилителя. Этот метод, однако, редко приводит к желаемому результату, так как часто внутреннее сопротивление источника сигнала заранее точно не известно, поэтому более целесообразно при наличии источника сигнала с сопротивлением свыше 50 кОм использовать операционные усилители с полевыми транзисторами на входах. Такое решение целесообразно также и потому, что операционные усилители с входными полевыми транзисторами имеют лучшие характеристики шума при работе от высокоомного источника сигнала.

### Выходное сопротивление

Как видно из табл. 6.1, реальные операционные усилители довольно далеки от идеала в отношении выходного сопротивления. Оно, правда, может быть в значительной степени уменьшено путем применения обратной связи. Снижение выходного напряжения, вызываемое подключением нагрузки, передается на  $N$ -вход усилителя через делитель напряжения  $R_N, R_1$ . Возникающее при этом увеличение  $U_D$  компенсирует изменение выходного напряжения.

Выходное сопротивление операционного усилителя, не охваченного обратной связью, определяется соотношением

$$r_a = \left. \frac{\partial U_a}{\partial I_a} \right|_{U_D = \text{const}}$$

Для усилителя, охваченного обратной связью, в соответствии со схемой на рис. 6.9 эта формула принимает вид

$$r'_a = \left. \frac{\partial U_a}{\partial I_a} \right|_{U_e = \text{const}}$$

При работе усилителя, охваченного обратной связью, величина  $U_D$  при изменении нагрузки не остается постоянной, а изменяется на величину

$$dU_D = -dU_N = -k dU_a \quad (6.18)$$

Для усилителя с линейной передаточной характеристикой изменение выходного напряжения составляет

$$dU_a = A_D dU_D - r_a dI_a \quad (6.19)$$

Величиной тока, отвечающего в делитель напряжения обратной связи, в данном случае можно пренебречь. Подставив величину  $dU_a$  из выражения (6.18), получим искомый результат:

$$r'_a = r_a / (1 + kA_D) \approx r_a / g \quad (6.20)$$

При заданных коэффициенте усиления  $A = 10$  и дифференциальном коэффициенте усиления  $A_D = 10^5$  выходное сопротивление охваченного обратной связью операционного усилителя снизится с 1 кОм до 0,1 Ом. Вышеизложенное, вообще говоря, справедливо в пределах полосы рабочих частот в 3 дБ, ограниченной частотой  $f_{gl}$  операционного усилителя, что соответствует снижению уровня выходного сигнала на 3 дБ. На более высоких частотах выходное сопротивление операционного усилителя с обратной связью будет увеличиваться, так как величина  $|g|$  уменьшается со скоростью 20 дБ на декаду. При этом оно приобретает индуктивный характер и на более высоких частотах становится равным величине выходного сопротивления усилителя без обратной связи.

## 6.4. ИНВЕРТИРУЮЩИЙ УСИЛИТЕЛЬ

Еще один способ включения обратной связи состоит в том, что  $P$ -вход операционного усилителя, изображенного на рис. 6.9, заземляется, а входной сигнал подается на ту точку резистора  $R_1$ , которая заземлена. Такая схема изображена на рис. 6.13. Для качественного исследования

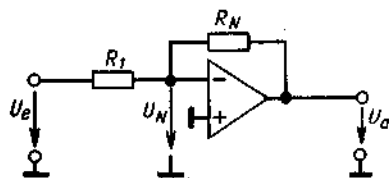


Рис. 6.13. Инвертирующий усилитель  $= U_a/U_e = -R_N/R_1$ .

схемы положим, что входное напряжение мгновенно изменилось от нуля до  $U_e$ . При этом величина  $U_N$  станет равной

$$U_N = [R_N / (R_N + R_1)] U_e$$

так как в первый момент времени выходное напряжение  $U_a$  еще равно нулю. Таким образом, напряжение  $U_D = U_P - U_N$  будет иметь отрицательную величину. Вследствие высокого коэффициента усиления  $A_D$  выходное напряжение быстро установится равным некоторой отрицательной величине. Одновременно также станет уменьшаться величина  $U_N$ . При этом выходное напряжение будет уменьшаться до тех пор, пока входное напряжение усилителя  $U_N$  не станет практически равным нулю.

Чтобы вычислить установившуюся величину выходного напряжения, при которой  $U_N \approx 0$ , запишем для узла на  $N$ -входе операционного усилителя первый закон Кирхгофа с учетом того, что в идеальном операционном усилителе входной ток равен нулю:

$$U_a/R_1 + U_a/R_N \approx 0.$$

Отсюда получим

$$U_a \approx - (R_N/R_1) U_e. \quad (6.21)$$

Принцип действия отрицательной обратной связи в данной схеме можно сформулировать следующим образом: в пределах линейной области операционный усилитель обеспечивает такую величину выходного напряжения, что напряжение на его входе  $U_N \approx 0$ . Таким образом,  $N$ -вход в данной схеме аналогичен точке нулевого потенциала, поэтому его называют также *точкой виртуальной массы* или суммирующей точкой. В отличие от схемы неинвертирующего усилителя коэффициент усиления синфазного сигнала здесь не играет никакой роли, а фаза выходного напряже-

ния противоположна фазе входного напряжения.

Для более точного определения коэффициента усиления по напряжению, охваченного обратной связью усилителя, определим величину  $U_N$ , которая, строго говоря, не равна нулю:

$$U_N = - U_a/A_D.$$

Тогда

$$A = - (1 - k) [A_D / (1 + kA_D)]. \quad (6.22)$$

Если считать  $k = R_1 / (R_1 + R_N)$ , а также предположить, что  $g = kA_D \gg 1$ , получим

$$A = - (1 - k) / k = - R_N / R_1. \quad (6.23)$$

Эта величина соответствует выражению (6.21). Отклонение от идеального соотношения, как и для схемы неинвертирующего усилителя, определяется коэффициентом петлевого усиления  $g = kA_D$ .

Входное сопротивление схемы инвертирующего усилителя имеет существенно меньшую величину, чем собственное входное сопротивление операционного усилителя. Его можно определить, рассмотрев схему на рис. 6.13, при  $U_N \approx 0$ . В результате получается выражение

$$r_e \approx R_1. \quad (6.24)$$

При  $U_e = \text{const}$  обе схемы, представленные на рис. 6.9 и 6.13, в режиме малого сигнала идентичны, поэтому вычисление выходного сопротивления инвертирующего усилителя дает тот же результат, что и для схемы неинвертирующего усилителя.

# 7. Внутренняя структура операционных усилителей

## 7.1. ОСНОВНЫЕ ПОЛОЖЕНИЯ

В предыдущей главе были сформулированы следующие основные требования к операционным усилителям:

- 1) пригодность схемы для усиления постоянных напряжений,
- 2) нулевые входное и выходное напряжения при отсутствии сигнала (напряжения покоя),
- 3) малый коэффициент смещения нуля,
- 4) высокое входное и низкое выходное сопротивление,
- 5) высокий коэффициент усиления по напряжению,
- 6) стандартная частотная характеристика.

Для того чтобы обеспечить высокий коэффициент усиления по напряжению, необходимо несколько каскадов усиления. Если в этих каскадах устанавливать  $n$ - $p$ - $n$ -транзисторы, то вследствие наличия межкаскадной гальванической связи потенциал рабочей точки транзисторов будет увеличиваться от каскада к каскаду. Чтобы выходной потенциал остался равным нулю, необходимо по крайней мере в одном из каскадов усиления осуществить отрицательный сдвиг уровня потенциала. Это можно выполнить различными способами (рис. 7.1).

а) С помощью делителей напряжения можно осуществлять сдвиг уровня, однако они ослабляют полезный сигнал.

б) Стабилитроны практически не ослабляют полезный сигнал, так как их динамическое сопротивление достаточно мало. Для того чтобы собственные шумы стабилитрона были малы, через него должен протекать достаточно большой ток,

устанавливаемый путем использования эмиттерных повторителей.

в) Схема сдвига уровня с источником тока: постоянный ток, протекающий через резистор, создает на нем падение напряжения. Если в схеме 7.1, а вместо нижнего резистора установить стабилизированный источник тока, то такая схема не будет ослаблять полезный сигнал.

г) Применение коммутационных транзисторов является наиболее простым средством, позволяющим сопрягать любые потенциалы.

Оценим, как влияет входное напряжение смещения нуля в отдельных каскадах усиления на работу операционного усилителя в целом. Для этого рассмотрим в качестве примера двухкаскадный усилитель. Если обозначить величины напряжения смещения каждого каскада через  $U_{01}$  и  $U_{02}$ , то при  $U_e = 0$  получим следующее выражение для выходного напряжения:

$$U_{00} = -A_2(U_{02} + A_1U_{01}).$$

В соответствии с этим выражением на выходное напряжение усилителя в значительно большей степени влияет дрейф напряжения смещения нуля первого каскада. Это обусловливается его высоким коэффициентом усиления по постоянному напряжению. Для того чтобы уменьшить величину этого дрейфа нулевой точки, в первом каскаде усиления всегда применяют схему дифференциального усилителя. На выходе схемы, как правило, требуется получение напряжения, не симметричного относительно нулевого потенциала. Для этого могут использоваться схемы, имеющие дифференциальные входные каскады и несимметричные остальные каскады усиления. Коэффициент усиления до той точки схемы, где она становится несимметричной, должен быть достаточно большим для того, чтобы дрейф напряжения на выходе схемы, вызванный наличием несимметричных каскадов, был достаточно малым по сравнению с усиленным дрейфом входного каскада. Только тогда дрейф выход-

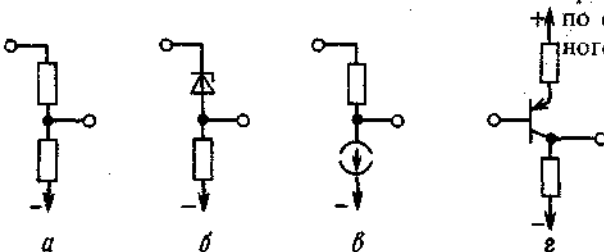


Рис. 7.1. Методы сдвига уровня напряжения.

ного напряжения несимметричного каскада будет мало влиять на суммарную величину дрейфа выходного напряжения.

## 7.2. ПРОСТЕЙШИЕ СХЕМЫ ОПЕРАЦИОННЫХ УСИЛИТЕЛЕЙ

В предыдущем разделе были рассмотрены общие требования к структуре операционных усилителей. Из этих требований следует, что в схеме операционного усилителя на входе желательно иметь каскад дифференциального усиления, а на выходе — эмиттерный повторитель. Именно такой структурой обладает представленная на рис. 7.2 простейшая схема операционного усилителя.

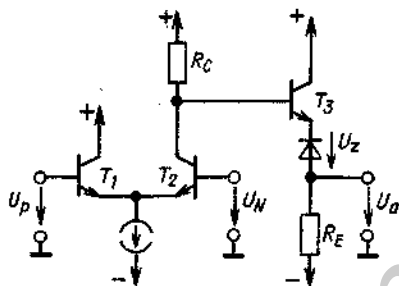


Рис. 7.2. Простой операционный усилитель.

Для того чтобы транзистор  $T_2$  уже при малых величинах входного сигнала не заходил в область насыщения или отсечки, потенциал на его коллекторе при отсутствии сигнала должен быть приблизительно равен  $\frac{1}{2}V^+$ . Величина же выходного потенциала при отсутствии сигнала должна равняться нулю. Для сдвига уровней, обеспечивающего гальваническую связь каскадов, используется стабилитрон. В приведенной схеме напряжение стабилизации стабилитрона должно составлять  $\frac{1}{2}V^+ - 0,6$  В. Если величина синфазного сигнала на входах усилителя равна нулю, то при правильно выбранных параметрах схемы потенциал коллектора транзистора  $T_2$  может изменяться от нуля до  $V^+$ . Диапазон изменений выходного напряжения усилителя составит при этом  $\pm \frac{1}{2}V^+$ . При наличии положительного синфазного сигнала на входах усилителя диапазон изменения выходного напряжения уменьшается на со-

ответствующую этому сигналу величину в отрицательной области.

Операционный усилитель с одним каскадом усиления напряжения практически пригоден только для использования в качестве следящего усилителя, схема которого изображена на рис. 7.3. Коэффициент усиления цепи, охваченной отрицательной

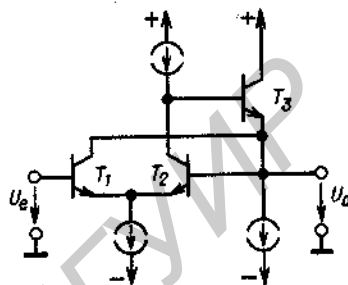


Рис. 7.3. Следящий усилитель.

обратной связью  $A = 1$ , получается при достаточном коэффициенте петлевого усиления. Для такого узкоспециального применения в схему усилителя введены некоторые изменения, показанные на рис. 7.3. Для повышения петлевого усиления и нагрузочной способности усилителя оба резистора  $R_C$  и  $R_E$  заменены источниками постоянного тока.

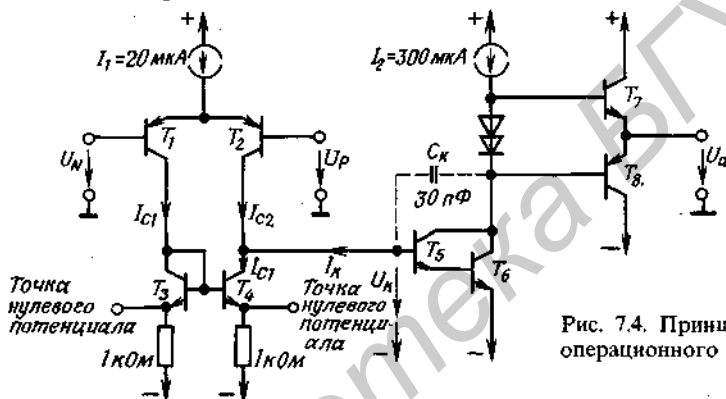
Потенциал эмиттеров каскада дифференциального усиления составляет  $U_e - 0,6$  В. Так как благодаря действию обратной связи  $U_a = U_e$ , потенциал базы транзистора  $T_3$  равен  $U_e + 0,6$  В. Таким образом, напряжение коллектор-эмиттер для транзистора  $T_1$  составляет 0,6 В, а для транзистора  $T_2$  равняется 1,2 В. Эти величины не зависят от приложенного входного напряжения, так что схема с таким распределением потенциалов вполне работоспособна. Это позволило исключить из нее стабилитрон, который в схеме на рис. 7.2 использовался для смещения выходного напряжения. Поскольку все потенциалы электродов транзистора  $T_1$  повторяют изменения входного напряжения, такая схема обладает высоким входным сопротивлением и малой входной емкостью. Следящие усилители, работающие как указано выше, выпускаются промышленностью в монолитном интегральном исполнении



(например, усилитель LM 310 фирмы National).

### 7.3. СТАНДАРТНАЯ СХЕМА ИНТЕГРАЛЬНОГО ОПЕРАЦИОННОГО УСИЛИТЕЛЯ

Операционные усилители универсального применения должны обеспечивать значительно больший дифференциальный коэффициент усиления, чем усилители с одним каскадом усиления напряжения. Одна из наиболее распространенных схем операционного усилителя типа 741 представлена на рис. 7.4.



Эмиттеры транзисторов  $T_3$  и  $T_4$  подключены к внешним выводам интегральной микросхемы, которые служат для установки нулевой точки. При помощи внешних потенциометров, подключаемых к этим выводам, можно изменять соотношение между токами коллекторов транзисторов  $T_1$  и  $T_2$ .

Второй каскад усиления образует составной транзистор  $T_5, T_6$ . Он включен по схеме с общим эмиттером и имеет в качестве нагрузочного сопротивления источник тока. Конденсатор  $C_k$  предназначен для коррекции частотной характеристики. Расчет параметров цепей частотной коррекции

Рис. 7.4. Принципиальная схема интегрального операционного усилителя  $\mu A$  741.

Входной каскад выполнен по схеме дифференциального усилителя на  $p-n-p$ -транзисторах  $T_1$  и  $T_2$ . Источник тока  $T_4$  служит в качестве сопротивления нагрузки транзистора  $T_2$ . Ток этого стабилизированного источника, однако, не является неизменным, так как транзистор  $T_4$  совместно с транзистором  $T_3$  образует по отношению к коллекторному току транзистора  $T_1$  так называемую схему *токового зеркала*. Для выходного тока входного каскада можно, таким образом, записать следующее соотношение:

$$I_k = I_{C1} - I_{C2}.$$

Благодаря тому что выходным сигналом дифференциального каскада является разностный ток, синфазные изменения коллекторных токов входных транзисторов взаимно компенсируются, что значительно ослабляет синфазные входные сигналы.

будет подробно рассмотрен в следующем разделе.

Выходной каскад образуют транзисторы  $T_7, T_8$ . Они включены по схеме элементарного эмиттерного повторителя с малым током покоя (двухтактное включение в режиме *AB*). Такое включение транзисторов подробно рассматривается в гл. 15.

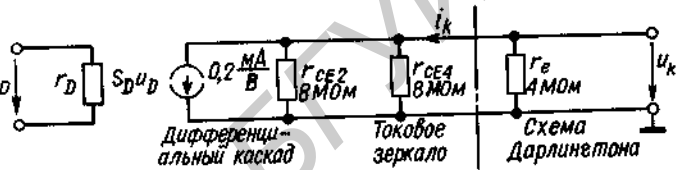
Теперь оценим дифференциальное усиление такой схемы. Для обеспечения малых входных токов транзисторы входного каскада работают с коллекторным током  $\sim 10$  мкА. Их крутизна  $S$  при таком токе составляет приблизительно  $0,4$  мА/В. Крутизна всего дифференциального каскада, как было показано в разд. 4.7.1, составляет половину этой величины. Так как каждый из входных транзисторов состоит в действительности из двух идентичных транзисторов, эта величина еще уменьшится вдвое. Правда, благодаря наличию

схемы «токового зеркала» на транзисторах  $T_3, T_4$  она снова удваивается. Таким образом, для входного каскада результирующее значение крутизны равно

$$S_D = \left. \frac{\partial I_k}{\partial U_D} \right|_{U_1 = \text{const}} = 0,2 \text{ mA/V.}$$

Для определения суммарного коэффициента усиления по напряжению для входного каскада необходимо по аналогии со схемой на рис. 4.11 рассчитать величину эквивалентного сопротивления нагрузки. В соответствии со схемой замещения, изображенной на рис. 7.5, для приведенных значе-

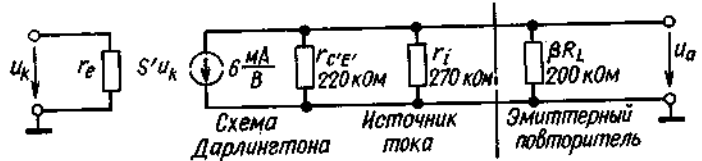
Рис. 7.5. Низкочастотная схема замещения входного каскада для ре-  
жима малого сигнала.



ний токов покоя оно составит  $r_{\text{общ}} = 2 \text{ MOhm}$ . Отсюда получается, что коэффициент усиления входного каскада равен 400.

Крутизна каскада усиления  $S'$  на составном транзисторе при  $I_C = 300 \text{ мкА}$  в соответствии с расчетом, проведенным в разд. 4.6, составит около 6 мА/В. При выходном нагрузочном сопротивлении  $R_L = 2 \text{ кОм}$  расчет по схеме замещения в режиме малого сигнала, представленной на рис. 7.6, дает для этого каскада величину коэффициента усиления около 450.

Рис. 7.6. Низкочастотная схема замещения выходного каскада для режима малого сигнала.



Коэффициент усиления всего операционного усилителя, таким образом, составит

$$A_D = 400 \cdot 450 = 1,8 \cdot 10^5.$$

В действительности величина измеренного коэффициента усиления оказывается несколько ниже. Различие фактического и расчетного значений объясняется неучтенной паразитной отрицательной обратной связью между выходными и входными цепями [7.1].

Как можно видеть из рис. 7.6, выходной эмиттерный повторитель управляется высокоомным источником сигнала, внутреннее сопротивление которого равно выходному сопротивлению второго каскада усиления напряжения. В соответствии с рис. 7.6 оно составляет 120 кОм; если коэффициент усиления по току выходных транзисторов достигает 100, выходное сопротивление операционного усилителя не превысит 1,2 кОм.

#### Операционные усилители на полевых транзисторах

Принципиальная схема операционного усилителя с использованием полевых транзисторов типа LF 356 представлена на рис. 7.7. Сдвиг уровней в этой схеме достигается путем использования комплементарных пар транзисторов в дифференциальном усилителе. Для достижения высокого коэффициента усиления вместо ре-

зисторов нагрузки во всех каскадах этой схемы используются источники тока.

Транзистор  $T_3$  стабилизирует величину входного потенциала второго каскада дифференциального усилителя, обеспечивая его независимость от уровня синфазного входного сигнала. Если, например, ток  $I_2$  незначительно увеличится, то потенциалы стоков транзисторов  $T_1$  и  $T_2$  резко возрастут, так как стоковой нагрузкой каждого из транзисторов являются источники тока. Вследствие такого синфазного изме-

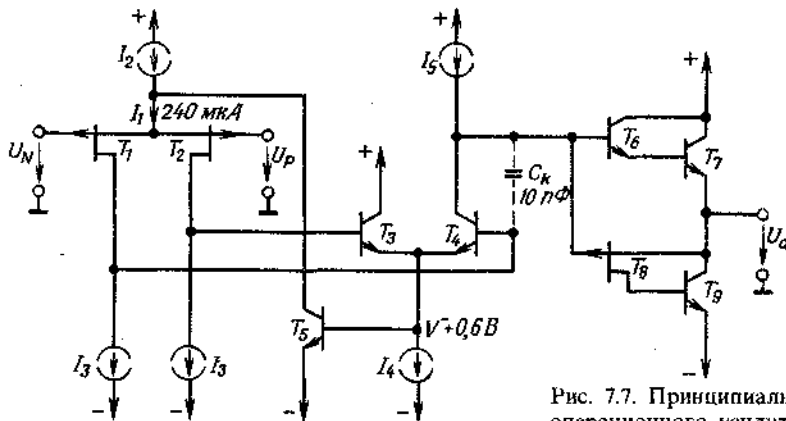


Рис. 7.7. Принципиальная схема интегрального операционного усилителя типа LF 356.

нения потенциалов стоков транзисторов  $T_1$  и  $T_2$  повысится также потенциал эмиттеров транзисторов  $T_3$  и  $T_4$ . Это приведет к увеличению коллекторного тока транзистора  $T_5$ , что в свою очередь вызовет уменьшение тока транзистора  $I_1$ . Таким образом, в схеме осуществляется отрицательная обратная связь для синфазного входного сигнала. При нулевых входных сигналах коллекторный ток транзистора  $T_5$  устанавливается таким, что  $I_1 = 2I_3$ . Потенциал эмиттеров транзисторов  $T_3$  и  $T_4$  составляет при этом величину, равную  $(V^- + 0,6)$  В.

Выбор токов покоя транзисторов входного каскада в отличие от предыдущей схемы определяется не входным током при отсутствии сигнала, а температурным коэффициентом напряжения затвор-исток. При этом для тока покоя стока, определяющего положение рабочей точки, выбирают наиболее благоприятную с точки зрения этого критерия величину  $I_D = I_{DZ}$ . Для используемых транзисторов она составляет 120 мкА. Из формулы (5.15) можно определить величину крутизны дифференциального каскада:

$$S = I_{DZ}/0,32 \text{ В} = 120 \text{ мкА}/0,32 \text{ В} \approx 0,35 \text{ мА/В}.$$

Эта величина имеет тот же порядок, что и для рассмотренной ранее схемы с биполярными транзисторами на входе. Коэффициент усиления всего операционного усилителя  $A_D$  также равен ранее рассмот-

ренному, а выходное сопротивление усилителя благодаря использованию вместо простого эмиттерного повторителя схемы Дарлингтона существенно ниже.

## 7.4. КОРРЕКЦИЯ ЧАСТОТНОЙ ХАРАКТЕРИСТИКИ

### 7.4.1. ОСНОВНЫЕ ПОЛОЖЕНИЯ

Вследствие наличия паразитных емкостей и многокаскадной структуры операционный усилитель по своим частотным свойствам аналогичен фильтру нижних частот высокого порядка. Типичная частотная характеристика дифференциального коэффициента усиления  $A_D$  операционного усилителя без частотной коррекции изображена на рис. 7.8. Выше частоты  $f_1$  частотная характеристика определяется инерционным звеном с минимальной граничной частотой. Коэффициент усиления в этой области падает (наклон 20 дБ/декада), а фазовый сдвиг выходного напряжения  $U_a$  относительно входного  $U_D$  достигает  $\varphi = -90^\circ$ . Это значит, что выходное напряжение отстает по фазе от входного на  $90^\circ$ . Выше частоты  $f_2$  начинает действовать второй фильтр нижних частот, коэффициент усиления уменьшается сильнее (наклон 40 дБ/декада), а фазовый сдвиг между  $U_D$  и  $U_a$  достигает  $\varphi = -180^\circ$ .

Это означает, что входы  $P$  и  $N$  факти-

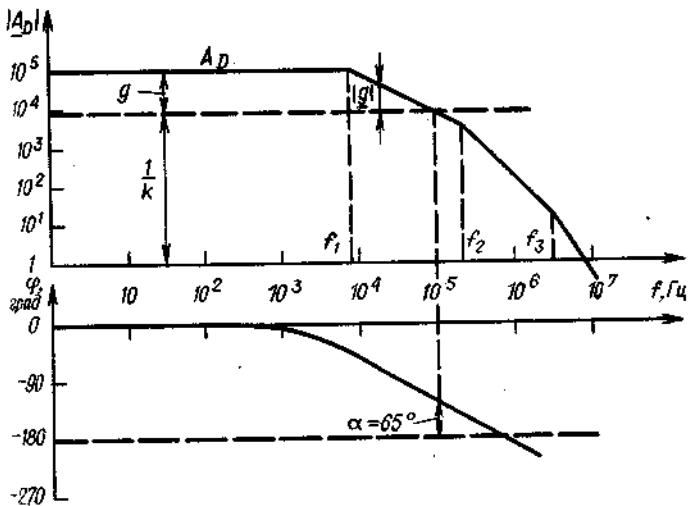


Рис. 7.8. Типовые амплитудно-частотная и фазово-частотная характеристики операционного усилителя (диаграмма Боде).

чески поменялись ролями, и отрицательная обратная связь, которая осуществлялась подачей части выходного напряжения на инвертирующий вход усилителя, в этой частотной области становится положительной. В разд. 18.1.1 будет показано, что автоколебания усилительной системы могут возникнуть, если имеется такая частота, для которой фазовый сдвиг по цепи обратной связи становится равным нулю (условие баланса фаз), а коэффициент петлевого усиления  $|g| = |k A_D| \geq 1$  (условие баланса амплитуд). Коэффициент  $k$  в этом соотношении является коэффициентом передачи цепи обратной связи. В соответствии с изложенным в гл. 6 как для инвертирующего, так и для неинвертирующего усилителя он определяется как

$$k = R_1 / (R_1 + R_N).$$

Эта формула с очевидностью вытекает также из сравнения схем усилителей на рис. 7.9 и 7.10.

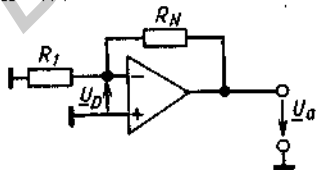


Рис. 7.9. К расчету коэффициента обратной связи для инвертирующего усилителя.

Согласно выражениям (6.15) и (6.23), между  $k$  и  $A$  существует следующая взаимосвязь:

$$\frac{1}{k} \approx \begin{cases} A & \text{для неинвертирующего усилителя,} \\ 1 - A & \text{для инвертирующего усилителя,} \end{cases}$$

где  $A$  — предельное низкочастотное значение коэффициента усиления усилителя, охваченного обратной связью.

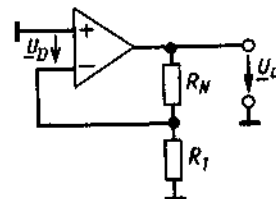


Рис. 7.10. К расчету коэффициента обратной связи для неинвертирующего усилителя.

Для определения параметров частотной коррекции необходимо более подробно рассмотреть условия отсутствия самовозбуждения, так как только выполнение этих условий позволяет утверждать, что при работе усилителя не возникнет самопроизвольной генерации.

Дадим более точное определение колебательных свойств системы. Назовем критической частотой  $f_k$  частоту, при которой  $|g| = 1$ , и рассмотрим фазовый сдвиг сигнала этой частоты после прохождения им всей петли обратной связи. Если он составляет точно  $-180^\circ$ , то возникают незатухающие колебания. Если же этот угол не-

сколько меньше чем  $180^\circ$ , то в системе могут быть возбуждены только затухающие колебания, так как незатухающие колебания могут возникнуть в такой системе только на более высокой, чем  $f_k$ , частоте. Коэффициент же петлевого усиления системы, согласно определению, на этой частоте окажется уже меньшим единицы и, следовательно, возбужденные колебания будут затухающими. Приблизительной мерой оценки затухания является запас по фазе. Под этой величиной понимается дополнительный до  $180^\circ$  угол к фазовому сдвигу на критической частоте:

$$\alpha = 180^\circ - |\varphi(f_k)|. \quad (7.1)$$

На рис. 7.11 представлены передаточные характеристики цепи с различными

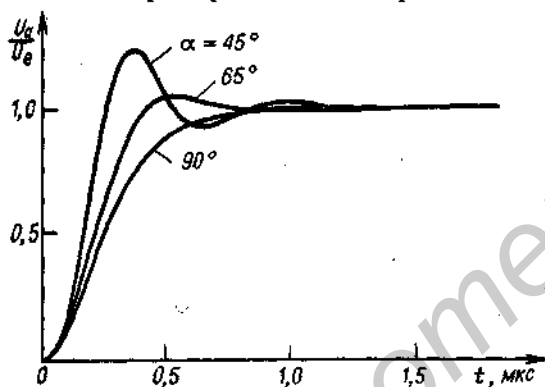


Рис. 7.11. Импульсные передаточные характеристики операционного усилителя, охваченного обратной связью, при различных значениях запаса по фазе  $\alpha$  (приведены характеристики усилителя типа LM 301).

значениями величины  $\alpha$  при подаче на ее вход прямоугольного скачка напряжения.

При  $\alpha = 90^\circ$  возникает аperiodический демпфированный сигнал, при  $\alpha = 65^\circ$  передаточная характеристика имеет выброс около 4%. При этом значении  $\alpha$  получается наиболее плоская частотная характеристика для  $|A|$  (так называемая характеристика Баттерворта), поэтому такое значение  $\alpha$  часто используется на практике. При более низких значениях  $\alpha$  переходный процесс демпфируется слабее, частотная характеристика для  $|A|$  приобретает

в окрестности точки  $f_k$  характерный подъем. При  $\alpha = 0$  в системе возникают незатухающие колебания.

По диаграмме Бode разомкнутого операционного усилителя можно непосредственно определить, какая величина затухания окажется у схемы усилителя с заданным значением коэффициента  $k$ . В качестве примера рассмотрим на рис. 7.8 случай для  $1/k = 8000$ . При этом из диаграммы находим  $f_k = 100$  кГц и  $\alpha = 65^\circ$ . Таким образом, для такой обратной связи получается приемлемая величина затухания. В случае более глубокой обратной связи  $\alpha$  быстро уменьшается и при  $1/k = 300$  достигает нулевого значения.

#### 7.4.2. ПОЛНАЯ ЧАСТОТНАЯ КОРРЕКЦИЯ

Если операционный усилитель разрабатывается для универсального применения, то фазовый сдвиг его выходного сигнала при  $|A_D| > 1$  должен быть меньше  $120^\circ$ . При этом для любого коэффициента обратной связи  $0 \leq k \leq 1$  запас по фазе будет составлять не менее  $60^\circ$ . Это требование выполняется корректированием частотной характеристики дифференциального усиления, причем коррекция производится так, чтобы при  $|A_D| > 1$  она была аналогична характеристике фильтра нижних частот первого порядка. Так как нежелательные паразитные фильтры с частотами среза  $f_2$  и  $f_3$ , как показано на рис. 7.8, не могут быть устранены из схемы усилителя, то необходимо путем выбора конденсатора коррекции  $C_k$  так снизить частоту среза основного фильтра, чтобы величина  $A_D$  уменьшилась до значения  $|A_D| = 1$  до того, как начнется влияние второго фильтра нижних частот.

Этот вариант коррекции представлен на рис. 7.12. Очевидно, что при таком соотношении параметров даже для самого неблагоприятного случая обратной связи, когда  $k = 1$ , еще имеется достаточный запас по фазе  $\alpha = 65^\circ$ , а при меньших значениях  $k$  он практически равен  $90^\circ$ . Можно отме-

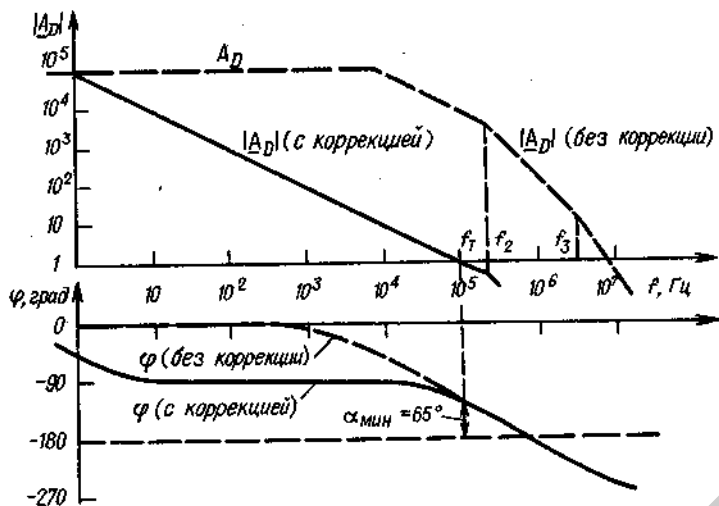


Рис. 7.12. Амплитудно-частотная и фазово-частотная характеристики операционного усилителя с полной частотной коррекцией и без нее.

тить также, что из-за наличия частотной коррекции полоса пропускания разомкнутого операционного усилителя сужается.

Частотная коррекция усилителя на нижних частотах увеличивает фазовый сдвиг до  $90^\circ$ , а на более высоких частотах практически на него не влияет. При этом не производится компенсация фазового сдвига в характеристике операционного усилителя, а часто применяющийся на практике термин «фазовая компенсация» для обозначения частотной коррекции является принципиально неверным.

#### Схемная реализация

Практическое осуществление частотной коррекции рассмотрим на примере усилителя  $\mu A 741$ , представленного на рис. 7.4. На схеме имеются две высокоомные точки — выход каскада дифференциального усиления и выход каскада на составном транзисторе, используемые для частотной коррекции. Будем исходить из того, что каждая из этих точек имеет по отношению к общей точке паразитную емкость около  $10 \text{ пФ}$ . Согласно схеме замещения, приведенной на рис. 7.5, выходные сопротивления дифференциального усилителя образует фильтр нижних частот с частотой среза

$$f_1 = \frac{1}{2\pi [8 \text{ МОм} \parallel 8 \text{ МОм} \parallel 4 \text{ МОм}] \cdot 10 \text{ пФ}} = 8 \text{ кГц.}$$

Для фильтра нижних частот, образуемого выходным сопротивлением каскада на составном транзисторе, из схемы замещения на рис. 7.6 получим

$$f_2 = \frac{1}{2\pi [220 \text{ кОм} \parallel 270 \text{ кОм} \parallel 200 \text{ кОм}] \cdot 10 \text{ пФ}} = 210 \text{ кГц.}$$

Третья частота среза определяется частотными свойствами интегральных  $p-n-p$ -транзисторов:

$$f_3 \approx 3 \text{ МГц.}$$

Кроме указанных в схеме действует еще ряд фильтров нижних частот с более высокими частотами среза, которые в дальнейших расчетах не будут приниматься во внимание.

Чтобы при максимальной обратной связи ( $k = 1$ ) оставался запас по фазе, равный  $65^\circ$ , частота  $f_T$  должна выбираться из условия

$$f_T \approx 1/2 f_2.$$

Эта величина указана на рис. 7.12. Чтобы получить такую частоту, необходимо снизить частоту  $f_1$  с  $8 \text{ кГц}$  до значения

$$f_{0A} = f_T / A_D = 100 \text{ кГц} / 10^5 = 1 \text{ Гц.}$$

Для этого к выходу дифференциального усилителя подключается конденсатор емкостью  $80000 \text{ пФ}$ .

Столь большую величину емкости нельзя получить методами интегральной

технологии. Существенного уменьшения величины этой емкости можно достичь, если ее подключать не к общей точке, а, как показано на рис. 7.4, к коллектору последующего каскада на составном транзисторе. При этом образуется цепь частотно-зависимой отрицательной обратной связи по напряжению (интегратор Миллера). Для пояснения ее принципа действия рассмотрим схему замещения, представленную на рис. 7.13. Благодаря действию инвертирующей отрицательной обратной связи вход

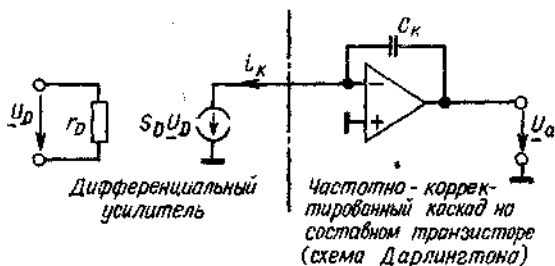


Рис. 7.13. Схема замещения цепи частотной коррекции, осуществляющей отрицательную обратную связь по напряжению.

каскада усиления напряжения, выполненного на составном транзисторе, имеет нулевой потенциал (виртуальный ноль), а выходное напряжение усилителя определяется выражением

$$U_a = S_D U_D / j\omega C_k,$$

откуда следует, что

$$A_D = U_a / U_D = S_D / j\omega C_k. \quad (7.2)$$

На частоте  $f_T$  коэффициент  $|A_D|$  по определению равен единице. Отсюда для величины  $C_k$  получим выражение

$$C_k = S_D / 2\pi f_T, \quad (7.3)$$

где  $S_D$  — крутизна входного дифференциального каскада. Подставив в формулу (7.3) найденные в предыдущем разделе значения  $S_D = 0,2 \text{ мА/В}$  и  $f_T = 100 \text{ кГц}$ , получим  $C_k = 320 \text{ пФ}$ , что соответствует лишь 1/256 части ранее определенного значения.

Отрицательная обратная связь по напряжению, которой охвачен второй каскад усиления, имеет еще одно существенное преимущество — она уменьшает его выходное сопротивление. Это приводит к увеличению частоты среза  $f_2$  образуемого этим каскадом фильтра нижних частот с 200 кГц до частот свыше 10 МГц. Здесь имеет место так называемое *расщепление частоты среза*.

Вследствие увеличения величины  $f_2$  до значения, превышающего частоту  $f_3$ , при осуществлении коррекции усилителя частоту  $f_T$  можно расположить вблизи точки  $f_3$ . Частотные характеристики с частотой  $f_T = 1 \text{ МГц}$  представлены на рис. 7.14. Полоса пропускания усилителя без обратной связи при этом повышается до 10 Гц. Определение величины  $C_k$  по формуле (7.3) даст величину

$$C_k = \frac{0,2 \text{ мА/В}}{2\pi \cdot 1 \text{ МГц}} = 32 \text{ пФ}.$$

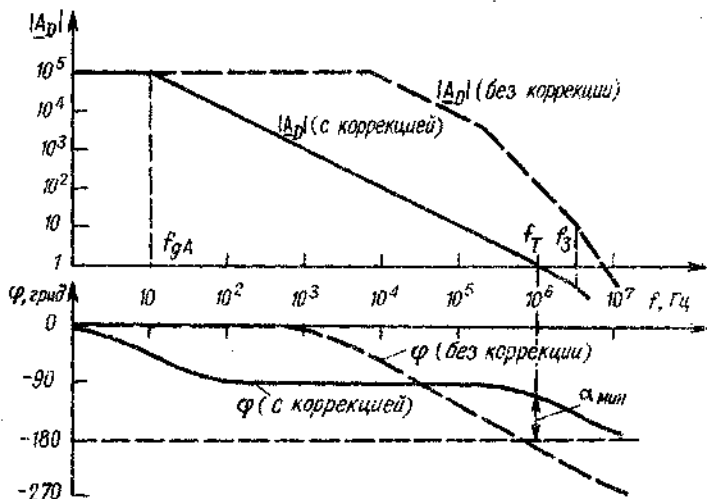


Рис. 7.14. Амплитудно-частотная и фазово-частотная характеристики при частотной коррекции с учетом расщепления частоты среза  $f_2$ .

Конденсатор такой емкости можно, как это сделано в операционном усилителе  $\mu A 741$ , изготовить методами интегральной технологии.

### 7.4.3. ПОДСТРАИВАЕМАЯ ЧАСТОТНАЯ КОРРЕКЦИЯ

Описанная в предыдущем разделе полная частотная коррекция операционного усилителя гарантирует достаточный запас по фазе для омической отрицательной обратной связи с любыми параметрами. Однако такой способ коррекции имеет тот существенный недостаток, что ширина полосы частот охваченного обратной связью усилителя в соответствии с выражением (6.14) обратно пропорциональна коэффициенту усиления  $A$ . Смысл этого соотношения наглядно пояснен на рис. 7.15. При

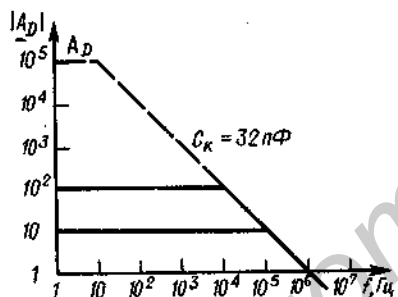


Рис. 7.15. Зависимость полосы пропускания от коэффициента усиления при полной частотной коррекции.

менее глубокой обратной связи для стабилизации усилителя достаточно было бы меньшего снижения усиления, так как в этом случае точка  $|g| = 1$  достигается

при  $|A_D| = 1/k > 1$ . Как можно видеть из рис. 7.16, при  $1/k = 10$  ширина полосы пропускания могла бы быть увеличена с 10 Гц до 100 Гц, что позволило бы получить для охваченного обратной связью усилителя результирующую полосу частот 1 МГц вместо 100 кГц при полной коррекции. Величина емкости  $C_k$  составила бы для этого случая 3 пФ вместо 32 пФ.

Для того чтобы можно было осуществлять такие изменения частотной коррекции, выпускаются операционные усилите-

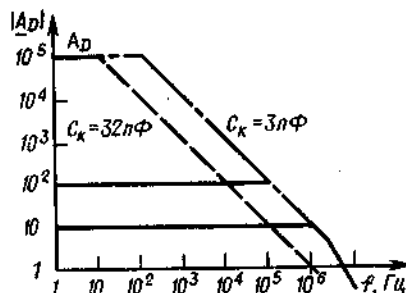


Рис. 7.16. Зависимость полосы пропускания от коэффициента усиления при подстраиваемой частотной коррекции.

ли, у которых отсутствует встроенный корректирующий конденсатор, а вместо него выведены соответствующие точки схемы (так, например, выполнены интегральные операционные усилители  $\mu A 748$  и LM 301). В других вариантах, например в операционных усилителях типа LM 349 или LF 357, осуществляется неполная частотная коррекция с уменьшенным значением корректирующей емкости. В паспорте каждого из этих усилителей указывается, какой коэффициент усиления  $A_{мин}$  для охваченного обратной связью усилителя является наименьшей предельной величиной.

Если коэффициент усиления выбирается большим 10, то произведение ширины полосы частот на коэффициент усиления не может быть увеличено путем снижения емкости  $C_k$ , так как при этом исчезает эффект расщепления частоты  $f_2$ , что приводит к уменьшению запаса по фазе.

### 7.4.4. СКОРОСТЬ НАРАСТАНИЯ

Наряду со снижением полосы пропускания усилителя частотная коррекция дает еще один нежелательный эффект: скорость нарастания выходного напряжения ограничивается при этом довольно малой величиной. Максимальное значение скорости нарастания может быть определено из схемы замещения усилителя, изображенной на рис. 7.13. Как следует из рис. 7.4, выходной ток дифференциального каскада операционного усилителя  $\mu A 741$  имеет максимальное значение

$$I_{k_{\max}} = I_1 = 20 \text{ мкА.}$$



Эта величина и определяет максимальное значение скорости нарастания

$$\left. \frac{dU_a}{dt} \right|_{\text{макс}} = \frac{I_{k\text{макс}}}{C_k} \quad (7.4)$$

При  $I_{k\text{макс}} = 20$  мкА и  $C_k = 32$  пФ получим

$$\left. \frac{dU_a}{dt} \right|_{\text{макс}} = 0,6 \text{ В/мкс.}$$

Вследствие ограниченного значения этой величины при быстрых изменениях входного напряжения возникают характерные искажения сигнала, которые не могут быть устранены путем введения отрицательной обратной связи. Их называют динамическими искажениями.

Определим далее, какой должна быть максимальная частота входного синусоидального сигнала, чтобы при максимальном размахе выходного сигнала  $\hat{U}_a = 10$  В не возникали динамические искажения. Для синусоидального сигнала максимальная скорость нарастания соответствует точке перехода через нуль и составляет

$$\left. \frac{dU_a}{dt} \right|_{\text{макс}} = 2\pi f \hat{U}_a \quad (7.5)$$

Если максимальное значение скорости нарастания выходного напряжения составляет 0,6 В/мкс, то получим  $f_{\text{макс}} = 9,5$  кГц, которая лежит в пределах полосы пропускания усилителя, охваченного глубокой обратной связью. Из формулы (7.5) можно также определить, чему будет равна амплитуда выходного напряжения при частоте сигнала  $f_{\text{макс}}$ . Ход зависимости максимальной амплитуды выходного напряжения от частоты синусоидального сигнала для  $C_k = 32$  пФ и  $C_k = 3$  пФ показан на рис. 7.17. Как можно видеть, для повыше-

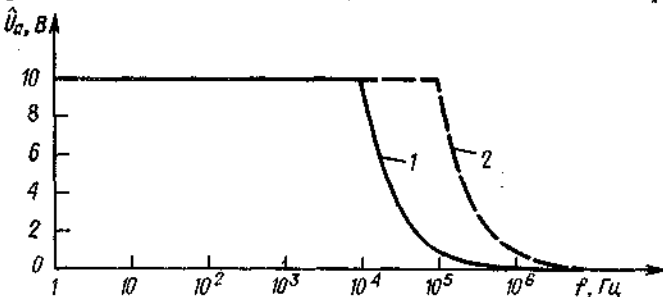


Рис. 7.17. Зависимость максимальной амплитуды выходного сигнала от частоты.

Кривая 1: максимальная скорость нарастания 0,6 В/мкс (μА 741, LM 301 с  $C_k = 32$  пФ);  
кривая 2: максимальная скорость нарастания 6 В/мкс (LM 301 с  $C_k = 3$  пФ, т.е. коэффициент усиления  $A_{\text{мин}} = 10$ ).

ния максимального значения скорости нарастания целесообразно при малых коэффициентах усиления охваченного обратной связью усилителя осуществлять подстройку частотной коррекции.

#### Повышение максимального значения скорости нарастания

Чтобы установить, как можно повысить максимальную скорость нарастания выходного напряжения, необходимо прежде всего установить, какими параметрами усилителя она определяется. Для этого подставим в уравнение (7.4) выражение для значения корректирующей емкости (7.3)

$$\left. \frac{dU_a}{dt} \right|_{\text{макс}} = \frac{2\pi f I_{k\text{макс}}}{S_D} \quad (7.6)$$

При заданной частоте среза максимальная скорость нарастания выходного напряжения будет тем больше, чем большая величина тока  $I_{k\text{макс}}$  обеспечивается при заданной крутизне дифференциального каскада. Для биполярных транзисторов отношение  $I_{k\text{макс}}/S_D$  остается постоянным и составляет благодаря применению схемы «токового зеркала» (см. рис. 7.4) величину

$$I_{k\text{макс}}/S_D = 2I_{CA}/(I_{CA}/U_T) = 2U_T = 52 \text{ мВ.}$$

Дальнейшее повышение этой величины достигается путем введения отрицательной обратной связи по току. Этот способ осуществлен в широкополосном операционном усилителе LM 318. Его недостатком является, однако, значительное повышение дрейфа напряжения смещения, причиной которого является невозможность точного подбора идентичной пары резисторов отрицательной обратной связи.

Существенно большие значения скорости нарастания достигаются у опера-

ционных усилителей с полевыми транзисторами на входах. Как было показано в разд. 7.3, у операционного усилителя типа LF 356 крутизна входного каскада  $S_D$  достигает значения 0,35 мА/В при существенно большем токе  $I_{k \max} = I_{D.A} = 120$  мкА. Кроме того, при полной частотной коррекции частота среза скорректированной характеристики усилителя имеет значительно большую величину (около 5 МГц), так как вместо относительно низкочастотных биполярных  $p-n-p$ -транзисторов во всех критических местах установлены более высокочастотные  $p$ -канальные. При этом для максимальной скорости нарастания получим

$$\left. \frac{dU_a}{dt} \right|_{\max} = \frac{2\pi \cdot 5 \text{ МГц} \cdot 120 \text{ мкА}}{0,35 \text{ мА/В}} = 11 \text{ В/мкс.}$$

В соответствии с формулой (7.5) найдем, что ширина полосы для выходного сигнала максимальной амплитуды составит около 175 кГц вместо 9,5 кГц, как у стандартного биполярного операционного усилителя  $\mu A$  741. Динамические характеристики некоторых операционных усилителей приведены в табл. 7.1.

с выходным сопротивлением усилителя образует фильтр нижних частот, который дает дополнительный фазовый сдвиг выходного напряжения. Все это уменьшает запас по фазе, и схема усилителя может самовозбудиться уже при незначительной величине нагрузочной емкости. Как показано на рис. 7.18, для предотвращения этого параллельно резистору отрицательной обратной связи можно подключить конденсатор  $C_C$ . При таком включении напряжение обратной связи получит на высших частотах опережающий фазовый сдвиг, который скомпенсирует вблизи критической частоты фазовый сдвиг, создаваемый емкостью нагрузки  $C_L$ . Этот способ называется *компенсацией емкостной нагрузки*.

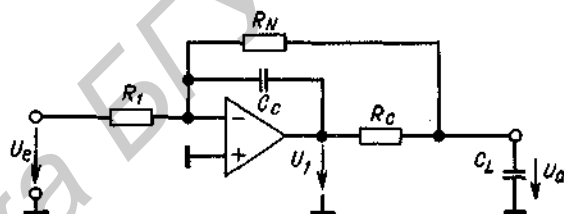


Рис. 7.18. Компенсация емкостной нагрузки.

Таблица 7.1

Динамические характеристики операционных усилителей

	Операционные усилители на биполярных транзисторах		Операционные усилители на полевых транзисторах	
	$\mu A$ 741	LM 301 при $C_k = 3$ пФ	LF 356	LF 357
Граница устойчивости $A_{\min}$	1	10	1	5
Произведение коэффициента усиления на ширину полосы частот $f_T$	1 МГц	10 МГц	5 МГц	20 МГц
Ширина полосы частот для режима большого сигнала	9 кГц	90 кГц	200 кГц	800 кГц
Максимальная скорость нарастания выходного напряжения	0,5 В/мкс	5 В/мкс	12 В/мкс	50 В/мкс

#### 7.4.5. КОМПЕНСАЦИЯ ЕМКОСТНОЙ НАГРУЗКИ

Если операционный усилитель имеет емкостную нагрузку, то последняя вместе

Действие конденсатора  $C_C$  можно усилить, если ввести в систему развязывающий резистор  $R_C$  с сопротивлением от 10 до 100 Ом (рис. 7.18). При этом через конденсатор  $C_C$  на вход усилителя будет пере-

даваться напряжением  $\underline{U}_1$ , которое опережает по фазе выходное напряжение  $\underline{U}_a$ .

## 7.5. ИЗМЕРЕНИЕ ПАРАМЕТРОВ ОПЕРАЦИОННЫХ УСИЛИТЕЛЕЙ

При определении параметров операционных усилителей при малом сигнале необходимо обращать внимание на то, чтобы усилитель не выходил за пределы линейного участка усиления. Из-за высокого коэффициента усиления это условие практически можно выполнить только тогда, когда усилитель охвачен обратной связью. Интересующие же нас параметры можно вычислить косвенным путем, используя измеренные параметры охваченного обратной связью усилителя.

В качестве примера на рис. 7.19 приведена схема для измерения дифференциального коэффициента усиления.

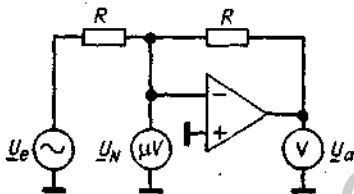


Рис. 7.19. Принцип измерения дифференциального коэффициента усиления.

ного коэффициента усиления  $A_D$ . Амплитуду входного сигнала устанавливают такой величины, чтобы усилитель не выходил из режима линейного усиления или (для более высоких частот) не появлялись динамические искажения выходного сигнала. Затем определяется отношение

$$A_D = - (U_a / U_N).$$

Из-за высокого усиления операционного усилителя амплитуда  $\underline{U}_N$  имеет очень малую величину. Для предотвращения возможных ошибок измерения схему рекомендуется видоизменить в соответствии с рис. 7.20. За счет наличия на  $N$ -входе усилителя делителя напряжения напряжение  $\underline{U}_1$  составляет

$$\underline{U}_1 = 100 \underline{U}_N$$

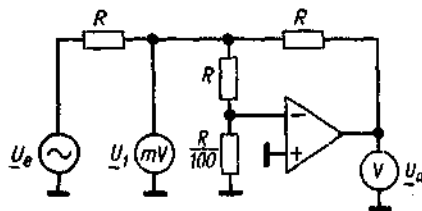


Рис. 7.20. Практическая схема для измерения дифференциального коэффициента усиления.

и может быть измерено значительно более точно. Изменяя частоту сигнала, можно определить частотную зависимость коэффициента усиления  $A_D$ . При этом наиболее целесообразно использовать осциллограф, с помощью которого для каждой частоты можно контролировать, не выходит ли усилитель из линейной области усиления. Одновременно при помощи фазометра с высокой разрешающей способностью можно измерять фазовый сдвиг выходного напряжения.

По фазово-частотной характеристике усилителя для любого коэффициента усиления схемы можно определить запас по фазе. Он может быть также определен для любого значения  $A$  посредством осциллографирования реакции охваченного обратной связью усилителя на скачок входного напряжения и сравнения полученной осциллограммы с рис. 7.11.

### Измерение входного тока покоя

В принципе измерение входного тока покоя можно осуществить непосредственно с помощью амперметра. Однако для операционных усилителей с полевыми транзисторами на входах требуются специальные высокочувствительные приборы и, кроме того, необходима тщательная экранировка измерительной схемы от внешних мешающих полей.

Необходимость в этом отпадает, если исследуемый усилитель включен по схеме преобразователя импеданса (рис. 7.21). В момент начала измерения размыкается ключ  $S$ . Конденсатор  $C$  заряжается входным током покоя усилителя при отсутствии сигнала; при этом напряжение на нем будет нарастать по линейному закону:

$$\Delta U_a / \Delta t = - (I_{\beta+} / C).$$

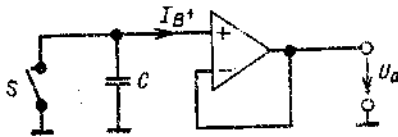


Рис. 7.21. Схема измерения входного тока покоя.

Изменение во времени напряжения на конденсаторе можно измерить на низкоомном выходе операционного усилителя. Благодаря наличию на входе операционного усилителя конденсатора наводимые напряжения помех сглаживаются. Емкость конденсатора выбирается из условия удобства измерения временного интервала, в течение которого напряжение изменяется на несколько сот милливольт. Для входного

тока покоя, например 30 нА, при емкости конденсатора  $C = 1,5$  нФ изменение напряжения на 200 мВ происходит за 10 с.

Чтобы ошибка измерения, вызванная токами утечки, оставалась достаточно малой, напряжение на конденсаторе  $C$  не должно подниматься до больших величин. Кроме того, следует использовать конденсаторы с большим сопротивлением изоляции. Этим требованиям удовлетворяют конденсаторы с диэлектриком из стирофлекса и металлокерамические конденсаторы. Недостаточно хорошие изоляционные свойства диэлектрика конденсатора легко обнаружить, так как выходное напряжение будет изменяться нелинейно во времени и стремиться к некоторому установившемуся значению.

Таблица 7.2

Различные типы операционных усилителей

Тип	Изготовитель	Технология	Входной ток при отсутствии сигнала	Максимальная скорость нарастания В/мкс	Примечания
<i>Универсальные усилители</i>					
μA 741	Несколько	Биполярная	80 нА	0,5	Аналог μA 741, но с внешней коррекцией
μA 748	Несколько	Биполярная	80 нА	—	
LM 348	Несколько	Биполярная	30 нА	0,5	$U_{Gl\max} = V^+$
LM 307	Несколько	Биполярная	70 нА	0,5	Аналог LM 307, но с внешней коррекцией, $U_{Gl\min} = V^-$
LM 301	Несколько	Биполярная	70 нА	—	
LM 324	Несколько	Биполярная	40 нА	0,5	$U_{Gl\max} = V^+$
LF 356	Несколько	Биполярно-полевая	3 нА	12	
TL 081	Texas Instr.	Биполярно-полевая	30 нА	12	4 × TL 081
TL 084	Texas Instr.	Биполярно-полевая	30 нА	12	
CA 3160	RCA	Биполярно-МОП	5 нА	10	$U_{Gl\min} = V^-$

*Усилители с малым потреблением тока*

TL 060	Texas Instr.	Биполярно-по- левая	30 нА	3,5	$I_b = 150 \text{ мкА}$
ICL 7611	Intersil	КМОП	1 нА	0,2	$I_b = 100 \text{ мкА}, U_b = \pm 10,5$

*Усилители с малым входным током*

3528	Burr Brown	Гибридная	0,05 нА	0,7	
------	------------	-----------	---------	-----	--

*Усилители с малым напряжением смещения*

μA 714	Fairchild	Биполярная	1 нА	0,25	$dU_Q/d\theta = 0,2 \text{ мкВ/К}$
--------	-----------	------------	------	------	------------------------------------

*Усилители с высоким выходным током*

μA 791	Fairchild	Биполярная	80 нА	0,5	$I_{a\text{макс}} = 1 \text{ А}$
SH 3015	Fairchild	Биполярная	80 нА	0,5	$I_{a\text{макс}} = 6 \text{ А}$
					$U_{a\text{макс}} = \pm 35 \text{ В}$

*Усилители с высоким выходным напряжением*

3583	Burr Brown	Гибридная	20 нА	30	$I_{a\text{макс}} = 75 \text{ мА}$
					$U_{a\text{макс}} = \pm 140 \text{ В}$

*Усилители с широким частотным диапазоном*

LF 357	Несколько	Биполярно-по- левая	3 рА	75	$A_{\text{мин}} = 5$
HA 5195	Harris	Биполярная	5 мкА	200	$A_{\text{мин}} = 5$
LH 0032	National	Гибридная	10 нА	500	
3554	Burr Brown	Гибридная	10 нА	1200	$I_{a\text{макс}} = 100 \text{ мА}$

## 8. Простейшие переключающие схемы

### 8.1. ТРАНЗИСТОРНЫЙ КЛЮЧ

В линейных схемах потенциал коллектора транзистора устанавливается таким, чтобы его величина находилась в пределах между  $V^+$  и  $U_{CE\text{нас}}$ . При этом усиление сигнала осуществляется в окрестности установленной рабочей точки. Отличительной особенностью линейных схем является то, что величина входного сигнала остается настолько малой, что выходное напряжение линейно зависит от входного и не выходит за пределы верхней и нижней границ линейного участка характеристики, так как в противном случае появились бы заметные искажения сигнала. В отличие от линейных схем цифровые схемы работают только в двух характерных рабочих состояниях. Эти состояния характеризуются тем, что выходное напряжение может быть либо больше некоторого заданного напряжения  $U_H$ , либо меньше заданного напряжения  $U_L$ , причем  $U_L < U_H$ . Если выходное напряжение превышает  $U_H$ , то говорят, что схема находится в состоянии *H* (high – высокий), если же оно меньше чем  $U_L$ , говорят, что она находится в состоянии *L* (low – низкий).

Величины уровней  $U_H$  и  $U_L$  зависят только от используемой схемотехники. Чтобы можно было однозначно интерпретировать выходной сигнал, уровни, лежащие между значениями  $U_H$  и  $U_L$ , считаются запрещенными. Схемотехнические особенности, определяемые этими требованиями, рассмотрим на примере транзисторного инвертора, представленного на рис. 8.1.

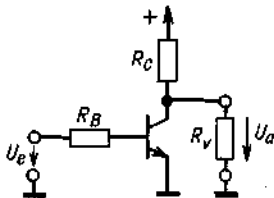


Рис. 8.1. Транзисторный ключ.

В схеме должны выполняться следующие условия:

$$U_a \geq U_H \text{ при } U_e \leq U_L$$

и

$$U_a \leq U_L \text{ при } U_e \geq U_H.$$

Эти условия должны выполняться даже для самого неблагоприятного случая, т.е.  $U_a$  не должно быть меньше, чем  $U_H$  при  $U_e = U_L$ , и  $U_a$  не должно быть больше, чем  $U_L$  при  $U_e = U_H$ . Такие условия могут быть выполнены соответствующим выбором уровней  $U_H$  и  $U_L$ , а также величин сопротивлений  $R_C$  и  $R_B$ . Как это осуществляется, можно показать на следующем числовом примере.

Если в схеме, изображенной на рис. 8.1, транзистор заперт, то при отсутствии нагрузки выходное напряжение будет равно  $V^+$ . При минимальном нагрузочном резисторе  $R_V = R_C$  выходное напряжение  $U_a$  будет равно  $1/2 V^+$ . Таким образом,  $1/2 V^+$  является минимальным выходным напряжением схемы в состоянии *H*. Для гарантированного различия состояний примем  $U_H < 1/2 V^+$ ; пусть например,  $U_H = 1,5$  В при  $V^+ = 5$  В. Согласно сформулированным выше условиям, при  $U_e \geq U_H$  входное напряжение должно соответствовать уровню *L*. Под уровнем *L* понимается такое наибольшее входное напряжение, при котором транзистор еще остается надежно запертым. Для кремниевого транзистора, находящегося при комнатной температуре, за уровень *L* может быть принято напряжение 0,4 В. Теперь, когда уровни  $U_L$  и  $U_H$  выбраны, необходимо рассчитать параметры схемы таким образом, чтобы при  $U_e = U_H$  выходное напряжение удовлетворяло условию  $U_a \leq U_L$ . Схема должна быть рассчитана таким образом, чтобы это требование выполнялось и для самого неблагоприятного случая, т.е. даже при  $U_e = U_H = 1,5$  В выходное напряжение оставалось бы меньше, чем  $U_L = 0,4$  В. Коллекторное сопротивление  $R_C$  выбирается такой величины, чтобы время переключения транзистора было достаточно малым, а величина коллекторного тока не была слишком велика. Выберем, например,  $R_C = 5$  кОм. Рассчитаем далее величину  $R_B$  так, чтобы при входном напряжении  $U_e = 1,5$  В выходное напряжение не превы-

шало величины  $U_L = 0,4$  В. Для этого ток коллектора должен составлять  $I_C \approx V^+ / R_C = 1$  мА. Используемые в таких схемах транзисторы должны обладать коэффициентом усиления по току  $\beta \approx 100$ . Необходимый ток базы составит тогда  $I_{B\text{мин}} = I_C / \beta = 10$  мкА. Для надежного насыщения транзистора выберем  $I_B = 100$  мкА, т.е. с десятикратным запасом. Тогда для величины  $R_B$  получим

$$R_B = (1,5 \text{ В} - 0,6 \text{ В}) / 100 \text{ мкА} = 9 \text{ кОм.}$$

Передаточная характеристика схемы с такими параметрами представлена на рис. 8.2.

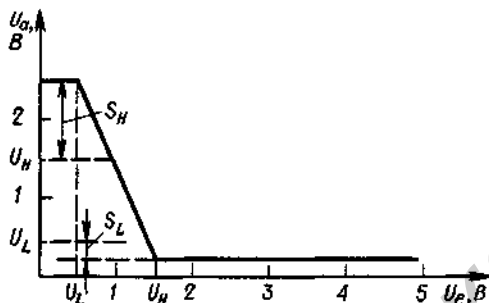
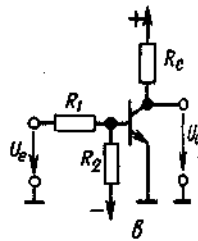
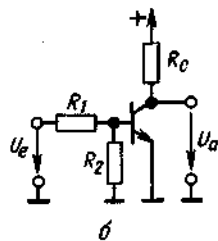
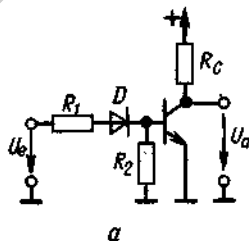


Рис. 8.2. Передаточная характеристика ключа при  $R_b = R_C$ . ( $S_L$  и  $S_H$  — величины запаса помехоустойчивости для уровней  $L$  и  $H$  соответственно.)

При  $U_e = U_L = 0,4$  В выходное напряжение схемы  $U_a$  составляет 2,5 В. Оно превышает на 1 В минимально необходимое значение  $U_H = 1,5$  В. Назовем величину

Рис. 8.3. Методы повышения запаса помехоустойчивости для уровня  $L$ .



$S_H = U_a - U_H$  при  $U_e = U_L$  запасом помехоустойчивости для уровня  $H$ . В рассматриваемом примере он составляет 1 В. Аналогично определяется запас помехоустойчивости для уровня  $L$  как величина  $S_L = U_L - U_a$  при  $U_e = U_H$ . В схеме на рис. 8.1 запас помехоустойчивости для уровня  $L$  равен разности  $U_L$  и напряжения

коллектор-эмиттер транзистора в режиме насыщения  $U_{CE\text{нас}} \approx 0,2$  В. Таким образом, эта величина составляет  $S_L = 0,4 \text{ В} - 0,2 \text{ В} = 0,2 \text{ В}$ . Запас помехоустойчивости фактически является мерой эксплуатационной надежности схемы. Его обобщенное определение можно записать в следующем виде:

$$\left. \begin{aligned} S_H &= U_a - U_H \\ S_L &= U_L - U_a \end{aligned} \right\} \text{ для наихудшего случая входного сигнала.}$$

Если необходимо повысить запас помехоустойчивости для уровня  $L$ , то следует увеличить величину  $U_L$ , так как напряжение  $U_a (U_e = U_H) \approx U_{CE\text{нас}}$  практически нельзя уменьшать. Для осуществления этого в базовую цепь транзистора включают, как показано на рис. 8.3,а, один или несколько диодов. Резистор  $R_2$  служит для замыкания цепи обратного тока перехода коллектор-база, что обеспечивает более надежное запирающее действие транзистора. Другой способ повышения  $U_L$  состоит в том, что в базовой цепи устанавливается обычный делитель напряжения (рис. 8.3,б или в). Указанные меры являются обязательными при использовании германиевых транзисторов, так как для них напряжение база-эмиттер открытого транзистора в некоторых случаях может оказаться ниже  $U_{CE\text{нас}}$ .

### Динамические свойства

При использовании транзистора в качестве ключа представляют интерес динамические свойства такой схемы. Различают несколько временных интервалов, характеризующих работу транзистора в импульсном режиме. Они приведены на рис. 8.4.

Можно заметить, что время рассасывания  $t_s$  существенно превышает остальные временные интервалы. В течение этого времени происходит запирающее действие

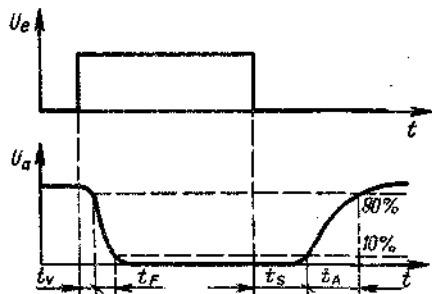


Рис. 8.4. Импульсный режим работы инвертора.  $t_S$  — время рассасывания несвязанных носителей,  $t_A$  — время нарастания выходного напряжения,  $t_F$  — время задержки,  $t_F$  — время спада выходного напряжения.

тельно насыщенного транзистора ( $U_{CE} = U_{CE_{нас}}$ ). Если у открытого транзистора обеспечить  $U_{CE}$  больше, чем  $U_{CE_{нас}}$ , то время рассасывания существенно уменьшается. Поэтому, если требуется получить быстродействующую схему ключа, используют различные способы предотвращения глубокого насыщения транзистора. Цифровые схемы, работающие по этому принципу, называют *ненасыщенной логикой*. Как это достигается схемотехническими средствами, будет показано при рассмотрении конкретных схем.

Обычно частотные свойства цифровых схем характеризуют усредненным параметром, так называемой задержкой распространения сигнала:

$$t_{pi} = (t_{pL} + t_{pH})/2,$$

где  $t_{pL}$  — интервал времени между точками 50%-ного значения на фронте нарастания импульса входного напряжения и 50%-ного значения на фронте спада выходного напряжения, а  $t_{pH}$  — аналогичный временной интервал для нарастающего выходного напряжения. Рис. 8.5 наглядно иллюстрирует это соотношение.

Из схемы на рис. 8.1 видно, что Н-уровень лежит значительно ниже напряжения питания и сильно зависит от сопротивления нагрузки. Для устранения этого недостатка схемы можно, как изображено на рис. 8.6, включить эмиттерный повторитель.

Когда транзистор  $T_1$  заперт, выходной ток течет через транзистор эмиттерного повторителя  $T_2$ . При этом величина нагрузки для коллекторного резистора  $R_C$

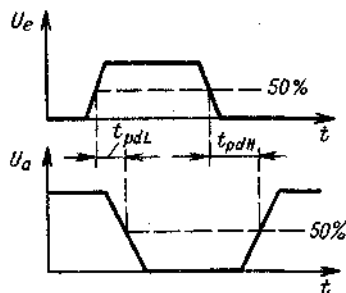


Рис. 8.5. К определению времени прохождения импульса.

остается достаточно малой. Когда транзистор  $T_1$  открыт, потенциал его коллектора падает и выходное напряжение эмиттерного повторителя также уменьшается. При

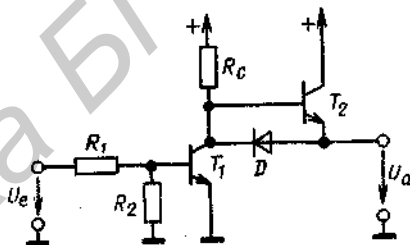


Рис. 8.6. Инвертирующий оконечный каскад для цифровых схем.

емкостном характере нагрузки ток разряда конденсатора должен протекать через выходные цепи схемы. Так как транзистор  $T_2$  в этом случае оказывается запертым, следует предусмотреть диод  $D$ , который замкнет цепь тока разряда конденсатора через открытый транзистор  $T_1$ . При этом, однако, повышается выходное напряжение ключа в  $L$ -состоянии приблизительно до 0,8 В.

## 8.2. БИСТАБИЛЬНЫЕ РЕЛАКСАЦИОННЫЕ СХЕМЫ

Релаксационными схемами называются цифровые схемы, охваченные положительной обратной связью. Они отличаются от линейных схем (автогенераторов) с положительной обратной связью тем, что их выходное напряжение не изменяется плавно, а переходит скачкообразно от одного из двух постоянных значений напряжения



к другому. Процесс опрокидывания схемы может инициироваться различными способами. В бистабильных релаксационных схемах выходное напряжение изменяется только тогда, когда при помощи определенного входного сигнала инициируется ее опрокидывание. В симметричном триггере для этого, например, достаточно короткого импульса, а в триггере Шмитта требуется определенный уровень постоянного напряжения.

### 8.2.1. СИММЕТРИЧНЫЙ ТРИГГЕР (RS-ТРИГГЕР)

Для реализации бистабильной релаксационной схемы можно включить последовательно два инвертора (рис. 8.7) и охватить их положительной обратной связью. Очевидно, что оба инвертора в этой схеме

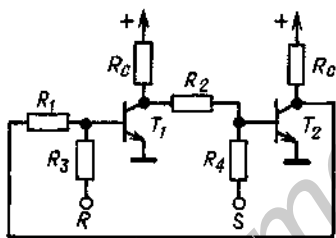


Рис. 8.7. Схема из двух инверторов с положительной обратной связью.

равноправны, поэтому, как правило, применяется симметричное начертание этой схемы (рис. 8.8).

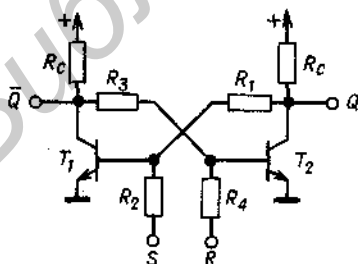


Рис. 8.8. Симметричный триггер.

Принцип действия схемы состоит в следующем. Положительное напряжение на входе установки  $S$  открывает транзистор  $T_1$ . Потенциал его коллектора при этом падает. Ток базы транзистора  $T_2$  уменьшается,

и его коллекторный потенциал возрастает, что вызывает появление базового тока транзистора  $T_1$ , протекающего через резистор  $R_1$ . Устойчивое состояние достигается тогда, когда потенциал коллектора  $T_1$  понизится до величины напряжения насыщения. Транзистор  $T_2$  окажется запертым, а транзистор  $T_1$  будет поддерживаться в открытом состоянии током, текущим через резистор  $R_1$ . По окончании процесса опрокидывания схемы напряжение на входе  $S$  может снова стать равным нулю, причем состояние схемы уже не изменится. Схему триггера можно опрокинуть в обратную сторону, если подать положительный импульс на вход сброса  $R$ . Когда оба входных напряжения равны нулю, схема остается в последнем установленном состоянии. Это свойство определяет применение триггера в качестве накопителя информации.

Если оба входных напряжения одновременно становятся большими, то открываются сразу оба транзистора. Однако базовые токи транзисторов при этом определяются только источниками входного напряжения, а не состоянием соседнего транзистора, так как потенциалы коллекторов обоих транзисторов близки к нулю. Такое состояние схемы не является устойчивым. Если оба входных напряжения станут равными нулю, то коллекторные потенциалы обоих транзисторов вначале синфазно возрастут, однако вследствие неабсолютной симметрии схемы потенциал коллектора одного из транзисторов будет увеличиваться несколько быстрее, чем другого. Положительная обратная связь усилит это различие, так что в конце концов будет достигнуто устойчивое состояние, в котором один из транзисторов открыт, а другой заперт. Тем не менее нельзя заранее определенно сказать, какое из двух устойчивых состояний триггера установится после такого входного воздействия, поэтому состояние сходных сигналов  $R = S = H$  считается логически недопустимым. Если избегать такого состояния входных сигналов, сигналы на выходах триггера всегда будут противоположны по отношению друг к другу. Представленная ниже таблица переключений позволяет определить состояние триггера после всех

ВОЗМОЖНЫХ КОМБИНАЦИЙ ВХОДНЫХ СИГНАЛОВ.

R	S	Q	$\bar{Q}$
H	H	Логически недопустимо	
H	L	L	H
L	H	H	L
L	L	Как и до этого	

### 8.2.2. ТРИГГЕР ШМИТТА

Описанная в предыдущем разделе схема RS-триггера опрокидывается тогда, когда на базу ранее запертого транзистора подается положительный входной импульс, открывающий этот транзистор. Существует еще и другой вариант управления бистабильными схемами, заключающийся в том, что используется *единственное* входное напряжение, и опрокидывание схемы происходит тогда, когда напряжение принимает либо положительное, либо отрицательное значение. Работающая по такому принципу схема называется *триггером Шмитта*. Простейшая его схемная реализация представлена на рис. 8.9.

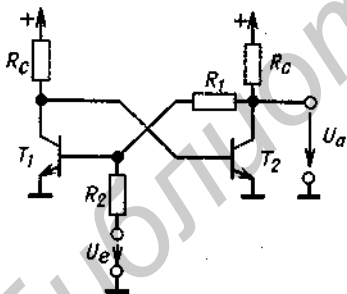


Рис. 8.9. Триггер Шмитта.

Когда входное напряжение превышает верхний порог срабатывания триггера  $U_{e\text{вкл}}$ , выходное напряжение триггера скачком увеличивается до положительного значения  $U_{a\text{макс}}$ . Когда же оно становится меньше, чем нижний порог срабатывания  $U_{e\text{выкл}}$ , выходное напряжение снова скачком падает до нуля. Это позволяет использовать триггер Шмитта как формирователь прямоугольного напряжения. Пример преобразователя синусоидального входного сигнала в прямоугольный показан на

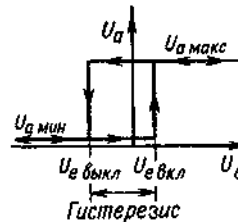


Рис. 8.10. Передаточная характеристика триггера Шмитта.

рис. 8.11. Благодаря положительной обратной связи процесс опрокидывания схемы происходит скачкообразно, даже когда входное напряжение изменяется медленно.

На рис. 8.10 изображена передаточная характеристика триггера Шмитта. Разность напряжений, соответствующих порогу включения и порогу отключения, называется *гистерезисом переключения*. Его

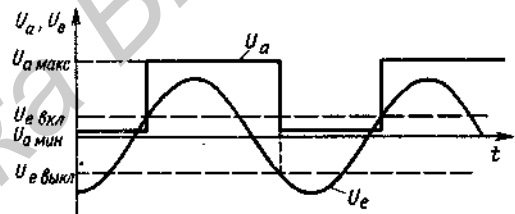


Рис. 8.11. Триггер Шмитта как формирователь прямоугольного напряжения.

величина тем меньше, чем меньше разность между напряжениями  $U_{a\text{макс}}$  и  $U_{a\text{мин}}$  или чем больше коэффициент ослабления сигнала делителем напряжения  $R_1, R_2$ . Все меры, направленные на уменьшение гистерезиса переключения, ухудшают глубину положительной обратной связи и могут привести к тому, что схема перестанет быть бистабильной. При  $R_1 \rightarrow \infty$  схема превращается в обычный двухкаскадный линейный усилитель.

#### Триггер Шмитта с эмиттерными связями

Неинвертирующий усилитель может быть реализован также по схеме дифференциального усилителя. Если его охватить положительной обратной связью при помощи омического сопротивления, то получится схема изображенного на рис. 8.12 эмиттерно-связанного триггера Шмитта.

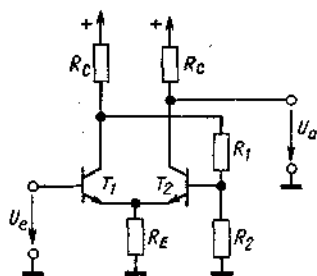


Рис. 8.12. Эмиттерно-связанный триггер Шмитта.

Соответствующим выбором параметров можно добиться, чтобы при опрокидывании схемы ток  $I_k$  одного из транзисторов полностью передавался к другому транзистору и ни в одном из транзисторов не достигалось состояние полного насыщения. Тогда при переключении схемы время рассасывания носителей  $t_s$  будет близко к нулю, что существенно повышает предельную частоту переключений. Рассмотренная схема иллюстрирует так называемый принцип «ненасыщенной логики».

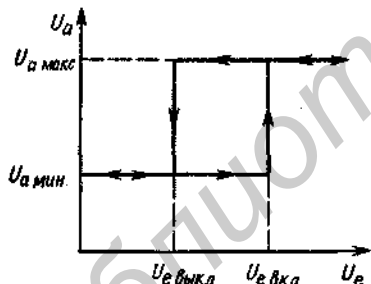


Рис. 8.13. Передаточная характеристика эмиттерно-связанного триггера Шмитта.

На рис. 8.13 приведена передаточная характеристика эмиттерно-связанного триггера Шмитта.

### 8.3. МОНОСТАБИЛЬНАЯ РЕЛАКСАЦИОННАЯ СХЕМА

Моностабильная релаксационная схема имеет одно стабильное состояние. Второе ее возможное состояние является стабильным в течение определенного, зависящего от параметров схемы постоянного интервала времени. По истечении этого ин-

тервала схема вновь опрокидывается в исходное стабильное состояние. Поэтому ее называют также реле времени, моностабильным триггером, старт-стопным мультивибратором или одновибратором.

Схемная реализация одновибратора представляет собой RS-триггер, в котором один из резисторов положительной обратной связи заменен конденсатором. Схема одновибратора приведена на рис. 8.14. Так

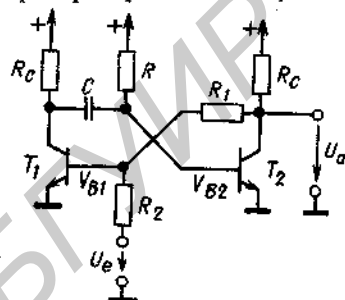


Рис. 8.14. Одновибратор (длительность импульса  $t_c = RC \ln 2$ ).

как через конденсатор не может протекать постоянный ток, то в установившемся режиме транзистор  $T_2$  будет открыт, а  $T_1$  — заперт.

Положительный импульс входного напряжения открывает транзистор  $T_1$ . При этом его коллекторный потенциал падает с уровня  $V^+$  до нуля. Этот скачок потенциала через фильтр верхних частот  $RC$  передается на базу транзистора  $T_2$ . Потенциал базы транзистора  $T_2$  скачком меняется с уровня  $0,6$  В до  $(-V^+ + 0,6)$  В  $\approx -V^+$ , и  $T_2$  при этом запирается. Теперь транзистор  $T_1$  по цепи положительной обратной связи будет поддерживаться в открытом состоянии, если даже входное напряжение станет равным нулю.

Конденсатор  $C$ , подключенный через резистор  $R$  к точке с  $V^+$ , начинает перезаряжаться. В соответствии с изложенным в гл. 2 потенциал базы транзистора  $T_2$  будет изменяться по закону

$$V_{B2}(t) \approx V^+ (1 - e^{-t/RC}). \quad (8.1)$$

Транзистор  $T_2$  будет заперт до тех пор, пока потенциал  $V_{B2}$  не достигнет значения приблизительно  $+0,6$  В. Это время можно определить, если в формулу (8.1) подста-

вить  $V_{B2} \approx 0$ . При этом длительность выходного импульса одновибратора составит

$$t_e \approx RC \ln 2 \approx 0,7RC. \quad (8.2)$$

По истечении этого времени транзистор  $T_2$  откроется и схема опрокинется в исходное состояние. Вышеизложенное справедливо для случая, когда длительность управляющего импульса на входе схемы меньше, чем величина  $t_e$ . Временная диаграмма напряжений в различных точках схемы одновибратора приведена на рис. 8.15.

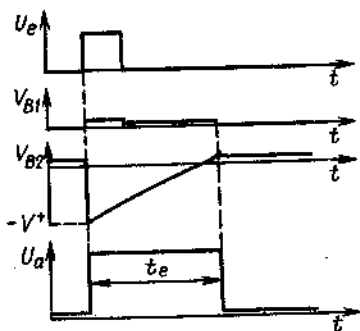


Рис. 8.15. Временная диаграмма работы одновибратора.

#### 8.4. НЕСТАБИЛЬНАЯ РЕЛАКСАЦИОННАЯ СХЕМА

Если в схеме одновибратора на рис. 8.16 второй резистор обратной связи также заменить конденсатором, то оба состояния схемы будут стабильны, каждое

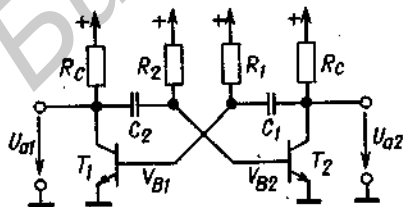


Рис. 8.16. Мультивибратор (длительности импульсов:  $t_1 = R_1 C_1 \ln 2$ ;  $t_2 = R_2 C_2 \ln 2$ ).

в течение ограниченного интервала времени. Таким образом, если схему однажды возбудить, она будет непрерывно

опрокидываться из одного состояния в другое. Ее обычно называют мультивибратором. Величины длительности каждого из двух состояний мультивибратора определяются из формулы (8.2). Они составляют

$$t_1 = R_1 C_1 \ln 2,$$

$$t_2 = R_2 C_2 \ln 2.$$

Если необходимо с помощью электрического сигнала управлять  $t_1$  и  $t_2$ , то резисторы  $R_1$  и  $R_2$  можно заменить управляемыми стабилизаторами тока. Временная диаграмма напряжений в различных точках мультивибратора приведена на рис. 8.17.

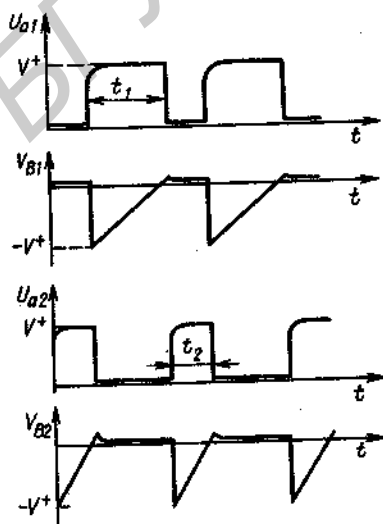


Рис. 8.17. Временная диаграмма работы мультивибратора.

На частотах ниже 100 Гц конденсаторы в схеме мультивибратора должны иметь слишком большую емкость. На частотах выше 10 кГц становится заметным вредное влияние инерционности транзисторов. Все это указывает на то, что большого практического значения схема, приведенная на рис. 8.16, не имеет. На низких частотах преимущественно используют прецизионные схемы на базе компараторов, рассмотренные в разд. 18.5.1, а на высоких частотах — эмиттерно-связанные мультивибраторы, рассмотренные в разд. 18.5.2.

## 9. Базовые логические схемы

На первый взгляд цифровые устройства кажутся относительно сложными. Однако они основаны на принципе многократного повторения относительно простых базовых логических схем. Связи между этими схемами строятся на основе чисто формальных методов. Инструментом такого построения служит булева алгебра, которая применительно к цифровой технике называется также алгеброй логики. Основные понятия алгебры логики приводятся в последующих разделах.

### 9.1. ОСНОВНЫЕ ЛОГИЧЕСКИЕ ФУНКЦИИ

В отличие от переменной в обычной алгебре логическая переменная имеет только

Коммутативный закон:

$$x_1 x_2 = x_2 x_1 \quad (9.1a)$$

Ассоциативный закон:

$$x_1 (x_2 x_3) = (x_1 x_2) x_3 \quad (9.2a)$$

Дистрибутивный закон:

$$x_1 (x_2 + x_3) = x_1 x_2 + x_1 x_3 \quad (9.3a)$$

Правило склеивания:

$$x_1 (x_1 + x_2) = x_1 \quad (9.4a)$$

Правило повторения:

$$x x = x \quad (9.5a)$$

Правило отрицания:

$$x \bar{x} = 0 \quad (9.6a)$$

Правило двойного отрицания:

$$\overline{(\bar{x})} = x \quad (9.7)$$

Теорема де Моргана:

$$\overline{x_1 x_2} = \bar{x}_1 + \bar{x}_2 \quad (9.8a)$$

Операции с 0 и 1:

$$x \cdot 1 = x \quad (9.9a)$$

$$x \cdot 0 = 0 \quad (9.10a)$$

$$\bar{0} = 1 \quad (9.11a)$$

два значения, которые обычно называются логическим нулем и логической единицей. В качестве обозначений используются «0» и «1» или просто 0 и 1. В дальнейшем мы будем придерживаться последнего обозначения. Не следует опасаться спутать эти символы с числами 0 и 1, так как в каждом конкретном случае бывает ясно, относится ли данная запись к числу или к логическому значению.

Существуют три основные операции между логическими переменными: конъюнкция (логическое умножение), дизъюнкция (логическое сложение) и инверсия (логическое отрицание). По аналогии с алгеброй чисел в алгебре логики используются следующие обозначения операций.

$$\text{Конъюнкция: } y = x_1 \wedge x_2 = x_1 \cdot x_2 = x_1 x_2$$

$$\text{Дизъюнкция: } y = x_1 \vee x_2 = x_1 + x_2$$

$$\text{Инверсия: } y = \bar{x}$$

Применительно к логическим операциям существуют теоремы:

$$x_1 + x_2 = x_2 + x_1 \quad (9.16)$$

$$x_1 + (x_2 + x_3) = (x_1 + x_2) + x_3 \quad (9.26)$$

$$x_1 + x_2 x_3 = (x_1 + x_2)(x_1 + x_3) \quad (9.36)$$

$$x_1 + x_1 x_2 = x_1 \quad (9.46)$$

$$x + x = x \quad (9.56)$$

$$x + \bar{x} = 1 \quad (9.66)$$

$$\overline{x_1 + x_2} = \bar{x}_1 \bar{x}_2 \quad (9.86)$$

$$x + 0 = x \quad (9.96)$$

$$x + 1 = 1 \quad (9.106)$$

$$\bar{1} = 0 \quad (9.116)$$

Многие из этих теорем уже известны из алгебры чисел. Однако теоремы (9.3 б), (9.4 а, б), (9.5 а, б) и (9.10 б) для чисел несправедливы; кроме того, понятие «инверсия» для чисел вообще не определено. Выражения типа  $2x$  и  $x^2$  в алгебре логики не встречаются в силу правила повторения.

Сравнивая левые и правые уравнения, следует обратить внимание на содержащийся в них дуализм: если в каком-нибудь тождестве поменять местами конъюнкцию с дизъюнкцией и 0 с 1, то при этом также получится тождество.

С помощью выражений (9.9)–(9.11) можно вычислить результаты конъюнкции и дизъюнкции для всех возможных значений переменных  $x_1$  и  $x_2$ . В табл. 9.1 и 9.2

Таблица 9.1

Таблица истинности для логического умножения (конъюнкции)  $y = x_1 x_2$

$x_1$	$x_2$	$y$
0	0	0
0	1	0
1	0	0
1	1	1

Таблица 9.2

Таблица истинности для логического сложения (дизъюнкции)  $y = x_1 + x_2$

$x_1$	$x_2$	$y$
0	0	0
0	1	1
1	0	1
1	1	1

представлены функции соответственно для конъюнкции и дизъюнкции.

Из табл. 9.1 следует, что  $y$  только тогда равен 1, когда  $x_1$  и  $x_2$  равны 1. На этом основании операция конъюнкции называется также функцией И. При дизъюнкции двух переменных  $y$  равен 1 тогда, когда  $x_1$  или  $x_2$  равны 1. Поэтому операцию дизъюнкции называют также функцией ИЛИ. Обе эти функции можно распространить на сколь угодно большое число переменных.

Возникает вопрос: как можно представить логические функции с помощью электрических переключающих схем? Так как логические переменные могут иметь толь-

ко два дискретных значения, то следует обратить внимание на схемы, которые могут находиться в двух легко различимых рабочих состояниях. Простейшим способом реализации логической переменной является ключ, изображенный на рис. 9.1.

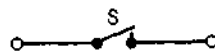


Рис. 9.1. Представление логической переменной в виде ключа.

Можно условиться, что разомкнутый ключ эквивалентен логическому нулю, а замкнутый — логической единице. Таким образом, ключ реализует переменную  $x$ , если он замкнут при  $x = 1$ , и переменную  $\bar{x}$ , если он разомкнут при  $x = 1$ .

Рассмотрим сначала, какая логическая функция будет реализована, если два ключа  $x_1$  и  $x_2$  соединить последовательно, как показано на рис. 9.2. Значение зависимой



Рис. 9.2. Схема И.

переменной  $y$  характеризуется тем, будет ли замкнута или разомкнута составная коммутируемая цепь, расположенная между входными клеммами. Очевидно, что рассматриваемая цепь будет замкнута только тогда, когда  $x_1$  и  $x_2$  замкнуты, т.е. равны единице. Таким образом, последовательное включение ключей реализует функцию И. Функция ИЛИ может быть получена, если ключи включить параллельно.

С помощью такой схемной логики можно наглядно показать справедливость ранее приведенных теорем. Рассмотрим это на примере правила повторения. На рис. 9.3 показана реализация обеих частей выражения (9.5 а) с помощью коммутируемой цепи. Легко заметить, что рассматриваемое тождество выполняется, поскольку два включенных последовательно ключа, замыкание и размыкание которых происходит одновременно, воздействуют на внешние цепи как один такой ключ.

Другой возможностью представления логических переменных является электрическое напряжение, имеющее два различных уровня: высокий и низкий, которое было рассмотрено в разд. 8.1. Этим уров-



Рис. 9.3. Доказательство с помощью электротехнической аналогии правила повторения  $xx = x$ .

ням можно поставить в соответствие логические состояния 1 и 0. Эта система обозначений: высокий = 1 и низкий = 0 — называется позитивной логикой. Но возможна также и обратная система обозначений: высокий = 0 и низкий = 1, которая называется негативной логикой.

Основные логические функции могут быть реализованы с помощью соответствующих электронных схем. Эти схемы имеют один или несколько входов и один выход. Как правило, они называются логическими элементами. Уровень выходного напряжения определяется уровнями напряжения на входах и характером логической функции. Для реализации одной и той же логической функции существует большое число различных электронных схем. Поэтому с целью упрощения документации были введены символы, которые обозначают лишь только логическую функцию и не раскрывают внутреннее строение схемы. Эти обозначения представлены на рис. 9.4–9.6.

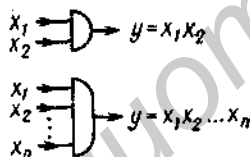


Рис. 9.4. Схема И.

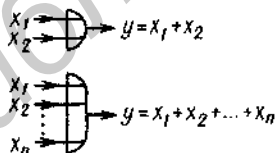


Рис. 9.5. Схема ИЛИ.

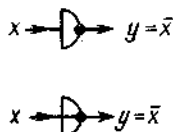


Рис. 9.6. Схема НЕ.

Поскольку в цифровой технике напряжение не рассматривается как физическая величина, а берется его логическое значе-

ние, мы не будем обозначать входные и выходные сигналы символами  $U_1$ ,  $U_2$  и т.д., а будем непосредственно записывать обозначения логических переменных.

## 9.2. СОСТАВЛЕНИЕ ЛОГИЧЕСКИХ ФУНКЦИЙ

В цифровой технике задача, как правило, формулируется в форме таблицы переключений, которая называется также таблицей истинности. Прежде всего требуется найти такую логическую функцию, которая соответствовала бы этой таблице. На следующем этапе эту функцию преобразуют в простейшую форму, которую потом реализуют с помощью соответствующей комбинации базовых логических схем. Логические функции записывают, как правило, в *дизъюнктивной нормальной форме*. При этом поступают следующим образом:

1) В таблице истинности выделяют строки, в которых выходная переменная  $y$  имеет значение 1.

2) Для каждой такой строки составляют конъюнкцию всех входных переменных, причем записывают сомножитель  $x_i$ , если рассматриваемая переменная принимает значение 1, в противном случае записывают  $\bar{x}_i$ . Таким образом составляется столько произведений, сколько имеется строк с  $y = 1$ .

3) Наконец, записывая логическую сумму всех найденных произведений, получают искомую функцию.

Рассмотрим этот способ на примере таблицы истинности 9.3. В строчках 3, 5 и 7 переменная  $y = 1$ . Прежде всего следует составить конъюнкции для этих строк.

Строка 3:  $K_3 = \bar{x}_1 x_2 \bar{x}_3$ .

Строка 5:  $K_5 = x_1 \bar{x}_2 \bar{x}_3$ .

Строка 7:  $K_7 = x_1 x_2 \bar{x}_3$ .

Искомая функция записывается в виде логической суммы произведений:

$$y = K_3 + K_5 + K_7,$$

$$y = \bar{x}_1 x_2 \bar{x}_3 + x_1 \bar{x}_2 \bar{x}_3 + x_1 x_2 \bar{x}_3.$$

Пример таблицы истинности

Строка	$x_1$	$x_2$	$x_3$	$y$
1	0	0	0	0
2	0	0	1	0
3	0	1	0	1
4	0	1	1	0
5	1	0	0	1
6	1	0	1	0
7	1	1	0	1
8	1	1	1	0

Эта запись является дизъюнктивной нормальной формой рассматриваемой логической функции<sup>1)</sup>. Для ее упрощения применим выражение (9.3а), после чего получим

$$y = [\bar{x}_1 x_2 + x_1 (\bar{x}_2 + x_3)] \bar{x}_3.$$

Дальнейшее упрощение возможно, если учесть выражения (9.6 б) и (9.9 а):

$$y = (\bar{x}_1 x_2 + x_1) \bar{x}_3.$$

Согласно формуле (9.3 б),

$$y = (x_1 + x_2)(x_1 + \bar{x}_1) \bar{x}_3.$$

Еще раз применяя тождества (9.6 б) и (9.9 а), запишем простой конечный результат:

$$y = (x_1 + x_2) \bar{x}_3.$$

Если в таблице истинности в столбце выходной переменной  $y$  стоит больше единиц, чем нулей, требуется составить много произведений. В этом случае с целью упрощения вместо  $y$  рассматривают инвертированную выходную переменную  $\bar{y}$ . Для этой переменной единиц уже имеется меньше, чем нулей. Затем для инвертированной переменной  $\bar{y}$  вычисляют логическую функцию, в которую входит уже меньшее число произведений, после чего ее упрощают. Найденную таким образом функцию инвертируют, получая при этом искомое логическое выражение для  $y$ . Для этого заменяют операцию (+) на ( $\cdot$ ) и наоборот, а все переменные и константы (каждую в отдельности) инвертируют<sup>2)</sup>.

<sup>1)</sup> В отечественной литературе такая запись называется также совершенной дизъюнктивной нормальной формой (СДНФ).—Прим. перев.

<sup>2)</sup> В силу тождества (9.9)–(9.11) константы в логические выражения, как правило, не входят.—Прим. перев.

Важнейшим вспомогательным средством для определения наиболее простой логической функции является таблица Карно. Это не что иное, как измененная запись таблицы переключений. В этом случае значения входных переменных не просто записываются рядом друг с другом, а размещаются по горизонтали и вертикали таблицы, деля ее, наподобие шахматной доски, на отдельные квадраты. При четном количестве входных переменных половину из них записывают по горизонтали, а половину — по вертикали. При нечетном числе переменных по горизонтали размещается на одну переменную больше, чем по вертикали (или наоборот).

Порядок размещения различных комбинаций значений входных переменных следует выбрать таким, чтобы при переходе от одной ячейки к соседней изменялась лишь одна переменная. В эти ячейки заносится те значения выходной переменной  $y$ , которые соответствуют значениям входных переменных. В качестве примера приведена таблица истинности 9.4 для функ-

Таблица 9.4

Таблица истинности для функции И

$x_1$	$x_2$	$y$
0	0	0
0	1	0
1	0	0
1	1	1

ции И и соответствующая ей таблица Карно 9.5.

Таблица 9.5

Таблица Карно для функции И

$x_2 \backslash x_1$	0	1
0	0	0
1	0	1

Таблица Карно является лишь упрощенной формой записи таблицы истинности, поэтому на ее основании можно соста-



вить дизъюнктивную нормальную форму искомой логической функции, пользуясь описанным выше методом. Преимуществом таблиц Карно является простота обнаружения возможных упрощений логической функции. Рассмотрим это на примере, представленном в табл. 9.6

ственно логическое произведение для всей этой группы, причем в это произведение должны входить лишь те входные переменные, которые остаются неизменными для всех ячеек данной группы.

Таким образом, в этом примере логическое произведение для группы В, состоя-

Таблица 9.6

Таблица истинности и соответствующая ей таблица Карно

$x_1$	$x_2$	$x_3$	$x_4$	$y$
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	1
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	1
1	0	0	1	0
1	0	1	0	1
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	1
1	1	1	1	1

$x_1 x_2$ $x_3 x_4$	00	01	11	10
00	1 B 1	0	0	A 1
01	1	0	0	0
11	1	0	1 1	1
10	1	0	1	D 1

В первую очередь при составлении дизъюнктивной нормальной формы следует, как указывалось выше, составить логическое произведение всех входных переменных для каждой ячейки, в которой стоит единица. Для ячейки, расположенной в левом верхнем углу, получается

$$K_1 = \bar{x}_1 \bar{x}_2 \bar{x}_3 \bar{x}_4.$$

Для ячейки, расположенной правее, следует записать

$$K_2 = \bar{x}_1 x_2 \bar{x}_3 \bar{x}_4.$$

Когда наконец будет составлена логическая сумма всех произведений, помимо других в ней встретится и такой фрагмент:

$$K_1 + K_2 = \bar{x}_1 \bar{x}_2 \bar{x}_3 \bar{x}_4 + \bar{x}_1 x_2 \bar{x}_3 \bar{x}_4.$$

Он упрощается следующим образом:

$$K_1 + K_2 = \bar{x}_1 \bar{x}_3 \bar{x}_4 (\bar{x}_2 + x_2) = \bar{x}_1 \bar{x}_3 \bar{x}_4.$$

Отсюда следует общее правило упрощения логических функций для таблиц Карно:

Если в двух, четырех, восьми и т.д. ячейках, ограниченных прямоугольным или квадратным контуром, стоят только единицы, можно записывать непосред-

щей из двух ячеек, равно

$$K_B = \bar{x}_1 \bar{x}_3 \bar{x}_4,$$

что соответствует ранее полученной функции. В одну группу связываются также те ячейки, которые находятся на левом и правом краях одной строки или в верхней и нижней частях одного столбца.

Для столбца D, состоящего из четырех ячеек, можно записать

$$K_D = \bar{x}_1 \bar{x}_2.$$

Для контура C, имеющего квадратную форму и состоящего также из четырех элементов, получим следующее логическое произведение:

$$K_C = x_1 x_3.$$

Еще одна единица осталась в правом верхнем углу. Она может быть связана, например, с единицей в нижней части рассматриваемого столбца в группу  $K_4$ , содержащую две ячейки. Другая возможность состоит в объединении единиц, находящихся на левом и правом краях первой строки. Однако если принять во внимание, что в каждом углу таблицы Карно находится единица, то можно найти простейшее решение. Связывая эти единицы в одну четырехэлементную группу, получим

$$K'_4 = \bar{x}_2 \bar{x}_4.$$

Для дизъюнктивной нормальной формы сразу найдем максимально упрощенный результат:

$$y = K_A + K_B + K_C + K_D,$$

$$y = \bar{x}_2\bar{x}_4 + \bar{x}_1\bar{x}_3\bar{x}_4 + x_1x_3 + \bar{x}_1\bar{x}_2.$$

### 9.3. ПРОИЗВОДНЫЕ ОСНОВНЫХ ЛОГИЧЕСКИХ ФУНКЦИЙ

В предыдущих разделах было показано, что любая логическая функция может быть реализована посредством соответствующей комбинации основных логических функций ИЛИ, И и НЕ. Однако имеется еще ряд логических функций, производных от основных, которые так часто встречаются в схемотехнике, что им были даны собственные названия. Ниже представлены их таблицы истинности и схемные обозначения.

**РАВНОЗНАЧНОСТЬ**; при ее реализации  $y = 1$ , когда значения входных переменных различны. Записывая ее дизъюнктивную нормальную форму, получим

$y = \text{НЕРАВНОЗНАЧНОСТЬ}(x_1; x_2) = \bar{x}_1x_2 + x_1\bar{x}_2$ . Из таблицы истинности функции неравнозначности вытекает еще одна ее особенность: эта функция совпадает с функцией ИЛИ во всех случаях, кроме одного, когда все входные переменные принимают единичное значение. Поэтому она называется также функцией **ИСКЛЮЧАЮЩЕЕ ИЛИ**<sup>1)</sup>. Соответственно функция равнозначности называется также функцией **ИСКЛЮЧАЮЩЕЕ ИЛИ-НЕ**.

При использовании интегральных схем иногда оказывается удобнее реализовать любые логические функции исключительно на элементах И-НЕ или ИЛИ-НЕ. При этом следует преобразовать логические функции таким образом, чтобы в них ис-

Таблица 9.7

Логические функции, составляемые из функций И, ИЛИ и НЕ

Входные переменные $x_1$ $x_2$	$y = x_1 + x_2$ ИЛИ	$y = x_1 \cdot x_2$ И	$y = x_1 + \bar{x}_2$ ИЛИ-НЕ	$y = \bar{x}_1 \cdot \bar{x}_2$ И-НЕ	$y = x_1 \oplus x_2$ ИСКЛЮЧАЮЩЕЕ ИЛИ, НЕРАВНОЗНАЧНОСТЬ	$y = \bar{x}_1 \oplus \bar{x}_2$ ИСКЛЮЧАЮЩЕЕ ИЛИ-НЕ, РАВНОЗНАЧНОСТЬ
	0 0	0	0	1	1	0
0 1	1	0	0	1	1	0
1 0	1	0	0	1	1	0
1 1	1	1	0	0	0	1

--	--	--	--	--	--

Функции ИЛИ-НЕ и И-НЕ образуются путем инверсии результатов, получаемых при выполнении функций ИЛИ и И соответственно. Таким образом,

$$\text{ИЛИ-НЕ}(x_1; x_2) = \overline{x_1 + x_2} = \bar{x}_1\bar{x}_2. \quad (9.12)$$

$$\text{И-НЕ}(x_1; x_2) = \overline{\bar{x}_1\bar{x}_2} = \bar{x}_1 + \bar{x}_2. \quad (9.13)$$

При реализации функции **РАВНОЗНАЧНОСТЬ**  $y = 1$ , если обе входные переменные равны между собой. С помощью составления дизъюнктивной нормальной формы из таблицы истинности можно получить

$y = \text{РАВНОЗНАЧНОСТЬ}(x_1; x_2) = \bar{x}_1\bar{x}_2 + x_1x_2$ . Функция **НЕРАВНОЗНАЧНОСТЬ** является отрицанием функции

пользовалась только требуемая зависимость. Для этого надо сначала получить взаимосвязь между основными логическими функциями и функцией, реализуемой данной интегральной схемой. Для функции И запишем

$$x_1x_2 = \overline{\overline{x_1x_2}} = \overline{\text{И-НЕ}(x_1; x_2)},$$

$$x_1x_2 = \overline{\bar{x}_1\bar{x}_2} = \overline{\bar{x}_1 + \bar{x}_2} = \text{ИЛИ-НЕ}(\bar{x}_1; \bar{x}_2).$$

Для функции ИЛИ также можно записать

$$x_1 + x_2 = \overline{\overline{x_1 + x_2}} = \overline{\text{ИЛИ-НЕ}(x_1; x_2)},$$

$$x_1 + x_2 = \overline{\bar{x}_1 + \bar{x}_2} = \overline{\bar{x}_1\bar{x}_2} = \text{И-НЕ}(\bar{x}_1; \bar{x}_2).$$

<sup>1)</sup> Эту функцию называют также «суммированием по модулю 2» (см. разд. 19.5).—Прим. перев.

В табл. 9.8 показаны полученные на основании этих формул варианты реализации основных логических функций.

грузочной способностью элемента (коэффициентом разветвления по выходу). Коэффициент разветвления по выходу, равный

Таблица 9.8

Реализация основных функций с помощью элементов ИЛИ-НЕ и И-НЕ

Элемент Функция	И - НЕ	ИЛИ - НЕ
НЕ	$x \rightarrow y = \bar{x}$	$x \rightarrow y = \bar{x}$
И	$x_1, x_2 \rightarrow y = x_1 \cdot x_2$	$x_1, x_2 \rightarrow y = x_1 \cdot x_2$
ИЛИ	$x_1, x_2 \rightarrow y = x_1 + x_2$	$x_1, x_2 \rightarrow y = x_1 + x_2$

#### 9.4. СХЕМОТЕХНИЧЕСКАЯ РЕАЛИЗАЦИЯ ОСНОВНЫХ ЛОГИЧЕСКИХ ФУНКЦИЙ

В предыдущих разделах рассматривались логические схемы без учета их внутренней структуры. Справедливость такого подхода вытекает из того, что в современной цифровой технике почти исключительно используются логические элементы, которые кроме выводов питания содержат только рассмотренные логические входы и выходы.

Для реализации основных логических функций имеется ряд различных схем, которые отличаются по потребляемой мощности, напряжению питания, значениям высокого и низкого уровней выходного напряжения, времени задержки распространения сигнала и нагрузочной способности. Чтобы правильно выбрать тип схемы, необходимо по крайней мере в общих чертах знать их внутреннюю структуру. С этой целью в последующих разделах дан сравнительный анализ важнейших типов логических элементов.

При соединении интегральных схем иногда к одному выходу подключается большое число входов логических элементов. Максимальное количество входов схем данного типа, подключаемых к выходу без уменьшения гарантируемого запаса помехоустойчивости, характеризуется на-

10, означает, что можно подключить 10 входов логических элементов. Если нагрузочная способность стандартного элемента оказывается недостаточной, вместо него применяют элемент с повышенной мощностью (буфер).

Для логического элемента каждому входному сигналу соответствует определенный сигнал на выходе. Как было указано в гл. 8, уровень этих сигналов обозначается как «высокий» (Н) и «низкий» (L) в зависимости от того, будет ли рассматриваемое напряжение больше  $U_H$  или меньше  $U_L$ . Работа логического элемента описывается с помощью таблицы уровней 9.9. Однако по этой таблице нельзя устано-

Таблица 9.9

Пример таблицы уровней

$U_1$	$U_2$	$U_3$
L	L	H
L	H	H
H	L	H
H	H	L

вить, какая логическая функция реализована данным элементом, так как еще ничего не было сказано о соответствии между уровнем напряжения и логическим состоянием. Это соответствие произвольно; тем не менее внутри одного прибора оно выбирается однозначно. Система соответствия

$$H \hat{=} 1, \quad L \hat{=} 0$$

называется положительной логикой. В данном примере она ставит в соответствие таблицу истинности 9.10, в которой легко можно

Таблица 9.10

Таблица истинности в случае положительной логики: функция И-НЕ

$x_1$	$x_2$	$y$
0	0	1
0	1	1
1	0	1
1	1	0

узнать таблицу истинности функции И-НЕ. Система соответствия

$$H \hat{=} 0, L \hat{=} 1$$

называется отрицательной логикой. В рассматриваемом примере она дает таблицу истинности 9.11, т.е. реализует функцию ИЛИ-НЕ.

Таблица 9.11

Таблица истинности в случае отрицательной логики: функция ИЛИ-НЕ

$x_1$	$x_2$	$y$
1	1	0
1	0	0
0	1	0
0	0	1

Следовательно, в зависимости от выбора логики одна и та же схема может представлять собой либо схему ИЛИ-НЕ, либо схему И-НЕ. Как правило, для задания логических функций используется положительная логика. При переходе к отрицательной логике функции меняются следующим образом:

$$\text{ИЛИ-НЕ} \Leftrightarrow \text{И-НЕ},$$

$$\text{ИЛИ} \Leftrightarrow \text{И},$$

$$\text{НЕ} \Leftrightarrow \text{НЕ}.$$

#### 9.4.1. РЕЗИСТИВНО-ТРАНЗИСТОРНАЯ ЛОГИКА (РТЛ)

Простейшим элементом РТЛ является схема ИЛИ-НЕ, представленная на рис. 9.7. Если входное напряжение имеет высокий уровень, то соответствующий транзистор открывается и на выходе формируется низкий уровень. Следовательно, в положительной

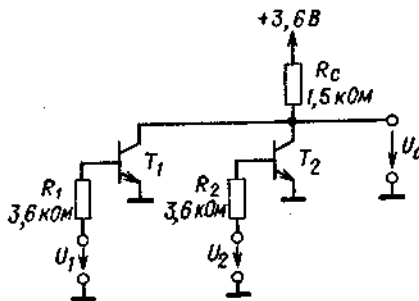


Рис. 9.7. Элемент ИЛИ-НЕ типа РТЛ.

логике реализуется функция ИЛИ-НЕ. Относительно низкоомное базовое сопротивление обеспечивает полное открывание транзисторов при малом потреблении тока. Однако это приводит к весьма малой нагрузочной способности элемента. В этом отношении рассматриваемые далее схемы существенно лучше.

#### 9.4.2. ДИОДНО-ТРАНЗИСТОРНАЯ ЛОГИКА (ДТЛ)

В схеме ДТЛ, представленной на рис. 9.8, базовый ток выходного транзистора проходит через резистор  $R_1$  только в том случае, если заперты оба входных

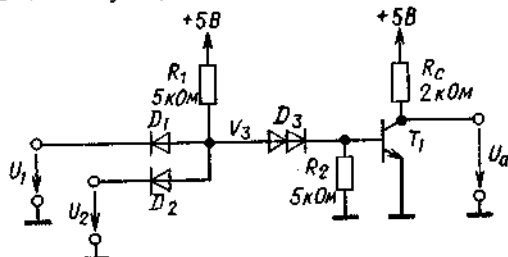


Рис. 9.8. Элемент И-НЕ типа ДТЛ.

диола  $D_1$  и  $D_2$ , т.е. если все входные напряжения имеют высокий уровень. В этом случае транзистор  $T_1$  открыт и выходное напряжение находится на низком уровне. Следовательно, по положительной логике реализуется функция И-НЕ.

Ток, протекающий по резистору  $R_1$ , вызывает на двойном диоде  $D_3$  падение напряжения около 1,2 В. Вместе с напряжением на базе открытого транзистора это составит  $V_3 = 1,2 \text{ В} + 0,6 \text{ В} = 1,8 \text{ В}$ . Если входное напряжение не превышает 1,2 В,

соответствующий диод открывается, а потенциал  $V_3$  снижается. При этом закрывается диод  $D_3$ , а вместе с ним и транзистор  $T_1$ . Следовательно, наибольшее напряжение, при котором транзистор надежно заперт, составляет около 1 В. Это значение определяет максимальную величину уровня логического нуля  $U_L$ . Так как низкий уровень выходного напряжения схемы составляет около 0,1 В, то запас помехоустойчивости для логического нуля  $S_L$  получается равным 0,9 В.

Если к выходу этой схемы подключаются такие же элементы И-НЕ, то при высоком уровне выходного напряжения выход не будет нагружен. Поэтому высокий уровень выходного напряжения всегда равен значению напряжения питания  $V^+$ . Минимальный уровень логической единицы  $U_H$  составляет около 2 В, поэтому запас помехоустойчивости для логической единицы получается равным  $S_H = V^+ - 2$  В. Следовательно, напряжение питания должно составлять минимум 3 В. Как правило, выбирается  $V^+ = 5$  В.

Для использования в приборах с высоким уровнем наводимых импульсных помех имеются модифицированные схемы ДТЛ, в которых двойной диод  $D_3$  заменен стабилитроном. Благодаря этому максимальное значение уровня логического нуля повышается до 7 В, тогда запас помехоустойчивости для логического нуля превышает 6 В. При минимальном уровне логической единицы 8 В и напряжении питания 12 В запас помехоустойчивости для логической единицы составит 4 В. Этот тип логических схем называется высокопороговой логикой.

### 9.4.3. ТРАНЗИСТОРНО-ТРАНЗИСТОРНАЯ ЛОГИКА (ТТЛ)

Схема ТТЛ, изображенная на рис. 9.9, во многом напоминает схему ДТЛ (рис. 9.8). Лишь только диоды входной схемы И в ней заменены одним транзистором с несколькими эмиттерами. Если все входные напряжения имеют высокий уровень, ток, проходящий через резистор  $R_1$  по открытому в прямом направлении переходу база-коллектор входного транзисто-

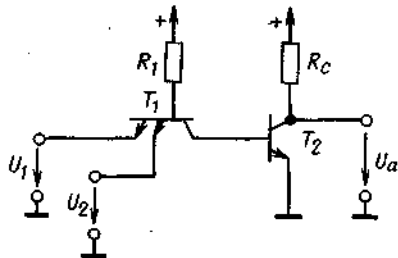


Рис. 9.9. Принцип построения элемента И-НЕ типа ТТЛ.

ра, течет в базу транзистора  $T_2$  и приводит его в открытое состояние. При этом напряжение на коллекторе входного транзистора составляет около 0,6 В. Если только на один из входов подано низкое напряжение, то соответствующий переход база-эмиттер открывается и отбирает базовый ток транзистора  $T_2$ . При этом транзистор  $T_2$  запирается и выходное напряжение принимает значение, соответствующее высокому уровню.

Известно, что в каждом транзисторе коллектор с эмиттером можно поменять местами. При этом переход база-коллектор оказывается включенным в прямом направлении, а переход база-эмиттер-в обратном. Этот способ включения транзистора называется инверсным. Инверсное включение отличается от прямого лишь незначительной величиной коэффициента усиления по току, который в данном случае будем называть коэффициентом усиления по току для инверсного включения. Итак, ток эмиттера равен

$$I_E = \beta_{\text{инв}} I_{B1}$$

Коэффициент усиления по току обычного транзистора, включенного инверсно, составляет около 10. Следовательно, в данном случае это приводит к недопустимо большой величине входного тока. Однако в многоэмиттерном транзисторе применяется особая геометрия  $p$ - $n$ -перехода, с помощью которой коэффициент усиления по току для инверсного включения снижается почти до 0,1. Многоэмиттерные транзисторы отдельно не выпускаются, а используются только в интегральных схемах.

В интегральных схемах ТТЛ транзистор  $T_2$  заменяется, как правило, вы-

ходным каскадом, который имеет большой выходной ток, или, иначе говоря, обеспечивает более высокий запас помехоустойчивости для логического нуля. Такая схема показана на рис. 9.10. Если транзистор  $T_2$

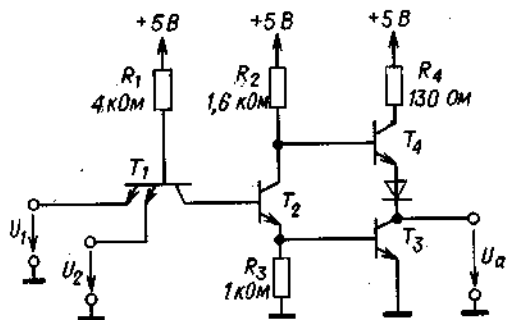


Рис. 9.10. Элемент И-НЕ типа ТТЛ.

закрыт, то потенциал его эмиттера равен нулю и транзистор  $T_3$  также закрыт. Через эмиттерный повторитель  $T_4$  на выход схемы подается высокий уровень напряжения. Благодаря эмиттерному повторителю выход схемы в единичном состоянии также является низкоомным и обладает высокой нагрузочной способностью.

Если транзистор  $T_2$  открыт, падение напряжения на нем мало. При этом базовый ток транзистора  $T_3$  достигает такой величины, что он остается в состоянии насыщения даже при больших значениях выходного тока. Выходное напряжение составляет в этом случае около 0,1 В. Потенциалы баз транзисторов  $T_3$  и  $T_4$  лежат в интервале 0,6–0,7 В. Чтобы предотвратить открытие транзистора  $T_4$  при нулевом сигнале на выходе, включается диод  $D$ . Однако в момент переключения схемы на короткое время открываются оба транзистора. В этом случае потребление тока ограничивается только защитным резистором  $R_4$ . Такой импульс тока вызывает высокочастотные помехи на шине питания и общей шине. Для устранения этого эффекта используются низкоомные шины питания и конденсаторы для сглаживания питающего напряжения.

#### Схемы ТТЛ с диодами Шоттки

Как было показано в гл. 8, скорость переключения транзистора ограничивается

в основном временем рассасывания накопленных зарядов. Для повышения максимальной частоты переключений необходимо предотвратить насыщение транзистора. Благодаря этому накопление заряда исключается.

Один из способов устранения насыщения состоит в том, что параллельно переходу коллектор–база транзистора включается диод Шоттки (рис. 9.11). В случае

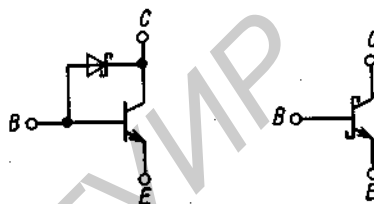


Рис. 9.11. Транзистор с диодом Шоттки, устраняющим его насыщение, и соответствующее схемное обозначение.

открытого транзистора он из-за действия отрицательной обратной связи по напряжению препятствует снижению напряжения между коллектором и эмиттером ниже уровня, равного приблизительно 0,3 В. Эта структура используется в схемах ТТЛ с диодами Шоттки. Благодаря ей время задержки распространения сигнала уменьшается почти в три раза.

#### 9.4.4. ИНТЕГРАЛЬНАЯ ИНЖЕКЦИОННАЯ ЛОГИКА (И<sup>2</sup>Л)

Интегральная инжекционная логика является новым направлением, которому принадлежит большая роль в процессе миниатюризации цифровых приборов. Малая площадь, занимаемая одним элементом, и незначительное потребление им энергии позволяют объединить множество таких элементов в схему с высокой степенью интеграции. В качестве основного базового элемента используется элемент И-НЕ, изображенный на рис. 9.12. Он очень похож на элемент ДТЛ, представленный на рис. 9.8. Здесь базовый ток выходного транзистора протекает не через резистор, а через  $p-n-p$ -транзистор, который работает в режиме источника постоянного тока. Такая комбинация  $p-n-p$  и  $n-p-n$  транзисторов, реализуемая с помощью







чтобы получить требуемое высокоомное сопротивление, крутизну этого транзистора выбирают значительно меньшей, чем у входных транзисторов.

Можно значительно расширить возможности этой схемы, если использовать транзистор  $T_3$  в качестве источника постоянного тока. Когда для этого применяется также  $n$ -канальный МОП-транзистор, то, как было указано в разд. 5.5, требуется транзистор нормально-открытого типа. Однако входные транзисторы всегда являются нормально-запертыми, поскольку в противном случае управляющее напряжение должно быть отрицательным, хотя выходное напряжение всегда положительно. Следовательно, прямая связь таких логических элементов была бы невозможна.

С помощью имплантации ионов достигается размещение нормально-запертых и нормально-открытых МОП-транзисторов на одном кристалле. Преимущество полученных с помощью этой технологии

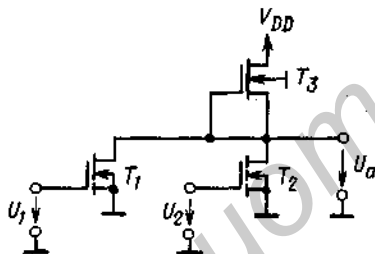


Рис. 9.16. Элемент ИЛИ-НЕ типа  $n$ -МОП (схема с нагрузкой в виде транзистора в режиме обеднения канала).

схем с «обедненной нагрузкой» (т. е. с транзистором нагрузки, работающим в режиме обедненного канала) состоит в том, что устраняются оба вспомогательных напряжения питания  $V_{GG}$  и  $V_{BB}$  (рис. 9.16). Кроме того, потребление тока почти не зависит от напряжения питания.

#### 9.4.7. КОМПЛЕМЕНТАРНАЯ МОП-ЛОГИКА (КМОП)

В описанной в предыдущем разделе  $n$ -МОП-схеме ток утечки появляется в том случае, когда выходное напряжение имеет

низкий уровень. Этого можно избежать, если запереть полевой транзистор  $T_1$  (рис. 9.15 или 9.16). Следовательно, он должен включаться и выключаться в противофазе с входными транзисторами. Особенно просто этого можно достичь, если использовать комплементарный (дополнительный) МОП-транзистор  $T_2$ . Рассмотрим принцип действия схем КМОП на примере инвертора, изображенного на рис. 9.17.

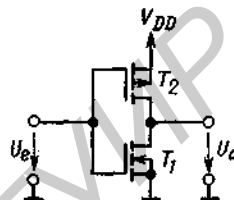


Рис. 9.17. Инвертор типа КМОП.

Пороговое напряжение обоих транзисторов составляет, как правило, 1,5 В. Если  $U_e = 0$ , то открыт  $p$ -канальный МОП-транзистор  $T_2$ , а  $n$ -канальный МОП-транзистор  $T_1$  заперт. При этом выходное напряжение равно  $V_{DD}$ . Если  $U_e = V_{DD}$ , то транзистор  $T_2$  заперт, а  $T_1$  открыт и выходное напряжение равно нулю. Напряжение питания можно произвольно выбирать в диапазоне от 3 до 15 В. Очевидно, что в статическом режиме потребление тока данной схемой будет равно нулю. Лишь в момент переключения, пока входное напряжение находится в пределах  $|U_p| < U_e < U_{DD} - |U_p|$ , существует небольшой ток утечки.

Потребление тока этой схемой определяется в основном процессами перезаряда паразитных емкостей. Если к одному выходу подключается несколько КМОП-элементов, то при каждом изменении состояния все входные емкости должны перезарядиться через выход одного элемента. Когда выходное напряжение переходит в состояние логической единицы, емкостная нагрузка через транзистор  $T_2$  заряжается до величины  $V_{DD}$ . При этом от источника питания отбирается заряд  $Q = CV_{DD}$ .

Если выходное напряжение достигает низкого уровня, емкостная нагрузка разряжается через транзистор  $T_1$ . Следовательно, в течение каждого периода  $T$  вход-

ного сигнала, имеющего форму прямоугольного импульса, из шины питания на общую шину стекает заряд  $Q$ . Среднее значение этого тока определяется как

$$I = CV_{DD}/T = fCV_{DD}.$$

Здесь  $f$  — частота входного напряжения. Таким образом, мощность, потребляемая этой схемой, пропорциональна частоте.

Напряжение логической единицы зависит от выбранного напряжения питания. При переключении этой схемы ее выходное напряжение изменяется симметрично относительно уровня половины напряжения питания. С увеличением напряжения питания увеличивается также и запас помехоустойчивости. Если  $V_{DD} = 5$  В, достигается совместимость с уровнями ТТЛ. При этом один элемент КМОП может управлять, как правило, одним стандартным элементом ТТЛ.

На рис. 9.18 изображен логический элемент КМОП ИЛИ-НЕ, работающий на том же принципе, что и описанный выше инвертор. Чтобы всегда можно было обес-

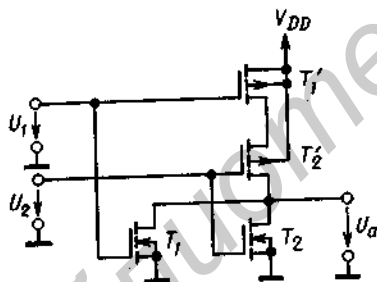


Рис. 9.18. Элемент ИЛИ-НЕ типа КМОП.

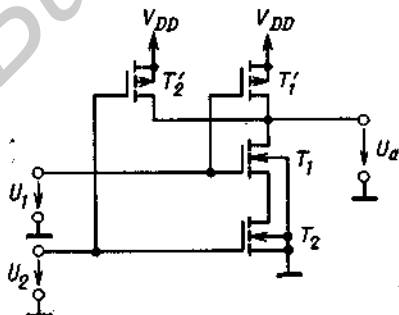


Рис. 9.19. Элемент И-НЕ типа КМОП.

печатить большое управляемое сопротивление нагрузки, когда любое из входных напряжений будет иметь высокий уровень, соответствующее число  $p$ -канальных транзисторов включается последовательно. Несмотря на то что при этом выходное сопротивление схемы в состоянии логической единицы возрастает, выходное напряжение логической единицы остается на уровне  $V_{DD}$ , так как в стационарном режиме ток не течет. Путем изменения параллельного включения транзисторов на последовательное (и наоборот) из схемы ИЛИ-НЕ можно получить логический элемент И-НЕ, представленный на рис. 9.19.

### Двунаправленные логические элементы

В разд. 9.1 было указано, что логические связи могут быть реализованы с помощью ключей. Эта возможность используется также в МОП-схемотехнике, так как ее реализация часто приводит к упрощенным схемам. В отличие от обычных логических элементов базовый элемент этих схем позволяет непосредственно передавать напряжение сигнала с выхода на вход. Его обозначение и схема замещения приведены на рис. 9.20,а. Функция этого элемента состоит в разъединении или соединении (через достаточно низкоомное сопротивление) выхода с входом. При этом табл. 9.12 вывода (вход и выход) равнозначны. Следовательно, сигнал передается в обоих направлениях с очень малыми искажениями.

В отличие от обычных логических элементов на выходе этих схем не формируются уровни напряжения. Поэтому помехоустойчивость таких схем тем хуже, чем большее число двунаправленных элементов включено последовательно. Следовательно, их нужно использовать только вместе с обычными логическими элементами.

Схемотехническая реализация такого элемента, выполненная с помощью КМОП-технологии, представлена на рис. 9.20,б. Коммутатор, о котором шла речь, составлен из двух комплементарных МОП-транзисторов  $T_1$  и  $T_2$ . Управление ими осуществляется противофазными напряжениями затворов, формируемыми

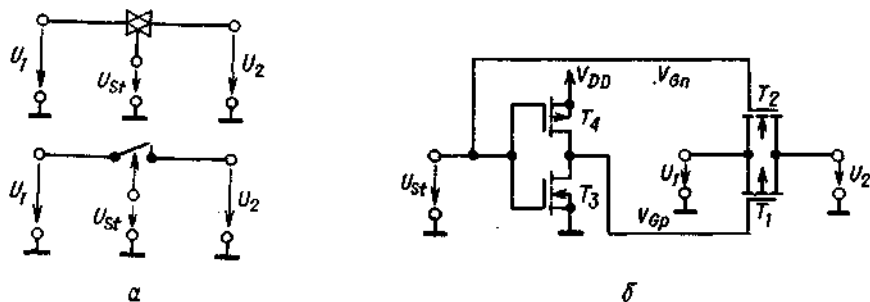


Рис. 9.20. *а* – двунаправленный логический элемент. Обозначение и схема замещения; *б* – элемент выполненный по КМОП-технологии.

с помощью инверторов  $T_3$  и  $T_4$ . Если  $U_{St} = 0$ , то  $V_{Gn} = 0$ , а  $V_{Gp} = V_{DD}$ . Поэтому оба транзистора закрыты, если предположить, что напряжения сигналов  $U_1$  и  $U_2$  находятся в пределах между 0 и  $V_{DD}$ .

Если  $U_{St} = V_{DD}$ , то  $V_{Gn} = V_{DD}$ , а  $V_{Gp} = 0$ . В этом случае для указанной области изменения напряжения сигналов по крайней мере один из МОП-транзисторов ( $T_1$  или  $T_2$ ) всегда открыт.

Как мы еще увидим в разд. 17.2.1, данная схема используется также в качестве аналогового ключа. Его отличие от двунаправленного логического элемента состоит в том, что потенциалы затворов транзи-

сторов  $T_1$  и  $T_2$  не просто логически инверсны друг другу, а имеют противоположные полярности. При этом можно коммутировать сигналы как положительной, так и отрицательной полярности.

#### 9.4.8. ОБЗОР

В табл. 9.12 приведены важнейшие параметры описанных выше логических элементов. Для сравнения представлены параметры элементов с двумя входами. Конечно, эти данные дают лишь приблизительную оценку и могут более или менее

Таблица 9.12

Основные параметры логических элементов различного типа

Тип элемента	Напряжение питания, В	Потребляемая одним элементом мощность $P$	Время задержки $t_{pd}$ , нс	Произведение задержки на мощность $P \cdot t_{pd}$	Коэффициент разветвления
РТЛ	+3,6	5 мВт	25	125 пДж	4
ДТЛ	+5	9 мВт	25	225 пДж	7
Высокопороговая ДТЛ	+12	30 мВт	120	3600 пДж	10
Стандартная ТТЛ	+5	10 мВт	10	100 пДж	10
Стандартная ТТЛ с диодами Шоттки	+5	20 мВт	3	60 пДж	10
Маломощная ТТЛ с диодами Шоттки	+5	2 мВт	10	20 пДж	10
Стандартная ЭСЛ	-5,2	25 мВт	2	50 пДж	10
Быстродействующая ЭСЛ	-5,2	40 мВт	0,75	30 пДж	10
И <sup>2</sup> Л	Около +1	1-100 мкВт	1000-10	1 пДж	3
p-МОП	+5, -12	0,5 мВт	100	50 пДж	20
n-МОП с кремниевым затвором	+12, ±5	0,5 мВт	30	15 пДж	20
n-МОП с обедненной нагрузкой	+5	0,5 мВт	30	15 пДж	20
КМОП	от +5 до +15	0,3-3 мкВт/кГц	90-30	0,05 пДж/кГц	50

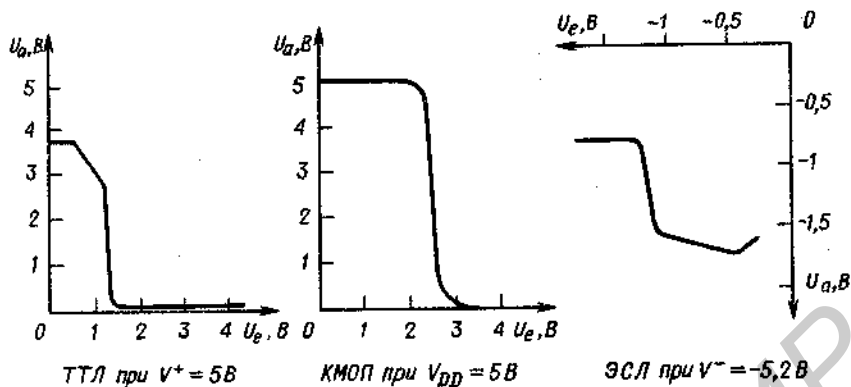


Рис. 9.21. Передаточные характеристики логических элементов различного типа.

отклоняться от параметров интегральных схем, поступающих в продажу. Тем не менее можно получить представление о характере различия разных типов логических микросхем.

Можно уменьшать время задержки распространения сигнала путем увеличения токопотребления схемы или снижения амплитуды выходного напряжения, так как в этом случае перезаряд емкостей происходит быстрее. Поэтому для сравнения схем различного типа наряду с другими показателями применяется произведение среднего времени задержки  $t_{pd}$  на среднюю потребляемую мощность  $P$ . Значения этого произведения также приведены в табл. 9.10.

Технологии RTL и DTL устарели. Отдельные логические элементы для различных диапазонов требуемого быстродействия выпускаются только в виде схем КМОП, TTL и ЭСЛ. Их передаточные характеристики представлены на рис. 9.21. Кроме того, существуют также высокопотребляющие элементы DTL. Однако эти относительно дорогие элементы в большинстве случаев заменяются на схемы КМОП, в которых для повышения запаса помехоустойчивости максимально увеличивают напряжение питания. В качестве дополнительной меры, позволяющей искусственно увеличить время срабатывания схемы, к ее выходу подключается конденсатор. Этим способом снижается восприимчивость элемента к коротким импульсным помехам.

Чувствительность МОП-транзисторов к наведенным электростатическим зарядам, упомянутая в разд. 5.3, в цифровой

технике практически не проявляется, так как все доступные снаружи выводы микросхем шунтируются диодами.

Ниже приведен список важнейших фирм-изготовителей серий, представляющих отдельные типы логических схем.

КМОП	MC 14000, Motorola CD 4000, RCA MM 74C00, National 7400, Texas Instr.
TTL (стандартная)	
TTL (маломощная, с диодами Шоттки)	74LS00, Texas Instr.
TTL (с диодами Шоттки)	74S00, Texas Instr.
ЭСЛ (стандартная)	MC 10000, Motorola
ЭСЛ (быстродействующая)	F 100000, Fairchild

Технологии  $n$ -МОП и  $I^2L$  используются только в микросхемах с высоким уровнем интеграции.

#### 9.4.9. СПЕЦИАЛЬНЫЕ СХЕМЫ ВЫХОДНЫХ КАСКАДОВ

Иногда возникает необходимость логического объединения выходов очень большого числа элементов. Например, для объединения 20 выходов потребовалось бы использовать логический элемент с 20 входами и вести к нему 20 отдельных проводов. Этого можно избежать, используя логические элементы с открытым коллекто-

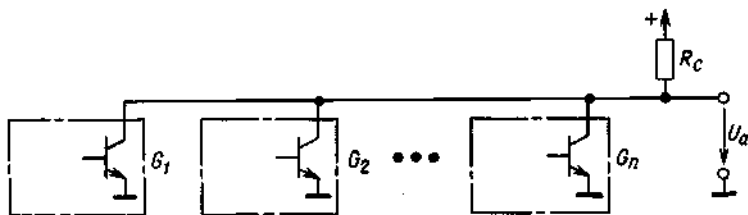


Рис. 9.22. Реализация логической функции с помощью монтажного объединения выходов элементов с открытым коллектором.

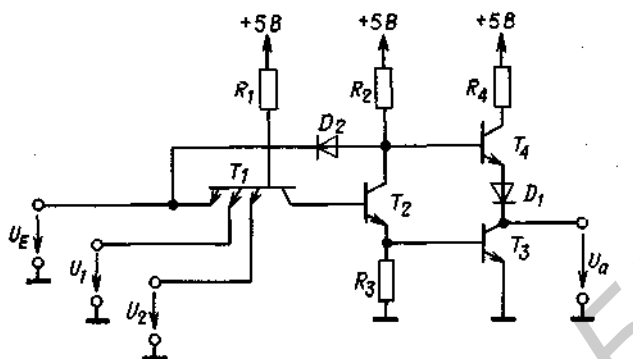


Рис. 9.23. Элемент типа ТТЛ с тремя состояниями.

При низком уровне  $U_E$  выход схемы находится в безразличном состоянии.

ром. В качестве выходного каскада они содержат, как показано на рис. 9.22,  $n-p-n$ -транзистор, эмиттер которого соединен с общей точкой. Выходы таких систем, в отличие от обычно используемых двухтактных выходных каскадов, могут подключаться к одному общему коллекторному резистору параллельно друг другу.

Выходное напряжение имеет высокий уровень только тогда, когда все выходные транзисторы элементов заперты. Согласно позитивной логике, в этом случае реализуется функция И. С другой стороны, выходное напряжение будет иметь низкий уровень, если один (или более) выходной транзистор открыт. Следовательно, согласно негативной логике, здесь реализуется функция ИЛИ. Так как логическая связь организуется с помощью внешнего монтажа, такое соединение условно называется «монтажное И» или «монтажное ИЛИ». Выбор позитивной или негативной логики в данном случае определяется видом требуемой логической функции.

Поскольку выходное сопротивление описанных схем мало только в состоянии логического нуля, то они называются также схемами с низким выходным активным уровнем (активным нулем). В противопо-

ложность этому элементы ЭСЛ (рис. 9.14) являются схемами с высоким выходным активным уровнем (активной единицей). Если в микросхемах отсутствуют эмиттерные сопротивления выходных эмиттерных повторителей, то их выходы можно аналогичным образом подключать параллельно друг другу. При этом, согласно позитивной логике, реализуется функция «монтажное ИЛИ».

Еще одно применение элементов с открытым коллектором состоит в том, что они позволяют весьма просто реализовать функцию мультиплексора, т.е. подключать к общему выходу выход одного из нескольких логических элементов. В случае использования элементов И-НЕ выбор входного сигнала осуществляется путем подачи на соответствующий вход управляющего сигнала  $U_E$  с высоким уровнем. При этом выходные транзисторы всех остальных элементов заперты, так как на их входы подан сигнал  $U_E$  низкого уровня. Следовательно, они не влияют на величину выходного напряжения, которое определяется только входным сигналом того элемента, на который подан сигнал  $U_E$  высокого уровня.

Тот факт, что в одном из двух состояний выход рассматриваемой схемы являет-

ся высокоомным, можно с успехом использовать при мультиплексировании сигналов. Однако такая схема имеет существенный недостаток: переход в высокоомное (единичное) состояние из-за паразитных емкостей происходит всегда медленнее, чем в низкоомное (нулевое). Поэтому вместо элементов с открытым коллектором лучше использовать элементы с *трехстабильным* выходом. Они содержат обычный двухтактный выходной каскад, который, однако, может быть переведен в особое *высокоомное* состояние «безразличного выхода». Для управления выходным каскадом служит специальный вывод – разрешение выдачи данных.

Соответствующая схема ТТЛ представлена на рис. 9.23. Если уровень управляющего напряжения  $U_E$  низкий, запираются оба транзистора  $T_3$  и  $T_4$ . При высоком уровне  $U_E$  получим обычную логическую связь И-НЕ между входными сигналами  $U_1$  и  $U_2$ . Аналогичным образом можно перевести в высокоомное (безразличное) состояние и трехстабильный элемент КМОП.

## 9.5. ИНТЕГРАЛЬНЫЕ ТРИГГЕРЫ

Помимо логических элементов, реализующих основные логические функции, большое значение в качестве базовых элементов цифровой техники имеют различные триггерные схемы, работа которых будет описана также с помощью основных логических функций. Это дает возможность понять принцип их действия независимо от используемой в каждом случае схемной реализации.

### 9.5.1. ОСНОВНАЯ СХЕМА

Триггер можно получить, охватив, как показано на рис. 9.24, два логических элемента ИЛИ-НЕ обратными связями. Он

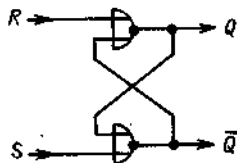


Рис. 9.24. RS-триггер на элементах ИЛИ-НЕ.

имеет два выходных сигнала:  $Q$  и  $\bar{Q}$ , инверсные друг другу, и два входных:  $S$  (установка – Set) и  $R$  (сброс – Reset).

Если входные сигналы взаимноинверсны, причем  $S = 1$  и  $R = 0$ , то

$$\bar{Q} = \overline{S + Q} = \overline{1 + Q} = 0,$$

$$Q = \overline{R + \bar{Q}} = \overline{0 + 0} = 1.$$

Следовательно, оба выходных сигнала действительно находятся в инверсных друг

Таблица 9.13

Таблица переключений RS-триггера

S	R	Q
0	0	Сохраняется прежнее значение
0	1	0
1	0	1
1	1	Запрещено

другу состояниях. При  $R = 1$  и  $S = 0$  можно получить обратные значения выходных сигналов триггера. Если  $R = S = 0$ , состояние выходных сигналов сохраняется. Поэтому RS-триггер можно использовать

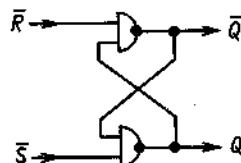


Рис. 9.25. RS-триггер на элементах И-НЕ.

для запоминания информации. При  $R = S = 1$  оба выходных сигнала равны нулю; однако в этом случае состояние выходных сигналов триггера не будет определено, если в какой-либо момент оба входных сигнала одновременно станут равными нулю. Поэтому комбинация входных сигналов  $R = S = 1$ , как правило, является запрещенной. Все возможные состояния триггера отображены в таблице переключений 9.13. Мы уже ознакомились с этой таблицей, изучая транзисторную схему на рис. 8.8.

В разд. 9.2 было отмечено, что логическое тождество не изменяется, если все переменные инвертировать, а операции (+) и (·) поменять местами. Используя это

Таблица 9.14

Таблица переключений RS-триггера на элементах И-НЕ

$\bar{S}$	$\bar{R}$	$Q$
0	0	Запрещено
0	1	1
1	0	0
1	1	Сохраняется прежнее значение

правило, можно получить RS-триггер, построенный на элементах И-НЕ (рис. 9.25), с таблицей переключений 9.13. Следует, однако, обратить внимание на то, что в качестве входных сигналов используются переменные  $\bar{R}$  и  $\bar{S}$ . Так как мы часто будем рассматривать RS-триггер на элементах И-НЕ, для входных переменных  $\bar{R}$  и  $\bar{S}$  представлена еще одна таблица переключений 9.14.

#### Статический синхронный RS-триггер

Часто необходим такой триггер, который реагировал бы на входные сигналы только в определенные моменты времени. Эти моменты задаются с помощью дополнительного входного сигнала синхронизации  $C$ . На рис. 9.26 показан такой статический синхронный RS-триггер. При  $C = 0$  сигналы  $\bar{R} = \bar{S} = 1$ . В этом случае триггер запоминает предыдущее состояние. При  $C = 1$

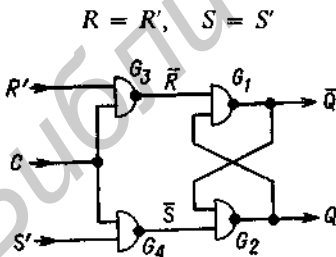


Рис. 9.26. Статический синхронный RS-триггер.

и эта схема ведет себя как обычный RS-триггер.

#### Статический синхронный D-триггер

Рассмотрим далее, как с помощью триггера, изображенного на рис. 9.26, можно запомнить значение логической пере-

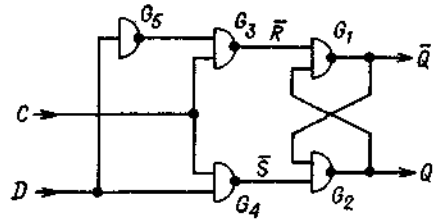


Рис. 9.27. Статический синхронный D-триггер

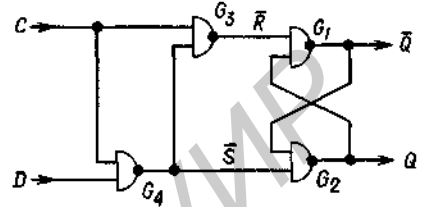


Рис. 9.28. Упрощенная схема ячейки запоминающего устройства.

менной  $D$ . Ранее было показано, что  $Q = S$ , если входные сигналы инверсны друг другу и  $C = 1$ . Следовательно, для того чтобы запомнить значение переменной  $D$ , нужно лишь положить  $S = D$  и  $R = \bar{D}$ . Для этого на рис. 9.27 используется инвертор  $G_5$ . В выполненной таким образом ячейке памяти во время такта  $C = 1$  устанавливается  $Q = D$ . Если  $C = 0$ , то запоминается полученное состояние триггера. Характерная особенность запоминающей ячейки состоит в том, что она имеет только один информационный вход  $D$ . Эти схемы называются обычно D-триггерами.

Легко заметить, что элемент  $G_4$  на рис. 9.27 при  $C = 1$  работает как инвертор для переменной  $D$ . Поэтому можно исключить инвертор  $G_5$  и получить при этом упрощенную схему запоминающей ячейки, представленную на рис. 9.28.

#### 9.5.2. ТРИГГЕРЫ ТИПА M-S (MASTER-SLAVE)<sup>1)</sup>

Статический синхронный триггер реагирует на входные сигналы в течение всего времени, пока тактовый сигнал  $C$  равен единице. Часто, однако, вместо этого триггера необходим такой, в котором считываемая информация не передавалась бы не-

<sup>1)</sup> Триггер с двумя бистабильными ячейками, одна из которых является ведущей, а другая ведомой.—Прим. ред.

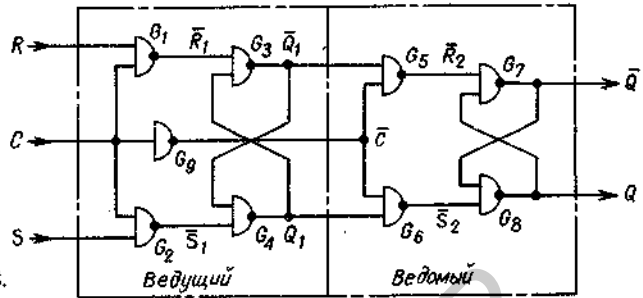


Рис. 9.29. RS-триггер типа М-S.

посредственно на выход, а появлялась там только тогда, когда входы схемы уже заперты.

Это требование можно удовлетворить с помощью схем, работающих по принципу «ведущий-ведомый». На рис. 9.29 изображены два статических синхронных RS-триггера, которые стробируются одним тактовым сигналом  $C$ , причем на вход второго триггера этот сигнал подается в противофазе. Для инвертирования такта служит элемент  $G_9$ .

Рассмотрим функционирование этой схемы с помощью изображенной на рис. 9.30 временной диаграммы тактового импульса  $C$ . Если напряжение тактового импульса превосходит уровень  $a$ , то ведомый триггер отключен от ведущего. При возрастании напряжения до уровня  $b$  в ведущий триггер запишется информация, поданная на вход. Очевидно, что безупречная работа схемы достигается только тогда, когда обеспечивается именно эта последовательность событий. В противном слу-



Рис. 9.30. Уровни срабатывания триггера типа М-S.

чае входная информация поступает прямо на выход схемы без промежуточного запоминания в ведущем триггере. Чтобы воспрепятствовать этому, порог срабатывания для логической единицы в инверторе  $G_9$  делают ниже, чем в элементах И-НЕ  $G_1$  и  $G_2$ . При достижении уровня  $c$  ведущий триггер снова отключится от входов

схемы. И наконец, при достижении уровня  $d$  информация переписывается в ведомый триггер и устанавливается на выходах. Следовательно, изменение состояния выходов этой схемы возможно только по отрицательному фронту тактирующего импульса. Так как ведущий триггер повторяет состояние входов схемы в течение всего времени, пока  $c$  равно единице, на выход ведомого триггера передается только тот входной сигнал, который имел место непосредственно перед отрицательным фронтом тактового импульса.

В отличие от ранее рассмотренных статических триггеров триггер типа М-S с помощью обратных связей можно использовать в качестве делителей частоты. Для этого полагают

$$S = \bar{Q} \text{ и } R = Q,$$

благодаря чему выходной сигнал меняется на инверсный при каждом отрицательном фронте тактового импульса (счетный триггер). Как видно из рис. 9.31, при этом на выходе схемы появляются прямоугольные



Рис. 9.31. Временная диаграмма триггера типа М-S при введении обратной связи  $R = Q$  и  $S = \bar{Q}$  (счетный триггер).

импульсы, частота которых равна половине тактовой частоты.

Если такими же обратными связями охватить статический триггер, то при  $C = 1$  возникнут высокочастотные автоколебания. Действительно, в этом случае из-за незапертых входов схемы ее состояние по ис-



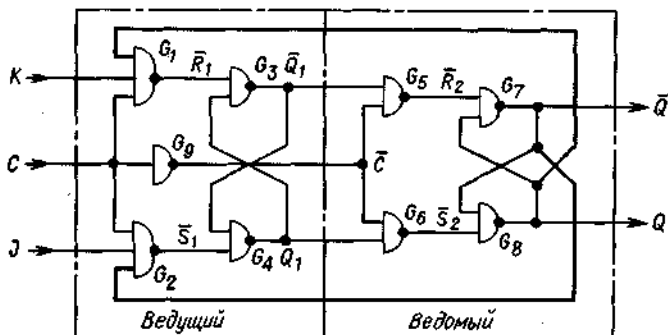


Рис. 9.32. JK-триггер типа М-S.

течении времени задержки будет меняться на обратное.

Если входные элементы И-НЕ  $G_1$  и  $G_2$  имеют дополнительные входы, то из счетного триггера получается JK-триггер типа М-S, изображенный на рис. 9.32. При  $J = K = 1$  происходит описанное выше изменение состояния триггера во время каждого отрицательного фронта тактовых импульсов. Таблица переключений JK-триггера 9.14 совпадает с таблицей переключений RS-триггера, а именно  $J$  действует как вход установки, а  $K$  — как вход сброса. Единственное различие возникает при запрещенной комбинации входных сигналов  $R = S = 1$ .

Описывая действия JK-триггера, необходимо сделать одно существенное допущение, учитывающее действие обратной связи: таблица переключений 9.15 верна только тогда, когда состояние JK-входов не изменяется, пока тактовый импульс  $C$  равен единице. Действительно, в отличие от RS-триггера типа М-S на рис. 9.29 ведущий триггер в данном случае может быть опрокинут только один раз и не вернется в прежнее состояние, поскольку один из его двух входных элементов И-НЕ всегда

блокирован сигналом обратной связи. Если не учитывать это ограничение, то ошибки при построении цифровых схем будут неизбежны!

Имеются специальные JK-триггеры типа М-S, в которых этот недостаток отсутствует. В таких триггерах, снабженных блокировкой информации, записывается именно то состояние входов, которое имело место в момент появления положительного фронта тактового импульса. Непосредственно после этого фронта оба входных элемента блокируются и больше не реагируют на изменения сигналов на входах. Другая возможность решения этой проблемы состоит в использовании динамических триггеров.

Большинство выпускаемых в интегральном исполнении JK-триггеров имеет несколько  $J$ - и  $K$ -входов. Они действуют точно так же, как и описанный выше триггер, если учесть, что

$$J = J_1 \cdot J_2 \dots; K = K_1 \cdot K_2 \dots$$

Благодаря этому часто можно экономить внешние логические элементы. С помощью

Таблица 9.15

Таблица переключений JK-триггера типа М-S. (Изменение выходного сигнала происходит в момент появления отрицательного фронта тактового импульса)

$J$	$K$	$Q_n$	$Q_{n+1}$	
0	0	0	0 } Выходной сигнал не изменяется	
0	0	1		1 }
0	1	0		0 }
0	1	1	0 } Выходной сигнал становится равным $J$	
1	0	0	1 }	
1	0	1	1 }	
1	1	0	1 } Выходной сигнал изменяется при каждом такте	
1	1	1	0 }	

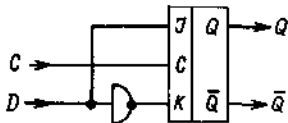


Рис. 9.33. Превращение JK-триггера в D-триггер.

дополнительных выводов триггер устанавливается в определенное состояние независимо от тактового импульса. Эти выходы называются входами предустановки и встраивания.

Таблица 9.16

Таблица переключений D-триггера

D	$Q_n$	$Q_{n+1}$
0	0	0
0	1	0
1	0	1
1	1	1

Если перед входом K включить инвертор, как показано на рис. 9.33, то получится D-триггер типа M-S. Его таблица переключений 9.16 представлена ниже.

### 9.5.3. ДИНАМИЧЕСКИЙ ТРИГГЕР

Триггер, в котором отсутствует сквозная передача сигнала с входа на выход, также можно получить, блокируя входы в тот момент, когда считываемая информация передается на выход. Подобные схемы называются триггерами с динамическим воздействием по входу синхронизации или просто динамическими триггерами. При этом различают два типа таких триггеров: триггеры, в которых передача информации происходит на положительном фронте тактового импульса, и триггеры, в которых передача информации осуществляется на отрицательном фронте этого импульса. Среди этих триггеров наиболее распространен D-триггер, однако имеются и JK-триггеры такого типа.

На рис. 9.34 показана структура D-триггера, управляемого положительным фронтом. Если сигнал C равен нулю, то всегда  $x_2 = x_3 = 1$ . При этом выходной триггер  $G_3/G_6$  работает в режиме хранения информации.

Прием информации со входов схемы в оба вспомогательных триггера  $G_1/G_2$  и  $G_3/G_4$  происходит совершенно иначе, чем в двухступенчатом триггере. Пока  $C = 0$ ,

$$x_2 = x_3 = 1 \text{ и } \begin{cases} x_1 = \bar{D}, \\ x_4 = \bar{x}_1 = D. \end{cases}$$

Это означает, что всегда в одном из двух вспомогательных триггеров оба выходных сигнала равны единице. Это неправильное состояние исчезает, когда тактовый сигнал C примет единичное значение. Устанавливающийся при этом выходной сигнал определяется другим вспомогательным триггером, находящимся в правильном состоянии. Из этого следует

при  $D = 0$ :  $x_3$  остается в 1,  $x_2$  переходит в 0;

при  $D = 1$ :  $x_2$  остается в 1,  $x_3$  переходит в 0.

Сигнал, принимающий нулевое значение,

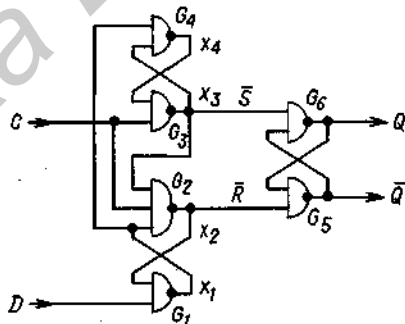


Рис. 9.34. Динамический D-триггер.

и определяет состояние окончного триггера, т.е. во время появления положительного фронта тактирующего импульса выполняется равенство:  $Q = D$ .

Рассмотрим теперь, как производится последующее запираение входов данной схемы. Мы видели, что после передачи информации оба вспомогательных триггера находятся в правильном состоянии. Но в этом случае они блокируют друг друга, так что все последующие изменения сигнала D не вызывают никакой реакции:

при  $x_2 = 0$  заблокирован  $G_1$  и, следовательно,  $x_1, \dots, x_4 = \text{const}$ ;

при  $x_3 = 0$  заблокированы  $G_2$  и  $G_4$  и, следовательно,  $x_2, \dots, x_4 = \text{const}$ .

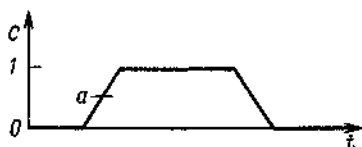


Рис. 9.35. Действие тактового импульса на динамический триггер.

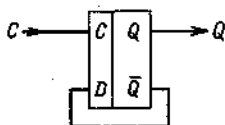


Рис. 9.36. Динамический D-триггер как делитель частоты.



Рис. 9.37. Временная диаграмма делителя частоты.

Новая информация запишется только тогда, когда при  $C = 0$  один из двух вспомогательных триггеров перейдет в неправильное состояние.

В заключение рассмотрим функционирование этой схемы, пользуясь рис. 9.35. Когда величина сигнала  $C$  превысит уровень  $a$ , входной сигнал будет воспринят и передан на выход схемы. Если информация на входе и изменится непосредственно после приема, то всё равно состояние выходного триггера останется неизменным.

На основе этого свойства динамический триггер можно использовать в качестве делителя частоты, применив для этого, как и ранее, обратную связь. С этой целью, как показано на рис. 9.36, на вход  $D$  подают сигнал  $\bar{Q}$ . Временная диаграмма работы такой схемы изображена на рис. 9.37.

## 9.6. ПОЛУПРОВОДНИКОВЫЕ ЗАПОМИНАЮЩИЕ УСТРОЙСТВА

### 9.6.1. ОПЕРАТИВНЫЕ ЗАПОМИНАЮЩИЕ УСТРОЙСТВА (ОЗУ)

ОЗУ представляет собой запоминающее устройство, в котором при подаче адреса какого-либо слова может производиться запоминание или считывание ин-

формации по этому адресу (с произвольным доступом). Из технологических соображений отдельные ячейки памяти располагаются не по одной линии, а как бы образуют квадратную матрицу (рис. 9.38). При обращении к определенной ячейке памяти на соответствующие горизонтальную и вертикальную шины подается логическая единица. С этой целью заданный вектор адреса  $A = (a_0 \dots a_n)$  следует декодировать соответствующим образом. Для этого служат дешифраторы столбцов и строк, которые представляют собой обычные дешифраторы «один из  $n$ »<sup>1)</sup>.

Помимо адресных входов в ОЗУ имеет один информационный вход  $D_{вх}$ , информационный выход  $D_{вых}$ , вход разрешения записи  $WE$  (Write Enable) и вход выбора микросхемы  $CS$  (Chip Select), называемый иногда входом доступа к микросхеме  $CE$  (Chip Enable). Последний вход служит для организации мультиплексной работы нескольких микросхем ОЗУ, передающих информацию на общую шину данных ( $BUS$ -System). Если  $CS = 0$ , то информационный выход  $D_{вых}$  переходит в высокоомное состояние и не влияет на передачу информации по шине данных. Для того чтобы осуществить такое подключение, информационный выход должен быть выполнен в виде либо элемента с открытым коллектором, либо трехстабильного элемента.

При разрешении записи ( $WE = 1$ ) входной элемент также переводится в высокоомное состояние с помощью соответствующей логической связи. Этим достигается возможность соединения выводов  $D_{вх}$  и  $D_{вых}$ , что позволяет осуществлять передачу данных в обоих направлениях (и запись и на считывание) по одному проводу (двунаправленная шина данных).

С помощью еще одного логического элемента запрещается переход схемы в состояние «запись», когда  $CS = 0$ . Благодаря этому предотвращается ошибочная запись информации в микросхему, пока она не будет выбрана для записи информации.

На рис. 9.38 отображены все указанные логические связи. Схема подключения как

<sup>1)</sup> В оригинале допущена неточность, так как в данном случае каждый дешифратор выбирает «один из  $2^{n+2n/2}$ ». — Прим. перев.

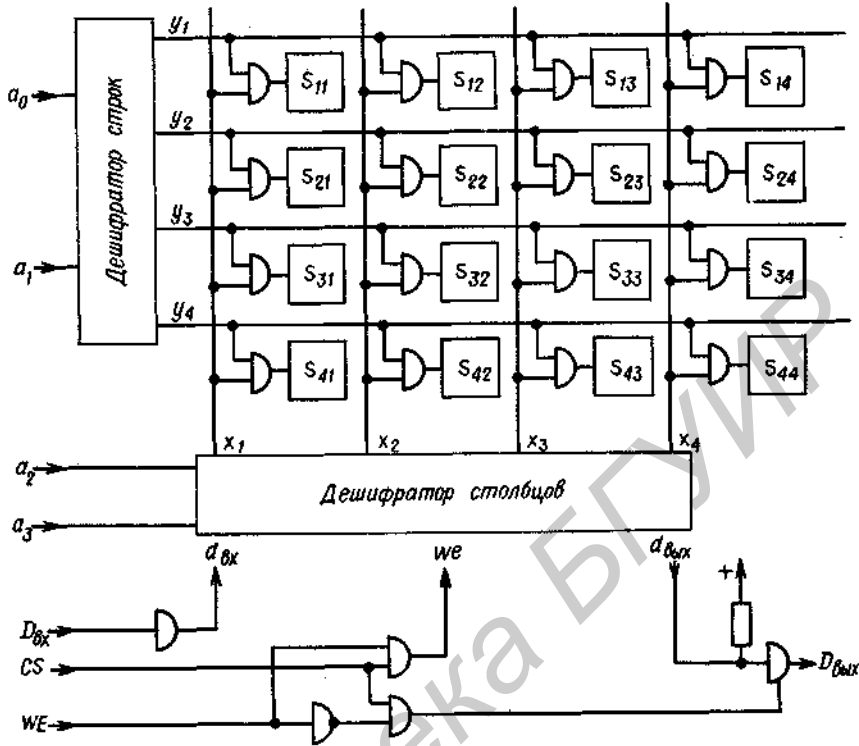


Рис. 9.38. Внутреннее строение ОЗУ емкостью 16 бит.

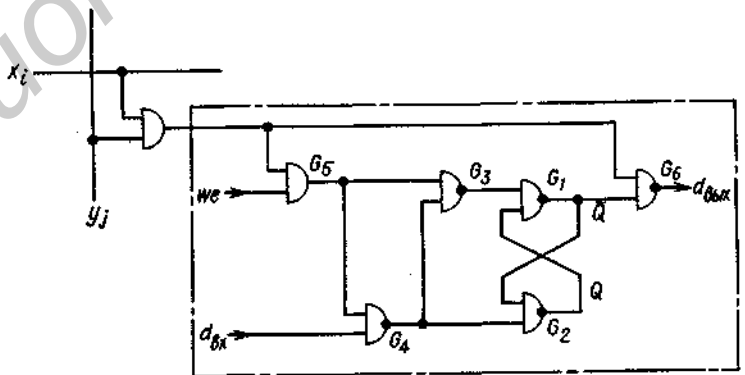


Рис. 9.39. Логическая схема замещения для одной ячейки ОЗУ.

дой ячейки памяти к внутренним шинам  $d_{вх}$ ,  $d_{вых}$  и  $we$  представлена на рис. 9.39. Запись информации в ячейку памяти происходит только тогда, когда будет выбран ее адрес  $i$ , кроме того,  $we = 1$ . Эта логическая связь осуществляется элементом  $G_5$ . Содержимое ячейки поступит на выход, если на ее вертикальную и горизонтальную шины выбора адреса подан единичный сиг-

нал,  $x_i = 1$ ,  $y_j = 1$ . Эту связь осуществляет элемент  $G_6$ , который имеет выход с открытым коллектором. Если задан адрес не этой, а другой ячейки, выходной транзистор заперт. Выходы всех ячеек соединяются между собой, реализуя функцию «монтажное И», и через показанный на рис. 9.38 трехстабильный элемент подключаются к выходу  $D_{вых}$ .

Для того чтобы в одной микросхеме разместить наибольшее число ячеек, каждую из них следует реализовать как можно более простым способом. Как правило, они состоят из нескольких транзисторов. В простейшем случае можно, однако, убрать триггер, заменив его одним конденсатором. В такой динамической ячейке информация может сохраняться только в течение ограниченного времени. Поэтому необходимо ее обновлять (регенерировать). Как правило, для этого необходимо один раз каждые 2 мс активизировать все вертикальные координатные шины.

Одна общая особенность всех полупроводниковых ОЗУ состоит в том, что при отключении питания теряется записанная в них информация. Поэтому в отличие от ЗУ, использующих принципы ферромагнетизма, они называются также энергозависимыми ОЗУ.

#### Динамические свойства

Чтобы обеспечить нормальное функционирование ОЗУ, следует выполнить некоторые временные соотношения между входными сигналами. На рис. 9.40 показана временная диаграмма процесса записи

информации. Для предотвращения записи информации в неправильно выбранную ячейку импульс разрешения записи следует подавать вслед за адресом только по истечении определенного времени. Это время называется временем дешифрирования адреса  $t_A$  (Address Setup Time). Для того чтобы обеспечивалась надежная запись в выбранную ячейку, длительность импульса разрешения записи не должна быть ниже минимального значения  $t_W$  (Data Write Time). В случае значительного числа микросхем ОЗУ информация на входе должна сохраняться еще некоторое время  $t_H$  (Data Hold Time) после окончания импульса записи. Сумма этих времен называется длительностью цикла записи (Write Cycle Time).

Процесс чтения информации представлен на рис. 9.41. После установки адреса достоверная информация появится через интервал времени  $t_R$ . Это время называется временем доступа при чтении (Read Access Time) или просто временем доступа.

Параметры некоторых широко распространенных микросхем ОЗУ, выполненных как по биполярной, так и МОП-технологии, приведены в табл. 9.17.

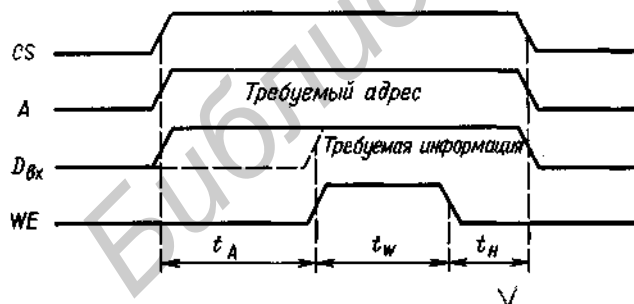


Рис. 9.40. Временная диаграмма процесса записи.

$t_A$  — время дешифрирования адреса;  $t_W$  — время записи;  $t_H$  — время задержки информации.

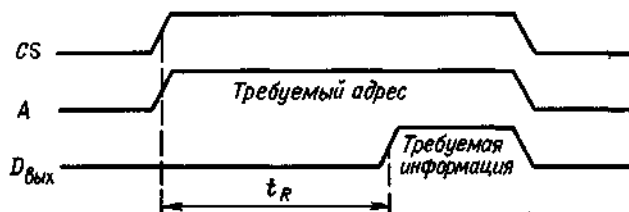


Рис. 9.41. Временная диаграмма процесса чтения. (Сигнал  $WE = 0$ ;  $t_R$  — время доступа.)

### Параметры некоторых распространенных микросхем ОЗУ

Емкость ОЗУ	Тип	Фирма-изготовитель	Напряжение питания, В	Потребляемая мощность, мВт	Время доступа, нс	Число выводов
<b>ТТЛ:</b>						
16 × 4 бит	SN 74S189	Texas Instr.	+ 5	375	25	16
256 × 1 бит	SN 74S201	Texas Instr.	+ 5	500	25	16
1024 × 1 бит	93425	Fairchild	+ 5	475	30	16
4096 × 1 бит	93471	Fairchild	+ 5	800	55	18
<b>ЭСЛ:</b>						
64 × 1 бит	MCM 10148	Motorola	- 5,2	450	10	16
256 × 1 бит	MCM 10152	Motorola	- 5,2	550	11	16
<b>КМОП:</b>						
1024 × 1 бит	NM 6508	Harris	+ 5	10	150	16
4096 × 1 бит	NM 6504	Harris	+ 5	25	180	18
<b>n-МОП статические:</b>						
1024 × 1 бит	2125	Intel	+ 5	500	30	16
4096 × 1 бит	2147	Intel	+ 5	500	50	18
<b>n-МОП динамические:</b>						
16384 × 1 бит	MK 4116	Mostek	+ 12 ± 5	460	200	16
65536 × 1 бит	TMS 4164	Texas Instr.	+ 5	170	120	16

#### 9.6.2. ПОСТОЯННЫЕ ЗАПОМИНАЮЩИЕ УСТРОЙСТВА (ПЗУ)

Запоминающие устройства, в которых информация записывается при их изготовлении, называют постоянными запоминающими устройствами (Read Only

Memory - ROM). Их принципиальная схема представлена на рис. 9.42. Дешифраторы адреса здесь ничем не отличаются от используемых в ОЗУ (рис. 9.38). Запись каждого бита информации производится введением или разрушением контакта между

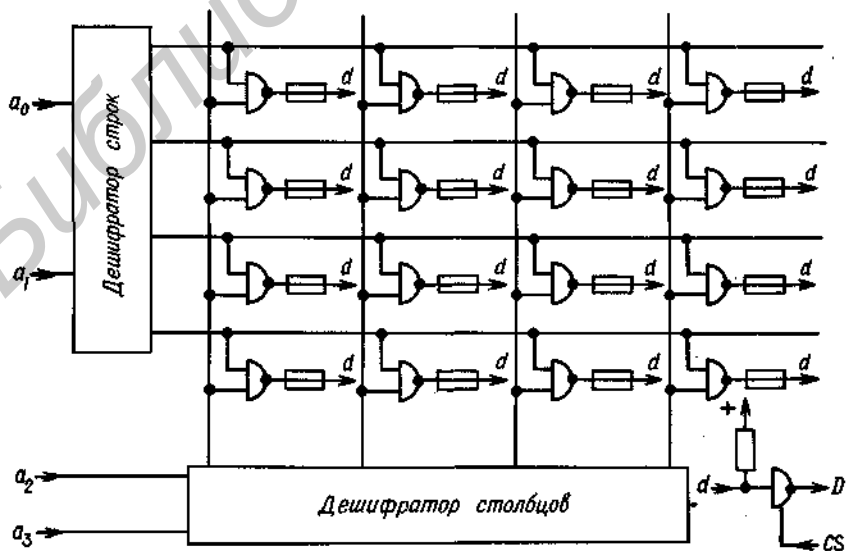


Рис. 9.42. Внутреннее строение микросхемы ПЗУ емкостью 16 бит.

Пример таблицы программирования для ПЗУ на 32 слова по 8 бит

Входы					Выходы							
$x_4$	$x_3$	$x_2$	$x_1$	$x_0$	$d_7$	$d_6$	$d_5$	$d_4$	$d_3$	$d_2$	$d_1$	$d_0$
0	0	0	0	0								
0	0	0	0	1								
0	0	0	1	0								
0	0	0	1	1								
≈	≈	≈	≈	≈	≈	≈	≈	≈	≈	≈	≈	≈
1	1	1	1	0								
1	1	1	1	1								

выходом соответствующего элемента И-НЕ и общей шиной  $d$ , причем логической единице соответствует наличие такого контакта, а нулю — его отсутствие. Для того чтобы реализовалась связь «монтажное И», элементы И-НЕ должны иметь выход с открытым коллектором. Открыт только выходной транзистор той ячейки, к которой мы обращаемся, тогда как все остальные заперты. Если этот транзистор подключен к информационной шине, получается  $d = 0$ , в противном случае  $d = 1$ .

Очевидно, что строение запоминающей ячейки ПЗУ намного проще, чем ОЗУ. Поэтому на той же площади кристалла можно записать больший объем информации. Еще одно преимущество состоит в том, что записанная в ПЗУ информация сохраняется при отключении питания.

Постоянные запоминающие устройства изготавливаются для выполнения определенных, стандартных для цифровой техники операций. Они используются, например, в знакогенераторах или преобразователях кода. В случае заказа большой серии микросхем они программируются по желанию заказчика при изготовлении. Так как программирование в процессе производства микросхем осуществляется с помощью металлизированных масок, эти ПЗУ называются маскируемыми.

Однако некоторые ПЗУ программируются только после изготовления интегральной микросхемы. В таких программируемых постоянных запоминающих устройствах (ППЗУ) программирование

может производиться самим потребителем. В биполярной технологии эти ППЗУ различаются по типу необратимого выжигания перемычки или пробоя  $p$ - $n$ -перехода. В процессе программирования выбирается адрес соответствующей ячейки; при этом открывается ее выходной транзистор. Затем в шину данных подается импульс тока достаточной мощности. При этом следует точно выполнить временные соотношения, рекомендуемые изготовителем микросхемы. Для записи информации используются специальные программаторы, которые могут быть настроены на программирование данного типа ППЗУ.

В случае ППЗУ, выполненных по МОП-технологии, программирование осуществляется инжектированием электрического заряда. Этот процесс, однако, является обратимым: вся записанная на микросхемах информация стирается путем их облучения ультрафиолетом. Поэтому такие запоминающие устройства называются репрограммируемыми (РПЗУ). В зависимости от типа микросхемы при стирании в ней записываются все нули или все единицы<sup>1)</sup>.

Как правило, в ПЗУ по одному адресу записывается не один бит, как в ОЗУ, а целое слово длиной 4 или 8 бит. Поэтому

<sup>1)</sup> Помимо РПЗУ со стиранием ультрафиолетовым облучением имеются РПЗУ с электрическим стиранием — так называемые структуры металл — нитрид — окисел — полупроводник (МНОП). — Прим. перев.

## Параметры некоторых распространенных микросхем ПЗУ

Емкость ПЗУ	Тип	Фирма-изготовитель	Напряжение питания, В	Потребляемая мощность, мВт	Время доступа, нс	Число выводов
<b>ТТЛ:</b>						
32 × 8	MM 6331	Monol. Memories	+ 5	485	40	16
32 × 8	SN 74S288	Texas Instr.	+ 5	400	25	16
256 × 4	MM 6301	Monol. Memories	+ 5	425	45	16
256 × 4	93427	Fairchild	+ 5	425	25	16
1024 × 8	MM 6381	Monol. Memories	+ 5	650	70	24
2048 × 8	82S191	Signetics	+ 5	800	70	24
<b>ЭСЛ:</b>						
256 × 4	10416	Fairchild	- 5,2	500	15	16
<b>КМОП со стиранием</b>						
512 × 8	IM 6654	Intersil	+ 5	10	150	24
<b>n-МОП со стиранием</b>						
1024 × 8	2708	Intel	+ 12 ± 5	730	280	24
2048 × 8	2716	Intel	+ 5	285	300	24
4096 × 8	2732	Intel	+ 5	425	300	24

они имеют несколько информационных выходов. Например, обозначение информационной емкости микросхемы  $1K \times 8$  бит означает, что она содержит 1024 слова по 8 бит каждое. Содержание ПЗУ записывается в виде таблицы программирования. В качестве примера приведена таблица 9.18 для ПЗУ на  $32 \times 8$  бит.

Очевидно, что эта таблица ничем не отличается от таблицы переключений восьми логических функций, в которых двоичные разряды адреса представляют собой входные переменные. Поэтому ПЗУ можно использовать в логических схемах в качестве обычного элемента, функция которого, однако, может быть произвольно запрограммирована.

В табл. 9.19 представлены основные параметры некоторых распространенных типов ПЗУ, выполненных по разным технологиям.

### 9.6.3. ПРОГРАММИРУЕМЫЕ ЛОГИЧЕСКИЕ МАТРИЦЫ (ПЛМ)

При программировании ПЗУ исходят из заданной таблицы переключений, рас-

сматривая состояние входных переменных  $x_1 \dots x_k$  в качестве адреса. Каждой комбинации входных переменных таблица переключений ставит в соответствие одно определенное состояние выходных переменных  $y$ . Это состояние записывается в ЗУ по соответствующему адресу. Так как  $k$  входных переменных могут принимать  $2^k$  различных состояний, необходимый объем памяти составляет  $2^k$  бит. Если таблица переключений содержит  $n$  выходных переменных  $y_1 \dots y_n$ , то по одному адресу записывается  $n$ -битовое слово и суммарная емкость ЗУ составит  $n \cdot 2^k$  бит.

Поставляемые в настоящее время ПЗУ имеют наибольший объем  $2K \times 8$  бит. Следовательно, с их помощью можно преобразовать 11 входных переменных в 8 выходных. Поэтому при большем числе входных переменных для реализации логической зависимости уже нельзя обойтись одной микросхемой. Однако часто только весьма небольшое число строк в таблице переключений содержит единицы, а в остальных стоят нули. В этом случае значительно экономнее не запоминать всю



таблицу переключений, а образовывать только определенные логические функции. Это решение предпочтительнее также тогда, когда в таблице переключений обнаруживается какая-либо закономерность.

В разд. 9.2 мы уже ознакомились с методом, который позволяет реализовать данную таблицу переключений с помощью соответствующих логических функций. Однако при этом в качестве базовых элементов использовались не запоминающие устройства, а логические схемы. Исходя из дизъюнктивной нормальной формы, выходные переменные можно записать, например, в следующем виде:

$$y_1 = \bar{x}_0\bar{x}_1\bar{x}_2\bar{x}_3 + x_0\bar{x}_2\bar{x}_3 + x_1x_2x_3 \dots$$

$$y_2 = \bar{x}_0\bar{x}_1\bar{x}_2\bar{x}_3 + x_1 + \dots$$

Поэтому искомую функцию можно реализовать, образуя сначала необходимые функции И, а затем составляя функции ИЛИ. Эта задача решается особенно легко, если построить матрицу, в которой все

требуемые связи между входными переменными или их инверсиями и некоторым числом элементов И реализуются с помощью простых соединений пересекающихся проводников. Во второй такой же матрице можно получить связи между выходными сигналами элементов И и входами элементов ИЛИ. При этом для каждой выходной переменной необходим лишь один элемент ИЛИ. Подобная структура называется программируемой логической матрицей (ПЛМ). Она изображена на рис. 9.43, причем ее соединения соответствуют приведенному выше примеру.

Как и у ПЗУ, здесь имеются как маскируемые, так и программируемые пользователем типы микросхем.

Обычно необходимые точки соединения задаются в табличной форме (табл. 9.20). Эта таблица представляет собой укороченную таблицу переключений. Если в ячейке какого-либо произведения записана единица, то это означает, что соответствующий вход микросхемы соединяется с соответствующим элементом И без инверсии. Ноль в ячейке таблицы означает, что входной сигнал нужно брать с выхода инверто-

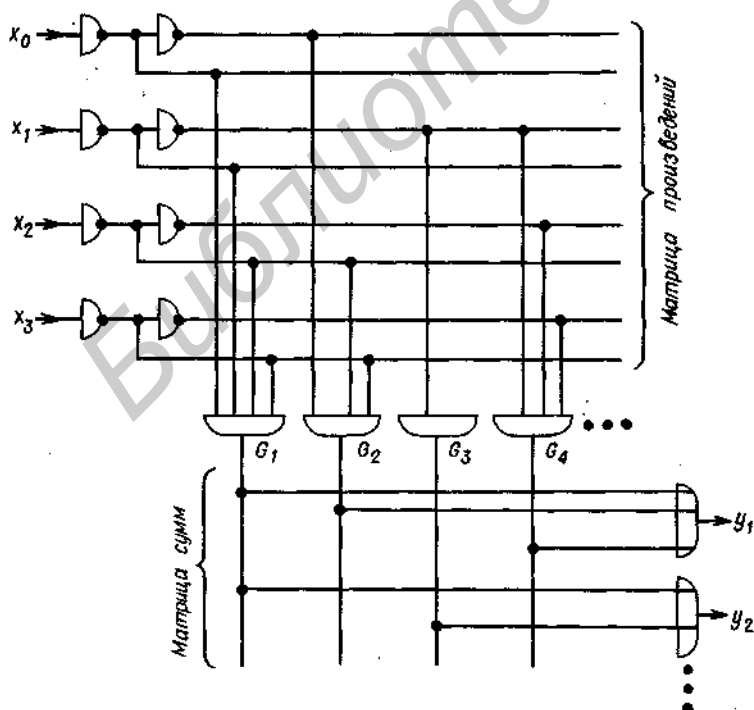


Рис. 9.43. Программируемая логическая матрица.

Таблица 9.20

Таблица программирования для ПЛМ

Элемент И	Произведение				Сумма	
	$x_0$	$x_1$	$x_2$	$x_3$	$y_1$	$y_2$
1	0	0	0	0	A	A
2	1		0	0	A	
3		1				A
4		1	1	1	A	

ра. Пустая ячейка означает, что вход в данном случае не подключается.

В правой части таблицы буквой А обозначаются те произведения, которые должны быть логически просуммированы для получения соответствующей выходной переменной  $y$ . В качестве примера в данной таблице приведены рассмотренные выше функции  $y_1$  и  $y_2$ .

В табл. 9.21 представлены типичные параметры программируемых пользователем логических матриц.

Таблица 9.21

Параметры программируемых пользователем логических матриц

Тип ПЛМ	SN 74S 330	IM 5200	82S100	PAL 16H2
Фирма-изготовитель	Texas Instr.	Intersil	Signetics	Monol. Mem.
Тип логики	ТТЛ	ТТЛ	ТТЛ	ТТЛ
Число входов	12	14	16	16
Число выходов	5	8	8	2
Число логических произведений	50	48	48	8
Напряжение питания, В	5	5	5	5
Потребляемая мощность, мВт	550	675	600	275
Время задержки, нс	35	65	35	25
Число выводов	20	24	24	20

# 10. Оптоэлектронные приборы

## 10.1. ОСНОВНЫЕ ПОНЯТИЯ ФОТОМЕТРИИ

Человеческий глаз воспринимает как видимый свет электромагнитные колебания в диапазоне от 400 до 700 нм. Цветовое ощущение определяется длиной волны, а яркость — интенсивностью светового потока. Для количественного определения яркости необходимы некоторые фотометрические величины. Световым потоком  $\Phi$  называется величина, характеризующая числом квантов электромагнитного излучения (фотонов), прошедших за единицу времени через заданное поперечное сечение  $F$ . Единицей измерения светового потока является люмен (лм). Для характеристики яркости источника света величина светового потока не подходит, так как она зависит от площади рассматриваемого поперечного сечения  $F$  и расстояния  $r$  до источника света. Для точечного источника света, обладающего центральной симметрией, световой поток  $\Phi$  пропорционален телесному углу  $\Omega$ . Этот угол определяется как отношение площади сферической поверхности к квадрату радиуса и является безразмерной величиной. Единицей измерения этого угла является стерадиан (ср). Вся поверхность сферы, в центре которой находится источник света, охватывает телесный угол, равный

$$\Omega_0 = 4\pi r^2/r^2 \text{ ср} = 4\pi \text{ ср.}$$

Конус с углом раскрытия  $\pm \varphi$  охватывает телесный угол

$$\Omega = 2\pi(1 - \cos \varphi) \text{ ср.} \quad (10.1)$$

Если угол раскрытия конуса равен  $\pm 33^\circ$ , то телесный угол, охватываемый таким конусом, составляет около 1 ср. Для малого телесного угла сферическую поверхность можно заменить плоскостью, перпендикулярной его оси; тогда

$$\Omega = F_n/r^2 \text{ ср,} \quad (10.2)$$

где  $r$  — расстояние до центра сферической поверхности.

Так как световой поток точечного источника света пропорционален телесному углу  $\Omega$ , то яркость источника света можно характеризовать величиной  $I = d\Phi/d\Omega$ , называемой силой света. Единицей силы света является кандела (кд); 1 кд = 1 лм/1 ср. Таким образом, источник света имеет силу света, равную 1 кд, если он излучает в пределах телесного угла в 1 ср световой поток, равный 1 лм. Для точечного источника света, имеющего центральную симметрию, общий излучаемый световой поток составляет  $\Phi_{\text{общ}} = I\Omega_0 = 1 \text{ кд} \cdot 4\pi \text{ ср} = 4\pi \text{ лм}$ . Согласно определению, за 1 кд принимается сила света излучающего абсолютно черного тела площадью  $1/60 \text{ см}^2$  при температуре затвердевания платины ( $1769^\circ\text{C}$ ). Примерно такую силу света имеет сильное пламя свечи. Для ламп накаливания можно написать следующее приближенное соотношение:  $I \approx 1 \text{ кд/Вт} \cdot P$ , где  $P$  — номинальная электрическая мощность лампы.

Для источников, имеющих относительно большую поверхность излучения, вводится понятие яркости источника света  $L = dI/dF_n$ , где  $F_n$  — площадь проекции излучающей поверхности на плоскость, перпендикулярную направлению наблюдения. Если перпендикуляр к поверхности излучения образует с направлением наблюдения угол  $\epsilon$ , то  $dF_n = dF \cdot \cos \epsilon$ . Единицей яркости источника света является стильб (сб); 1 сб = 1 кд/см<sup>2</sup>.

Мерой того, насколько ярко представляется наблюдателю поверхность  $F$ , является освещенность  $E = d\Phi/dF_n$ . Единицей измерения освещенности является люкс (лк); 1 лк = 1 лм/м<sup>2</sup>. Освещенность земной поверхности в полнолуние составляет от 0,1 до 0,2 лк. Газету можно уже читать при освещенностях от 0,5 до 2 лк. Освещенность письменного стола должна составлять от 500 до 1000 лк. При ярком дневном свете величина освещенности может достигать 50 000 лк.

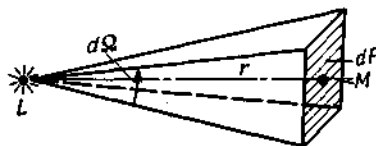


Рис. 10.1. К определению зависимости между силой света и освещенностью.

## Некоторые фотометрические величины

Физическая величина	Взаимосвязь величин	Единицы измерения
Световой поток	$\Phi$	1 лм = 1 кд·ср $\hat{=} 1,47$ мВт ( $\lambda = 555$ нм)
Сила света	$I = d\Phi/d\Omega$	1 кд = 1 лм/ср $\hat{=} 1,47$ мВт/ср
Яркость	$L = dI/dF_n$	1 сб = 1 кд/см <sup>2</sup> = $\pi$ ламберт = $\pi \cdot 10^4$ апостильб
Освещенность	$E = d\Phi/dF_n$	1 лк = 1 лм/м <sup>2</sup> = 0,147 мкВт/см <sup>2</sup>

Определим теперь, какую освещенность создает точечный источник света заданной яркости на заданном расстоянии  $r$  (рис. 10.1).

Для определения освещенности предположим, что площадь элемента поверхности  $dF$  мала по сравнению с величиной  $r^2$ , а этот элемент расположен перпендикулярно оси  $LM$ . При этом телесный угол  $d\Omega$ , опирающийся на элемент  $dF$  с вершиной в точке  $L$ , согласно формуле (10.2), равен

$$d\Omega = dF/r^2 \text{ ср.}$$

Световой поток, испускаемый источником света в пределах этого угла, согласно определению, составит

$$d\Phi = Id\Omega = I(dF/r^2) \text{ лм.}$$

При этом для величины освещенности получим

$$E = d\Phi/dF = I/r^2 \text{ лк.} \quad (10.3)$$

Таким образом, освещенность обратно пропорциональна расстоянию до источника света.

Так как квант света имеет энергию, равную  $h \cdot f$ , то для каждой частоты электромагнитных колебаний существует определенное соотношение между мощностью светового излучения  $P_L$  и световым потоком  $\Phi$ . Для света с длиной волны 555 нм это соотношение имеет вид

$$P_L = 1,47 \text{ мВт/лм} \cdot \Phi.$$

Отсюда следует соотношение для освещенности

$$1 \text{ лк} = 1 \text{ лм/м}^2 \hat{=} 1,47 \text{ мВт/м}^2.$$

Выше уже говорилось, что лампа накаливания мощностью 10 Вт имеет силу света около 10 св. Таким образом, она излучает

в пространство световой поток

$$\Phi_{\text{общ}} = 4\pi \text{ ср} \cdot 10 \text{ кд} \approx 126 \text{ лм.}$$

При длине волны светового излучения 555 нм это соответствует мощности излучения  $P_L = 0,185$  Вт. Таким образом, коэффициент полезного действия лампы накаливания  $\eta = P_L/P \approx 2\%$ .

Наряду с рассмотренными фотометрическими единицами находят применение, особенно в американской технической литературе, и другие единицы, которые приведены в табл. 10.1.

### 10.2. ФОТОРЕЗИСТОР

Фоторезистором называется полупроводниковый прибор, не имеющий  $p-n$ -перехода, сопротивление которого зависит от освещенности. Схемное обозначение фоторезистора показано на рис. 10.2, а его характеристика — на рис. 10.3.

Фоторезистор ведет себя как омическое сопротивление, т.е. его сопротивление не зависит ни от величины приложенного напряжения, ни от его знака. Для средних величин освещенности фоторезистора  $R \sim E^{-\gamma}$ , где  $\gamma$  — константа, которая принимает значения в пределах от 0,5 до 1. При большой освещенности сопротивление фоторезистора стремится к минимальному значению. При малых освещенностях ве-



Рис. 10.2. Схемное обозначение фоторезистора.

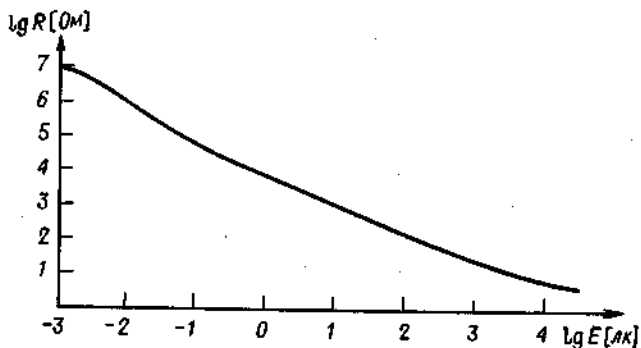


Рис. 10.3. Характеристика фоторезистора.

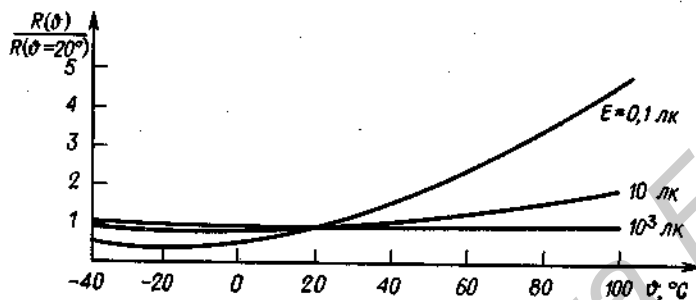


Рис. 10.4. Температурная зависимость сопротивления фоторезистора.

личина  $\gamma$  возрастает, и при очень малых освещенностях сопротивление фоторезистора стремится к предельному, темновому значению. Отношение темнового сопротивления к минимальному может превышать  $10^6$ .

При малых значениях освещенности сопротивление фоторезистора сильно зависит от температуры. Температурная зависимость сопротивления фоторезистора при различных освещенностях представлена на рис. 10.4.

Величина сопротивления при освещении фоторезистора устанавливается не мгновенно. Фоторезистор характеризуется временем установления, которое при освещенности порядка нескольких тысяч люксов лежит в пределах нескольких миллисекунд, а при освещенностях менее 1 люкса может составлять несколько секунд. Установившаяся величина сопротивления фоторезистора зависит не только от его освещенности, но и от его оптической предыстории. После продолжительного освещения фоторезистора сильным световым потоком величина его сопротивления будет больше, чем при его предварительном выдерживании в темноте.

Фоторезисторы выполняются главным образом на основе сульфида кадмия. Приведенные выше параметры фоторезисторов соответствуют именно элементам на основе сульфида кадмия. Фоторезисторы, выполненные на основе селенида кадмия, имеют более короткое время установления и более высокие отношения темнового сопротивления к минимальному. Они обладают, однако, большим температурным коэффициентом сопротивления и более ярко выраженной зависимостью от оптической предыстории. Фоторезисторы на основе сульфида или селенида кадмия имеют максимальную чувствительность в спектральном диапазоне от 400 до 800 нм. Одни фоторезисторы могут применяться во всем спектральном диапазоне, а другие имеют узкую спектральную чувствительность. Фоторезисторы с высокой чувствительностью в инфракрасной области спектра выполняются на основе сульфида свинца или антимонида индия. Они могут применяться вплоть до длины волны 3–7 мкм, однако чувствительность их значительно ниже, чем у фоторезисторов на кадмиевой основе.

Чувствительность фоторезисторов срав-

нима с чувствительностью вакуумных фотоумножителей. Поэтому они могут использоваться для измерения малых величин освещенности. Еще одна область применения фоторезисторов — это использование их в качестве управляемых сопротивлений. Так как мощность таких фоторезисторов может достигать нескольких ватт, с их помощью можно непосредственно, без дополнительного усиления коммутировать, например, обмотку реле.

### 10.3. ФОТОДИОДЫ

Обратный ток диода возрастает при освещении  $p-n$ -перехода. Этот эффект может использоваться для фотометрических измерений. С этой целью в корпусе фотодиода делается прозрачное окно. На рис. 10.5 показано схемное обозначение фотодиода, на рис. 10.6 приведена его схема замещения, а на рис. 10.7 представлено семейство характеристик. Для фотодиодов характерно наличие тока короткого замыкания, который пропорционален его освещенности, поэтому в отличие от фоторезисторов фотодиод может использоваться без дополнительного источника питания. Чувствительность фотодиодов обычно составляет около  $0,1 \text{ мкА/лк}$ . При подаче на фотодиод запирающего напряжения фототок практически не изменяется. Такой режим работы фотодиода предпочтителен, когда требуется получить большое быстродействие, так как с ростом запирающего напряжения уменьшается собственная емкость  $p-n$ -перехода.

При увеличении освещенности напряжение холостого хода кремниевых фотодиода увеличивается приблизительно до  $0,5 \text{ В}$ . Как видно из характеристик на рис. 10.7,

под нагрузкой напряжение на фотодиоде снижается очень незначительно, пока величина тока нагрузки остается меньше величины тока короткого замыкания для данной освещенности  $I_p$ . Благодаря этому фотодиоды пригодны для получения электрической энергии. Для этих целей изготавливаются специальные фотодиоды с большой площадью  $p-n$ -перехода, которые называются *солнечными элементами*.

Область спектральной чувствительности кремниевых фотодиодов находится между  $0,6$  и  $1 \text{ мкм}$ , а германиевых фотодиодов — между  $0,5$  и  $1,7 \text{ мкм}$ . Графики относи-



Рис. 10.5. Схемное обозначение фотодиода.

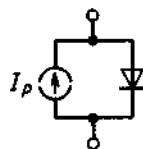


Рис. 10.6. Схема замещения фотодиода.

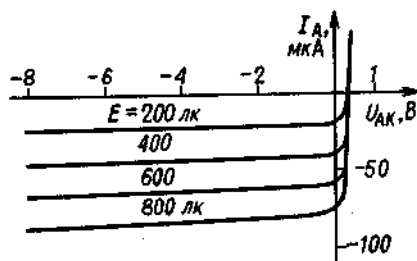
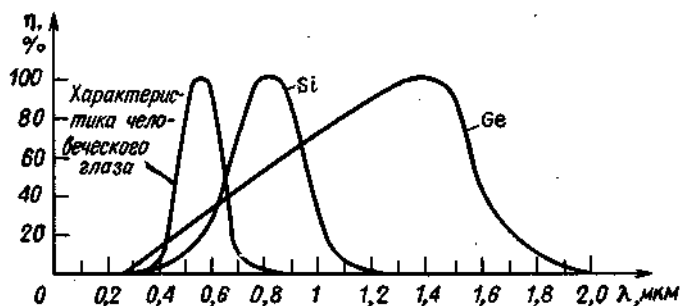


Рис. 10.7. Семейство вольт-амперных характеристик фотодиода.

Рис. 10.8. Относительная спектральная чувствительность  $\eta$  германиевых и кремниевых фотодиодов.



тельной спектральной чувствительности глаза человека и фотодиодов приведены на рис. 10.8.

Фотодиоды обладают существенно меньшим временем установления, чем фоторезисторы. Граничная частота для обычных фотодиодов составляет около 10 МГц. Для специальных фотодиодов с *p-i-n*-переходом достигнуты частоты порядка 1 ГГц.

#### 10.4. ФОТОТРАНЗИСТОРЫ

В фототранзисторе переход коллектор-база представляет собой фотодиод. На рис. 10.9 показано схемное обозначение фототранзистора, а на рис. 10.10-его схема замещения.

Принцип действия фототранзистора хорошо виден из схемы его замещения. Ток фотодиода является базовым током транзистора, который управляет его коллекторным током. Решение же вопроса о том, нужно подключить к схеме вывод базы фототранзистора или оставить его неподключенным, зависит от выбранной схемы измерения. Фототранзисторы, у которых базовый электрод вообще не выведен, иногда называют двойным фотодиодом.

Для получения большего усиления фототока в фототранзисторах используют схему Дарлингтона. Схема замещения такого составного фототранзистора показана на рис. 10.11.

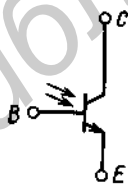


Рис. 10.9. Схемное обозначение фототранзистора.

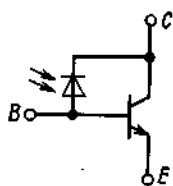


Рис. 10.10. Схема замещения фототранзистора.

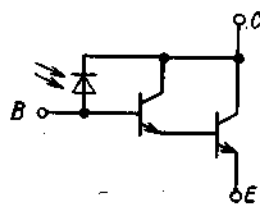


Рис. 10.11. Схема замещения составного фототранзистора.

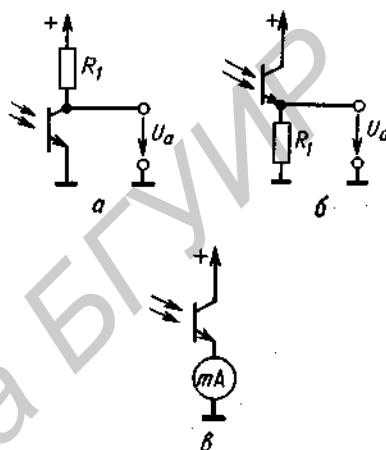


Рис. 10.12. Простейшие фотодатчики.

Из схемы замещения фототранзистора следует, что его область спектральной чувствительности такая же, как и для соответствующего фотодиода. Граничная частота фототранзистора существенно ниже, чем у фотодиода. Ее величина составляет порядка 300 кГц, а у фототранзисторов со схемой Дарлингтона - порядка 30 кГц.

На рис. 10.12,а показано включение фототранзистора в качестве чувствительного элемента фотодатчика. Если фототок коллекторно-базового перехода обозначить через  $I_p$ , то для выходного напряжения датчика получим

$$U_a = V^+ - BR_1 I_p.$$

Соответственно для схемы на рис. 10.12,б найдем

$$U_a = BR_1 I_p.$$

Обе схемы имеют тот существенный недостаток, что емкость коллекторно-базового

перехода перезаряжается относительно малым фототоком  $I_p$ , поэтому эти схемы находят применение только при низких частотах переключения.

Более высокие частоты могут быть достигнуты, если потенциалы всех электродов транзистора поддерживать постоянными, что позволяет избавиться от нежелательного процесса перезаряда емкости коллекторно-базового перехода транзистора. Для этого, как показано на рис. 10.12, в, резистор заменяют амперметром с малым падением напряжения. Такой амперметр может быть почти идеально реализован с помощью преобразователя ток/напряжение, схема которого описана в разд. 12.2.

## 10.5. СВЕТОДИОДЫ

Светодиоды изготавливаются не на основе кремния или германия, как большинство полупроводниковых элементов, а на основе арсенида-фосфида галлия (с валентной связью типа  $A_3B_5$ ). Эти диоды излучают свет при протекании через них прямого тока. Область спектрального излучения диодов имеет довольно узкие границы. Ее положение зависит от используемого полупроводникового материала. Схемное обозначение светодиода показано на рис. 10.13. Основные параметры светодиодов приведены в табл. 10.2.

Коэффициент полезного действия ин-

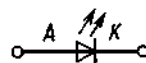


Рис. 10.13. Схемное обозначение светодиода.

фракрасных светодиодов составляет 1–5%, у остальных типов светодиодов он не превышает 0,05%. Яркость свечения в широком диапазоне пропорциональна прямому току светодиода. Ток в несколько миллиампер уже достаточно для отчетливой индикации, поэтому светодиоды удобно использовать в качестве элементов индикации в полупроводниковых схемах. Светодиоды также изготавливаются в виде сегментных или точечных матриц.

## 10.6. ОПТРОНЫ

Если в одном корпусе совместить светодиод и фоточувствительный элемент, например фототранзистор, то можно осуществить преобразование входного тока в выходной с полным гальваническим разделением цепей. Такие оптоэлектрические элементы называются оптронами. Они выпускаются в стандартных корпусах для интегральных микросхем. Для получения большого коэффициента полезного действия оптрона работают в инфракрасной области спектра. Важнейшим параметром оптрона является коэффициент передачи  $\alpha = I_o/I_e$ , который в значительной степени

Таблица 10.2

Основные параметры светодиодов

Цвет свечения	Длина волны (в точке максимума интенсивности излучения), нм	Материал полупроводника	Прямое падение напряжения при токе 10 мА, В	Сила света при токе 10 мА и угле излучения $\pm 45^\circ$ , мкд	Мощность излучения при токе 10 мА, мкВт
Инфракрасный	900	Арсенид галлия	1,3...1,5		100...500
Красный	655	Арсенид-фосфид галлия	1,6...1,8	0,4...1	1...2
Оранжевый	635	Арсенид-фосфид галлия	2,0...2,2	2...4	5...10
Желтый	583	Арсенид-фосфид галлия	2,0...2,2	1...3	3...8
Зеленый	565	Фосфид галлия	2,2...2,4	0,5...3	1,5...8



Таблица 10.3

## Сравнение параметров оптронов различных типов

Вид фотоприемника оптрона	Коэффициент передачи, %	Граничная частота, кГц
Фотодиод	0,1	$10 \cdot 10^3$
Фототранзистор	30	300
Составной фототранзистор	300	30

определяется свойствами фоточувствительного элемента. Типовые значения параметров оптронов с различной структурой приведены в табл. 10.3. Как видно из таблицы, оптрон со схемой Дарлингтона обладает значительным усилением по току. Такой оптрон, однако, имеет наименьшую граничную частоту.

Оптроны применяются для передачи как цифровых, так и аналоговых сигналов. Соответствующие схемы включения оптронов рассмотрены в разд. 23.1 и 25.13.

Библиотека БГУИР

## Часть II. Применения

### 11. Линейные и нелинейные аналоговые вычислительные схемы

Современные цифровые вычислительные машины позволяют с высокой точностью выполнять различные математические операции с числами. Однако подлежащие обработке величины, как правило, представляют собой непрерывные сигналы, например изменяющиеся значения электрического напряжения. В этих случаях приходится применять аналого-цифровые и цифро-аналоговые преобразователи. Такой подход оправдывает себя только тогда, когда требования к точности результатов вычислений настолько высоки, что не могут быть обеспечены с помощью аналоговых вычислителей. Существующие аналоговые вычислители позволяют получать точность, не превышающую 0,1%.

Ниже подробно рассмотрены наиболее важные аналоговые вычислительные схемы, которые могут быть использованы для реализации четырех основных арифметических действий, операций дифференцирования и интегрирования, а также для представления трансцендентных и любых других функций. Основное внимание при изложении материала уделяется принципам действия предлагаемых схем. В дальнейшем будем считать, что применяемые в схемах операционные усилители являются идеальными. Вопросы учета реальных характеристик операционных усилителей при расчете конкретных вычислительных схем были подробно освещены в гл. 6. Приведенные в ней общие соображения следует принимать во внимание и при расчете приведенных ниже схем. При изложении материала, где это необходимо, рассмотрены специфические особенности отдельных схем.

#### 11.1. СХЕМА СУММИРОВАНИЯ

Для суммирования нескольких напряжений можно применить операционный усилитель в инвертирующем включении. Входные напряжения через добавочные резисторы подаются на  $N$ -вход усилителя (рис. 11.1). Поскольку эта точка является

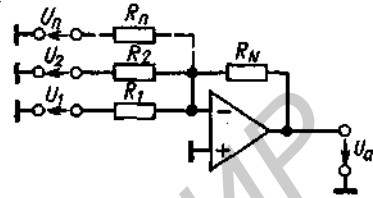


Рис. 11.1. Схема инвертирующего сумматора. Выходное напряжение:  $-U_a = (R_N/R_1)U_1 + (R_N/R_2)U_2 + \dots + (R_N/R_N)U_n$ .

виртуальным нулем, то на основании правила узлов получим следующее соотношение для выходного напряжения схемы:

$$U_1/R_1 + U_2/R_2 + \dots + U_n/R_n + U_a/R_N = 0.$$

Инвертирующий сумматор может быть также использован как усилитель с широким диапазоном изменения нулевой точки. Для этого на один из входов схемы подается постоянное напряжение.

#### 11.2. СХЕМЫ ВЫЧИТАНИЯ

##### 11.2.1. СХЕМА СЛОЖЕНИЯ С ИНВЕРТИРОВАННЫМ СИГНАЛОМ

Вычитание сигналов можно свести к сложению с инвертированными вычитаемыми сигналами. Основанная на таком принципе аналоговая схема приведена на рис. 11.2. Операционный усилитель ОУ1 инвертирует входной сигнал  $U_2$ . Напряжение  $U_a$  на выходе рассматриваемой схемы будет равно

$$U_a = A_p U_2 - A_n U_1. \quad (11.1)$$

При идеальном вычитании сигналов выходное напряжение удовлетворяет соотношению  $U_a = A_D(U_2 - U_1)$ , которое справедливо, если коэффициенты усиления входных сигналов  $A_p$  и  $A_n$  равны заданному коэффициенту усиления разностного сигнала  $A_D$ . Погрешности реальной схемы

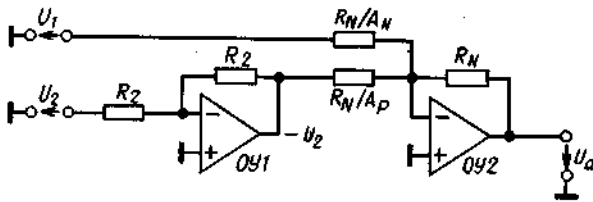


Рис. 11.2. Схема вычитания с помощью суммирующих усилителей. Выходное напряжение  $U_a = A_D(U_2 - U_1)$ . Соотношение коэффициентов усиления:  $A_N = A_P = A_D$ .

вычитания характеризуются коэффициентом ослабления синфазного сигнала  $G = A_D/A_{GI}$ . Для его вычисления подставим выражения

$$\begin{aligned} U_2 &= U_{GI} + 1/2 U_D, \\ U_1 &= U_{GI} - 1/2 U_D \end{aligned} \quad (11.2)$$

в формулу (11.1); в результате получим

$$U_a = \underbrace{(A_P - A_N)}_{A_{GI}} U_{GI} + \underbrace{1/2(A_P + A_N)}_{A_D} U_D. \quad (11.3)$$

Введенное обозначение  $U_{GI}$  соответствует синфазному напряжению, а  $U_D$  — разностному.

Из выражения (11.3) получим формулу для вычисления коэффициента ослабления синфазного сигнала:

$$G = A_D/A_{GI} = 1/2(A_P + A_N)/(A_P - A_N). \quad (11.4)$$

Предположим теперь, что условие равенства коэффициентов усиления выполняется не точно. Представим эти коэффициенты в следующем виде:

$$\begin{aligned} A_N &= A - 1/2 \Delta A, \\ A_P &= A + 1/2 \Delta A. \end{aligned}$$

Подставив эти выражения в формулу (11.4), получим следующее выражение для коэффициента  $G$ :

$$G = A/\Delta A. \quad (11.5)$$

Коэффициент ослабления синфазного сигнала является обратной величиной относительной точности установки коэффициента усиления каждого из сигналов.

## 11.2.2. СХЕМА ВЫЧИТАНИЯ НА ОПЕРАЦИОННОМ УСИЛИТЕЛЕ

На рис. 11.3 приведена схема вычитания сигналов, построенная на ином принципе. Для нее справедливо следующее уравнение:

$$U_a = k_1 U_1 + k_2 U_2.$$

При  $U_2 = 0$  схема работает как инвертирующий усилитель сигнала  $U_1$ , выходное напряжение которого  $U_a = -\alpha_N U_1$ . Отсюда следует, что  $k_1 = -\alpha_N$ . При  $U_1 = 0$  схема представляет собой электрометрический усилитель с делителем напряжения. Потенциал

$$V_P = \frac{R_P}{R_P + R_P/\alpha_P} U_2$$

в этом случае усиливается в  $(1 + \alpha_N)$  раз, а выходное напряжение определяется следующей формулой:

$$U_a = [\alpha_P/(1 + \alpha_P)](1 + \alpha_N) U_2.$$

Если сопротивления на обоих входах одинаковы, т.е.  $\alpha_N = \alpha_P = \alpha$ , то выходное напряжение

$$U_a = \alpha U_2$$

и, кроме того,  $k_2 = \alpha$ . Отсюда следует, что выходное напряжение будет равно

$$U_a = \alpha(U_2 - U_1).$$

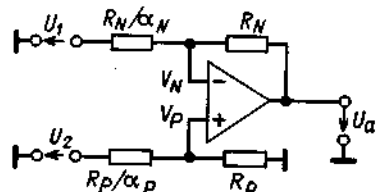


Рис. 11.3. Схема вычитания на одном операционном усилителе.

Выходное напряжение  $U_a = \alpha(U_2 - U_1)$ . Соотношение коэффициентов усиления:  $\alpha_N = \alpha_P = \alpha$ .

Если отношения сопротивлений на входах  $P$  и  $N$  отличаются от величины  $\alpha$ , то напряжение на выходе рассматриваемой схемы не будет точно пропорционально разности входных сигналов, а будет определяться соотношением

$$U_a = [(1 + \alpha_N)/(1 + \alpha_P)] \alpha_P U_2 - \alpha_N U_1.$$

Для вычисления коэффициента ослабления синфазного сигнала схемы воспользуемся выражением (11.2). В результате преобразований получим

$$G = \frac{A_D}{A_{GI}} = \frac{1}{2} \frac{(1 + \alpha_N)\alpha_P + (1 + \alpha_P)\alpha_N}{(1 + \alpha_N)\alpha_P - (1 + \alpha_P)\alpha_N}.$$

При неточном выполнении условия равенства коэффициентов усиления, т.е. при  $\alpha_N = \alpha - 1/2\Delta\alpha$  и  $\alpha_P = \alpha + 1/2\Delta\alpha$ , пренебрегая членами более высокого порядка, получим приближенную формулу для вычисления коэффициента  $G$ :

$$G \approx (1 + \alpha)(\alpha/\Delta\alpha). \quad (11.6)$$

Из этого выражения следует, что при постоянном значении  $\alpha$  коэффициент ослабления синфазного сигнала обратно пропорционален относительной погрешности, обусловленной неточностью задания соотношений резисторов в схеме. Если эта погрешность равна нулю, то  $G = \infty$ , что справедливо лишь для идеальных операционных усилителей. Для достижения максимального значения коэффициента  $G$  в реальной схеме следует проводить точную подстройку резистора  $R_P$ , чтобы компенсировать погрешность установки коэффициента усиления  $\Delta\alpha$ , обусловленную параметрами используемого операционного усилителя.

Из формулы (11.6) также следует, что коэффициент ослабления синфазного сигнала при заданном значении  $\Delta\alpha/\alpha$  приближенно пропорционален коэффициенту усиления разностного сигнала  $A_D = \alpha$ . Это является существенным преимуществом данной схемы перед предыдущей.

Рассмотрим числовой пример расчета схемы вычитания сигналов. Пусть необходимо реализовать вычитание двух напряжений порядка 10 В, разность между которыми не превышает 100 мВ. Разность между напряжениями на выходе схемы вы-

читания должна быть усилена до 5 В. При этом абсолютная ошибка не должна превышать 1%. В этом случае коэффициент усиления разностного сигнала  $A_D$  будет равен 50. Абсолютная ошибка на выходе должна быть меньше  $5 \text{ В} \cdot 1\% = 50 \text{ мВ}$ . Рассмотрим наиболее благоприятный случай, когда усиление синфазного сигнала обусловлено только одним источником погрешностей. В этом случае должно выполняться условие

$$A_{GI} \leq 50 \text{ мВ}/10 \text{ В} = 5 \cdot 10^{-3},$$

откуда следует, что

$$G \geq 50/5 \cdot 10^{-3} = 10^4 \approx 80 \text{ дБ}.$$

Из выражения (11.6) следует, что применяя схему вычитания, которая приведена на рис. 11.3, необходимо обеспечить погрешность установки коэффициентов передачи не более  $\Delta\alpha/\alpha = 0,5\%$ . Если применить схему, приведенную на рис. 11.2, то из формулы (11.5) следует, что значение отношения  $\Delta\alpha/\alpha$  должно быть не более 0,01%!

На рис. 11.4 представлена универсальная схема вычитания, предназначенная одновременно для суммирования и вычитания любого числа входных напряжений. Для обеспечения правильного режима ее функционирования необходимо, чтобы удовлетворялись заданные условия для коэффициентов передачи входных сигналов.

Проверку настройки коэффициентов передачи можно выполнить путем суммирования или вычитания нулевого входного напряжения.

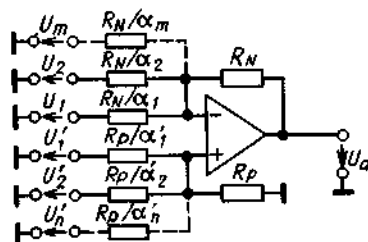


Рис. 11.4. Схема вычитания большого числа сигналов.

Выходное напряжение  $U_a = \sum_{i=1}^n \alpha'_i U'_i - \sum_{i=1}^m \alpha_i U_i$ .

Соотношение коэффициентов усиления:

$$\sum_{i=1}^n \alpha'_i = \sum_{i=1}^m \alpha_i.$$

Для вывода вышеприведенного соотношения для коэффициентов применим правило узлов на  $N$ -входе усилителя:

$$\sum_{i=1}^m \frac{U_i - V_N}{(R_N/\alpha_i)} + \frac{U_a - V_N}{R_N} = 0.$$

Из этого равенства следует, что

$$\sum_{i=1}^m \alpha_i U_i - V_N [\sum_{i=1}^m \alpha_i + 1] + U_a = 0.$$

Аналогичное соотношение может быть получено и для  $P$ -входа:

$$\sum_{i=1}^n \alpha'_i U'_i - V_P [\sum_{i=1}^n \alpha'_i + 1] = 0.$$

Если  $V_N = V_P$  и, кроме того, выполняется условие

$$\sum_{i=1}^m \alpha_i = \sum_{i=1}^n \alpha'_i, \quad (11.7)$$

то после вычитания двух приведенных выше выражений будем иметь

$$U_a = \sum_{i=1}^n \alpha'_i U'_i - \sum_{i=1}^m \alpha_i U_i. \quad (8)$$

При  $n = m = 1$  универсальная схема вычитания превращается в рассмотренную ранее схему рис. 11.3.

Входы описанных схем вычитания являются нагрузкой для источников входных напряжений. Для получения минимальных погрешностей необходимо, чтобы выходные сопротивления источников сигнала были достаточно малы. Если источники напряжения в свою очередь также являются схемами с отрицательными обратными связями на операционных усилителях, то это требование, как правило, выполняется. При других схемах источников входных напряжений может оказаться необходимым использовать преобразователи сопротивления в виде электрометрических усилителей, включаемых перед соответствующими входами. Полученная таким образом схема вычитания, называемая электрометрической, в основном используется в измерительной технике. Поэтому

она будет рассмотрена более подробно в гл. 25.

### 11.3. БИПОЛЯРНОЕ УСИЛИТЕЛЬНОЕ ЗВЕНО

Схема на рис. 11.5 служит для умножения входного напряжения на постоянную величину, значение которой в диапазоне  $\pm n$  может быть задано с помощью потенциометра  $R_2$ . Если этот потенциометр находится в крайнем правом положении (по схеме), то параметр  $q = 0$  и схема работает как инвертирующий усилитель с коэффициентом усиления  $A = -n$ . Номинал резистора  $R_1/(n-1)$  в этом случае не играет никакой роли, поскольку на нем нет падения напряжения.

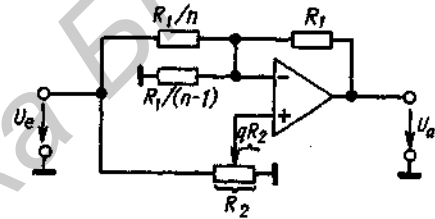


Рис. 11.5. Биполярное усилительное звено. Выходное напряжение  $U_a = n(2q - 1)U_i$ .

При  $q = 1$  все входное напряжение  $U_i$  поступает на неинвертирующий вход операционного усилителя. При этом падение напряжения на резисторе  $R_1/n$  равно нулю и схема работает в режиме неинвертирующего усилителя с коэффициентом усиления, равным  $n$ :

$$A = 1 + \frac{R_1}{R_1/(n-1)} = +n.$$

В промежуточных положениях движка потенциометра  $R_2$  коэффициент усиления звена определяется соотношением

$$A = n(2q - 1).$$

Этот коэффициент линейно зависит от  $q$  и поэтому может быть удобно реализован с помощью точного многооборотного потенциометра. Величина  $n$  определяет область изменения коэффициента передачи звена. Наименьшее возможное значение  $n$  есть 1. В этом случае сопротивление  $R_1/(n-1)$  становится ненужным.

## 11.4. СХЕМЫ ИНТЕГРИРОВАНИЯ

Наиболее важное значение для аналоговых вычислителей имеет применение операционных усилителей для реализации операций интегрирования. В общем случае интегратор описывается выражением

$$U_a(t) = K \int_0^t U_e(\tilde{t}) d\tilde{t} + U_a(t=0).$$

### 11.4.1. ИНВЕРТИРУЮЩИЙ ИНТЕГРАТОР

Интегратор на рис. 11.6 построен на основе инвертирующего усилителя, в котором резистор обратной связи  $R_N$  заменен конденсатором  $C$ . В этом случае выходное напряжение описывается выражением

$$U_a = \frac{Q}{C} = \frac{1}{C} \left[ \int_0^t I_C(\tilde{t}) d\tilde{t} + Q_0 \right],$$

где  $Q_0$  — величина заряда, которая была на конденсаторе к моменту начала интегрирования ( $t = 0$ ). Учитывая, что  $I_C = -U_e/R$ , можно записать

$$U_a = -\frac{1}{RC} \int_0^t U_e(\tilde{t}) d\tilde{t} + U_{a0}.$$

Постоянный член  $U_{a0}$  определяет начальное условие интегрирования:  $U_{a0} = U_a(t=0) = Q_0/C$ . С помощью специальных мер можно реализовать любые начальные условия.

Рассмотрим два особых случая. Если входное напряжение  $U_e$  постоянно, то изменение выходного сигнала описывается формулой

$$U_a = -(U_e/RC)t + U_{a0},$$

т.е. выходной сигнал линейно возрастает со временем. Поэтому рассмотренная схема оказывается пригодной для формирования пилообразного напряжения.

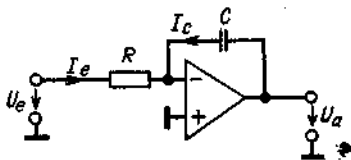


Рис. 11.6. Инвертирующий интегратор.

Выходное напряжение  $U_a = -(1/RC) \int_0^t U_e(\tilde{t}) d\tilde{t} + U_{a0}$ .

Если входной сигнал представляет собой переменное напряжение, изменяющееся по косинусоидальному закону, т.е.  $u_e = \hat{U}_e \cos \omega t$ , то формула для выходного напряжения будет иметь следующий вид:

$$\begin{aligned} U_a(t) &= -\frac{1}{RC} \int_0^t \hat{U}_e \cos \omega \tilde{t} d\tilde{t} + U_{a0} = \\ &= -\frac{\hat{U}_e}{\omega RC} \sin \omega t + U_{a0}. \end{aligned}$$

Как видно из этого выражения, амплитуда выходного сигнала обратно пропорциональна круговой частоте  $\omega$ . Амплитудно-частотная характеристика в логарифмическом масштабе имеет вид прямой с наклоном  $-6$  дБ на октаву. Это является простым критерием, с помощью которого можно определить, является ли схема интегратором.

Такая амплитудно-частотная характеристика интегратора может быть получена непосредственно при использовании символического представления реактивных сопротивлений в виде комплексных чисел:

$$\underline{A} = \underline{U}_a / \underline{U}_e = -(\underline{Z}_C / R) = -(1/j\omega RC). \quad (11.8)$$

Отсюда можно получить соотношение для расчета амплитуды выходного сигнала:

$$\hat{U}_a / \hat{U}_e = |\underline{A}| = 1/\omega RC.$$

Оценивая стабильность схемы, следует отметить, что в противоположность ранее рассмотренным схемам отрицательная обратная связь в этом случае вызывает фазовый сдвиг, т.е. коэффициент обратной связи будет комплексным:

$$\underline{k} = \frac{V_N}{\underline{U}_a} \Big|_{U_e=0} = \frac{j\omega RC}{1 + j\omega RC}. \quad (11.9)$$

Для высоких частот  $\underline{k} \rightarrow 1$  и его фазовый сдвиг будет нулевым. В этой частотной области к схеме предъявляются те же требования, что и к инвертирующему усилителю.

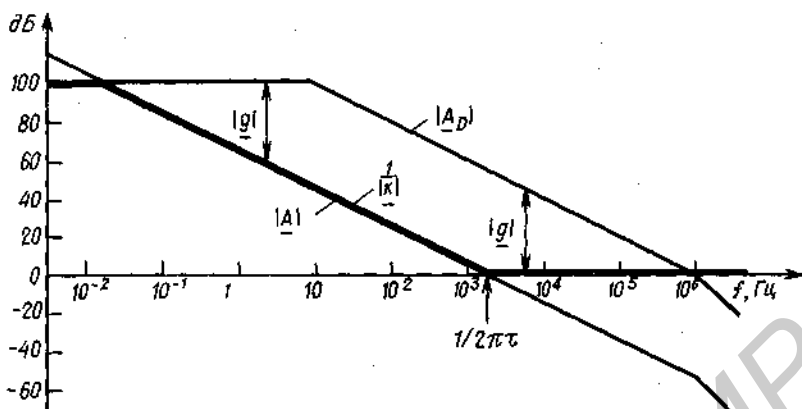


Рис. 11.7. Частотная характеристика коэффициента усиления цепи обратной связи  $\underline{g}$ .

лю с отрицательной обратной связью (см. гл. 7). Поэтому здесь также следует ввести коррекцию частотной характеристики. Для этого, как правило, используют усилитель с внутренней коррекцией, включенный по схеме интегратора.

Типичная частотная характеристика, необходимая для реализации операции интегрирования, приведена на рис. 11.7. Постоянная интегрирования  $\tau = RC$  принята равной 100 мкс. Из рис. 11.7 видно, что при этом максимальное усиление цепи обратной связи составит  $|\underline{g}| = |\underline{kA}_D| \approx 600$ , т.е.

будет обеспечена точность интегрирования  $1/|\underline{g}| \approx 0,2\%$ . В отличие от инвертирующего усилителя эта точность уменьшается не только для высоких, но и для низких частот.

При использовании реального операционного усилителя следует учитывать входной ток  $I_B$  при отсутствии сигнала и смещение нуля усилителя (наличие напряжения  $U_0$ ), поскольку влияние этих параметров увеличивается со временем. При установке нулевого входного напряжения  $U_e$  через конденсатор будет течь ток, обусловленный наличием указанных источников погрешностей:

$$I_C = (U_0/R) + I_B.$$

Вследствие этого будет изменяться выходное напряжение:

$$dU_a/dt = 1/C[(U_0/R) + I_B]. \quad (11.10)$$

При токе  $I_B$ , равном 1 мкА, выходное напряжение будет увеличиваться на 1 В каждую секунду, если  $C = 1$  мкФ. Из уравнения (11.10) следует, что при заданной постоянной времени вклад входного тока при отсутствии сигнала будет тем меньше, чем большее значение емкости  $C$  используется в интеграторе. Вклад  $U_0$  остается постоянным. Однако величина емкости конденсатора  $C$  не может быть выбрана произвольно большой. Поэтому значение его емкости следует выбирать так, чтобы влияние  $I_B$  не превысило влияние  $U_0$ . Для этого необходимо, чтобы выполнялось условие

$$I_B < U_0/R = U_0C/\tau.$$

Если нужно с помощью конденсатора емкостью 1 мкФ получить постоянную интегрирования  $\tau$ , равную 1 с, то необходимо использовать операционный усилитель, напряжение  $U_0$  которого не должно превышать 1 мВ, а входной ток при отсутствии сигнала должен быть не более

$$I_B = (1 \text{ мкФ} \cdot 1 \text{ мВ})/1 \text{ с} = 1 \text{ нА}.$$

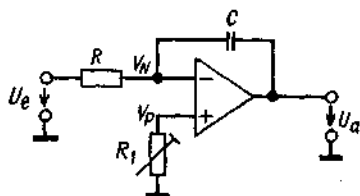


Рис. 11.8. Интегратор с компенсацией тока покая.

Операционный усилитель с биполярными транзисторами на входе вряд ли будет иметь такое низкое значение тока при отсутствии сигнала. Поэтому остается единственный выход — компенсировать этот ток (рис. 11.8). Величина сопротивления  $R_1$  должна быть того же порядка, что и сопротивление  $R$ . Падение напряжения на этом сопротивлении будет равно  $I R_1$ . Если  $U_c = 0$ , то вследствие того что  $V_N \approx V_P$ , через сопротивление  $R$  будет течь ток

$$I = V_N/R = I_B R/R = I_B.$$

При этом ток через конденсатор  $C$  будет равен нулю. Теперь остается скомпенсировать таким же образом небольшой сдвиг входных токов, соответствующий сдвигу входного напряжения, с помощью незначительного изменения сопротивления  $R_1$ . Нескомпенсированным остается лишь дрейф сдвига входных токов, который для операционных усилителей на биполярных транзисторах может быть достаточно большим. Поэтому лучше всего применить операционный усилитель с полевыми транзисторами на входе, для которого входной ток при отсутствии сигнала настолько мал, что нет необходимости в компенсации.

Еще один источник погрешности интегратора — ток утечки конденсатора обратной связи. У электролитических конденсаторов ток утечки порядка микроампер, поэтому их использование в интеграторах недопустимо. Можно рекомендовать для этих целей металобумажные конденсаторы, однако их использование при емкости свыше 10 мкФ крайне неудобно.

#### 11.4.2. ЗАДАНИЕ НАЧАЛЬНЫХ УСЛОВИЙ

Интегратор только тогда удобен, когда напряжение  $U_a(t=0)$  на его выходе можно задавать независимо от входного напряжения. Это можно получить с помощью дополнительных цепей, показанных на схеме рис. 11.9. Схема позволяет останавливать процесс интегрирования и задавать необходимые начальные условия.

Когда ключ  $S_1$  замкнут, а  $S_2$  разомкнут, эта схема работает так же, как цепь, изображенная на рис. 11.6: интегрируется на-

пряжение  $U_1$ . Если же теперь ключ  $S_1$  разомкнуть, то зарядный ток при идеальном интеграторе будет равен нулю, а выходное напряжение сохранит значение, соответствующее моменту выключения. Этот режим используется при прерывании интегрирования, когда на выходе интегратора необходимо поддерживать постоянное значение напряжения. Для задания начальных

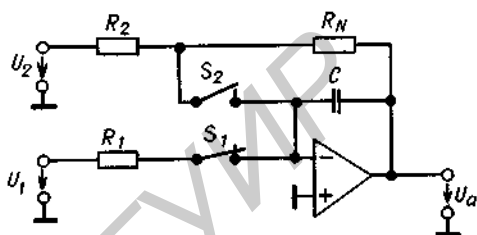


Рис. 11.9. Интегратор с тремя режимами работы: интегрированием, выдержкой и заданием начальных условий.

Начальные условия:  $U_a(t=0) = -(R_N/R_2)U_2$ .

условий следует разомкнуть ключ  $S_1$  и замкнуть ключ  $S_2$ . В этом режиме интегратор работает как инвертирующий усилитель с выходным напряжением

$$U_a = -(R_N/R_2)U_2.$$

Это напряжение устанавливается, однако, с определенной задержкой, величина которой определяется постоянной времени  $R_N C$ .

На рис. 11.10 приведена схема интегратора с электронной реализацией переключателей режимов работы. Полевые транзисторы  $T_1$  и  $T_2$  выполняют роль ключей  $S_1$  и  $S_2$  на схеме рис. 11.9. Транзисторы будут открыты при наличии соответствующих управляющих напряжений, больших нуля. Если управляющие напряжения отрицательны, транзисторы будут заперты. Более подробно функции переключателей на полевых транзисторах, а также роль диодов  $D_1 - D_6$  будут описаны в гл. 17.

Повторитель ОУ 2 предназначен для уменьшения постоянной времени установки начальных значений интегратора: вместо  $R_N C$  она будет равна гораздо меньшему значению  $R_{DS\text{откр}} C$ .



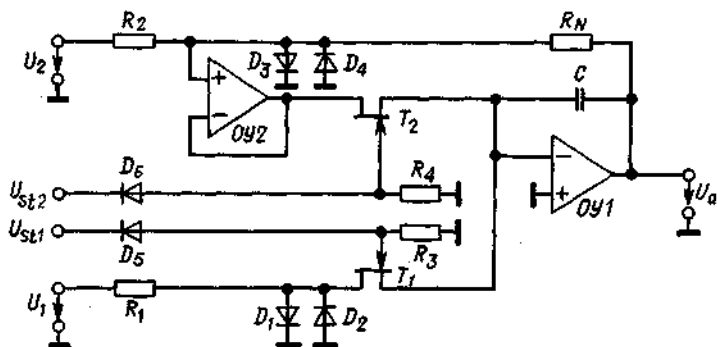


Рис. 11.10. Интегратор с электронным управлением.  
Начальные условия:  $U_a(t=0) = -(R_N/R_2) U_2$ .

### 11.4.3. СУММИРУЮЩИЙ ИНТЕГРАТОР

Подобно тому как на основе инвертирующего усилителя был реализован суммирующий усилитель, из простого интегратора можно сделать суммирующий (рис. 11.11). Приведенное выражение для

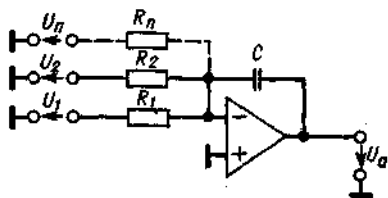


Рис. 11.11. Суммирующий интегратор.  
Выходное напряжение

$$U_a = -\frac{1}{RC} \int_0^t \left( \frac{U_1}{R_1} + \frac{U_2}{R_2} + \dots + \frac{U_n}{R_n} \right) dt + U_{c0}$$

выходного напряжения непосредственно следует из правила узлов, примененного к точке суммирования.

### 11.4.4. НЕИНВЕРТИРУЮЩИЙ ИНТЕГРАТОР

Для интегрирования без изменения знака к рассмотренному выше интегратору можно добавить инвертирующий усилитель. Схема другого варианта неинвертирующего интегратора показана на рис. 11.12. Схема в принципе состоит из простого RC-фильтра нижних частот, который используется в качестве интегрирующей цепочки, и включенного парал-

лельно ей преобразователя с внутренним отрицательным сопротивлением, равным  $-R$  (см. гл. 12). Для определения выходного напряжения воспользуемся правилом узлов для  $P$ -входа операционного усилителя:

$$(U_a - V_P)/R + (U_e - V_P)/R - C(dV_P/dt) = 0.$$

Если  $V_P = V_N = 1/2 U_a$ , то в результате получим

$$U_a = \frac{2}{RC} \int_0^t U_e(\bar{t}) dt.$$

Следует принять во внимание, что источник входного напряжения должен обладать очень низким внутренним сопротивлением, чтобы не нарушать режима работы преобразователя с отрицательным сопротивлением (NIC).

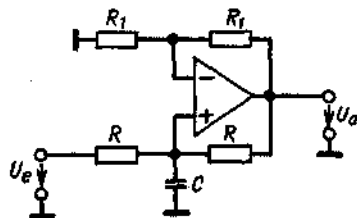


Рис. 11.12. Неинвертирующий интегратор.

Выходное напряжение  $U_a = (2/RC) \int_0^t U_e(\bar{t}) dt + U_{c0}$ .

При компенсации потерь с помощью такого преобразователя используются разности больших величин. Поэтому эта схема не обеспечивает такую же точность, как интегратор на рис. 11.6.

## 11.5. СХЕМЫ ДИФФЕРЕНЦИРОВАНИЯ

### 11.5.1. ПРИНЦИПИАЛЬНАЯ СХЕМА

Поменяв местами сопротивление и конденсатор в интеграторе на рис. 11.6, получим дифференциатор (рис. 11.13). Применение правила узлов для инвертирующего входа операционного усилителя в этом случае дает следующее соотношение:

$$C(dU_e/dt) + U_e/R = 0,$$

или

$$U_e = -RC(dU_e/dt). \quad (11.11)$$

При синусоидальном входном напряжении  $u_e = \hat{U}_e \sin \omega t$  получим на выходе напряжение

$$u_a = -\omega RC \hat{U}_e \cos \omega t.$$

Отсюда следует соотношение для отношения амплитуд выходного и входного сигналов:

$$\hat{U}_a/\hat{U}_e = |A| = \omega RC. \quad (11.12)$$

Амплитудно-частотная характеристика схемы дифференцирования в логарифмическом масштабе представляет собой прямую с наклоном +6 дБ на октаву. Дифференциатором в некоторой области частот будем называть схему, амплитудно-частотная характеристика которой имеет наклон +6 дБ на октаву.

Поведение амплитудной характеристики в частотной области можно определить с помощью формулы

$$\underline{A} = \underline{U}_a/\underline{U}_e = -R/\underline{Z}_C = -j\omega RC. \quad (11.13)$$

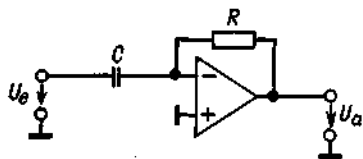


Рис. 11.13. Схема дифференцирования. Выходное напряжение  $U_a = -RC(dU_e/dt)$ .

Отсюда следует соотношение

$$|A| = \omega RC,$$

которое совпадает с формулой (11.12).

### 11.5.2. ПРАКТИЧЕСКАЯ РЕАЛИЗАЦИЯ

Практическая реализация дифференцирующей схемы, показанной на рис. 11.13, сопряжена с большими трудностями, поскольку отрицательная обратная связь при больших частотах входного сигнала вызывает фазовое опережение, составляющее около 90°:

$$\underline{k} = 1/(1 + j\omega RC). \quad (11.14)$$

Оно суммируется с фазовым опережением операционного усилителя, которое может составлять 90°. Оставшийся запас по фазе в этом случае равен нулю, и схема становится неустойчивой. Устранить этот недостаток можно путем уменьшения сдвига фаз в цепи обратной связи на высоких частотах, для чего достаточно включить последовательно с дифференцирующим конденсатором резистор  $R_1$ , как показано на рис. 11.14. Следует отметить, что введение такой коррекции практически не уменьшает диапазона рабочих частот схемы дифференцирования, так как на высоких частотах из-за снижения усиления в цепи обратной связи она все равно работает неудовлетворительно. Величину  $R_1 C$  (и, следовательно, граничную частоту  $f_1 RC$ -цепочки) целесообразно выбирать так, чтобы на этой частоте усиление цепи обратной связи составляло 1. (Для этого удобно воспользоваться амплитудно-частотной характеристикой универсального корректи-

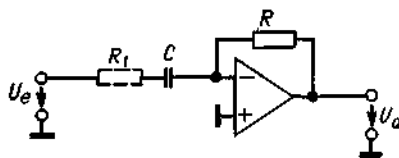


Рис. 11.14. Практическая реализация схемы дифференцирования.

Выходное напряжение  $U_a = -RC(dU_e/dt)$  при  $f \ll 1/2\pi R_1 C$ .

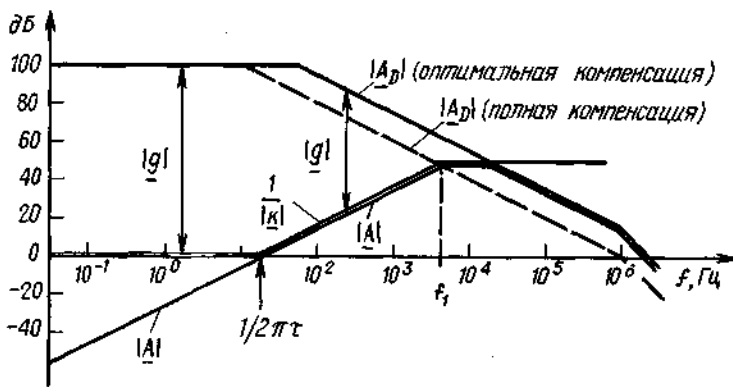


Рис. 11.15. Частотная характеристика коэффициента усиления цепи обратной связи.

$$f_1 = 1/\sqrt{17}2\pi\tau \text{ при } \tau = RC.$$

рующего усилителя, которая представлена на рис. 11.15 пунктирной линией.) При этом запас по фазе на частоте  $f_1$  составляет около  $45^\circ$ . Поскольку в усилителе вблизи этой частоты эффективность отрицательной обратной связи уменьшается, соответствующим уменьшением корректирующей емкости  $C_k$  можно добиться увеличения запаса по фазе до  $90^\circ$ .

Для экспериментального выбора оптимального значения корректирующей емкости можно подать на дифференциатор входное треугольное напряжение и уменьшать  $C_k$  до тех пор, пока на выходе не будет получено оптимально демпфированное прямоугольное напряжение.

### 11.5.3. СХЕМА ДИФФЕРЕНЦИРОВАНИЯ С ВЫСОКИМ ВХОДНЫМ СОПРОТИВЛЕНИЕМ

Входное сопротивление описанного выше дифференциатора имеет емкостной характер, что в некоторых случаях оказывается нежелательным. Так, например, если в качестве источника управляющего вход-

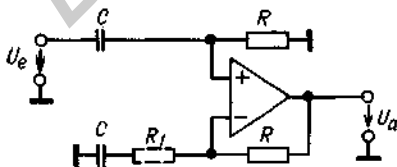


Рис. 11.16. Схема дифференцирования с высоким входным сопротивлением.

Выходное напряжение  $U_a = RC(dU_e/dt)$ .  
Полное входное сопротивление  $|Z_i| \geq R$ .

ного напряжения используется операционный усилитель, он может легко стать неустойчивым. С этой точки зрения дифференциатор, изображенный на рис. 11.16, является более подходящим. Его входное сопротивление на высоких частотах приближается к величине  $R$ .

Принцип действия этой схемы состоит в следующем. Переменное низкочастотное входное напряжение будет дифференцироваться на входной  $RC$ -цепочке. В этой области частот операционный усилитель работает как электрометрический усилитель с усилением  $A = 1$ .

Высокочастотное переменное входное напряжение будет полностью проходить через входную  $RC$ -цепочку и дифференцироваться с помощью охваченного отрицательной обратной связью усилителя. Если постоянные времени этих  $RC$ -цепочек достаточно большие, то области дифференцирования сигналов низких и высоких частот будут перекрываться.

Что касается обеспечения устойчивости, то здесь можно принять те же меры, что и в предыдущей схеме. Демпфирующий резистор  $R_1$  изображен на рис. 11.16 пунктирной линией.

### 11.6. РЕШЕНИЕ ДИФФЕРЕНЦИАЛЬНЫХ УРАВНЕНИЙ

Многие задачи описываются простыми дифференциальными уравнениями. Решение таких задач можно провести, реализуя исходное дифференциальное уравнение с помощью описанных аналоговых схем

и измеряя установившееся выходное напряжение. Чтобы не возникало проблемы устойчивости, следует так преобразовать исходное дифференциальное уравнение, чтобы можно было вместо дифференциаторов применять только интеграторы.

Поясним предлагаемый метод на примере следующего линейного дифференциального уравнения второго порядка:

$$y'' + k_1 y' + k_0 y = f(x). \quad (11.15)$$

Первый шаг состоит в замене независимой переменной  $x$  на время  $t$ :

$$x = t/\tau.$$

На основании правил дифференциального исчисления запишем

$$y' = (dy/dt)(dt/dx) = \tau \dot{y} \quad \text{и} \quad y'' = \tau^2 \ddot{y}.$$

После подстановки производных в исходное уравнение (11.15) получим

$$\tau^2 \ddot{y} + k_1 \tau \dot{y} + k_0 y = f(t/\tau). \quad (11.16)$$

Далее разрешим уравнение относительно производных:

$$k_0 y - f(t/\tau) = -\tau^2 \ddot{y} - k_1 \tau \dot{y}.$$

Следующий шаг состоит в умножении обеих частей уравнения на  $(-1/\tau)$  и интегрировании:

$$-(1/\tau) \int [k_0 y - f(t/\tau)] dt = \tau \dot{y} + k_1 y. \quad (11.17)$$

Стоящее слева от знака равенства выраже-

ние можно реализовать с помощью простого суммирующего интегратора. Его выходное напряжение является переменной состояния  $z_n$ , где  $n$  — порядок дифференциального уравнения, в данном случае равный двум. Таким образом,

$$z_2 = -(1/\tau) \int [k_0 y - f(t/\tau)] dt. \quad (11.18)$$

Будем пока считать, что выходная величина  $y$  известна.

Из формул (11.18) и (11.17) следует, что

$$z_2 = \tau \dot{y} + k_1 y. \quad (11.19)$$

Это дифференциальное уравнение можно решить аналогично уравнению (11.16). При этом получим

$$z_2 - k_1 y = \tau \dot{y},$$

$$-(1/\tau) \int [z_2 - k_1 y] dt = -\dot{y}. \quad (11.20)$$

Левая часть этого уравнения является переменной состояния  $z_1$ :

$$z_1 = -(1/\tau) \int [z_2 - k_1 y] dt. \quad (11.21)$$

Это выражение можно реализовать с помощью второго суммирующего интегратора. Подстановка выражения (11.21) в (11.20) дает уравнение для выходного сигнала:

$$\dot{y} = -z_1. \quad (11.22)$$

Поскольку здесь нет производных, преобразования закончены.

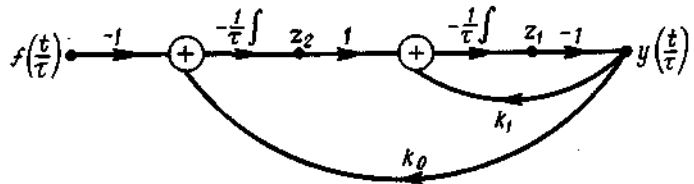


Рис. 11.17. Граф для решения дифференциального уравнения

$$y'' + k_1 y' + k_0 y = f(x).$$

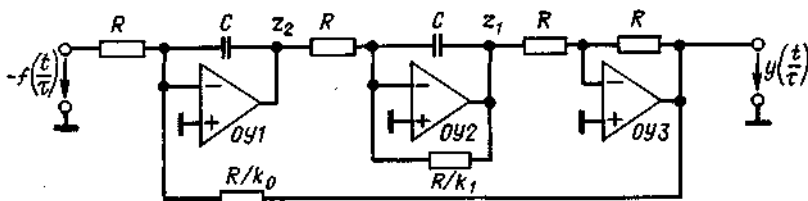


Рис. 11.18. Аналоговая схема решения дифференциального уравнения.

Необходимые для решения дифференциального уравнения вычислительные операции [формулы (11.18), (11.21) и (11.22)] можно наглядно представить в виде графа (рис. 11.17). Соответствующая этому графу аналоговая схема показана на рис. 11.18. Для того чтобы исключить из схемы дополнительный инвертирующий усилитель, предназначенный для получения выражения  $-k_1 y$  в формуле (11.21), было учтено, что  $z_1 = -y$  из (11.22).

## 11.7. ФУНКЦИОНАЛЬНЫЕ ПРЕОБРАЗОВАТЕЛИ

Часто возникает необходимость сформировать такое напряжение  $U_2$ , которое было бы функцией напряжения  $U_1$ , т.е.  $U_2 = f(U_1)$ , где функция  $f$  произвольна, например

$$U_2 = U_A \log(U_1/U_B),$$

или 
$$U_2 = U_A \sin(U_1/U_B).$$

Следует отметить, что зависимость между напряжениями может также быть задана в форме диаграмм или таблиц.

Для реализации таких зависимостей существуют три возможных способа. Можно применять либо физические эффекты, которые позволяют реализовать заданные зависимости, либо аппроксимировать их полиномиальными или степенными рядами. Ниже будет дано несколько примеров применения этих способов.

### 11.7.1. ЛОГАРИФМ

Логарифмический усилитель предназначен для получения выходного напряжения, которое пропорционально логарифму входного напряжения. Для этого можно

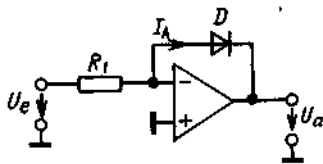


Рис. 11.19. Схема логарифмирования с диодом.  $U_a = -mU_T \ln(U_e/I_S R_1)$  при  $U_e > 0$ .

использовать характеристику диода, которая описывается следующим выражением:

$$I_A = I_S (e^{U_{AK}/mU_T} - 1), \quad (11.23)$$

где  $I_S$  — статический обратный ток;  $U_T$  — термический потенциал  $kT/e_0$ ;  $m$  — корректирующий множитель ( $1 < m < 2$ ). В рабочей области, где выполняется условие  $I_A \gg I_S$ , с достаточной степенью точности можно считать, что

$$I_A = I_S e^{U_{AK}/mU_T} \quad (11.24)$$

Отсюда следует, что

$$U_{AK} = mU_T \ln(I_A/I_S) \quad (11.25)$$

является искомой логарифмической функцией. Наиболее простой способ реализации этого соотношения состоит в использовании операционного усилителя с диодом в цепи обратной связи (рис. 11.19). Операционный усилитель преобразует входное напряжение  $U_e$  в ток  $I_A = U_e/R_1$  и одновременно выдает выходное напряжение  $U_a = -U_{AK}$ . При этом

$$\begin{aligned} U_a &= -mU_T \ln(U_e/I_S R_1) = \\ &= -mU_T \lg(U_e/I_S R_1), \quad (11.26) \\ U_a &= -(1 \dots 2) \cdot 60 \text{ мВ} \cdot \lg(U_e/I_S R_1) \end{aligned}$$

(при комнатной температуре).

Диапазон возможных рабочих напряжений ограничен двумя специфическими свойствами диодов. Они обладают паразитным омическим сопротивлением, на котором при большом токе падает существенное напряжение, приводящее к искажению логарифмической характеристики. Кроме того, множитель  $m$  зависит от тока. Поэтому удовлетворительная точность в этой схеме может быть получена при изменении входного напряжения в пределах двух декад.

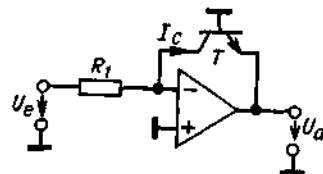


Рис. 11.20. Схема логарифмирования с транзистором.

$$U_a = -U_T \ln(U_e/I_E S R_1) \text{ при } U_e > 0.$$

Влияние множителя  $m$  можно исключить, применив вместо диода  $D$  транзистор  $T$  (рис. 11.20). Для коллекторного тока транзистора (при  $U_{CB} = 0$ ) справедливо соотношение

$$I_C = \alpha I_E = \alpha I_{ES} (e^{U_{BE}/mU_T} - 1).$$

Из [11.1] следует, что зависимости параметров  $\alpha$  и  $m$  от тока взаимно компенсируются. В этом случае можно записать

$$I_C = \gamma I_{ES} (e^{U_{BE}/U_T} - 1).$$

При этом коэффициент  $\gamma$  имеет слабую зависимость от тока, а его величина примерно равна 1. Тогда для  $U_{BE} > 0$  справедливо следующее соотношение:

$$I_C \approx I_{ES} e^{U_{BE}/U_T}. \quad (11.27)$$

Отсюда получим

$$U_{BE} = U_T \ln(I_C/I_{ES}). \quad (11.28)$$

С учетом этого выражения выходное напряжение логарифмического усилителя с транзистором будет иметь вид

$$U_a = -U_T \ln(U_e/I_{ES}R_1).$$

Поскольку зависящий от величины тока коэффициент отсутствует, этот логарифмический усилитель обладает гораздо более широким диапазоном рабочих токов, чем предыдущий. При надлежащем выборе транзистора коллекторный ток может принимать значения от пикоампер до миллиампер, т.е. диапазон его изменения составляет девять декад. Для построения логарифмирующих усилителей следует применять операционные усилители с очень малыми входными токами, чтобы полностью использовать этот диапазон.

Транзистор  $T$  повышает усиление цепи обратной связи устройства на величину своего коэффициента усиления. При этом

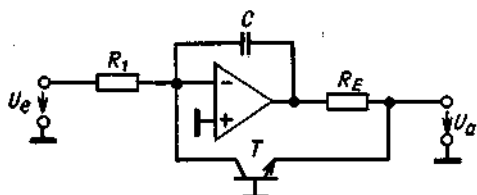


Рис. 11.21. Дополнительная частотная коррекция схемы логарифмирования.

схема становится склонной к генерации. Усиление по напряжению транзистора можно легко снизить, включив дополнительный резистор  $R_E$  в цепь его эмиттера (рис. 11.21). При выборе номинала этого резистора следует исходить из того, чтобы выход операционного усилителя не перегружался при максимальном значении выходного тока. Конденсатор  $C$  обеспечивает увеличение устойчивости схемы благодаря введению дифференцирующей отрицательной обратной связи. При этом надо всегда помнить, что верхняя граничная частота вследствие нелинейности характеристик транзистора снижается пропорционально величине выходного тока.

Основной недостаток описанного логарифмирующего усилителя состоит в весьма большой нестабильности его параметров. Это происходит из-за того, что  $U_T$  и  $I_{ES}$  сильно меняются с изменением температуры. При изменении температуры от 20 до 50°C напряжение  $U_T$  возрастает на 10%, тогда как обратный ток изменяется почти в 10 раз. Влияние обратного тока можно исключить, если сформировать дифференциальную схему с дополнительным логарифмирующим усилителем (рис. 11.22). В этой схеме дифференциальный усилитель на транзисторах  $T_1$  и  $T_2$  служит для логарифмирования. Для уяснения принципа действия схемы рассмотрим распределение токов в дифференциальном каскаде. На основании второго закона Кирхгофа запишем

$$U_1 + U_{BE2} - U_{BE1} = 0.$$

Из передаточных характеристик транзисторов следует, что

$$\begin{aligned} I_{C1} &= I_{ES} e^{U_{BE1}/U_T}, \\ I_{C2} &= I_{ES} e^{U_{BE2}/U_T}. \end{aligned}$$

Отсюда можно получить

$$I_{C1}/I_{C2} = e^{U_1/U_T} \quad (11.29)$$

Из схемы на рис. 11.22 получим следующие соотношения:

$$I_{C2} = U_e/R_1,$$

$$I_{C1} = U_{опор}/R_2,$$

$$U_1 = [R_4/(R_3 + R_4)] U_a.$$

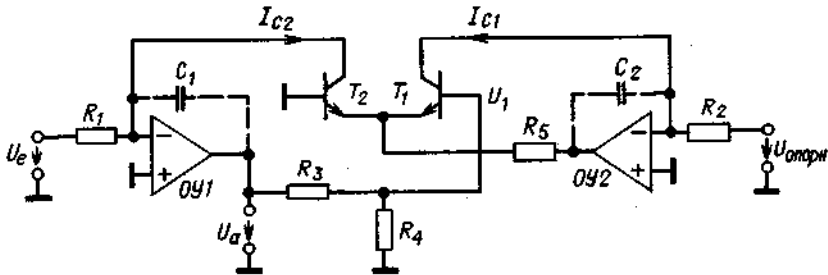


Рис. 11.22. Температурная компенсация схемы логарифмирования.

$$U_a = -U_T[(R_3 + R_4)/R_4] \ln(R_2 U_e / R_1 U_{\text{опорн}}) \text{ при } U_e, U_{\text{опорн}} > 0.$$

где резистор  $R_4$  не должен быть высокоомным. В результате получим выражение для выходного напряжения

$$U_a = -U_T[(R_3 + R_4)/R_4] \ln(R_2 U_e / R_1 U_{\text{опорн}}).$$

Величина сопротивления резистора  $R_5$  в это выражение не входит. Этот резистор выбирают таким, чтобы падение напряжения на нем не превышало выходного напряжения операционного усилителя ОУ 2. Частотную коррекцию обоих усилителей следует выполнять, как в предыдущей схеме. Конденсаторы  $C_1$  и  $C_2$  используются для дополнительной частотной коррекции.

Компенсация температурной зависимости  $U_T$  выполняется с помощью резистора  $R_4$ , имеющего положительный температурный коэффициент порядка 0,3%/К.

### 11.7.2. ЭКСПОНЕНТА

На рис. 11.23 показана схема функционального генератора, реализующего функцию  $\exp$ . Она аналогична схеме логарифмирующего усилителя (рис. 11.20). При наличии отрицательного входного напряжения через транзистор будет течь ток, со-

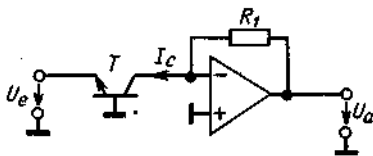


Рис. 11.23. Простой экспоненциальный генератор.

$$U_a = I_{ES} R_1 e^{-U_e / U_T} \text{ при } U_e < 0.$$

ответствующий формуле (11.27):

$$I_C = I_{ES} e^{U_{BE}/U_T} = I_{ES} e^{-U_e/U_T},$$

а на выходе функционального генератора появится напряжение

$$U_a = I_C R_1 = I_{ES} R_1 e^{-U_e/U_T}.$$

Как и в случае логарифмирующего усилителя, изображенного на рис. 11.22, для улучшения температурной стабильности предлагается использовать дифференциальную схему включения (рис. 11.24). Из формулы (11.29) следует, что

$$I_{C1}/I_{C2} = e^{U_e/U_T}.$$

Используя схему рис. 11.24, получим следующие соотношения для токов и напряжений:

$$I_{C1} = U_a / R_1,$$

$$I_{C2} = U_{\text{опорн}} / R_2,$$

$$U_1 = [R_4 / (R_3 + R_4)] U_e.$$

Произведя подстановку этих трех выражений в предыдущее выражение, получим формулу, описывающую выходное напряжение экспоненциального преобразователя:

$$U_a = (U_{\text{опорн}} R_1 / R_2) \cdot e^{[R_4 / (R_3 + R_4)] (U_e / U_T)}$$

Следует отметить, что ток  $I_{ES}$  в формулу не входит, если подобрана пара транзисторов с достаточно близкими параметрами. Сопротивление резистора  $R_5$ , также не входящее в формулу, служит для ограничения тока через дифференциальный каскад на транзисторах  $T_1$  и  $T_2$ . Величина этого тока не влияет на результат, пока операционный усилитель ОУ 2 работает в пределах своего динамического диапазона.

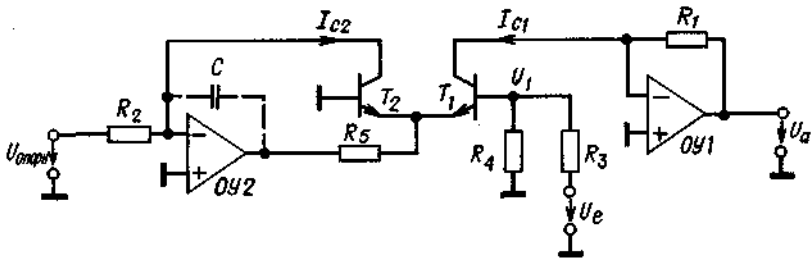


Рис. 11.24. Экспоненциальный генератор с термокомпенсацией.

$$U_a = (U_{\text{опорн}} R_1 / R_2) e^{[R_4 / (R_3 + R_4)] (U_e / U_T)} \text{ при } U_{\text{опорн}} > 0.$$

Описанные выше экспоненциальные преобразователи позволяют представить результат в следующей форме:

$$y = e^{ax}.$$

Используя известное математическое соотношение

$$b^{ax} = (e^{\ln b})^{ax} = e^{ax \ln b},$$

можно получить аналогичные функции с любым основанием  $b$ :

$$y = b^{ax}.$$

Для этого входной сигнал  $x$  следует сначала усилить, задав коэффициент усиления, равный  $\ln b$ , а затем подать на экспоненциальный преобразователь.

### 11.7.3. ВЫЧИСЛЕНИЕ СТЕПЕННЫХ ФУНКЦИЙ С ПОМОЩЬЮ ЛОГАРИФМОВ

Решение степенного уравнения вида

$$y = x^a$$

для  $x > 0$  можно получить с помощью логарифмических усилителей и экспоненциальных функциональных генераторов, используя тождество

$$x^a = (e^{\ln x})^a = e^{a \ln x}.$$

Схема решения степенного уравнения показана на рис. 11.25. В этой схеме используется логарифмический усилитель (рис. 11.22) и экспоненциальный преобразователь (рис. 11.24), в котором  $R_3 = 0$ ,  $R_4 = \infty$  и  $R_1 = R_2$ . При этом получим вы-

ходное напряжение

$$\begin{aligned} U_a &= U_{\text{опорн}} e^{[a U_T \ln(U_e / U_{\text{опорн}})] / U_T} = \\ &= U_{\text{опорн}} (U_e / U_{\text{опорн}})^a. \end{aligned}$$

Поскольку опорное напряжение  $U_{\text{опорн}}$  в последнем уравнении является множителем, при схемной реализации следует обеспечить его высокую температурную стабильность.

Описанный выше метод решения степенного уравнения справедлив лишь для положительных значений входных напряжений. Для целых степеней  $a$  решение существует также в случае, если входные сигналы биполярны. При этом следует применять схемы умножения напряжений, которые описаны в разд. 11.8.

### 11.7.4. ФУНКЦИИ SIN X И COS X

Синусный преобразователь предназначен для реализации выражения

$$U_a = \hat{U}_a \sin [(\pi/2)(U_e / \hat{U}_e)] \quad (11.30)$$

в диапазоне изменения входного напряжения  $-\hat{U}_e \leq U_e \leq +\hat{U}_e$ . Для малых значений входного напряжения можно записать

$$U_a = \hat{U}_a (\pi/2)(U_e / \hat{U}_e).$$

Целесообразно выбирать значение амплитуды  $\hat{U}_a$  так, чтобы вблизи нуля выполнялось условие  $U_a = U_e$ . В этом случае  $\hat{U}_a$  выбирается в соответствии с соотношением

$$\hat{U}_a = (2/\pi) \hat{U}_e. \quad (11.31)$$

Следовательно, при малых значениях входного напряжения синусный преобразова-



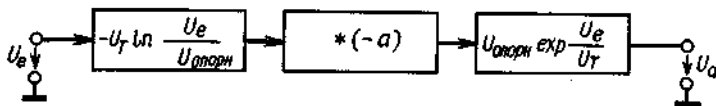


Рис. 11.25. Степенная функция.

$$U_a = U_{опори} (U_e/U_{опори})^{\gamma}$$

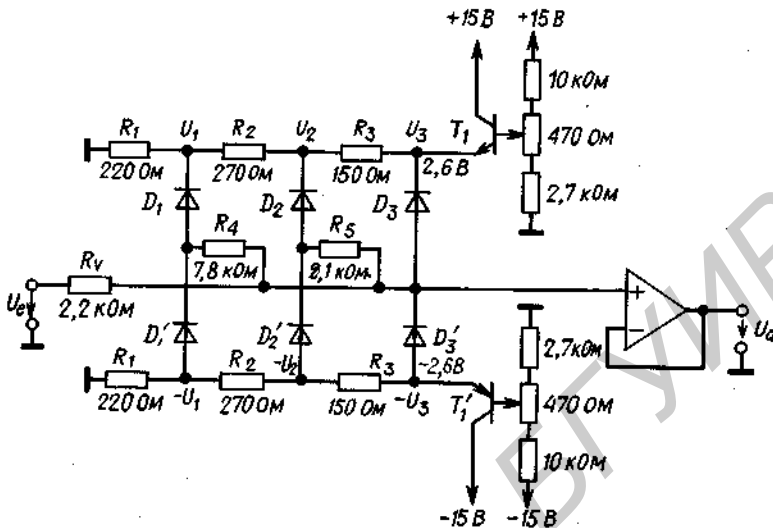


Рис. 11.26. Схема реализации синусной функции с  $2n = 6$  точками излома.

$$U_a \approx (2/\pi) \hat{U}_e \sin[(\pi/2)(U_e/\hat{U}_e)] \text{ при } \hat{U}_e = 5 \text{ В.}$$

тель должен иметь коэффициент передачи, равный 1, который при больших значениях напряжения должен уменьшаться. Схема, удовлетворяющая этим требованиям, приведена на рис. 11.26. Она основана на принципе кусочной аппроксимации.

При малых значениях входного напряжения все диоды заперты и выходное напряжение, как и требовалось, равно входному ( $U_a = U_e$ ). При достижении выходным напряжением значения  $U_1$  диод  $D_1$  открывается. Теперь выходное напряжение  $U_a$  будет нарастать медленнее входного, так как резисторы  $R_0$  и  $R_1$  образуют делитель напряжения. Когда выходное напряжение станет больше  $U_2$ , подключится дополнительное плечо делителя напряжения ( $R_5$ ) и коэффициент передачи входного сигнала еще уменьшится. Наконец, диод  $D_3$  служит для аппроксимации синусной характеристики касательной в точке максимума. Соответствующие диоды  $D'_1 - D'_3$  предназначены для аналогичной аппроксимации характеристики при отрицательных входных напряжениях. Следует учитывать,

что диоды будут отпираться не мгновенно, а в соответствии с их экспоненциальными характеристиками; это позволяет реализовать синусную характеристику с достаточно малой погрешностью при небольшом числе диодов.

Для расчета параметров схемы необходимо сначала задать точки излома аппроксимирующей кривой с кусочно-постоянным наклоном. Можно показать, что первые  $n$  нечетных гармоник будут отсутствовать, если положения  $2n$  точек излома будут удовлетворять следующему соотношению [11.2]:

$$U_{ek} = \pm [2k/(2n + 1)] \hat{U}_e, \quad 0 < k \leq n. \quad (11.32)$$

Соответствующие им значения выходного напряжения с учетом выражений (11.30) и (11.31) определяются формулой

$$U_{ak} = \pm (2/\pi) \hat{U}_e \sin[\pi k/(2n + 1)], \quad 0 < k \leq n. \quad (11.33)$$

Наклон соответствующих аппроксимирующих отрезков равен

$$m_k = \frac{U_{a(k+1)} - U_{ak}}{U_{e(k+1)} - U_{ek}} = \frac{2n+1}{\pi} \left[ \sin \frac{\pi(k+1)}{2n+1} - \sin \frac{\pi k}{2n+1} \right]. \quad (11.34)$$

Как уже отмечалось, в точке максимума ( $k = n$ ) аппроксимирующий отрезок горизонтален, т.е.  $m = 0$ . Коэффициент  $m_0$ , определяющий наклон начального участка, выбран равным единице.

Вследствие симметрии аппроксимирующей характеристики четные гармоники в выходном сигнале будут отсутствовать. Учитывая влияние эффективных значений нечетных гармоник, можно теоретически оценить погрешность аппроксимации. Так, погрешность не превышает 1,8% для  $2n = 6$  точек излома, 0,8% для  $2n = 12$ . В результате сглаживания аппроксимирующей кривой, обусловленного реальными характеристиками диодов, фактические значения погрешностей будут еще меньше. Покажем это на реальном примере.

Треугольное напряжение с максимальным значением  $U_a = 5$  В необходимо преобразовать в синусоидальное напряжение. Из формулы (11.31) получим значение для амплитуды выходного сигнала  $\dot{U}_a = 3,18$  В; при этом наклон нулевых участков, как и требовалось, будет точно равен единице. Выберем для аппроксимации  $2n = 6$  точек излома кривой. С помощью формулы (11.33) вычислим соответствующие значения напряжения входного сигнала, при которых изменяется наклон кривой. Они равны  $\pm 1,4$ ,  $\pm 2,5$  и  $\pm 3,1$  В. Учитывая реальные характеристики диодов, следует скорректировать полученные значения напряжения так, чтобы начальный момент открывания диодов наступал при входном напряжении, меньшем на 0,5 В. Окончательно получаем  $U_1 = 0,9$  В,  $U_2 = 2,0$  В и  $U_3 = 2,6$  В. Значения сопротивлений резисторов  $R_1$ ,  $R_2$  и  $R_3$ , определяющих коэффициент передачи входного сигнала, приведены на схеме рис. 11.26. Эмиттерные повторители на транзисторах  $T_1$  и  $T_1'$  служат в качестве источников напряжения для

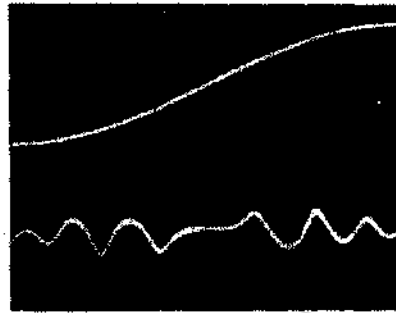


Рис. 11.27. Зависимость выходного напряжения и напряжения ошибки (увеличенного в 50 раз) от величины входного сигнала. Масштаб: по вертикали — 2 В/дел, по горизонтали — 1 В/дел.

установки напряжения  $U_3$  и одновременно для температурной компенсации прямого напряжения диодов.

Наклоны трех участков определим с помощью формулы (11.34):  $m_1 = 0,78$ ,  $m_2 = 0,43$  и  $m_3 = 0$ . Значение сопротивления резистора  $R_0$  выберем равным 2,2 кОм. Пренебрегая внутренним сопротивлением цепей делителя напряжения, можно записать

$$m_1 = R_4 / (R_0 + R_4),$$

откуда получим значение сопротивления  $R_4 = 7,8$  кОм. Расчет сопротивления  $R_3$  производится на основании формулы

$$m_2 = (R_5 \parallel R_4) / [R_0 + (R_5 \parallel R_4)].$$

Вычисленное значение  $R_3$  равно 2,1 кОм.

Для точной настройки схемы применяется заграждающий фильтр (см. разд. 13.9), выделяющий основную гармонику, и исследуются осциллограммы напряжения сигнала ошибки. Оптимум достигается тогда, когда максимальные значения сигнала ошибки будут равны (рис. 11.27). Измеренный коэффициент искажений составляет 0,42%, что оказывается значительно меньше теоретического значения для диодов с идеальными характеристиками.

#### Применение степенных рядов

Другой способ аппроксимации функции  $\sin x$  состоит в ее представлении в виде сте-

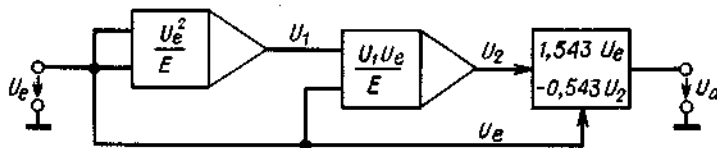


Рис. 11.28. Аппроксимация синусоидальной функции рядом.

$$U_a \approx \hat{U}_e \sin[(\pi/2)(U_e/\hat{U}_e)] \text{ при } \hat{U}_e = E$$

пенного ряда:

$$\sin x = x - x^3/3! + x^5/5! - + \dots$$

Для уменьшения затрат обычно используют только два первых члена ряда, что приводит к появлению погрешности воспроизведения функции. Ограничив изменение аргумента диапазоном  $-\pi/2 \leq x \leq +\pi/2$ , можно минимизировать эту погрешность, несколько изменив значения коэффициентов разложения [11.3]:

$$\sin x \approx y = 0,9825x - 0,1402x^3. \quad (11.35)$$

В этом случае погрешность для значений  $x = 0, \pm 0,96, \pm \pi/2$  равна нулю, а между этими точками абсолютная ошибка не превышает 0,57% амплитуды. Коэффициент нелинейных искажений составляет 0,6%. Он может быть уменьшен с помощью незначительного изменения коэффициентов до 0,25%, что оказывается несколько лучше, чем при кусочной аппроксимации для  $2 \times 3$  точек излома, рассмотренной выше. Влияние погрешностей в точках излома кривой оказывается весьма существенным, если выходной сигнал будет подвергаться дифференцированию.

Для схемотехнической реализации положим

$$x = (\pi/2)(U_e/\hat{U}_e), \\ y = U_a/\hat{U}_a.$$

Далее будем считать, что  $\hat{U}_a = \hat{U}_e$ ; тогда из формулы (11.35) следует, что

$$U_a = 1,543 U_e - \\ - 0,543 (U_e^3/\hat{U}_e^2) \approx \hat{U}_e \sin[(\pi/2)(U_e/\hat{U}_e)].$$

Блок-схема реализации этого уравнения приведена на рис. 11.28. При этом в качестве амплитуды входного сигнала  $\hat{U}_e$  была выбрана константа  $E$  блока умножения. С блоками умножения мы познакомимся в следующем разделе.

### Дифференциальный усилитель

Еще один способ синусоидальной аппроксимации основан на том, что функция гиперболического тангенса ( $\text{th } x$ ) для малых значений  $x$  близка к функции  $\sin x$ . Эта функция может быть достаточно просто реализована с помощью дифференциального усилителя, изображенного на рис. 11.29. Как было показано в разд. 11.7.1, для дифференциального усилителя из формулы (11.29) следует, что

$$I_{C1}/I_{C2} = e^{U_e/UT}, \\ I_{C1} + I_{C2} \approx I_E.$$

Используя эти соотношения, получим

$$I_{C1} - I_{C2} = \frac{e^{(U_e/UT)} - 1}{e^{U_e/UT} + 1} I_E = I_E \text{th}(U_e/2UT). \quad (11.36)$$

Операционный усилитель формирует разность коллекторных токов в соответствии с соотношением

$$U_a = R_2(I_{C1} - I_{C2}).$$

Отсюда следует, что

$$U_a = I_E R_2 \text{th}(U_e/2UT). \quad (11.37)$$

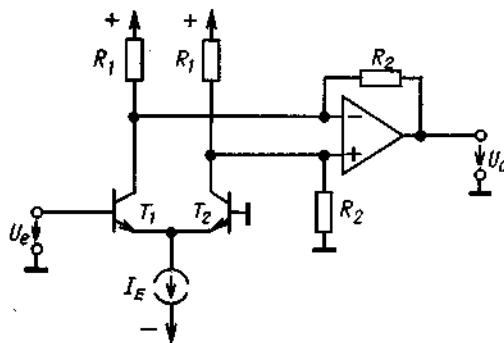


Рис. 11.29. Аппроксимация синусоидальной функции с помощью дифференциального усилителя.

$$U_a \approx I_E R_2 \sin[(\pi/2)(U_e/\hat{U}_e)] \text{ при } \hat{U}_e = 2,3UT.$$

Эту функцию приближенно при  $-\pi/2 \leq x \leq +\pi/2$  можно интерпретировать как синус:

$$U_a = \hat{U}_a \sin[(\pi/2)(U_e/\hat{U}_e)].$$

Качество аппроксимации синусной характеристики зависит от выбора значения  $\hat{U}_e$ . Хорошая аппроксимация может быть получена, если выбрать  $\hat{U}_e = 2,8 U_T \approx 72$  мВ. При этом погрешность воспроизведения функции минимальна, а амплитуда выходного сигнала равна  $0,86 I_E R_2$ . Абсолютная ошибка составляет при этом не более 3% амплитудного значения, причем максимальное значение ошибки принимает на краях заданного диапазона. Обрезав вершины аппроксимирующей функции с помощью двух диодов, можно уменьшить коэффициент искажений с 1,3% примерно до 0,4%.

### Функция $\cos x$

Функция  $\cos x$  при изменении аргумента в диапазоне  $0 \leq x \leq \pi$  может быть реализована с помощью уже описанной схемы, используемой для формирования функции  $\sin x$ . Для этого требуется, чтобы значения входного сигнала находились в диапазоне от 0 до  $U_{e\text{макс}}$  и было сформировано вспомо-

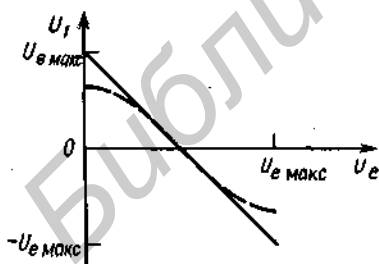


Рис. 11.30. График вспомогательного напряжения для реализации косинусной функции, изображенной пунктиром.

гательное напряжение

$$U_1 = U_{e\text{макс}} - 2U_e. \quad (11.38)$$

Из рис. 11.30 видно, что при этом сразу получается первое приближение для функции  $\cos x$ . Скругление прямой в областях максимума и минимума выполняется с помощью блока формирования функции  $\sin x$  (рис. 11.31). Как видно из рисунка, для этого дополнительно нужно использовать одну простую схему суммирования.

### Одновременное формирование функций $\sin x$ и $\cos x$ для аргумента, изменяющегося в диапазоне $-\pi \leq x \leq \pi$

Описанные до сих пор устройства позволяют формировать функции  $\sin x$  и  $\cos x$  для одного полупериода. Если же изменение аргумента превышает период, то для реализации указанных функций используют их первое приближение в виде треугольной функции, которое затем сглаживается с помощью вышеупомянутых устройств. Вид треугольных напряжений показан на рис. 11.32.

Напряжение  $U_1$  служит для аппроксимации функции  $\cos x$ . Для входного напряжения  $U_e$ , большего нуля, оно идентично напряжению  $U_1$  на рис. 11.30. При  $U_e < 0$  оно представляет собой зеркальное отображение относительно оси  $U_e$ . Для его описания можно использовать выражение (11.38), заменив  $U_e$  на  $|U_e|$ :

$$U_1 = U_{e\text{макс}} - 2|U_e|. \quad (11.39)$$

Более сложно описывается функция  $\sin x$ . Для ее представления следует рассмотреть три области изменения входного напряжения:

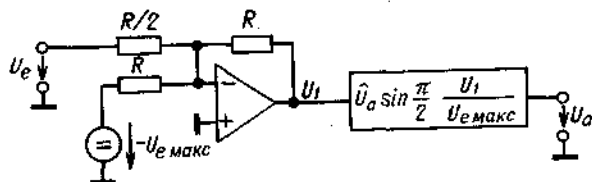
$$-2(U_e + U_{e\text{макс}})$$

при  $-U_{e\text{макс}} \leq U_e \leq -1/2 U_{e\text{макс}}$ , (11.40а)

$$U_2 = 2U_e$$

Рис. 11.31. Реализация косинусной функции с помощью схемы синусной функции.

$$U_a = \hat{U}_a \cos[\pi(U_e/U_{e\text{макс}})] \text{ при } 0 \leq U_e \leq U_{e\text{макс}}.$$



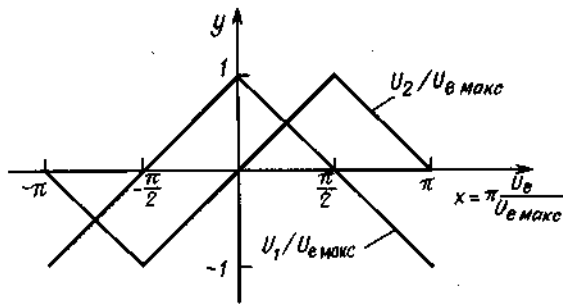


Рис. 11.32. Графики вспомогательных напряжений для реализации синусоидальной и косинусоидальной функций в диапазоне  $-\pi \leq x \leq \pi$ .

$$\text{при } -\frac{1}{2} U_{e \text{ макс}} \leq U_e \leq \frac{1}{2} U_{e \text{ макс}}, \quad (11.40б)$$

$$-2(U_e - U_{e \text{ макс}})$$

$$\text{при } \frac{1}{2} U_{e \text{ макс}} \leq U_e \leq U_{e \text{ макс}}, \quad (11.40в)$$

При реализации таких функций лучше всего использовать точные функциональные преобразователи, описанные ниже.

### 11.7.5. ПЕРЕСТРАИВАЕМЫЕ ФУНКЦИОНАЛЬНЫЕ СХЕМЫ

На рис. 11.26 была показана диодная схема для кусочной аппроксимации функций многоугольниками. Расчет таких схем может быть выполнен только приближенно, так как нужно принимать во внимание прямое напряжение диодов и их взаимное

влияние. Кроме того, наклоны аппроксимирующих участков уже заданы структурой схемы. Поэтому такие схемы могут использоваться для оптимальной аппроксимации конкретных функций и не поддаются простой перестройке.

На рис. 11.33 приведена схема, которая позволяет с помощью отдельных потенциометров устанавливать точки излома аппроксимирующей кривой и наклон отдельных ее участков. Ветвь схемы, в которой используются операционные усилители ОУ 1 и ОУ 2, предназначена для задания параметров одного участка при положительном значении входного напряжения, а ветвь, в которую входят усилители ОУ 5 и ОУ 6, — для отрицательного напряжения. Усилитель ОУ 4 задает наклон аппроксимирующей кривой в нуле.

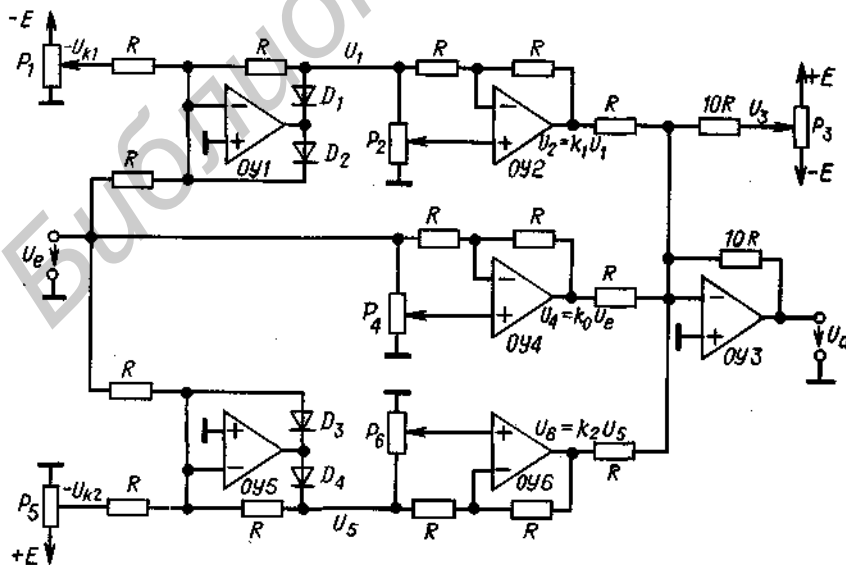


Рис. 11.33. Настраиваемая функциональная схема.

Необходимое для аппроксимации число участков задается путем дополнительного включения в схему нужного числа ветвей.

Усилители ОУ 2, ОУ 4 и ОУ 6 представляют собой биполярные передаточные звенья с  $n = 1$  (см. схему на рис. 11.5). Коэффициент их усиления может быть установлен в диапазоне  $-1 \leq k \leq +1$  с помощью соответствующего потенциометра. Выходные напряжения суммируются с помощью операционного усилителя ОУ 3. К ним нужно добавить постоянное напряжение, величина которого регулируется потенциометром  $P_3$ .

При малых значениях входного напряжения работает только усилитель ОУ 4. Его вклад в выходное напряжение равен

$$U_4 = k_0 U_e.$$

Напряжения  $U_1$  и  $U_5$  в этом случае равны нулю, так как диоды  $D_1$  и  $D_4$  закрыты, а усилители ОУ 1 и ОУ 5 замкнуты открытыми диодами  $D_2$  и  $D_3$ .

Когда входное напряжение превысит уровень  $U_{k1}$ , диод  $D_1$  открывается и напряжение на выходе усилителя ОУ 1 будет равно

$$U_1 = -(U_e - U_{k1}) \text{ при } U_e \geq U_{k1} \geq 0.$$

Усилитель ОУ 1 работает в режиме однополупериодного выпрямителя с положительным смещением  $U_{k1}$ . Аналогично ведет себя усилитель ОУ 5 для отрицательного входного напряжения:

$$U_5 = -(U_e - U_{k2}) \text{ для } U_e \leq U_{k2} \leq 0.$$

Для задания наклона выходного напряжения  $U_a$  схемы можно записать следующее

соотношение:

$$m = \frac{\Delta U_a}{\Delta U_e} = 10 \times$$

$$\times \begin{cases} -k_0 + k_1 + \dots + k_m \text{ при } U_e > U_{km} > 0, \\ -k_0 + k_1 \text{ при } U_e > U_{k1} > 0, \\ -k_0 \text{ при } U_{k2} < U_e < U_{k1}, \\ -k_0 + k_2 \text{ при } U_e < U_{k2} < 0, \\ -k_0 + k_2 + \dots + k_n \text{ при } U_e < U_{kn} < 0. \end{cases} \quad (11.41)$$

В качестве примера рассмотрим форму напряжений для реализации функции  $U_2$  из рис. 11.32. Изломы находятся в точках  $U_{k1} = 1/2 U_{e\text{макс}}$  и  $U_{k2} = -1/2 U_{e\text{макс}}$ . Наклон нулевого сегмента, согласно формуле (11.40б), должен быть равен  $+2$ . Отсюда получаем значение  $k_0 = 0,2$ . Для положительных входных напряжений за точкой перегиба необходимо обеспечить наклон с  $m = -2$ . Из формулы (11.41) для этого участка получим

$$m = 10(-k_0 + k_1),$$

откуда  $k_1 = 0,4$ . Аналогично получим  $k_2 = -0,4$ . Результирующие графики напряжений приведены на рис. 11.34.

Настройка схемы для аппроксимации заданной функции выполняется достаточно просто даже тогда, когда в распоряжении имеются только некалиброванные потенциометры. Для этого сначала устанавливают максимальные значения всех напряжений, соответствующих точкам излома и наклонам участков. После этого задают входное напряжение  $U_e$ , равное нулю. В этом случае  $|U_e| < |U_{k1}|$ , и можно устанавливать начальное значение напряжения

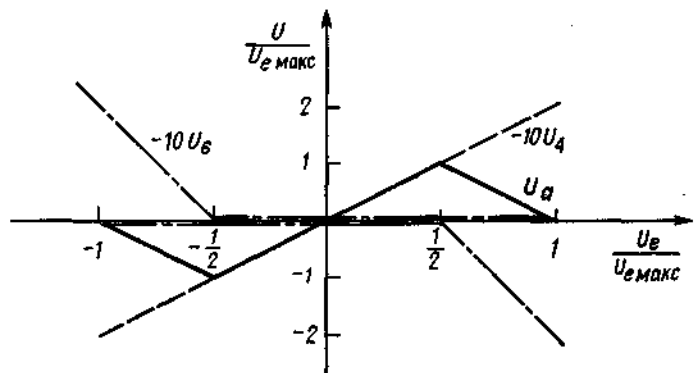


Рис. 11.34. Графики линейно изменяющихся напряжений для получения напряжения  $U_2$  (рис. 11.32).

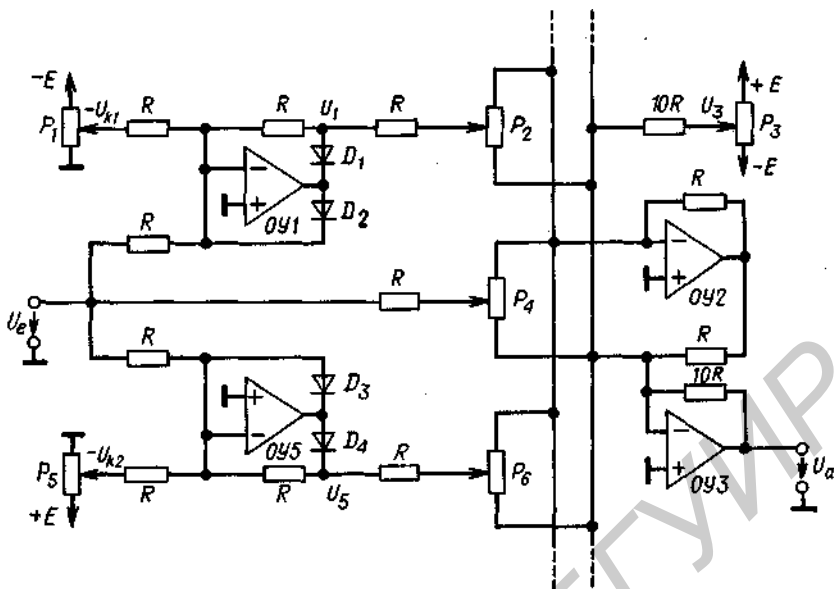


Рис. 11.35. Упрощенная настраиваемая функциональная схема.

аппроксимирующей кривой в нуле ( $U_a(0)$ ) с помощью потенциометра  $P_3$ . После этого задают входное напряжение  $U_e = U_{k1}$  и с помощью потенциометра  $P_4$  устанавливают необходимую величину выходного напряжения  $U_a(U_{k1})$ . Таким образом задают коэффициент  $k_0$ , затем настраивают  $P_1$  до тех пор, пока не начнет изменяться выходное напряжение. Теперь потенциометр  $P_1$  настроен на точку излома  $U_{k1}$ . Затем устанавливают входное напряжение  $U_e$ , соответствующее следующей точке перегиба (в данном примере конечная точка), и подстройкой  $P_2$  добиваются необходимого значения выходного напряжения  $U_a$ . Таким образом задают коэффициент  $k_1$ . Аналогичные действия выполняют для всех остальных точек перегиба.

В случае когда для настройки исполь-

зуются некалиброванные потенциометры, можно провести упрощение схемы. Биполярные передаточные звенья можно заменить обычными потенциометрами, как показано на рис. 11.35, где они включены на входе схемы вычитания. Эта схема построена в соответствии со структурой, показанной на рис. 11.2, на операционных усилителях ОУ 2 и ОУ 3.

## 11.8. АНАЛОГОВЫЕ СХЕМЫ УМНОЖЕНИЯ

Мы уже ознакомились со схемами сложения, вычитания, дифференцирования, интегрирования и умножения на постоянный коэффициент. Ниже будут изложены основные принципы умножения и деления двух переменных напряжений.

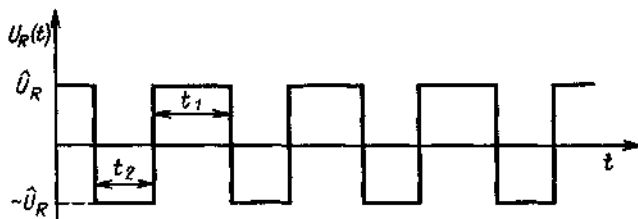


Рис. 11.36. Прямоугольное напряжение для временного деления.

### 11.8.1. МЕТОД ВРЕМЕННОГО РАЗДЕЛЕНИЯ

При временном разделении применяются прямоугольные колебания постоянной частоты  $f$ , амплитуда которых пропорциональна первому входному напряжению, а разность длительностей положительной и отрицательной полувольт ( $t_1 - t_2$ ) пропорциональна второму входному напряжению (рис. 11.36).

С помощью фильтра нижних частот формируется среднее значение этого напряжения. Если

$$\bar{U}_R = U_1, \quad t_1 - t_2 = kU_2 \text{ и } t_1 + t_2 = 1/f,$$

то для среднего значения напряжения можно записать

$$\bar{U}_R = [1/(t_1 + t_2)] \int_0^{t_1+t_2} U_R(t) dt =$$

$$= f \left[ \int_0^{t_1} U_1 dt + \int_{t_1}^{t_1+t_2} (-U_1) dt \right], \quad \text{или}$$

$$\bar{U}_R = fU_1(t_1 - t_2) = fU_1kU_2 = KU_1U_2.$$

Проблемой, возникающей при использовании этого метода, является расчет фильтра нижних частот. Он должен быть рассчитан так, чтобы вклад сигнала прямоугольной формы в выходное напряжение был мини-

мальным. Но с другой стороны, полоса пропускания фильтра должна быть достаточно широкой.

На рис. 11.37 приведена блок-схема временного разделения. Изменение скважности импульсов выполняется с помощью компаратора, в котором входное напряжение  $U_2$  сравнивается с выходным напряжением генератора треугольного сигнала. Величины  $t_1$  и  $t_2$  показаны на рис. 11.38. Исходя из уравнения треугольного сигнала

$$U_D(t) = (4\hat{U}_D/T)t \text{ при } 0 \leq t \leq T/4,$$

получим

$$t_2 = 2[(T/4) - (U_2T/4\hat{U}_D)]$$

$$\text{и} \quad t_1 - t_2 = (T/\hat{U}_D)U_2.$$

При этом среднее значение напряжения на выходе фильтра нижних частот будет равно

$$\bar{U}_R = fU_1(T/\hat{U}_D)U_2 = U_1U_2/\hat{U}_D.$$

Устройство функциональных преобразователей, используемых для умножения напряжений, будет описано в следующих разделах:

Генератор треугольного сигнала — разд. 18.4

Компаратор — разд. 17.5

Управляемый переключатель — разд. 17.3.2

Фильтр нижних частот — гл. 13

Рис. 11.37. Блок-схема перемножения напряжений.

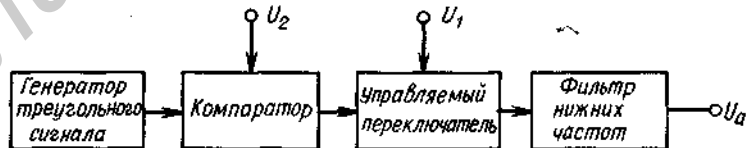
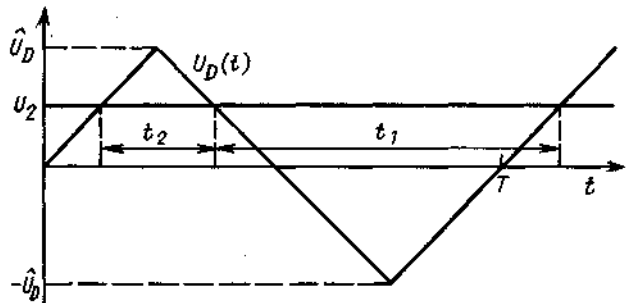


Рис. 11.38. Формирование переменной скважности импульсов.





### 11.8.2. УМНОЖЕНИЕ С ПОМОЩЬЮ ЛОГАРИФМИЧЕСКИХ ФУНКЦИОНАЛЬНЫХ ГЕНЕРАТОРОВ

Умножение и деление можно свести к сложению и вычитанию логарифмов:

$$(xy)/z = \exp[\ln x + \ln y - \ln z].$$

Эту функцию можно реализовать с помощью трех логарифмических усилителей, одного экспоненциального функционального генератора и одной схемы суммирования. Изящное решение состоит в использовании логарифмических усилителей по схеме рис. 11.22 и экспоненциального функционального генератора по схеме рис. 11.24 с учетом того, что входы, предназначенные для подключения опорного напряжения, могут быть использованы для подачи соответствующих входных сигналов.

Выбирая для логарифмирующего усилителя, построенного по схеме рис. 11.22,  $R_1 = R_2$ ,  $R_4 = \infty$ ,  $R_3 = 0$ ,  $U_e = U_z$  и  $U_{\text{опорн}} = U_y$ , получим

$$U_1 = -U_T \ln(U_z/U_y).$$

Подадим это напряжение на вход экспоненциального функционального генератора по схеме рис. 11.24 и выберем  $U_{\text{опорн}} = U_x$ . Задав те же значения сопротивлений, что и для логарифмического усилителя, полу-

чим

$$U_a = U_x e^{U_1/U_T} = (U_x U_y)/U_z.$$

Поскольку напряжение  $U_T$  в результирующем выражении отсутствует, следует предусмотреть его небольшую дополнительную температурную компенсацию. Принципиальный недостаток описанного выше метода состоит в том, что все входные напряжения должны быть положительными и не равны нулю. Такой блок умножения будем называть одноквадрантным. Полная схема блока приведена на рис. 11.39. Снизу изображен логарифмический усилитель, вверху — экспоненциальный функциональный генератор. Этот блок умножения выпускается в виде отдельной интегральной микросхемы 4200 (Raytheon).

### 11.8.3. СХЕМА УМНОЖЕНИЯ, ИСПОЛЬЗУЮЩАЯ ИЗМЕНЕНИЕ КРУТИЗНЫ ХАРАКТЕРИСТИКИ ТРАНЗИСТОРОВ

Как отмечалось в гл. 4, статическая крутизна транзистора пропорциональна коллекторному току:

$$S = dI_C/dU_{BE} = I_C/U_T.$$

Отсюда следует, что изменение коллекторного тока пропорционально произведе-

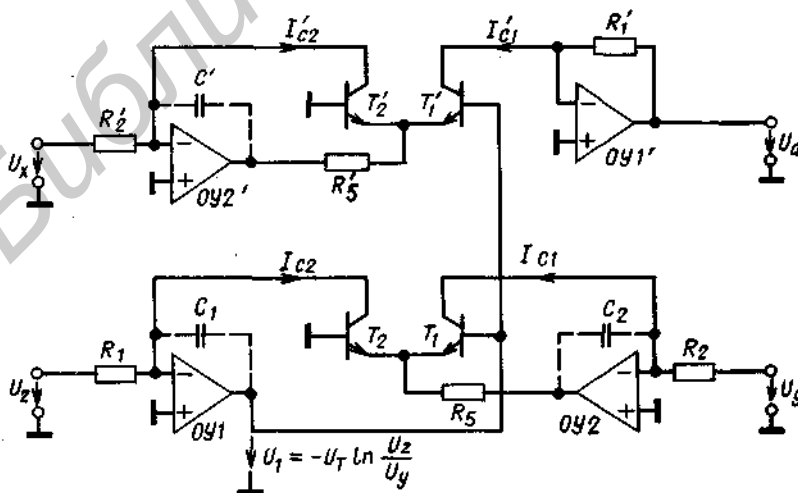


Рис. 11.39. Схема умножения с помощью логарифмов.

$U_a = U_x U_y / U_z$ , при  $U_x, U_y, U_z > 0$ .

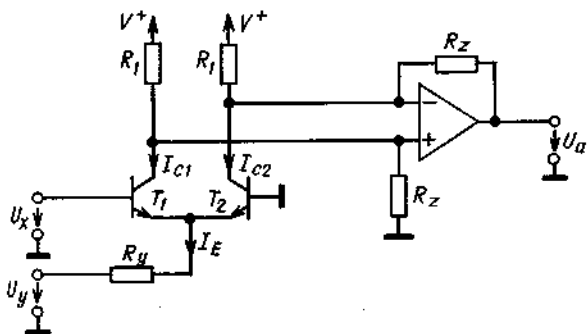


Рис. 11.40. Принцип умножения с использованием крутизны транзисторов  
 $U_a \approx (R_2/R_1)(U_x U_y / 2U_T)$  при  $U_y < 0$ .

нию изменения входного напряжения и тока коллектора при отсутствии сигнала. Это свойство используется в дифференциальном усилителе (рис. 11.40) для умножения.

Операционный усилитель формирует разность коллекторных токов:

$$U_a = R_2(I_{C2} - I_{C1}). \quad (11.42)$$

Если задать отрицательное напряжение  $U_y$  при  $U_x = 0$ , то через оба транзистора будет течь одинаковый ток. При этом выходное напряжение  $U_a$  будет равно нулю. Если напряжение  $U_x$  станет положительным, коллекторный ток транзистора  $T_1$  увеличится, а ток транзистора  $T_2$  уменьшится. Выходное напряжение  $U_a$  при этом будет отрицательным. Соответственно напряжению  $U_a$  будет положительным, если  $U_x$  отрицательно. Разность коллекторных токов будет тем больше, чем больше эмиттерный ток, т.е. чем больше напряжение  $U_y$ . Можно предположить, что выходное напряжение  $U_a$  по меньшей мере приближенно, пропорционально произведению  $U_x \cdot U_y$ . Для точного исследования рассмотрим распределение токов в дифференциальном каскаде. Как было показано в разд. 11.7.4, из формулы (11.36) следует, что

$$I_{C1} - I_{C2} = I_E \text{th}(U_x / 2U_T). \quad (11.43)$$

Разлагая функцию  $\text{th}$  в ряд и ограничиваясь членами до четвертого порядка, можно записать

$$I_{C1} - I_{C2} = I_E [(U_x / 2U_T) - (U_x^3 / 24U_T^3)]. \quad (11.44)$$

Из этого соотношения следует, что

$$I_{C1} - I_{C2} \approx I_E (U_x / 2U_T) \text{ при } |U_x| \ll U_T. \quad (11.45)$$

Теперь, считая что  $|U_y| \gg U_{BE}$ , получим

$$I_E \approx -U_y / R_y.$$

Подстановка этого выражения в формулу (11.45) с учетом (11.42) дает

$$U_a \approx (R_2/R_1) [U_x U_y / 2U_T]. \quad (11.46)$$

Чтобы условие (11.45) удовлетворялось, необходимо, чтобы  $|U_x| < 0,35U_T \approx 9$  мВ; тогда искажения не будут превышать 1%. Поскольку напряжение  $U_x$  оказывается достаточно малым, транзисторы  $T_1$  и  $T_2$  должны иметь очень близкие параметры, чтобы дрейф напряжения смещения нуля не вызывал дополнительных искажений.

Для того чтобы схема работала правильно, напряжение  $U_y$  должно быть только отрицательным, а  $U_x$  может иметь любой знак. Такой блок умножения будем называть двухквadrантным.

Блок умножения по схеме рис. 11.40 может быть оптимизирован в нескольких направлениях. При выводе формулы (11.46) предполагалось, что  $|U_y| \gg U_{BE} \approx 0,6$  В. Это условие можно отбросить, если резистор  $R_y$  заменить регулируемым источником тока, для которого  $I_E \sim U_y$ .

Другой недостаток этой схемы состоит в том, что напряжение  $|U_x|$  должно быть достаточно малым, чтобы погрешности, обусловленные нелинейностью характеристик, были невелики. Это ограничение можно обойти, если, например, подавать на вход схемы умножения не само напряжение  $U_x$ , а его логарифм.

Четырехквadrантный блок умножения для входных напряжений любого знака можно построить, добавив еще один дифференциальный усилитель, эмиттерный ток которого регулируется напряжением  $U_y$ .

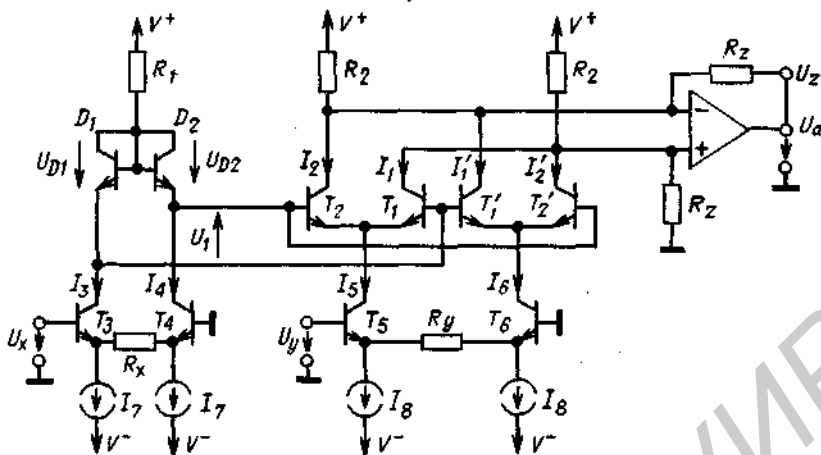


Рис. 11.41. Схема четырехквadrантного умножения.  
 $U_a = (2R_z/R_x R_y)(U_x U_y / I_7)$  при  $I_7 > 0$ .

Все эти соображения были учтены при создании четырехквadrантного блока умножения, схема которого приведена на рис. 11.41. Дифференциальный усилитель на транзисторах  $T_1, T_2$  соответствует схеме на рис. 11.40. Он симметрично дополнен дифференциальным усилителем на транзисторах  $T_1', T_2'$ . Дифференциальный усилитель на транзисторах  $T_3, T_6$  охвачен отрицательной обратной связью по току. Коллекторы этих транзисторов являются выходами источников тока. Коллекторные токи транзисторов зависят от входного напряжения  $U_y$ :

$$\begin{aligned} I_5 &= I_8 + (U_y/R_y), \\ I_6 &= I_8 - (U_y/R_y). \end{aligned} \quad (11.47)$$

Выражения для разностей коллекторных токов дифференциальных усилителей на транзисторах  $T_1, T_2$  и  $T_1', T_2'$  получим по аналогии с предыдущей схемой:

$$\begin{aligned} I_1 - I_2 &= I_5 \operatorname{th}(U_1/2U_T) = \\ &= [I_8 + (U_y/R_y)] \operatorname{th}(U_1/2U_T), \end{aligned} \quad (11.48)$$

$$\begin{aligned} I_1' - I_2' &= I_6 \operatorname{th}(U_1/2U_T) = \\ &= [I_8 - (U_y/R_y)] \operatorname{th}(U_1/2U_T). \end{aligned} \quad (11.49)$$

С помощью операционного усилителя раз-

ность коллекторных токов преобразуется в выходной сигнал

$$U_a = R_z \Delta I = R_z (I_2 + I_1' - I_1 - I_2'). \quad (11.50)$$

Вычитая выражение (11.48) из (11.49) и подставляя результат в (11.50), получаем

$$U_a = - (2R_z U_y / R_y) \operatorname{th}(U_1/2U_T). \quad (11.51)$$

Отсюда видно, что в этом случае напряжение  $U_y$  может иметь любой знак. Далее путем последовательных выкладок (как это было сделано для предыдущей схемы) можно показать, что предложенная схема реализует приближенное умножение входных напряжений.

Итак, исследуем взаимосвязь напряжений  $U_1$  и  $U_x$ . Два транзистора в диодном включении ( $D_1$  и  $D_2$ ) служат для логарифмирования входного сигнала:

$$U_1 = U_{D2} - U_{D1} = U_T \ln(I_4/I_{ES}) - U_T \ln(I_3/I_{ES});$$

отсюда следует, что

$$U_1 = U_T \ln \frac{I_4}{I_3} = U_T \ln \frac{I_7 - (U_x/R_x)}{I_7 + (U_x/R_x)}. \quad (11.52)$$

Подстановка полученного выражения

в (11.51) дает

$$U_a = \frac{2R_z}{R_x R_y} \frac{U_x U_y}{I_T} = E^{-1} U_x U_y. \quad (11.53)$$

Здесь  $E = R_x R_y I_T / 2R_z$  — коэффициент пропорциональности. Он чаще всего выбирается равным 10 В. Напряжение  $U_T$  не входит в последнее соотношение, что свидетельствует о хорошей температурной компенсации схемы. Соотношение (11.53) было получено без применения разложения в ряд. Поэтому допустима существенно большая область изменения входного напряжения  $U_x$ . Максимальные значения  $U_x$  и  $U_y$  соответствуют запариванию одного из транзисторов регулируемого источника тока. Отсюда следует

$$|U_x| < R_x I_T \text{ и } |U_y| < R_y I_T.$$

Если обеспечить возможность регулирования тока  $I_T$  с помощью дополнительного напряжения  $U_7$ , то можно одновременно с умножением выполнять и деление сигналов. Однако практически оказывается достаточно сложно одинаково управлять двумя токами одновременно в широком диапазоне их изменения.

Простая возможность осуществления деления состоит в разрыве связи между напряжениями  $U_a$  и  $U_1$  и объединении  $U_y$  с  $U_a$ . В результате возникающей отрицательной обратной связи выходное напряжение будет изменяться так, что  $\Delta I = U_z / R_z$ . Из формул (11.50) и (11.53) в этом случае следует

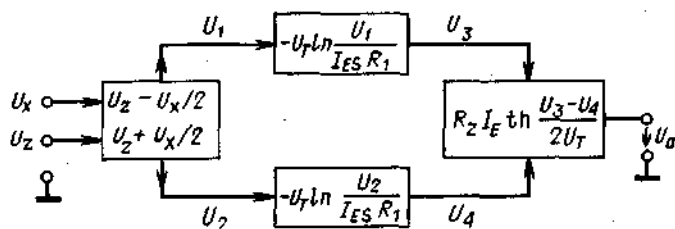
$$\Delta I = (2U_x U_y) / (R_x R_y I_T) = U_z / R_z.$$

При этом выходное напряжение будет равно

$$U_a = U_y = \frac{R_x R_y I_T}{2R_z} \frac{U_z}{U_x} = E \frac{U_z}{U_x}. \quad (11.54)$$

Рис. 11.42. Блок-схема двухквadrантного деления.

$U_a = (R_x R_y / 2) (U_z / U_x)$  при  $U_z > 0$  и  $|U_x| \leq U_x$ .



Данная схема является устойчивой, если напряжение  $U_x$  отрицательно. В противном случае отрицательная обратная связь станет положительной. Напряжение  $U_z$  может быть любой полярности. Рассмотренная схема позволяет выполнять двухквadrантное деление сигналов. Ограничение, налагаемое на полярность напряжения  $U_x$ , не является недостатком данной схемы. Оно присуще всем схемам деления.

Описанный принцип умножения (рис. 11.41) использован при создании ряда микросхем, выпускаемых промышленностью (AD 534, Intersil ICL 8013). Полоса пропускания этих микросхем достигает 1 МГц.

Схема деления с улучшенными характеристиками

Выше были описаны два блока деления: на основе схемы логарифмического умножения (рис. 11.39) и принципиально иной схемы, только что рассмотренной выше. При малых значениях входных напряжений в делителях возникает принципиальная проблема: существенная зависимость выходного напряжения от погрешностей установки нуля. Это особенно сильно сказывается в последней схеме умножения, поскольку из-за наличия входного логарифмического усилителя к входному сигналу добавляется положительная величина [а именно ток  $I_T$ , входящий в выражение (11.52)], которая позволяет задавать знакопеременный сигнал аргумента. Выполнение деления с помощью схемы на рис. 11.39 в этом смысле оказывается более выгодным; однако такая схема позволяет выполнять деление только в одном квадранте.

Для того чтобы использовать преимущества каждой из рассмотренных схем, а именно двухквadrантное деление и точ-

ность при малых значениях входных напряжений, следует к числителю добавлять величину, пропорциональную знаменателю логарифма.

Схема деления должна обеспечивать выполнение соотношения

$$U_a = E(U_x/U_z).$$

В предположении, что  $U_z > 0$  и  $|U_x| < U_z$ , можно получить два вспомогательных напряжения

$$\begin{aligned} U_1 &= U_z - 1/2 U_x, \\ U_2 &= U_z + 1/2 U_x, \end{aligned} \quad (11.55)$$

которые всегда положительны. Далее каждое из этих напряжений в соответствии с блок-схемой на рис. 11.42 подвергается логарифмированию по схеме рис. 11.20. Разность выходных напряжений  $U_3$  и  $U_4$  с помощью дифференциального усилителя по схеме рис. 11.40 преобразуется в соответствии с функцией гиперболического тангенса. В результате получаем

$$U_a = R_z I_E \text{th} \frac{U_T \ln(U_2/U_1)}{2U_T}. \quad (11.56)$$

Отсюда с учетом формул (11.55) следует, что

$$U_a = (R_z I_E / 2) (U_x / U_z).$$

Рассмотренный метод позволяет получить точность результата порядка 0,1% в диапазоне изменения входных напряжений 1:1000. (Этот принцип использован в микросхеме AD 436).

### 11.8.4. СХЕМА УМНОЖЕНИЯ С ИЗОЛИРОВАННЫМИ ЗВЕНЬЯМИ

С помощью простого делителя напряжения можно умножать напряжение на постоянный коэффициент. Изменяя коэффициент передачи делителя в зависимости от другого напряжения, можно выполнять аналоговое умножение напряжений.

Блок-схема, поясняющая такой принцип умножения, показана на рис. 11.43. В нее входят две идентичные схемы с пере-

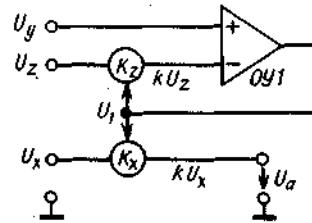


Рис. 11.43. Эквивалентная схема умножения.  $U_a = U_x U_y / U_z$ , при  $U_z > 0$ .

менными коэффициентами передачи  $K_x$  и  $K_z$ , выходное напряжение которых пропорционально входному. Соответствующий коэффициент пропорциональности  $k$  можно регулировать с помощью напряжения  $U_1$ . Напряжение на выходе усилителя ( $U_1$ ) благодаря отрицательной обратной связи через  $K_z$  устанавливается в соответствии с равенством  $kU_z = U_y$ . Следовательно,  $k = U_y / U_z$ . При подаче напряжения  $U_x$  на вторую схему с переменным коэффициентом передачи на ее выходе будет получено напряжение, удовлетворяющее соотношению

$$U_a = kU_x = (U_x U_y) / U_z.$$

Напряжение  $U_z$  должно быть положительным, чтобы отрицательная обратная связь не стала положительной. Полярность напряжений  $U_x$  и  $U_y$  может быть произвольной.

Используем в качестве электрически управляемого резистора полевой транзистор. Тогда для реализации рассмотренного принципа можно применить схему, представленную на рис. 11.44. Усилитель ОУ 1 служит для регулирования коэффициента передачи входного напряжения. Выходное напряжение усилителя ОУ 1 определяет дифференциальное сопротивление  $R_{DS}$  полевого транзистора  $T_1$ , а следовательно, и  $T_2$ , в соответствии с соотношением

$$\alpha U_z / R_{DS} + U_y / R_4 = 0.$$

Отсюда следует, что

$$R_{DS} = -\alpha R_4 (U_z / U_y).$$

Выходное напряжение усилителя ОУ 2 в этом случае будет равно

$$U_a = -\alpha (R_3 / R_{DS}) U_x = (R_3 / R_4) (U_x U_y) / U_z.$$

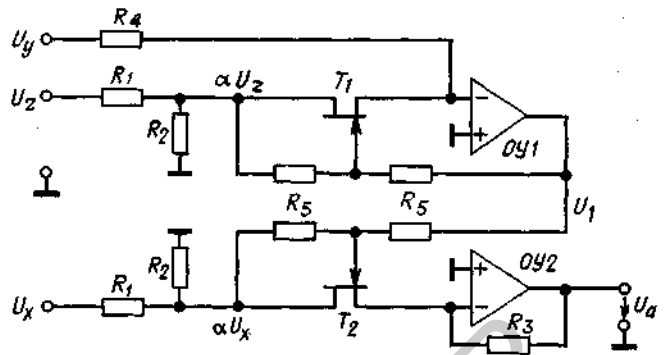


Рис. 11.44. Схема умножения с управляемыми полевыми транзисторами.

$U_a = (R_3/R_4)(U_x U_y/U_z)$  при  $U_y > 0, U_y < 0$ .

При использовании полевого транзистора в качестве регулируемого резистора падение напряжения на нем не должно превышать примерно 0,5 В. Делитель напряжения  $R_1, R_2$  служит для необходимого ослабления входного напряжения. Линеаризация сопротивления полевых транзисторов осуществляется с помощью резистора  $R_5$ , как описано в гл. 5. Эти резисторы должны быть более высокоомными, чем резисторы входных делителей напряжения ( $R_1$  и  $R_2$ ).

Для того чтобы обратная связь в усилителе ОУ 1 была отрицательной, входное напряжение  $U_z$  должно быть положительным. Поскольку с помощью полевых транзисторов можно получить только однополярный коэффициент передачи, напряжение  $U_y$  должно быть всегда отрицательным, чтобы не нарушалась устойчивость схемы. Полярность напряжения  $U_x$  может быть произвольной. Для получения высокой точности полевые транзисторы должны иметь согласованные токовые характеристики в большом диапазоне изменения их дифференциального сопротивления. Это требование может быть выполнено только при использовании монокристаллических транзисторных сборок, например VCR 11N фирмы Siliconix.

### 11.8.5. БАЛАНСИРОВКА СХЕМ УМНОЖЕНИЯ

Схемы умножения предназначены для реализации соотношения

$$U_a = (U_x U_y)/E,$$

где  $E$  — коэффициент пропорциональности, равный, например, 10 В. На практике каждое напряжение включает небольшое напряжение смещения. В общем случае можно записать

$$U_a = U_{a0} = (1/E)(U_x + U_{x0})(U_y + U_{y0}).$$

Отсюда следует, что

$$U_a = (U_x U_y)/E + (U_y U_{x0} + U_x U_{y0} + U_{x0} U_{y0})/E - U_{a0}. \quad (11.57)$$

Произведение  $U_x \cdot U_y$  должно быть равно нулю, если одно из входящих в него напряжений равно нулю. Это условие будет выполняться только тогда, когда  $U_{x0}, U_{y0}$  и  $U_{a0}$  отсутствуют. Поэтому в принципе необходимо иметь три регулятора для установки нуля, т.е. для компенсации этих напряжений. Балансировку целесообразно выполнять следующим образом. Установим напряжение  $U_x = 0$ . Тогда из формулы (11.57) следует, что

$$U_a = [(U_y U_{x0} + U_{x0} U_{y0})/E] - U_{a0}.$$

В этом случае изменение напряжения  $U_y$  также будет приводить к изменению выходного напряжения из-за того, что в последнее выражение входит произведение  $U_y U_{x0}$ . Отрегулируем напряжение  $U_x$  с помощью соответствующего регулятора нуля таким образом, чтобы изменение  $U_y$  не влияло на величину выходного сигнала. В этом случае  $U_{x0}$  будет равно нулю.

Теперь положим  $U_y = 0$  и будем изменять  $U_x$  до тех пор, пока  $U_{y0}$  не станет равным нулю. Наконец, установив  $U_x = U_y = 0$ , скомпенсируем напряжение  $U_{a0}$ .

В большинстве случаев может понадобиться еще один регулятор для установки необходимой величины коэффициента пропорциональности  $E$ .

### 11.8.6. СХЕМЫ ЧЕТЫРЕХКВАДРАНТНОГО УМНОЖЕНИЯ

Иногда требуется выполнять одно- или двухквadrантное умножение входных напряжений, полярность которых является запрещенной. Наиболее простое решение в этом случае состоит в инвертировании таких напряжений на входе и выходе схемы умножения. Однако такой подход весьма неэкономичен и не очень удобен. Гораздо лучше добавить к входным напряжениям  $U_x$  и  $U_y$  такие постоянные напряжения  $U_{xk}$  и  $U_{yk}$ , чтобы результирующие напряжения при всех условиях оставались в допустимой области. В этом случае выходное напряжение будет равно

$$U_a = [(U_x + U_{xk})(U_y + U_{yk})]/E.$$

Тогда для искомого произведения входных напряжений получим

$$\frac{U_x U_y}{E} = U_a - \frac{U_{xk}}{E} U_y - \frac{U_{yk}}{E} U_x - \frac{U_{xk} U_{yk}}{E}.$$

Из последнего выражения следует, что для получения решения нужно из выходного напряжения  $U_a$  вычесть одно постоянное и два переменных напряжения, пропорциональных входным сигналам. Необходимые

для этого схемы уже были описаны в начале этой главы.

Блок-схема соответствующего устройства приведена на рис. 11.45. Постоянные напряжения и коэффициенты нужно выбирать так, чтобы полностью использовать весь диапазон изменения сигнала. Так, если входное напряжение  $U_x$  изменяется в диапазоне  $-E \leq U_x \leq +E$ , то  $U_1$  следует выбирать равным  $0,5E + 0,5U_x$ , чтобы диапазон его изменения был равен  $0 \leq U_1 \leq E$ . Тогда для выходного напряжения можно записать

$$U_a = 4 \left[ \frac{1}{2}(U_x + E) \cdot \frac{1}{2}(U_y + E) \right] / E - U_x - U_y - E = (U_x U_y) / E.$$

### 11.8.7. ПРИМЕНЕНИЕ СХЕМЫ УМНОЖЕНИЯ ДЛЯ ДЕЛЕНИЯ И ИЗВЛЕЧЕНИЯ КВАДРАТНЫХ КОРНЕЙ

На рис. 11.46 показано, как схема, предназначенная для умножения, может быть использована для деления напряжений. Выходное напряжение операционного усилителя благодаря наличию отрицательной обратной связи устанавливается таким, чтобы удовлетворялось следующее соотношение:

$$(U_a U_z) / E = U_x.$$

Таким образом, выходное напряжение является частным от деления входных напряжений:  $U_a = EU_x / U_z$ . Эта схема рабо-

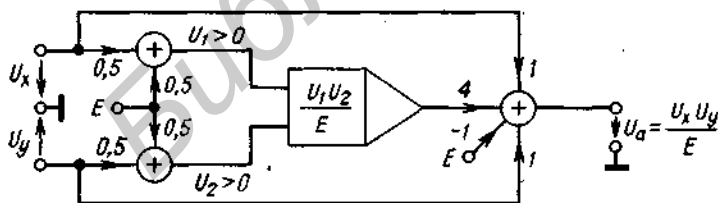


Рис. 11.45. Блок-схема четырехквadrантного умножения.

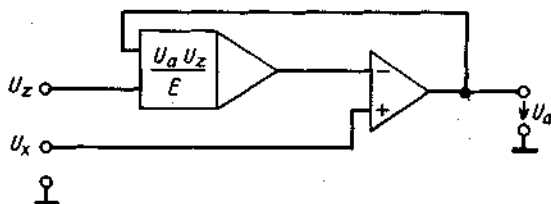
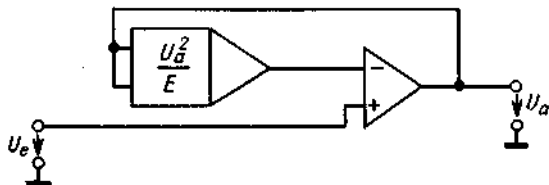


Рис. 11.46. Использование схемы умножения для деления.

$$U_a = E(U_x/U_z) \text{ при } U_z > 0.$$

Рис. 11.47. Использование схемы умножения для извлечения квадратных корней.

$$U_a = \sqrt{EU_e} \text{ при } U_e > 0.$$



работает правильно только тогда, когда напряжение  $U_e$  больше нуля. При отрицательном значении  $U_e$  обратная связь из отрицательной превращается в положительную.

Схему умножения можно также использовать для извлечения квадратных корней, если ее включить по схеме квадратора в цепь обратной связи операционного усилителя (см. блок-схему на рис. 11.47). При этом выходное напряжение будет равно

$$U_a^2/E = U_e \rightarrow U_a = \sqrt{EU_e}.$$

Устройство правильно функционирует только при положительных входных и выходных напряжениях. Нарушения в работе схемы могут возникнуть, когда выходное напряжение, например при включении, кратковременно становится отрицательным. В этом случае из-за наличия квадратора происходит изменение фазы на  $180^\circ$  в цепи отрицательной обратной связи. При этом возникает положительная обратная связь, из-за которой отрицательное выходное напряжение продолжает увеличиваться до тех пор, пока операционный усилитель не перейдет в состояние насыщения. Во избежание таких нарушений работы устройства следует схемными мерами добиться того, чтобы выходное напряжение не принимало отрицательных значений.

## 11.9. ПРЕОБРАЗОВАНИЕ КООРДИНАТ

Наряду с декартовыми большую роль в науке и технике играют полярные координаты. В связи с этим ниже приводятся некоторые схемы преобразования координат.

### 11.9.1. ПРЕОБРАЗОВАНИЕ ПОЛЯРНЫХ КООРДИНАТ В ДЕКАРТОВЫ

Прежде чем реализовать связь между координатами

$$x = r \cos \varphi, \quad y = r \sin \varphi, \quad (11.58)$$

выразим эти координаты с помощью напряжений. Положим, что

$$\varphi = \pi(U_\varphi/E) \text{ при } -E \leq U_\varphi \leq +E.$$

При этом диапазон изменения угла  $\varphi$  составляет  $\pm\pi$ . Запишем для введенных координат

$$x = U_x/E, \quad y = U_y/E, \quad r = U_r/E.$$

Теперь можно переписать формулы (11.58)

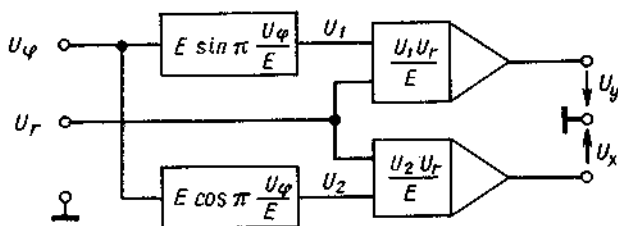


Рис. 11.48. Блок-схема преобразования полярных координат в декартовы.  
 $U_x = U_r \cos[\pi(U_\varphi/E)]$ ;  $U_y = U_r \sin[\pi(U_\varphi/E)]$



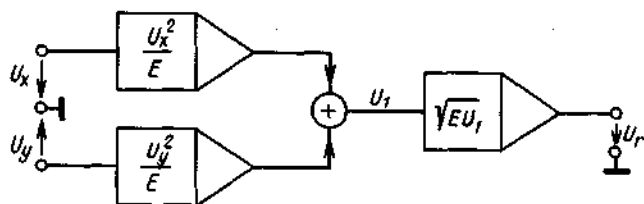


Рис. 11.49. Блок-схема вычисления длины вектора.

$$U_r = \sqrt{U_x^2 + U_y^2}.$$

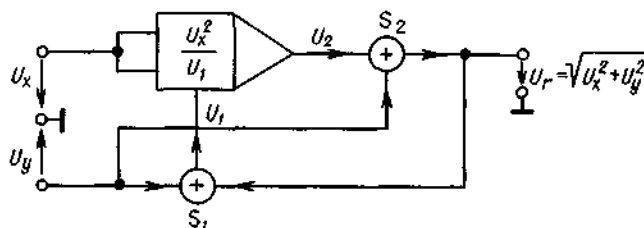


Рис. 11.50. Упрощенная блок-схема вычисления длины вектора.

через значения напряжений:

$$\begin{aligned} U_x &= U_r \cos[\pi(U_\varphi/E)], \\ U_y &= U_r \sin[\pi(U_\varphi/E)]. \end{aligned} \quad (11.59)$$

Для решения этой системы применяют описанные в разд. 11.7.4 блоки формирования функций  $\sin x$  и  $\cos x$  в диапазоне изменения аргумента  $\pm \pi$  и две схемы умножения, которые приведены на блок-схеме рис. 11.48.

### 11.9.2. ПРЕОБРАЗОВАНИЕ ДЕКАРТОВЫХ КООРДИНАТ В ПОЛЯРНЫЕ

Преобразуя выражения (11.58), можно записать

$$r = \sqrt{x^2 + y^2} \text{ или } U_r = \sqrt{U_x^2 + U_y^2}, \quad (11.60)$$

$$\begin{aligned} \varphi &= \arctg(y/x) \text{ или } U_\varphi = \\ &= (E/\pi) \arctg(U_y/U_x). \end{aligned} \quad (11.61)$$

Для определения радиуса-вектора  $U_r$  можно использовать устройство, блок-схема которого приведена на рис. 11.49. Оно состоит из двух квадраторов и одной схемы для извлечения квадратного корня. Ис-

пользуя преобразованные выражения (11.60), можно несколько упростить приведенную схему и получить более широкий диапазон изменения входных сигналов. Из формулы (11.60) получим

$$\begin{aligned} U_r^2 - U_y^2 &= U_x^2, \\ (U_r - U_y)(U_r + U_y) &= U_x^2. \end{aligned}$$

Отсюда следует, что

$$U_r = U_x^2/(U_r + U_y) + U_y.$$

Это выражение для  $U_r$  можно реализовать с помощью одного блока умножения, в котором есть вход для деления напряжений, как показано на блок-схеме рис. 11.50. Сумматор  $S_1$  формирует сумму сигналов

$$U_1 = U_r + U_y.$$

Из схемы видно, что

$$U_2 = U_x^2/(U_r + U_y).$$

Для формирования сигнала  $U_r$  к напряжению  $U_2$  добавляется входное напряжение  $U_y$  с помощью блока суммирования  $S_2$ .

Для получения угла наклона радиуса-вектора в соответствии с соотношением (11.61) можно использовать один блок деления и одну функциональную схему для реализации функции арктангенса.

## 12. Управляемые источники и схемы преобразования полного сопротивления

При построении линейных электрических схем кроме пассивных элементов используются идеализированные активные элементы в виде управляемых источников тока и напряжения. Кроме того, применяются идеализированные преобразующие схемы, например преобразователь отрицательного сопротивления, гиратор и циркулятор. В следующих разделах будут рассмотрены основные принципы их реализации.

### 12.1. ИСТОЧНИКИ НАПРЯЖЕНИЯ, УПРАВЛЯЕМЫЕ НАПРЯЖЕНИЕМ

Источник напряжения, управляемый напряжением, характеризуется тем, что его выходное напряжение  $U_2$  пропорционально входному напряжению  $U_1$ . Это означает, что источник напряжения является по существу усилителем напряжения. Предполагается, что в идеализированном источнике выходное напряжение не зависит от выходного тока, а входной ток равен нулю. Таким образом,

$$I_1 = 0 \cdot U_1 + 0 \cdot I_2 = 0,$$

$$U_2 = A_v U_1 + 0 \cdot I_2 = A_v U_1.$$

На практике идеальный источник может быть реализован лишь приближенно. Учитывая это, представим реальный источник напряжения в виде эквивалентной схемы, изображенной на рис. 12.1. Этой схеме соответствуют следующие уравне-

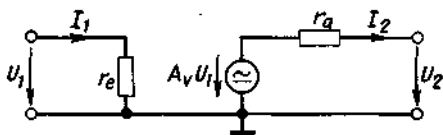


Рис. 12.1. Эквивалентная схема источника напряжения, управляемого напряжением, для низких частот.

$$I_1 = (1/r_e)U_1 + 0 \cdot I_2,$$

$$U_2 = A_v U_1 - r_a I_2. \quad (12.1)$$

Показанный на схеме внутренний источник напряжения будем считать идеальным;  $r_e$  — входное сопротивление,  $r_a$  — выходное.

Источники напряжения, управляемые напряжением, с малым выходным сопротивлением и регулируемым усилением уже рассматривались в гл. 6. В ней были описаны инвертирующие и неинвертирующие (электрометрические) усилители. Их схемы приведены также на рис. 12.2 и 12.3. Если выходное сопротивление источника напряжения меньше 1 Ом, его можно считать близким к идеальному. Однако всегда следует помнить, что полное сопротивление источника напряжения носит индуктивный характер и, следовательно, увеличивается с ростом частоты. Это также было показано в гл. 6.

Входное сопротивление электрометрического усилителя очень большое. На низких частотах оно имеет порядок гигаом, т. е. практически является бесконечно боль-

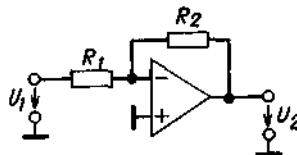


Рис. 12.2. Инвертирующий усилитель как источник напряжения, управляемый напряжением.

Идеальная передаточная функция  $U_2 = -(R_2/R_1)U_1$ .

Полное входное сопротивление  $Z_e = R_1$ .

Полное выходное сопротивление  $Z_a = r_a/g$ .

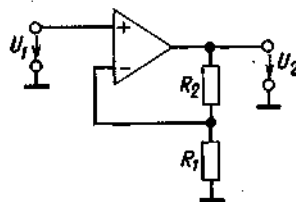


Рис. 12.3. Электрометрический усилитель как источник напряжения, управляемый напряжением.

Идеальная передаточная функция  $U_2 = [1 + (R_2/R_1)]U_1$ .

Полное входное сопротивление  $Z_e = r_{G1}/\mu_0 C$ .

Полное выходное сопротивление  $Z_a = r_a/g$ .

шим. Большое (дифференциальное) входное сопротивление не позволяет, однако, утверждать, что при постоянном входном токе  $I_B$  не возникнет дополнительных ошибок, если выходное сопротивление источника сигнала достаточно велико. Поэтому в необходимых случаях следует использовать усилитель с полевым транзистором на входе.

Для низкоомных источников сигнала можно применять инвертирующий усилитель по схеме рис. 12.2, потому что в этом случае его низкое входное сопротивление  $R_1$  не вызовет появления погрешностей. При этом, используя синфазное регулирование, можно полностью избежать ошибок.

## 12.2. ИСТОЧНИКИ НАПРЯЖЕНИЯ, УПРАВЛЯЕМЫЕ ТОКОМ

Показанная на рис. 12.4 эквивалентная схема источника напряжения, управляемого током, идентична схеме на рис. 12.1. Отличие состоит лишь в том, что теперь управляющим сигналом является входной ток, однако он должен оказывать как можно меньшее влияние на остальную часть схемы. В идеальном случае  $r_e = 0$ . Если пренебречь обратной связью, то уравнения рассматриваемого источника напряжения

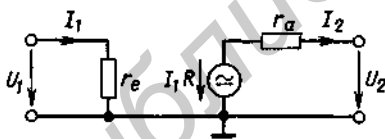


Рис. 12.4. Эквивалентная схема источника напряжения, управляемого током, для низких частот.

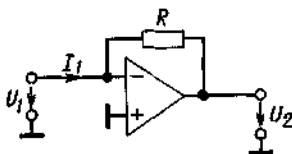


Рис. 12.5. Источник напряжения, управляемый током.

Идеальная передаточная функция  $U_2 = -IR_1$ .

Полное входное сопротивление  $Z_e = R/A_D$ .

Полное выходное сопротивление  $Z_a = r_a/g$ .

будут иметь вид

$$\begin{aligned} U_1 &= r_e I_1 + 0 \cdot I_2 & U_1 &= 0 \\ U_2 &= R I_1 - r_a I_2 & \Rightarrow & U_2 = R I_1 \end{aligned} \quad (12.2)$$

(реальный)

(идеальный,  
 $r_e = r_a = 0$ )

При его реализации (рис. 12.5) учитывалось, что точка суммирования является виртуальным нулем (землей) схемы. Поэтому и удастся получить требуемое низкое входное сопротивление. Для выходного напряжения источника можно записать  $U_2 = -R I_1$ , если пренебречь входным током усилителя по сравнению с  $I_1$ . Если же для управления источником необходимо применять малые значения входных токов  $I_1$ , то следует использовать усилитель с полевым транзистором на входе. В реальной схеме источника могут возникнуть дополнительные ошибки, обусловленные сдвигом входного напряжения. Они будут тем больше, чем меньше внутреннее сопротивление  $R_g$  источника входного сигнала, поскольку сдвиг входного напряжения усиливается в  $(1 + R/R_g)$  раз.

Соотношение для полного выходного сопротивления такое же, как и для предыдущей схемы. Коэффициент усиления цепи обратной связи  $g$  зависит от внутреннего сопротивления источника сигнала  $R_g$ :

$$g = k A_D = [R_g/(R + R_g)] A_D.$$

Источник напряжения, управляемый током, будет еще раз рассмотрен в разд. 25.2.1.

## 12.3. ИСТОЧНИКИ ТОКА, УПРАВЛЯЕМЫЕ НАПРЯЖЕНИЕМ

Источники тока, управляемые напряжением, предназначены для обеспечения нагрузки током  $I_2$ , который не зависит от выходного напряжения  $U_2$  и регулируется только напряжением  $U_1$ . Уравнения

$$I_1 = 0 \cdot U_1 + 0 \cdot U_2, \quad (12.3)$$

$$I_2 = S \cdot U_1 + 0 \cdot U_2$$

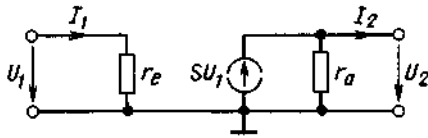


Рис. 12.6. Эквивалентная схема источника тока, управляемого напряжением, для низких частот.

на практике удовлетворяются приближенно. Представим реальный источник тока эквивалентной схемой (рис. 12.6), для которой справедливы следующие уравнения:

$$\begin{aligned} I_1 &= (1/r_e)U_1 + 0 \cdot U_2, \\ I_2 &= SU_1 - (1/r_a)U_2. \end{aligned} \quad (12.4)$$

При  $r_e \rightarrow \infty$  и  $r_a \rightarrow \infty$  получим идеальный источник тока. Параметр  $S$  называют крутизной или проводимостью схемы.

### 12.3.1. ИСТОЧНИКИ ТОКА С НЕЗАЕМЛЕННОЙ НАГРУЗКОЙ

В инвертирующем и электрометрическом усилителе по резистору отрицательной обратной связи протекает ток  $I_2 = -U_1/R_1$ . Таким образом, этот ток не зависит от падения напряжения на резисторе  $R_L$ . Следовательно, оба этих усилителя можно использовать в качестве источников тока, в которых вместо резистора обратной связи включена нагрузка (рис. 12.7 и 12.8).

Для полного входного сопротивления справедливы те же соотношения, что и для соответствующих источников напряжения, управляемых напряжением (рис. 12.2 и 12.3).

Поскольку дифференциальный коэффициент усиления  $A_D$  операционного усилителя для заданного выходного сопротивления имеет конечное значение, разность потенциалов  $U_D = V_P - V_N$  остается отличной от нуля. Для определения выходного сопротивления источника тока на рис. 12.7 запишем

$$\begin{aligned} I_1 &= I_2 = (U_1 - V_N)/R_1, \\ V_N &= -(V_a/A_D), \\ U_2 &= V_N - V_a. \end{aligned}$$

Отсюда получим следующее соотношение:

$$I_2 = \frac{U_1}{R_1} - \frac{U_2}{R_1(1+A_D)} \approx \frac{U_1}{R_1} - \frac{U_2}{A_D R_1}.$$

Таким образом, выходное сопротивление источника тока будет равно

$$r_a = -(\partial U_2 / \partial I_2) = A_D R_1. \quad (12.5)$$

Оно пропорционально дифференциальному коэффициенту усиления операционного усилителя.

Дифференциальный коэффициент усиления частотно-скорректированного операционного усилителя имеет достаточно низкую граничную частоту (например,  $f_{gA} \approx 10$  Гц для операционного усилителя типа 741), причем следует иметь в виду, что на низких частотах коэффициент усиления  $A_D$  становится комплексным. В комплексных обозначениях формула (12.5) будет иметь вид

$$\underline{Z}_a = A_D R_1 = \frac{A_D}{1 + j(\omega/\omega_{gA})} R_1. \quad (12.6)$$

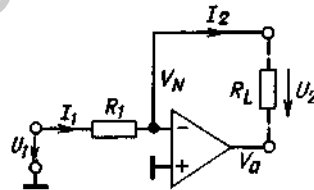


Рис. 12.7. Инвертирующий усилитель как источник тока, управляемый напряжением. Идеальная передаточная функция  $I_2 = U_1/R_1$ .

Полное входное сопротивление  $\underline{Z}_e = R_1$ .

Полное выходное сопротивление  $\underline{Z}_a = A_D R_1 \parallel A_D R_1 \omega_{gA} / j\omega$ .

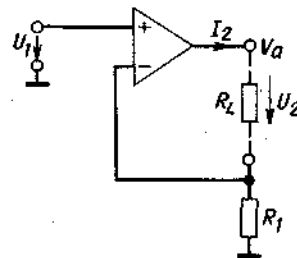


Рис. 12.8. Электрометрический усилитель как источник тока, управляемый напряжением. Идеальная передаточная функция  $I_2 = U_1/R_1$ .

Полное входное сопротивление  $\underline{Z}_e = r_{G1} \parallel 1/j\omega C_{G1}$

Полное выходное сопротивление  $\underline{Z}_a = A_D R_1 \parallel A_D R_1 \omega_{gA} / j\omega$ .

Полное выходное сопротивление можно представить в виде параллельно соединенных активного сопротивления  $R_a$  и емкости  $C_a$ . В этом случае формулу (12.6) можно представить в виде

$$\underline{Z}_a = \frac{1}{(1/A_D R_1) + (j\omega/A_D R_1 \omega_{gA})} = R_a \parallel \frac{1}{j\omega C_a}, \quad (12.7)$$

где  $R_a = A_D R_1$  и  $C_a = 1/A_D R_1 \omega_{gA}$ .

Например, для операционного усилителя с параметрами  $A_D = 10^5$ ,  $f_{gA} = 10$  Гц при  $R_1 = 1$  кОм получим

$$R_a = 100 \text{ МОм и } C_a = 159 \text{ пФ.}$$

Для сигналов, превышающих 10 кГц, величина полного входного сопротивления уменьшается до 100 кОм. Полное выходное сопротивление схемы на рис. 12.8 может быть рассчитано аналогично.

Исходя из рассмотренных параметров источников тока, изображенных на схемах рис. 12.7 и 12.8, можно заключить, что они могут использоваться для различных целей. Однако эти источники обладают существенным недостатком. Ни к одному из концов нагрузки этих источников тока не может быть приложен постоянный потенциал, поскольку в противном случае либо выход, либо  $N$ -вход операционного усилителя будет закорочен. Приведенные ниже схемы не имеют этого недостатка.

### 12.3.2. ИСТОЧНИКИ ТОКА С ЗАЗЕМЛЕННОЙ НАГРУЗКОЙ

Принцип действия источника тока, схема которого приведена на рис. 12.9, со-

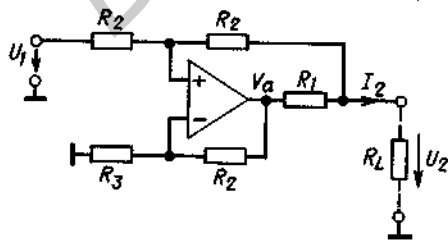


Рис. 12.9. Источник тока, управляемый напряжением, для заземленной нагрузки.

Выходной ток  $I_2 = U_1 / (R_1 \parallel R_2)$  для  $R_3 = R_2^2 / (R_1 + R_2)$ .

стоит в том, что выходной ток измеряется по падению напряжения на резисторе  $R_1$ . Выходное напряжение операционного усилителя устанавливается при этом таким, что падение напряжения на резисторе  $R_1$  оказывается равным величине входного напряжения. Для определения выходного тока источника воспользуемся правилом узлов для  $N$ - и  $P$ -входов и выхода операционного усилителя:

$$\begin{aligned} (V_a - V_N)/R_2 - V_N/R_3 &= 0, \\ (U_1 - V_P)/R_2 + (U_2 - V_P)/R_2 &= 0, \\ (V_a - U_2)/R_1 + (V_P - U_2)/R_2 - I_2 &= 0. \end{aligned}$$

Из этих уравнений с учетом того, что  $V_N = V_P$ , получим

$$\begin{aligned} I_2 &= \left( \frac{1}{2R_2} + \frac{R_2 + R_3}{2R_1 R_3} \right) U_1 + \\ &+ \left( \frac{R_2 + R_3}{2R_1 R_3} - \frac{R_1 + 2R_2}{2R_1 R_2} \right) U_2. \end{aligned}$$

Путем выбора номинала резистора  $R_3$  обеспечим независимость выходного тока от выходного напряжения. Приравняв нулю коэффициент при  $U_2$  получим

$$R_3 = R_2^2 / (R_1 + R_2).$$

Теперь выражение для выходного тока источника будет иметь вид

$$I_2 = U_1 / (R_1 \parallel R_2).$$

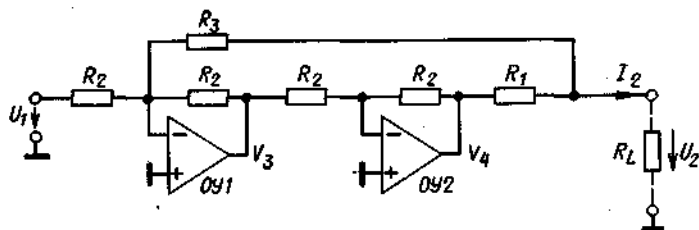
На практике сопротивление  $R_1$  выбирают достаточно малым, чтобы падение напряжения на нем не превышало нескольких вольт. Величина сопротивления  $R_2$  обычно велика по сравнению с  $R_1$ , что позволяет не нагружать источник напряжения  $U_1$  и операционный усилитель. Учитывая условие  $R_2 \gg R_1$ , получим приближенные выражения для выходного тока и сопротивления резистора  $R_3$ :

$$I_2 \approx U_1 / R_1 \text{ и } R_3 \approx R_2.$$

Выполняя точную подстройку  $R_3$ , можно добиться бесконечного выходного сопротивления источника тока на низких частотах при реальных характеристиках операционного усилителя. Недостаток схемы, однако, состоит в том, что внутреннее сопротивление  $R_g$  управляющего источника

Рис. 12.10. Схема источника тока, управляемого напряжением.

Выходной ток  $I_2 = U_1/R_1$  для  $R_3 = R_2 - R_1$ .



напряжения  $U_1$  входит в выражение для сопротивления  $R_3$ , поскольку  $R_3$  оказывается включенным последовательно с входным сопротивлением  $R_2$ . К тому же ток управляющего источника напряжения зависит от сопротивления нагрузки. В результате полная балансировка источника невозможна, если  $R_3$ , как, например, у стабилитронов, зависит от нагрузки.

В связи с этим схеме, приведенной на рис. 12.10, следует отдавать предпочтение, поскольку резистор  $R_2$  оказывается присоединенным к виртуальному нулю. Другое достоинство этой схемы состоит в том, что она не требует синфазного управления.

Для расчета выходных токов в схеме рис. 12.10 используем следующее соотношение:

$$V_4 = -V_3 = U_1 + (R_2/R_3)U_2.$$

Применив правило узлов для выхода схемы, запишем

$$(V_4 - U_2)/R_1 - U_2/R_3 - I_2 = 0.$$

Исключив потенциал  $V_4$ , получим выражение

$$I_2 = U_1/R_1 + [(R_2 - R_3 - R_1)/R_1 R_3] U_2,$$

из которого следует, что выходной ток не будет зависеть от выходного напряжения, если выполняется условие

$$R_3 = R_2 - R_1.$$

### 12.3.3. ЭТАЛОННЫЕ ИСТОЧНИКИ ТОКА НА ТРАНЗИСТОРАХ

В гл. 4 и 5 были рассмотрены простые схемы источников тока, выполненных на биполярных и полевых транзисторах, один из концов нагрузки которых заземлен. Не-

достаток этих схем состоит в том, что выходной ток нельзя точно определить, так как он зависит от напряжений  $U_{BE}$  и  $U_{GS}$ . Для исключения этой зависимости достаточно ввести в схему операционный усилитель. На рис. 12.11 показаны схемы источников тока с биполярным и полевым транзисторами. Выходное напряжение операционного усилителя устанавливается таким, что напряжение на резисторе  $R_1$  равно  $U_1$ . (Это, естественно, выполняется при положительном напряжении, когда транзисторы еще заперты.) При этом ток через резистор  $R_1$  будет равен  $U_1/R_1$ . Выходной ток источников определяется соотношениями

для схемы с биполярным транзистором:

$$I_2 = (U_1/R_1)[1 - (1/B)],$$

для схемы с полевым транзистором:

$$I_2 = U_1/R_1.$$

Различие выходных токов объясняется тем, что в биполярных транзисторах часть эмиттерного тока ответвляется в базу. Коэффициент усиления по току  $B$  этих транзисторов зависит от напряжения  $U_{CE}$ , и, следовательно, ток  $I_B$  изменяется в зависимости от  $U_2$ . В разд. 5.5 из-за этого эффекта выходное сопротивление источника ограничено величиной  $\beta_{CE}$ , если даже считать операционный усилитель идеальным.

Влияние конечного усиления по току может быть уменьшено, если биполярный транзистор включить по схеме Дарлингтона. Практически же это влияние можно полностью устранить, применяя полевой транзистор, поскольку ток затвора в нем очень мал. Выходное сопротивление схемы на рис. 12.11,б ограничивается только ко-

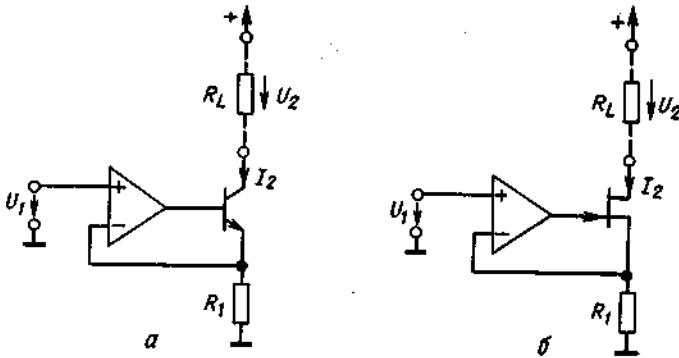


Рис. 12.11. а-источник тока с биполярным транзистором. Выходной ток  $I_2 = (U_1/R_1)[1 - (1/\beta)]$  при  $U_1 > 0$ . Выходное сопротивление  $r_o = \beta r_{CE}$ . б-источник тока с полевым транзистором. Выходной ток  $I_2 = U_1/R_1$  при  $U_1 > 0$ . Выходное сопротивление  $r_o = \mu A_D R_1$ .

нечным усилением операционного усилителя. Для расчета выходного сопротивления источника тока на полевом транзисторе запишем следующие соотношения (считая, что  $U_1 = \text{const}$ ):

$$\begin{aligned} dU_{DS} &\approx -dU_2, \\ dU_{GS} &= dU_G - dU_S = -A_D R_1 dI_2 - \\ &\quad - R_1 dI_2 \approx -A_D R_1 dI_2. \end{aligned}$$

Учитывая уравнение (5.8)

$$dI_2 = S dU_{GS} + (1/r_{DS}) dU_{DS},$$

получим формулу для оценки выходного сопротивления

$$r_o = -dU_2/dI_2 = r_{DS}(1 + A_D S R_1) \approx \mu A_D R_1, \quad (12.8)$$

из которой видно, что выходное сопротивление в этом случае больше в  $\mu = S r_{DS} \approx 150$  раз, чем в схеме на рис. 12.8. При тех же числовых значениях элементов схемы в рассмотренном ранее примере выходное сопротивление при использовании полевого транзистора составит около 15 ГОм. Однако из-за частотной зависимости коэффициента  $A_D$  это значение достигается только при частотах, меньших граничной частоты операционного усилителя  $f_{gA}$ . При более высоких частотах коэффициент  $A_D$  становится комплексным. В этом случае выражение (12.8) для полного выходного сопротивления следует записать в комплексной форме

$$\underline{Z}_o = A_D \mu R_1 = \frac{A_D}{1 + j(\omega/\omega_{gA})} \mu R_1. \quad (12.9)$$

Как показывает сравнение с выражениями (12.6) и (12.7), полное выходное сопротивление можно представить в виде параллельно соединенных активного сопротивления

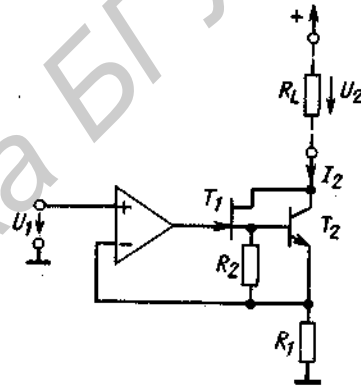


Рис. 12.12. Источник тока для больших выходных токов.

Выходной ток  $I_2 = U_1/R_1$  при  $U_1 > 0$ . Выходное сопротивление  $r_o = \mu_1 A_D R_1$ .

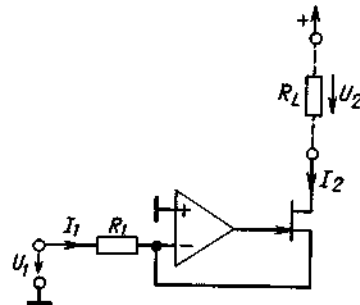


Рис. 12.13. Инвертирующий источник тока, управляемый напряжением, с полевым транзистором.

Выходной ток  $I_2 = -U_1/R_1$  при  $U_1 < 0$ . Выходное сопротивление  $r_o = \mu A_D R_1$ .

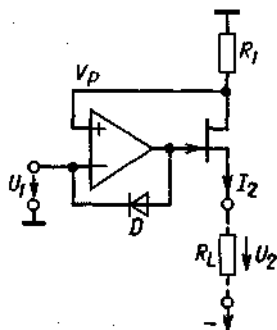


Рис. 12.14. Источник тока на полевом транзисторе с  $p$ -каналом.

Выходной ток  $I_2 = -U_1/R_1$  при  $U_1 < 0$ .  
Выходное сопротивление  $r_o = \mu A_D R_1$ .

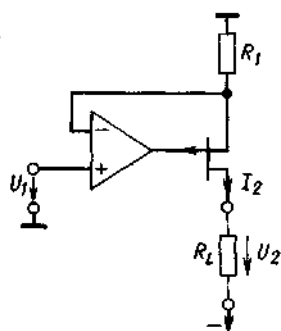


Рис. 12.15. Источник тока на полевом транзисторе с квази- $p$ -каналом.

Выходной ток  $I_2 = -U_1/R_1$  при  $U_1 < 0$ .  
Выходное сопротивление  $r_o = A_D R_1$ .

$R_d = \mu A_D R_1$  и емкости  $C_a = 1/(\mu A_D R_1 \omega_{gA})$ . Для рассмотренного ранее числового примера значение выходной емкости будет равно 1 пФ. Параллельно ей подключена входная емкость полевого транзистора, составляющая несколько пикофард.

Если требуется получить большой выходной ток, можно применить мощный полевой транзистор или же использовать выходной каскад по схеме Дарлингтона, который в этом случае будет состоять из малоомощного полевого и мощного биполярного транзисторов, как показано на схеме рис. 12.12. Параметры источника при этом не изменяются.

Схему на рис. 12.11,б можно модифицировать, подав входное напряжение непосредственно на резистор  $R_1$  и заземлив  $P$ -вход операционного усилителя. Такая

схема источника тока приведена на рис. 12.13. Для того чтобы полевой транзистор был открыт, входное напряжение  $U_1$  должно быть отрицательным. В отличие от схемы на рис. 12.11,б в этом случае источник управляющего напряжения нагружен током  $I_2$ .

Для того чтобы изменить направление выходного тока источника, следует заменить полевой транзистор с  $n$ -каналом на транзистор с  $p$ -каналом (рис. 12.14). Если же в распоряжении нет полевого транзистора с  $p$ -каналом, можно использовать схему, приведенную на рис. 12.15. В противоположность рассмотренным до сих пор схемам здесь нагрузка подключается к истоку транзистора. При этом выходной ток источника не изменится, так как он регулируется падением напряжения на сопротивлении  $R_1$ . Благодаря наличию отрицательной обратной связи по выходному току с уменьшением выходного тока возрастает потенциал  $V_p$ . Это приводит к увеличению напряжения на затворе транзистора и соответственно к уменьшению напряжения  $U_{GS}$ , что обеспечивает восстановление исходного тока. Выходное сопротивление этой схемы, конечно, существенно меньше, чем в предыдущих схемах.

При перегрузке источника выходное на-

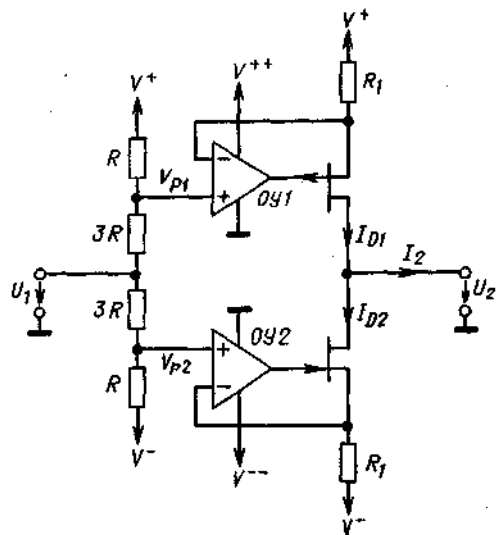


Рис. 12.16. Биполярный источник тока с полевыми транзисторами.

Выходной ток  $I_2 = -U_1/2R_1$ .



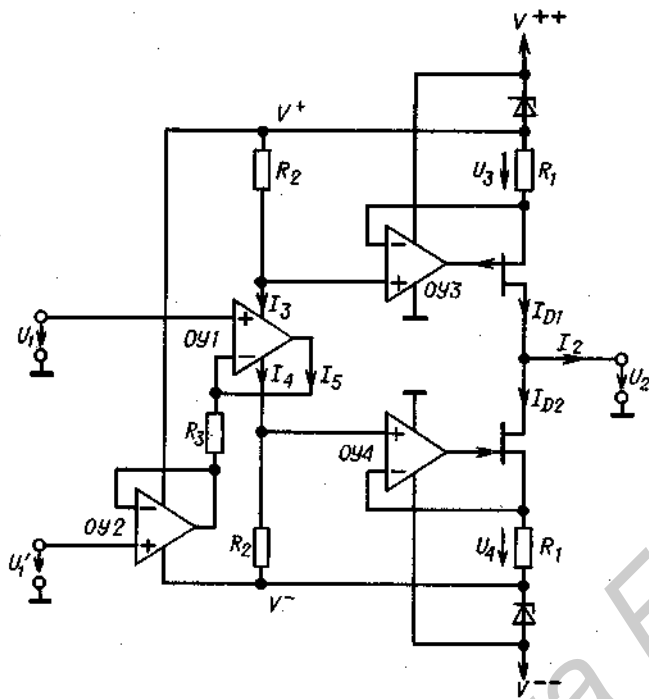


Рис. 12.17. Биполярный источник тока с полевыми транзисторами в режиме АВ.

Выходной ток  $I_2 = R_3/R_1R_2(U_1 - U_1')$ .

напряжение операционного усилителя оказывается поданным на  $P$ -вход. В результате возникает положительная обратная связь и выходное напряжение операционного усилителя становится равным напряжению насыщения. Чтобы этого не было, в схему введен диод  $D$ .

Общим недостатком рассмотренных схем является то, что они обеспечивают только одно направление тока в нагрузке. Объединив схемы на рис. 12.11 и 12.14, можно получить источник тока с произвольной полярностью (рис. 12.16). В состоянии покоя для этой схемы  $V_{P1} = \frac{3}{4}V^+$  и  $V_{P2} = \frac{3}{4}V^-$ . В этом случае

$$I_2 = I_{D1} - I_{D2} = V^+/4R_1 + V^-/4R_1 =$$

$$= 0 \text{ при } V^- = -V^+.$$

При положительном входном напряжении  $U_1$  ток  $I_{D2}$  получает приращение, равное  $U_1/4R_1$ , тогда как ток  $I_{D1}$  уменьшается на ту же величину. При этом на выходе источника будет отрицательный выходной ток:

$$I_2 = -U_1/2R_1.$$

При отрицательном входном напряжении  $U_1$  ток  $I_{D2}$  уменьшается, а  $I_{D1}$  увеличивается. В этом случае выходной ток будет положительным. Граница управления током определяется тем напряжением, при котором один из полевых транзисторов будет заперт. В данном случае граничные значения  $U_1$  равны  $\pm V^+$ . Для того чтобы полевой транзистор был заперт, напряжение на его затворе должно превысить напряжение питания  $V^+$ . Поэтому для питания операционных усилителей ОУ 1 и ОУ 2 используются напряжения  $V^{++}$  и  $V^{--}$ , большие соответствующих напряжений  $V^+$  и  $V^-$  (см. рис. 12.16).

Последняя схема отличается малой стабильностью нуля, поскольку выходной ток является разностью токов двух плеч, которые зависят от напряжения питания.

С этой точки зрения схема на рис. 12.17 оказывается более предпочтительной. Она отличается от предыдущей способом регулирования тока [12.1]. Здесь оба выходных каскада регулируются токами  $I_3$  и  $I_4$ , текущими в цепях питания операционного усилителя ОУ 1. Токи стоков полевых транзисторов определяются следующими выра-

жениями:

$$I_{D1} = U_3/R_1 = (R_2/R_1)I_3, \quad (12.10)$$

$$I_{D2} = U_4/R_1 = (R_2/R_1)I_4.$$

Отсюда получим формулу для выходного тока

$$I_2 = I_{D1} - I_{D2} = (R_2/R_1)(I_3 - I_4). \quad (12.11)$$

Операционные усилители ОУ 1 и ОУ 2 включены по схеме повторителей напряжения. При этом напряжение на резисторе  $R_3$  будет равно разности  $U_1$  и  $U_1'$ . Выходной ток операционного усилителя ОУ 1 определяется выражением

$$I_5 = (U_1 - U_1')/R_3. \quad (12.12)$$

При рассмотрении схемы следует учитывать тот факт, что операционный усилитель можно считать узлом токов, для которого в соответствии с правилом узлов сумма токов равна нулю. Если пренебречь входными токами операционного усилителя, можно записать

$$I_5 = I_3 - I_4. \quad (12.13)$$

Подставляя выражение (12.13) в (12.12) и учитывая формулу (12.11), получим выражение для выходного тока источника

$$I_2 = (R_2/R_1 R_3)(U_1 - U_1'). \quad (12.14)$$

Если нет необходимости управлять источником с помощью разности напряжений  $U_1$  и  $U_1'$ , операционный усилитель ОУ 2 можно исключить. При этом следует заземлить свободный конец резистора  $R_3$ .

В состоянии покоя  $I_5 = 0$  и  $I_3 = I_4 = I_R$ , где  $I_R$  — ток покоя при отсутствии сигнала, который течет в цепях питания усилителя ОУ 1. Этот ток мал по сравнению с максимальным значением тока  $I_5$ . При положительной разности входных напряжений  $I_3 \approx I_5 \gg I_4$  и практически весь выходной ток  $I_2$  протекает через верхний каскад источника тока, тогда как нижний будет заперт. Если же разность входных напряжений отрицательна, то справедливо обратное. Таким образом, схема работает в режиме АВ. При этом ток выходных ка-

скадов при отсутствии сигнала

$$I_{D1R} = I_{D2R} = (R_2/R_1)I_R$$

мал по сравнению с максимальным выходным током, поскольку он в этом случае представляет собой разность двух малых величин. В связи с этим схема обладает хорошей стабильностью нуля. Дополнительным преимуществом рассматриваемого источника тока является его высокий к.п.д., что особенно важно при больших выходных токах.

Ток при отсутствии сигнала можно регулировать, если в качестве ОУ 1 использовать усилитель, ток которого при отсутствии сигнала регулируется внешним сопротивлением (например, операционный усилитель Тех. Instr. TL 066). Ток при отсутствии сигнала выбирают таким, чтобы даже при высоких частотах не возникало искажений при малых значениях сигналов.

К выводам усилителя ОУ 2 можно подключить такие же выходные каскады, что и у ОУ 1. Тогда можно одновременно получить токи  $I_2$  и  $-I_2$ , что позволяет, например, построить «плавающие» источники тока. Такие источники будут рассмотрены в следующем разделе.

#### 12.3.4. ПЛАВАЮЩИЕ ИСТОЧНИКИ ТОКА

В предыдущих разделах были рассмотрены источники тока двух типов. Ни одна из схем (рис. 12.7 и 12.8) не позволяет поддерживать на обоих концах нагрузки постоянный потенциал. Такая нагрузка называется незаземленной или «плавающей». Различные схемы включения нагрузки показаны на рис. 12.18. Под плавающей нагрузкой здесь подразумевается некоторая пассивная цепь, поскольку для активных схем характерно наличие заземления.

Такие заземленные нагрузки могут быть включены по схеме, приведенной на рис. 12.18, б. (Практические схемы соответствующих источников тока показаны на рис. 12.9–12.17.)

В случае когда возникает необходимость задания произвольного потенциала на одном из выводов нагрузки, но так, чтобы при этом не изменился протекающий через нее ток, следует применять пла-

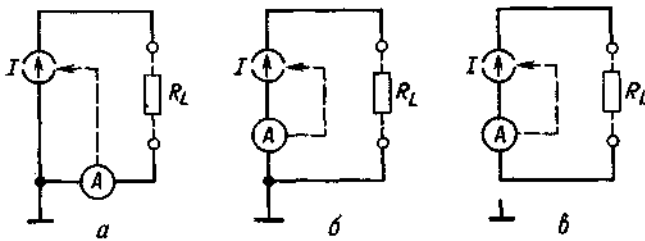


Рис. 12.18. а-источник тока с незаземленной нагрузкой; б-источник тока с заземленной нагрузкой, в-источник тока с произвольной нагрузкой.

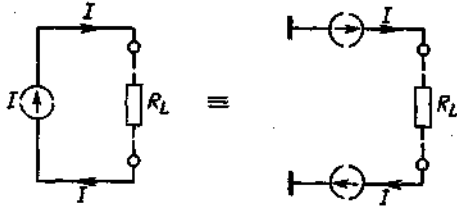


Рис. 12.19. Принципы реализации источника тока с незаземленной нагрузкой из двух источников с заземленной нагрузкой.

вающие источники тока. Они могут быть построены с помощью двух заземленных источников тока (рис. 12.19).

## 12.4. ИСТОЧНИКИ ТОКА, УПРАВЛЯЕМЫЕ ТОКОМ

Упрощенная схема источника тока, управляемого током, идентична схеме источника тока, управляемого напряжением, которая приведена на рис. 12.6. Отличие состоит лишь в том, что в качестве управляющего сигнала используется входной ток, не зависящий от параметров схемы. В идеальном случае это условие выполняется при  $r_e = 0$ . Можно записать

$$\begin{aligned}
 U_1 &= r_e I_1 + 0 \cdot U_2 & U_1 &= 0 \\
 \Rightarrow & & (12.15) & \\
 I_2 &= A_1 I_1 - (1/r_a) U_2 & I_2 &= A_1 I_1 \\
 \text{(реальная схема)} & & \text{(идеальная схема, } & \\
 & & r_e = 0, r_a = \infty). &
 \end{aligned}$$

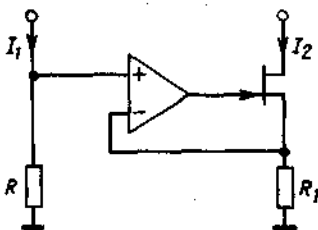


Рис. 12.20. Токоевое зеркало. Выходной ток  $I_2 = (R/R_1)I_1$ .

На рис. 12.7 и 12.13 были приведены две схемы источников тока, управляемых напряжением. Их можно использовать в качестве источников тока, управляемых током, если сопротивление резистора  $R_1$  положить равным нулю. При этом  $I_2 = I_1$ .

Особый интерес представляют управляемые током источники тока, которые позволяют изменять его направление. Схема источника, реализующая эту возможность, показана на рис. 12.20. Она создана на основе управляемого напряжением источника тока, схема которого приведена на рис. 12.11, б. Преобразование тока в напряжение осуществляется с помощью резистора  $R$ . При этом, конечно, входное сопротивление схемы не является идеальным.

Гораздо более эффективный путь состоит в том, чтобы в качестве преобразователя тока в напряжение использовать схему разд. 12.2 и одну из схем источников тока, управляемых напряжением, которые были описаны выше.

## 12.5. ПРЕОБРАЗОВАТЕЛЬ ОТРИЦАТЕЛЬНОГО СОПРОТИВЛЕНИЯ (NIC)

Иногда возникает необходимость использования отрицательного сопротивления или источника напряжения с отрицательным внутренним сопротивлением. По определению сопротивление  $R = +U/I$ , где направления тока и напряжения совпадают. Если же в двухполюснике направления протекающего тока и приложенного напряжения не совпадают, отношение  $U/I$  будет отрицательным. Говорят, что такой двухполюсник обладает отрицательным сопротивлением. Отрицательные сопротив-

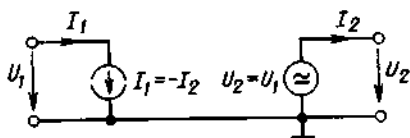


Рис. 12.21. Эквивалентная схема преобразователя INIC с управляемыми источниками тока.

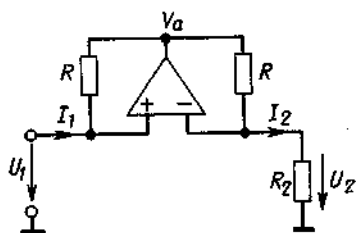


Рис. 12.22. Схема преобразователя INIC на операционном усилителе.

ления могут быть получены только с применением активных схем, которые называют преобразователями отрицательного сопротивления (NIC). Существует два типа преобразователей: для изменения знака напряжения при неизменном направлении тока (UNIC) и для изменения знака тока при неизменном знаке напряжения (INIC). Схемная реализация INIC достаточно проста. Его идеализированные уравнения имеют следующий вид:

$$\begin{aligned} U_1 &= U_2 + 0 \cdot I_2, \\ I_1 &= 0 \cdot U_2 - I_2. \end{aligned} \quad (12.16)$$

Эти уравнения соответствуют источнику напряжения, управляемому напряжением, и источнику тока, управляемому током (рис. 12.21). Два таких источника могут быть реализованы с помощью всего лишь одного операционного усилителя. Соответствующая схема преобразователя INIC приведена на рис. 12.22.

На входах идеального операционного усилителя напряжения равны, т.е.  $V_P = V_N$ , и при этом  $U_1 = U_2$ . Выходное напряжение операционного усилителя в этом случае определяется как

$$V_a = U_2 + I_2 R.$$

При этом входной ток усилителя, как

и требуется, будет равен

$$I_1 = (V_a - U_2)/R = -I_2.$$

При выводе последних соотношений предполагалось, что схема находится в устойчивом состоянии. Однако, поскольку операционный усилитель охвачен одновременно положительной и отрицательной обратными связями, следует принять меры, чтобы выполнялись условия устойчивости. Рассчитаем, какая часть выходного напряжения поступает на каждый из входов операционного усилителя. Для этого рассмотрим схему на рис. 12.23. Здесь  $R_1$  и  $R_2$  — внутренние сопротивления подключенных к преобразователю схем. В этом случае напряжение отрицательной обратной связи

$$V_N = V_a [R_2 / (R_2 + R)],$$

а напряжение положительной обратной связи

$$V_P = V_a [R_1 / (R_1 + R)].$$

Для обеспечения устойчивости схемы необходимо, чтобы удовлетворялось условие  $R_1 < R_2$ .

Пример практического применения преобразователя INIC приведен на рис. 12.24. Этот преобразователь предназначен для

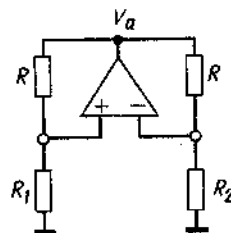


Рис. 12.23. Нагруженный преобразователь INIC.

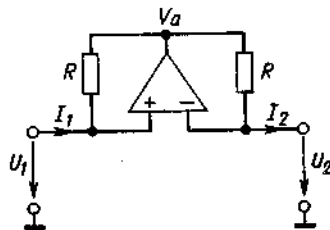


Рис. 12.24. Схема получения отрицательного сопротивления.

Отрицательное сопротивление  $U_1/I_1 = -R_2$ .

получения отрицательного активного сопротивления. При подаче на вход положительного сигнала напряжение  $U_2$  равно  $U_1$  [это следует из формул (12.16)] и ток  $I_2$  будет положительным. Из формул (12.16) следует также, что

$$I_1 = -I_2 = -U_1/R_2.$$

Таким образом, входной ток схемы будет отрицательным, хотя напряжение  $U_1$  положительно. Следовательно, входное сопротивление схемы отрицательное:

$$U_1/I_1 = -R_2. \quad (12.17)$$

Схема сохраняет устойчивость, пока внутреннее сопротивление источника напряжения  $R_1$  меньше сопротивления  $R_2$ . Такое же отрицательное сопротивление может быть получено, если преобразователь INIC будет включен в обратном направлении (т.е. при подключении сопротивления  $R_2$  на вход схемы и подаче входного напряжения на ее выход).

Поскольку уравнения (12.16) удовлетворяются и для переменных токов, активное сопротивление  $R_2$  в них можно заменить полным сопротивлением  $Z_2$  и при этом также получить необходимое отрицательное полное сопротивление.

Преобразователь INIC можно использовать в качестве источника напряжения с отрицательным выходным сопротивлением. Источник напряжения с напряжением холостого хода  $U_0$  и выходным сопротивлением  $r_a$  при наличии нагрузки выдает напряжение  $U = U_0 - Ir_a$ . В обычном источнике  $r_a$  положительно; при увеличении нагрузки выходное напряжение будет уменьшаться. В схеме источника напряжения с отрицательным выходным со-

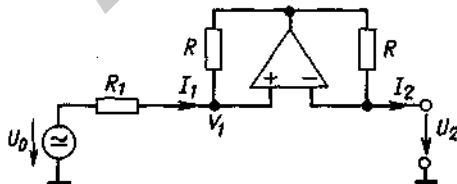


Рис. 12.25. Источник напряжения с отрицательным выходным сопротивлением. Выходное напряжение  $U_2 = U_0 + I_2 R_1$ . Выходное сопротивление  $r_a = -dU_2/dI_2 = -R_1$ .

противлением, наоборот, при увеличении нагрузки напряжение  $U$  будет возрастать. Этой особенностью обладает схема на рис. 12.25. Соответствующее ей уравнение имеет вид

$$U_2 = V_1 = U_0 - I_1 R_1.$$

Отсюда следует, что при  $I_1 = -I_2$

$$U_2 = U_0 + I_2 R_1.$$

Возможность использования отрицательного сопротивления расширяет границы применимости последовательного и параллельного соединения сопротивлений. Например, можно так рассчитать источник напряжения с отрицательным сопротивлением, чтобы скомпенсировать сопротивление длинной линии передачи выходного напряжения. При этом на выходе линии получим напряжение  $U_0$  с нулевым выходным сопротивлением.

## 12.6. ГИРАТОР

Гиратор представляет собой электронную схему, которая обращает любое полное сопротивление, например преобразует индуктивность в емкость и наоборот. Эквивалентная схема гиратора приведена на рис. 12.26. Уравнения идеального гиратора имеют вид

$$\begin{aligned} I_1 &= 0 \cdot U_1 + (1/R_g) U_2, \\ I_2 &= (1/R_g) U_1 + 0 \cdot U_2. \end{aligned} \quad (12.18)$$

Отсюда следует, что ток одной стороны

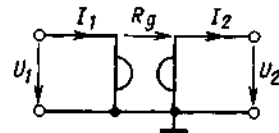


Рис. 12.26. Символическое изображение гиратора.

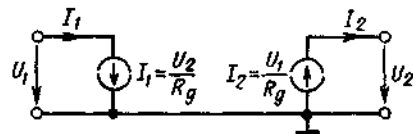
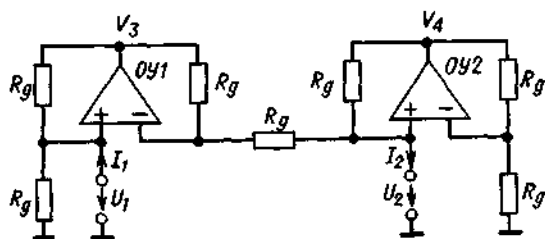


Рис. 12.27. Эквивалентная схема реализации гиратора с помощью двух источников тока, управляемых напряжением.

Рис. 12.28. Схема реализации гиратора с использованием двух преобразователей INIC.



гиратора пропорционален напряжению на другой стороне гиратора. Упрощенная схема гиратора, реализованная с помощью двух управляемых напряжением источников тока, приведена на рис. 12.27.

Схема гиратора на рис. 12.28 основана на двух преобразователях отрицательного сопротивления INIC [12.2]. Для расчета токов в этой схеме используем правило узлов для  $P$ - и  $N$ -входов операционных усилителей ОУ 1 и ОУ 2:

$$\text{узел } P_1: (V_3 - U_1)/R_g - U_1/R_g + I_1 = 0,$$

$$\text{узел } N_1: (V_3 - U_1)/R_g + (U_2 - U_1)/R_g = 0,$$

$$\text{узел } P_2: (V_4 - U_2)/R_g + (U_1 - U_2)/R_g - I_2 = 0,$$

$$\text{узел } N_2: (V_4 - U_2)/R_g - U_2/R_g = 0.$$

Исключая  $V_3$  и  $V_4$  из этих уравнений, окончательно получим

$$I_1 = U_2/R_g \quad \text{и} \quad I_2 = U_1/R_g,$$

что соответствует уравнениям гиратора (12.18), приведенным выше.

Рассмотрим несколько примеров практического применения гираторов. Подключим к правым выводам гиратора резистор с сопротивлением  $R_2$ . Поскольку знаки напряжения  $U_2$  и тока  $I_2$  в этом случае совпадают, получим для активного сопротивления  $I_2 = U_2/R_2$ . Подставим это выражение в рассмотренные выше уравнения. В результате получим

$$U_1 = I_2 R_g = U_2 R_g / R_2 \quad \text{и} \quad I_1 = U_2 / R_g.$$

Отсюда следует, что левое входное сопротивление  $R_1$  гиратора равно

$$R_1 = U_1 / I_1 = R_g^2 / R_2. \quad (12.19)$$

Таким образом, входное сопротивление ги-

ратора обратно пропорционально сопротивлению его нагрузки. Этим свойством обладает и полное сопротивление

$$\underline{Z}_1 = R_g^2 / \underline{Z}_2. \quad (12.20)$$

На соотношении (12.20) основано одно весьма интересное применение гиратора. Подключив к его выходу конденсатор емкостью  $C_2$ , получим на другой стороне полное сопротивление

$$\underline{Z}_1 = R_g^2 \cdot j\omega C_2,$$

которое представляет собой не что иное, как полное сопротивление индуктивности:

$$L_1 = R_g^2 C_2. \quad (12.21)$$

Один из вариантов применения гираторов состоит в том, что с их помощью можно получить большие значения индуктивностей, не обладающих потерями. Соответствующая эквивалентная схема показана на рис. 12.29. Относительно входа гиратор будет эквивалентен индуктивности (12.21). При  $C_2 = 1$  мкФ и  $R_g = 10$  кОм эквивалентная индуктивность  $L_1$  будет составлять 100 Гн.

Подключив параллельно этой индуктивности конденсатор  $C_1$ , получим параллельный колебательный контур. Таким образом можно построить «L»С-фильтр с высокой добротностью.

Добротность параллельного колебательного контура при  $C_1 = C_2$  является удобной характеристикой для оценки неидеальности практической схемы гиратора. Она называется добротностью гиратора, которая обозначается через  $Q$ . Потери в гираторе определяются двумя сопротивлениями  $R_g$ , подключенными параллельно

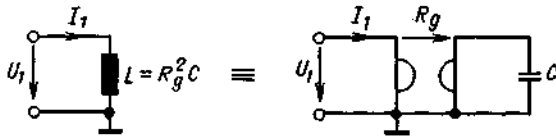


Рис. 12.29. Эквивалент индуктивности.

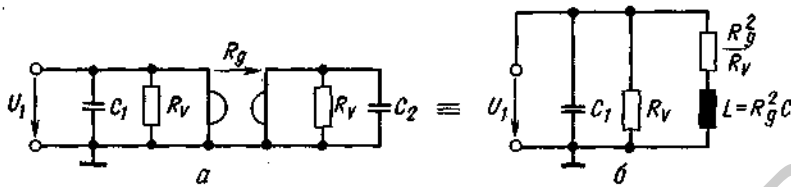


Рис. 12.30. а-эквивалентная схема колебательного контура; б-упрощенная схема колебательного контура без потерь.

его двум входам. При этом в схеме источника тока на рис. 12.27 параллельно соединенными оказываются входное сопротивление одного источника с выходным сопротивлением второго. В схеме с использованием двух преобразователей INIC (рис. 12.28) потери связаны с тем, насколько близки значения их сопротивлений. Упрощенная схема параллельного колебательного контура, построенного с применением реального гиратора, показана на рис. 12.30,а. Используя уравнение преобразования (12.20), получим эквивалентную схему рис. 12.30,б. Отсюда находим (см. разд. 2.7), что добротность гиратора  $Q = R_v/2R_g$ .

Последняя формула справедлива для низкочастотных сигналов, поскольку добротность очень чувствительна к сдвигу фаз. Из работы [12.3] получим формулу для модели первого порядка:

$$Q(\varphi) = \frac{1}{(1/Q_0) + \varphi_1 + \varphi_2}$$

Здесь  $Q_0$  - значение добротности гиратора на низких частотах, а  $\varphi_1$  и  $\varphi_2$  - фазовые сдвиги между током  $I_1$  и напряжением  $U_2$  и током  $I_2$  и напряжением  $U_1$  соответственно для резонансной частоты параллельного контура. При запаздывании по фазе добротность увеличивается с возрастанием резонансной частоты. При  $|\varphi_1 + \varphi_2| \geq 1/Q_0$  схема становится неустойчивой и начинает генерировать колебания с резонансной частотой параллельного контура. При фазовом опережении добротность уменьшается с ростом резонансной частоты.

Используя гираторы, можно выполнять преобразование не только двухполюсников, но и четырехполюсников (рис. 12.31). Для вывода уравнений воспользуемся матрицей четырехполюсника:

$$[A] = \begin{bmatrix} A_{11} & A_{12} \\ A_{21} & A_{22} \end{bmatrix}$$

Из формул (12.18) получаем следующее

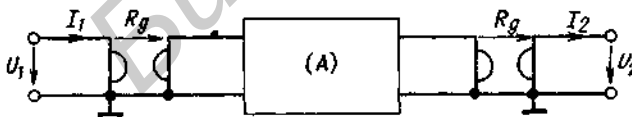


Рис. 12.31. Дуальное преобразование четырехполюсника.

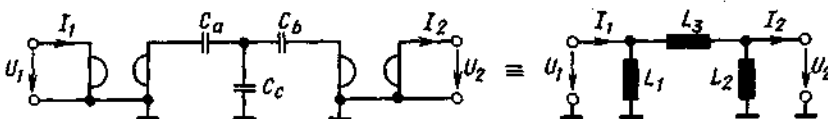


Рис. 12.32. Пример дуального преобразования.  
Уравнения преобразования:  $L_1 = R_c^2 C_a$ ,  $L_2 = R_c^2 C_b$ ,  $L_3 = R_c^2 C_c$ .

матричное уравнение для гиратора:

$$\begin{bmatrix} U_1 \\ I_1 \end{bmatrix} = \underbrace{\begin{bmatrix} 0 & R_g \\ 1/R_g & 0 \end{bmatrix}}_{A_g} \begin{bmatrix} U_2 \\ I_2 \end{bmatrix}. \quad (12.22)$$

Используя матрицу  $[A_g]$ , образуем матрицу результирующего четырехполосника:

$$[\bar{A}] = [A_g][A][A_g] = \begin{bmatrix} A_{22} & A_{21}R_g^2 \\ A_{12}/R_g^2 & A_{11} \end{bmatrix}. \quad (12.23)$$

Эта матрица описывает преобразованный четырехполосник.

На рис. 12.32 приведена схема, которая заменяет три индуктивности тремя соответствующим образом включенными конденсаторами.

Подключив параллельно индуктивностям  $L_1$  и  $L_2$  внешние конденсаторы, получим полосовой фильтр с индуктивной связью, реализованный с помощью конденсаторов. Замкнув накоротко конденсаторы  $C_a$  и  $C_b$ , получим аналог незаземленной индуктивности  $L_3$ .

## 12.7. ЦИРКУЛЯТОР

Циркулятор представляет собой схему с тремя или более входами, символически изображенную на рис. 12.33. Она характеризуется тем, что приложенный к одному из входов сигнал будет проходить по циркулятору в направлении, указанном стрелкой. На свободном входе сигнал будет идентичен входному, а при закороченном — знак напряжения изменится на противоположный. Наконец, если к входу подключен резистор  $R = R_g$ , второй конец которого заземлен, то на нем будет получено напряжение, пропорциональное вход-

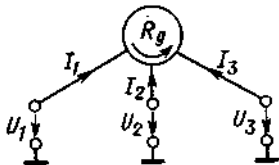


Рис. 12.33. Изображение циркулятора.

ному сигналу. В последнем случае входной сигнал не будет проходить на последующие входы.

Схема, обладающая указанными свойствами, изображена на рис. 12.34 [12.4]. Она состоит из трех каскадов, один из которых отдельно изображен на рис. 12.35. Сначала исследуем принцип действия отдельного каскада. Пусть вход 1 не нагружен. При этом  $I_1 = 0$  и, следовательно,  $V_p = U_e = V_N$ . Тогда ток по сопротивлению отрицательной обратной связи течь не будет и  $U_a = +U_e$ .

Замкнем вход 1 нулевым сопротивлением. Тогда  $U_1 = 0$  и схема будет работать как инвертирующий усилитель с коэффициентом усиления, равным  $-1$ . В этом случае  $U_a = -U_e$ .

Подключим ко входу 1 сопротивление  $R_1 = R_g$ . Теперь схема будет работать как блок вычитания двух одинаковых напряжений  $U_e$ . В этом случае  $U_a = 0$ .

Положив напряжение  $U_e$  равным нулю и подав на вход 1 напряжение  $U_1$ , получим на выходе схемы, представляющей собой неинвертирующий усилитель с коэффициентом усиления  $+2$ , напряжение  $U_a = 2U_1$ .

Теперь достаточно просто можно понять, как работает схема на рис. 12.34. Пусть на вход 1 подано напряжение  $U_1$ , вход 2 нагружен на заземленное сопротивление  $R_g$ , а вход 3 не нагружен. Как уже было показано для отдельного каскада, и в этом случае выходное напряжение операционного усилителя ОУ 2 будет равно нулю. Операционный усилитель ОУ 3, поскольку он не нагружен, имеет коэффициент усиления, равный 1, а его выходное напряжение равно нулю. Операционный усилитель ОУ 1 работает в режиме электрометрического усилителя с коэффициентом усиления, равным 2. Следовательно, его выходное напряжение равно  $2U_1$ . На входе 2, нагруженном сопротивлением  $R_g$ , будет половина этого напряжения, т.е.  $U_1$ . Другие случаи работы циркулятора можно исследовать аналогично.

Для получения соотношений между токами и напряжениями циркулятора воспользуемся правилом узлов для  $R$ -



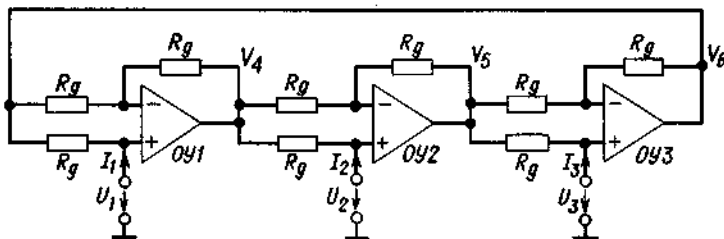


Рис. 12.34. Схема реализации циркулятора.

и  $N$ -входов операционных усилителей:

$$\begin{aligned} P\text{-входы} \\ (V_6 - U_1)/R_g + I_1 &= 0 \\ (V_4 - U_2)/R_g + I_2 &= 0 \\ (V_5 - U_3)/R_g + I_3 &= 0 \end{aligned}$$

$$\begin{aligned} N\text{-входы} \\ (V_6 - U_1)/R_g + (V_4 - U_1)/R_g &= 0 \\ (V_4 - U_2)/R_g + (V_5 - U_2)/R_g &= 0 \\ (V_5 - U_3)/R_g + (V_6 - U_3)/R_g &= 0 \end{aligned}$$

Исключив из этих уравнений потенциалы от  $V_4$  до  $V_6$ , получим

$$\begin{aligned} I_1 &= (1/R_g)(U_2 - U_3), \\ I_2 &= (1/R_g)(-U_1 + U_3), \\ I_3 &= (1/R_g)(U_1 - U_2). \end{aligned} \quad (12.24)$$

Из этих уравнений видно, что схема циркулятора может быть также реализована с использованием трех управляемых на-

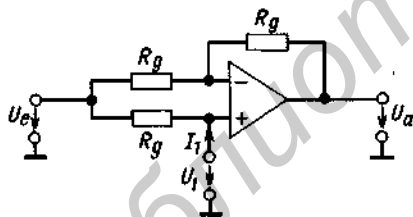


Рис. 12.35. Схема одного каскада циркулятора.

пряжением источников тока с разностными входами (рис. 12.36). Подходящая для данного случая схема источника тока была приведена на рис. 12.17.

Один из возможных вариантов применения циркулятора показан на рис. 12.37. В данном случае он используется как активная схема для двухпроводного телефона. Схема состоит из трехходового циркулятора, ко всем входам которого подключены одинаковые нагрузки сопротивлением  $R_g$ . Сигнал, поступающий с микрофона, проходит на коммутатор и не попадает в наушник. Идущий с коммутатора сигнал поступает в наушник и не попадает в микрофон. Переходное затухание главным образом зависит от того, насколько близки значения сопротивлений нагрузки, подключенной ко входам циркулятора.

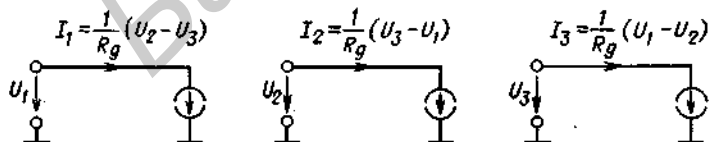


Рис. 12.36. Эквивалентная схема реализации циркулятора на источниках тока, управляемых напряжением.

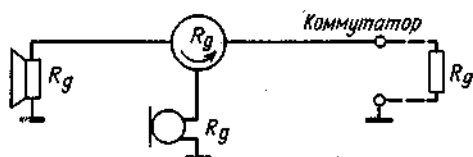


Рис. 12.37. Применение циркулятора в двухпроводном телефоне.

## 13. Активные фильтры

### Ш. ТЕОРЕТИЧЕСКОЕ ОПИСАНИЕ ФИЛЬТРОВ НИЖНИХ ЧАСТОТ

В разд. 2.1 и 2.2 были рассмотрены схемы простых фильтров нижних и верхних частот. Схема простейшего фильтра нижних частот еще раз показана на рис. 13.1. Из соотношения (2.1) следует, что выходное напряжение фильтра зависит от частоты входного сигнала. Эта зависимость определяется формулой

$$\underline{A}(j\omega) = \underline{U}_a / \underline{U}_e = 1 / (1 + j\omega RC).$$

Заменив  $j\omega$  на  $j\omega + \sigma = p$ , получим отсюда передаточную функцию фильтра

$$A(p) = L\{U_a(t)\} / L\{U_e(t)\} = 1 / (1 + pRC).$$

Передаточная функция определяет зависимость преобразований Лапласа выходного и входного напряжений для произвольных временных сигналов. Переход от передаточной функции  $A(p)$  к частотной характеристике  $\underline{A}(j\omega)$  для синусоидальных входных сигналов можно выполнить, положив  $\tau = 0$ .

Для реализации общего подхода целесообразно нормировать комплексную переменную  $p$ . Положим

$$P = p / \omega_g.$$

При  $\sigma = 0$  в этом случае получим

$$P = j\omega / \omega_g = j(f / f_g) = j\Omega.$$

Частота среза фильтра  $f_g$  на рис. 13.1 равна  $1 / 2\pi RC$ . Отсюда получим  $P = pRC$  и

$$A(P) = 1 / (1 + P). \quad (13.1)$$

Используя передаточную функцию для

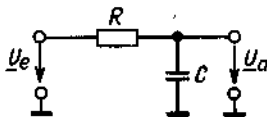


Рис. 13.1. Простейший фильтр нижних частот первого порядка.

оценки зависимости амплитуды выходного сигнала от частоты, запишем

$$|A(j\Omega)|^2 = 1 / (1 + \Omega^2).$$

При  $\Omega \gg 1$ , т.е. для случая, когда частота входного сигнала  $f \gg f_g$ ,  $|A| = 1/\Omega$ . Это соответствует снижению коэффициента передачи фильтра на 20 дБ на декаду.

Если необходимо получить более быстрое уменьшение коэффициента передачи, можно включить  $n$  фильтров нижних частот последовательно. Передаточная функция такой системы имеет вид

$$A(P) = \frac{1}{(1 + \alpha_1 P)(1 + \alpha_2 P) \dots (1 + \alpha_n P)}, \quad (13.2)$$

где  $\alpha_1, \alpha_2, \alpha_3, \dots, \alpha_n$  — действительные положительные коэффициенты. Из этой формулы следует, что  $|A| \sim 1/\Omega^n$  при  $\Omega \gg 1$ . Уменьшение коэффициента передачи характеризуется величиной  $n \cdot 20$  дБ на каждую декаду. Отметим, что корни передаточной функции (13.2) являются отрицательными и действительными. Таким свойством обладают пассивные RC-фильтры  $n$ -го порядка. Соединив последовательно фильтры нижних частот с одинаковой частотой среза, получим

$$\alpha_1 = \alpha_2 = \alpha_3 = \dots = \alpha = \sqrt[n]{\sqrt{2} - 1}.$$

Этот случай соответствует критическому затуханию. Отдельные фильтры (звенья) обладают при этом частотой среза, превышающей частоту среза всего фильтра на коэффициент  $1/\alpha$ .

Передаточная функция фильтра нижних частот в общем виде может быть записана как

$$A(P) = \frac{A_0}{1 + c_1 P + c_2 P^2 + \dots + c_n P^n}, \quad (13.3)$$

где  $c_1, c_2, \dots, c_n$  — положительные действительные коэффициенты. Порядок фильтра определяется максимальной степенью переменной  $P$ . Для реализации фильтра необходимо разложить полином знаменателя

на множители. Если среди корней полинома есть комплексные, то рассмотренное ранее представление полинома (13.2) не может быть использовано. В этом случае следует записать его в виде произведения сомножителей второго порядка:

$$A(P) = \frac{A_0}{(1 + a_1 P + b_1 P^2)(1 + a_2 P + b_2 P^2) \dots} \quad (13.4)$$

где  $a_i$  и  $b_i$  - положительные действительные коэффициенты. Для нечетных порядков полинома коэффициент  $b_1$  равен нулю.

Параметры фильтра могут быть оптимизированы по различным критериям. Для удовлетворения каждому из выбранных критериев оптимизации коэффициенты  $a_i$  и  $b_i$  передаточной функции  $A(P)$  должны иметь строго определенные значения. Как мы увидим в дальнейшем, корни полинома могут иметь сопряженные комплексные значения, что приводит к невозможности реализации такого фильтра с помощью

пассивных  $RC$ -цепей. Для реализации фильтров с сопряженными комплексными корнями могут быть использованы  $LRC$ -фильтры. Для высоких частот получение необходимых индуктивностей не представляет затруднений. Однако для низких частот нужны большие индуктивности, которые сложны в изготовлении и обладают плохими электрическими характеристиками. Применения индуктивностей для фильтров в низкочастотном диапазоне можно избежать, используя  $RC$ -схемы с активными элементами (например, операционными усилителями). Такие схемы далее будем называть активными фильтрами.

Рассмотрим теперь различные способы задания оптимальных характеристик фильтров нижних частот, схемная реализация которых будет описана в следующих разделах.

Амплитудно-частотная характеристика фильтра Баттерворта имеет довольно длинный горизонтальный участок и резко спадает за частотой среза. Переходная характеристика такого фильтра при ступен-

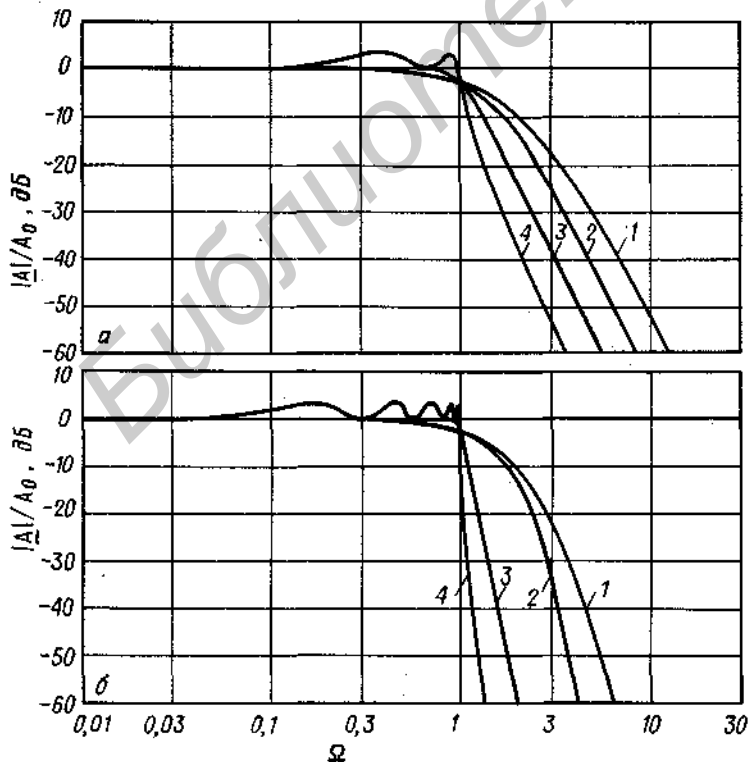


Рис. 13.2. Амплитудно-частотные характеристики фильтров четвертого (а) и десятого (б) порядков.

1 - фильтр с критическим затуханием; 2 - фильтр Бесселя; 3 - фильтр Баттерворта; 4 - фильтр Чебышева с неравномерностью 3 дБ.

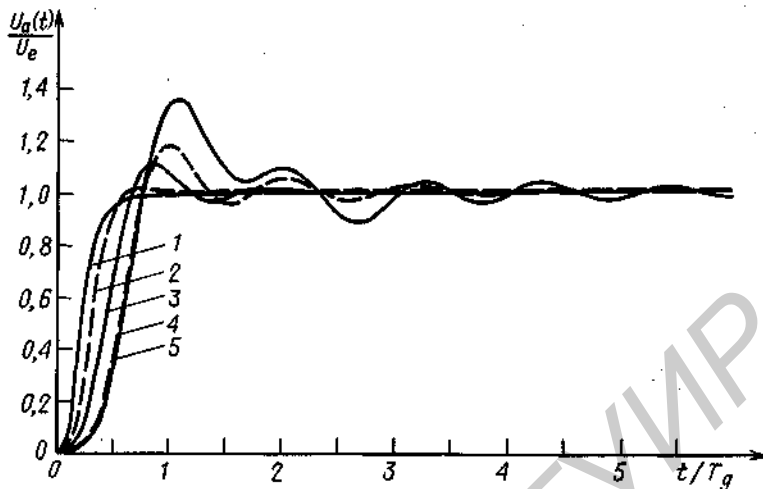


Рис. 13.3. Переходные характеристики фильтров нижних частот четвертого порядка при ступенчатом входном сигнале.

1 — фильтр с критическим затуханием; 2 — фильтр Бесселя; 3 — фильтр Баттерворта; 4 — фильтр Чебышева с неравномерностью 0,5 дБ; 5 — фильтр Чебышева с неравномерностью 3 дБ.

чатом входном сигнале имеет колебательный характер. С увеличением порядка фильтра колебания усиливаются.

Характеристика фильтра Чебышева спадает более круто за частотой среза. В полосе пропускания она, однако, не монотонна, а имеет волнообразный характер с постоянной амплитудой. При заданном порядке фильтра более резкому спаду амплитудно-частотной характеристики за частотой среза соответствует большая неравномерность в полосе пропускания. Колебания переходного процесса при ступенчатом входном воздействии сильнее, чем у фильтра Баттерворта.

Фильтр Бесселя обладает оптимальной переходной характеристикой. Причиной этого является пропорциональность фазового сдвига выходного сигнала фильтра частоте входного сигнала. В общем случае спад амплитудной характеристики фильтра Бесселя оказывается более пологим по сравнению с фильтрами Чебышева и Баттерворта.

На рис. 13.2 показаны амплитудно-частотные характеристики четырех рассмотренных фильтров нижних частот четвертого и десятого порядка. Можно заметить, что характеристика фильтра Чебышева имеет наиболее крутой спад для частот входного сигнала, превышающих частоту

среза, но заметную неравномерность в полосе пропускания. При увеличении равномерности амплитудной характеристики фильтр Чебышева переходит в фильтр Баттерворта [13.1]. Переходные характеристики этих фильтров имеют большую амплитуду колебаний при ступенчатом входном сигнале. Это хорошо видно из рис. 13.3. Переходный процесс для фильтра Бесселя практически не имеет колебаний. Несмотря на менее удовлетворительные амплитудно-частотные характеристики фильтра Бесселя, он обеспечивает весьма высокое качество отработки ступенчатого входного сигнала. Пассивный RC-фильтр нижних частот не имеет перерегулирования, однако обладает значительно худшей амплитудно-частотной характеристикой по сравнению с фильтром Бесселя и несколько уступает ему в отношении качества отработки входного ступенчатого сигнала.

В табл. 13.1 приведены значения времени нарастания и задержки выходного сигнала, а также относительного перерегулирования для фильтров нижних частот различного типа. Время нарастания определяет интервал, за который выходной сигнал возрастает от 10 до 90% своего установившегося значения. Время задержки соответствует интервалу, в течение которого

Таблица 13.1

	Порядок				
	2	4	6	8	10
<i>Фильтр с критическим затуханием</i>					
Время нарастания $t_A/T_g$	0,344	0,342	0,341	0,341	0,340
Время задержки $t_v/T_g$	0,172	0,254	0,316	0,367	0,412
Относительная величина перерегулирования, %	0	0	0	0	
<i>Фильтр Бесселя</i>					
Время нарастания $t_A/T_g$	0,344	0,352	0,350	0,347	0,345
Время задержки $t_v/T_g$	0,195	0,329	0,428	0,505	0,574
Относительная величина перерегулирования, %	0,43	0,84	0,64	0,34	0,06
<i>Фильтр Баттлерворта</i>					
Время нарастания $t_A/T_g$	0,342	0,387	0,427	0,460	0,485
Время задержки $t_v/T_g$	0,228	0,449	0,663	0,874	1,084
Относительная величина перерегулирования, %	4,3	10,8	14,3	16,3	17,8
<i>Фильтр Чебышева с неравномерностью 0,5 дБ</i>					
Время нарастания $t_A/T_g$	0,338	0,421	0,487	0,540	0,584
Время задержки $t_v/T_g$	0,251	0,556	0,875	1,196	1,518
Относительная величина перерегулирования, %	10,7	18,1	21,2	22,9	24,1
<i>Фильтр Чебышева с неравномерностью 1 дБ</i>					
Время нарастания $t_A/T_g$	0,334	0,421	0,486	0,537	0,582
Время задержки $t_v/T_g$	0,260	0,572	0,893	1,215	1,540
Относительная величина перерегулирования, %	14,6	21,6	24,9	26,6	27,8
<i>Фильтр Чебышева с неравномерностью 2 дБ</i>					
Время нарастания $t_A/T_g$	0,326	0,414	0,491	0,529	0,570
Время задержки $t_v/T_g$	0,267	0,584	0,912	1,231	1,555
Относительная величина перерегулирования, %	21,2	28,9	32,0	33,5	34,7
<i>Фильтр Чебышева с неравномерностью 3 дБ</i>					
Время нарастания $t_A/T_g$	0,318	0,407	0,470	0,519	0,692
Время задержки $t_v/T_g$	0,271	0,590	0,912	1,235	1,557
Относительная величина перерегулирования, %	27,2	35,7	38,7	40,6	41,6

выходной сигнал достигает 50% установившегося значения.

Из таблицы следует, что время нарастания выходного сигнала мало зависит от порядка и типа фильтра и составляет приблизительно  $1/3f_g$  (как отмечалось в разд. 2.1.3). Если учесть время задержки и относительное перерегулирование, то существенными преимуществами перед другими обладает фильтр Бесселя. Увеличение порядка этого фильтра, начиная с четвертого, приводит к затуханию колебаний переходного процесса.

Ниже будет показано, что с помощью одной и той же схемы можно получить характеристики фильтра любого типа определенного порядка, изменяя лишь номиналы соответствующих резисторов и конденсаторов. Для того чтобы рассчитать схему конкретного фильтра, следует знать частотные характеристики каждого фильтра при заданном его порядке. Поэтому рассмотрим их в следующем разделе.

### 13.1.1. ФИЛЬТР БАТТЕРВОРТА

Из формулы (13.3) следует, что модуль коэффициента передачи фильтра  $n$ -го порядка может быть описан следующим выражением:

$$|A|^2 = A_0^2 / (1 + k_2\Omega^2 + k_4\Omega^4 + \dots + k_{2n}\Omega^{2n}). \quad (13.5)$$

Нечетные степени в выражении (13.5) отсутствуют, поскольку  $|A|^2$  является четной функцией. Для фильтра Баттерворта график функции  $|A|^2$  должен быть по возможности горизонтальным при частотах входного сигнала, меньших частоты среза. Поскольку в этой области  $\Omega < 1$ , для выполнения такого требования необходимо, чтобы функция  $|A|^2$  зависела только от старшей степени  $\Omega$ . Это связано с тем, что при  $\Omega < 1$  младшие степени  $\Omega$  вносят большой вклад в знаменатель выражения (13.5) и, следовательно, приводят к суще-

ственному уменьшению коэффициента передачи фильтра. Итак, запишем

$$|A|^2 = A_0^2 / (1 + k_{2n}\Omega^{2n}).$$

Коэффициент  $k_{2n}$  определяется из условия нормировки, которое связано с необходимостью обеспечения снижения коэффициента передачи фильтра на 3 дБ при частоте  $\Omega = 1$ , т. е.

$$A_0^2/2 = A_0^2 / (1 + k_{2n}).$$

Отсюда следует, что  $k_{2n} = 1$ . Таким образом, выражение для квадрата коэффициента передачи низкочастотного фильтра Баттерворта  $n$ -го порядка имеет следующий вид:

$$|A|^2 = A_0^2 / (1 + \Omega^{2n}). \quad (13.6)$$

В это выражение входит только старшая степень  $\Omega$ ; в связи с этим фильтр Баттерворта нижних частот называют степенным фильтром нижних частот.

Для практической реализации фильтра Баттерворта необходимо разработать схему, квадрат коэффициента передачи которой удовлетворяет соотношению (13.6). Обычно при анализе электронных схем применяют не квадрат коэффициента передачи  $|A|^2$ , а непосредственно сам комплексный коэффициент  $A$ . Для того чтобы было легче рассчитывать схему фильтра, необходимо знать соответствующий выражению (13.6) комплексный коэффициент передачи. Для этого приравняем коэффициенты выражений (13.3) и (13.6). В результате найдем коэффициенты  $c_1, \dots, c_n$ . Полученный таким образом знаменатель выражения (13.3) является полиномом Баттерворта (табл. 13.2).

В работе [13.2] показано, что полюсы передаточной функции фильтра Баттерворта могут быть получены в замкнутой форме. Объединяя комплексно-сопряженные полюсы, можно записать аналитические выражения для коэффициентов  $a_i$  и  $b_i$  в передаточной функции (13.4):

Таблица 13.2

$n$	Полиномы Баттерворта
1	$1 + P$
2	$1 + \sqrt{2}P + P^2$
3	$1 + 2P + 2P^2 + P^3 =$ $= (1 + P)(1 + P + P^2)$
4	$1 + 2,613P + 3,414P^2 + 2,613P^3 + P^4 =$ $= (1 + 1,848P + P^2)(1 + 0,765P + P^2)$

для четных  $n$ :

$$a_i = 2\cos \frac{(2i-1)\pi}{2n}$$

при  $i = 1, \dots, n/2$ ,

$$b_i = 1;$$

для нечетных  $n$

$$a_1 = 1, \quad b_1 = 0,$$

$$a_i = 2\cos \frac{(i-1)\pi}{n}, \quad i = 2, \dots, (n+1)/2,$$

$$b_i = 1.$$

Коэффициенты Баттерворта для полиномов до 10 порядка приведены в табл. 13.6.

Известно, что фильтр Баттерворта первого порядка представляет собой пассивный фильтр нижних частот с передаточной функцией (13.1). Корни полиномов Баттерворта более высокого порядка являются комплексно-сопряженными. В связи с этим они не могут быть реализованы с помощью пассивных  $RC$ -цепей, соответствующих действительным значениям корней знаменателя передаточной функ-

ции. Поэтому для построения фильтров Баттерворта следует применять пассивные  $LRC$ -схемы или активные  $RC$ -цепи. Частотные зависимости коэффициентов передачи фильтров Баттерворта для различных значений  $n$  приведены на рис. 13.4.

### 13.1.2. ФИЛЬТР ЧЕБЫШЕВА

Коэффициент передачи фильтра Чебышева для низких частот равен  $A_0$ , однако в области частот, меньших частоты среза, его амплитудно-частотная характеристика имеет волнообразный характер, причем амплитуда этих колебаний определяется параметрами фильтра. Полиномы, обладающие таким свойством, называются полиномами Чебышева:

$$T_n(x) = \begin{cases} \cos(n \arccos x) & \text{при } 0 \leq x \leq 1, \\ \operatorname{ch}(n \operatorname{Ar} \operatorname{ch} x) & \text{при } x > 1, \end{cases}$$

коэффициенты которых указаны в табл. 13.3.

Таблица 13.3

$n$	Полиномы Чебышева
1	$T_1(x) = x$
2	$T_2(x) = 2x^2 - 1$
3	$T_3(x) = 4x^3 - 3x$
4	$T_4(x) = 8x^4 - 8x^2 + 1$

В области  $0 \leq x \leq 1$  функция  $|T(x)|$  колеблется между 0 и 1, а при  $x > 1$  монотонно возрастает. Выражение для  $|A|^2$

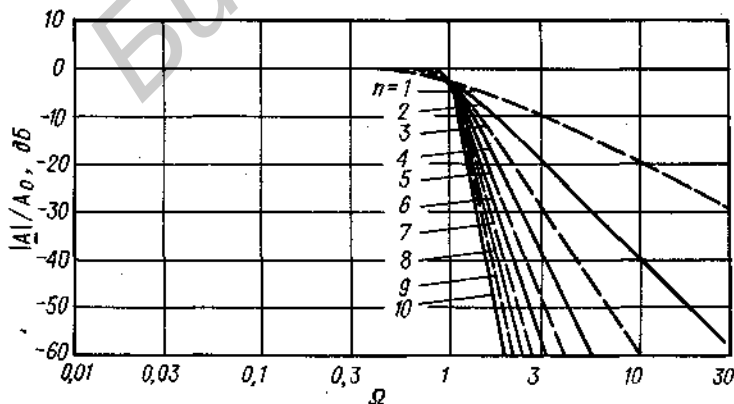


Рис. 13.4. Частотные характеристики коэффициентов передачи фильтров Баттерворта.

фильтра нижних частот на основе полиномов Чебышева имеет следующий вид:

$$|A|^2 = \frac{kA_0^2}{1 + \varepsilon^2 T_n^2(x)} \quad (13.7)$$

Постоянный коэффициент  $k$  выбирается так, чтобы при  $x = 0$  выполнялось условие  $|A|^2 = A_0^2$ . Отсюда следует, что  $k = 1$  для полиномов нечетного порядка и  $k = 1 + \varepsilon^2$  для четных  $n$ . Множитель  $\varepsilon$  определяет степень неравномерности характеристики фильтра:

$$A_{\max}/A_{\min} = \sqrt{1 + \varepsilon^2}.$$

Отсюда

$$\left. \begin{aligned} A_{\max} &= A_0 \sqrt{1 + \varepsilon^2} \\ A_{\min} &= A_0 \end{aligned} \right\} \text{ для четных } n$$

и

$$\left. \begin{aligned} A_{\max} &= A_0 \sqrt{1 + \varepsilon^2} \\ A_{\min} &= A_0 \end{aligned} \right\} \text{ для нечетных } n.$$

В табл. 13.4 приведены параметры фильтра Чебышева для различной степени неравномерности. В принципе, задав значе-

Таблица 13.4

	Неравномерность, дБ			
	0,5	1	2	3
$A_{\max}/A_{\min}$	1,059	1,122	1,259	1,413
$k$	1,122	1,259	1,585	1,995
$\varepsilon$	0,349	0,509	0,765	0,998

ние коэффициента передачи, можно получить выражение для комплексного коэффициента передачи и из него найти коэффициенты факторизованной формы. Однако удобнее вычислять полюсы передаточной функции фильтра непосредственно [13.3], используя выражения для коэффициентов фильтра Баттерворта. Объединяя комплексно-сопряженные полюсы передаточной функции, запишем для коэффициентов

$a_i$  и  $b_i$  (13.4) следующие выражения: для четных значений  $n$

$$\left. \begin{aligned} b_i &= \frac{1}{\operatorname{ch}^2 \gamma - \cos^2 \frac{(2i-1)\pi}{2n}} \\ a_i &= 2b_i \operatorname{sh} \gamma \cos \frac{(2i-1)\pi}{2n} \end{aligned} \right\} \text{ при } i = 1, \dots, n/2;$$

для нечетных  $n$

$$\begin{aligned} b_1' &= 0, \\ a_1' &= 1/\operatorname{sh} \gamma, \end{aligned}$$

$$\left. \begin{aligned} b_i' &= \frac{1}{\operatorname{ch}^2 2\gamma - \cos^2 \frac{(i-1)\pi}{n}} \\ a_i' &= 2b_i' \operatorname{sh} \gamma \cos \frac{(i-1)\pi}{n} \end{aligned} \right\} \text{ при } i = 2, \dots, (n+1)/2$$

В приведенных выражениях  $\gamma = 1/n \cdot \operatorname{Arsh} 1/\varepsilon$ .

Подставив в выражение (13.4) коэффициенты  $a_i'$  и  $b_i'$  вместо  $a_i$  и  $b_i$ , получим передаточную функцию фильтра Чебышева нижних частот, в которой  $P$  нормировано не относительно частоты  $\omega_0$  (соответствующей снижению коэффициента передачи на 3 дБ), а относительно частоты  $\omega_c$ , при которой коэффициент передачи фильтра в последний раз принимает значение  $A_{\min}$ .

Для того чтобы было удобнее сравнивать характеристики фильтров различного типа, следует нормировать  $P$  относительно частоты  $\omega_0$ . Для этого заменим  $P$  на  $\alpha P$  и выберем постоянную нормирования  $\alpha$  так, чтобы коэффициент передачи для  $P = j$  имел значение  $1/\sqrt{2}$ . Тогда квадратный трехчлен в знаменателе примет вид

$$(1 + a_i' \alpha P + b_i' \alpha^2 P^2).$$

Из сопоставления полученного выражения с (13.4) следует, что

$$a_i = a_i' \alpha \quad \text{и} \quad b_i = b_i' \alpha^2.$$

Коэффициенты  $a_i$  и  $b_i$  передаточных функций фильтров до 10-го порядка для значений неравномерности амплитудно-частотных характеристик, равных 0,5, 1, 2 и 3 дБ, приведены в табл. 13.6. Амплитуд-



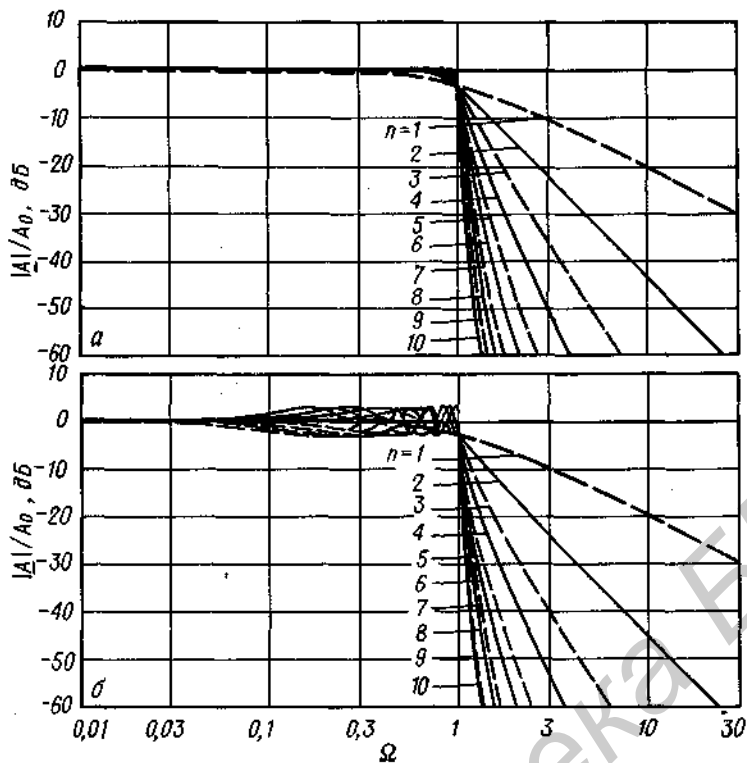


Рис. 13.5. Амплитудно-частотные характеристики коэффициентов передачи фильтров Чебышева.

а - неравномерность 0,5 дБ; б - неравномерность 3 дБ.

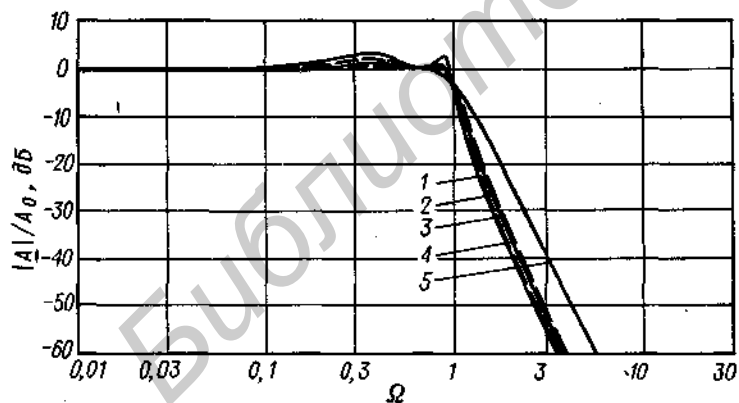


Рис. 13.6. Амплитудно-частотные характеристики фильтров Чебышева четвертого порядка.

Неравномерность: кривая 1-3 дБ; кривая 2-2 дБ; кривая 3-1 дБ; кривая 4-0,5 дБ; 5-фильтр Баттерворта четвертого порядка (для сравнения).

но-частотные характеристики коэффициента передачи для значений неравномерности 0,5 и 3 дБ приведены на рис. 13.5. На рис. 13.6 для сравнения представлены амплитудно-частотные характеристики фильтров Чебышева четвертого порядка для различных значений неравномерности. Можно заметить, что характеристики в области  $\Omega > 1$  очень мало отличаются. Для фильтров более высокого порядка они будут

отличаться еще меньше. По сравнению с приведенной на том же рисунке амплитудно-частотной характеристикой фильтра Баттерворта амплитудно-частотная характеристика фильтра Чебышева с неравномерностью 0,5 дБ имеет более крутой спад.

Переход от полосы прозрачности к полосе заграждения фильтра нижних частот может быть сделан еще более резким. Кроме того, можно так выбрать параметры

схемы, чтобы и в области заграждения фильтра нижних частот получить заданную неравномерность амплитудно-частотной характеристики. Такие фильтры называются *фильтрами Кауэра*. Передаточная функция фильтра Кауэра отличается от передаточных функций рассмотренных ранее фильтров тем, что ее числитель вместо постоянного коэффициента  $A_0$  содержит полином. Эти фильтры не могут быть реализованы с помощью достаточно простых схем, которые приведены ниже в разд. 13.4. В разд. 13.11 рассмотрена схема универсального фильтра, с помощью которого представляется возможным образовать произвольные полиномы числителя передаточной функции фильтра. Коэффициенты полиномов Кауэра содержатся в работе [13.4].

### 13.1.3. ФИЛЬТРЫ БЕССЕЛЯ

Фильтры Баттерворта и Чебышева характеризуются большими колебаниями переходных процессов. Идеальными в отношении обработки ступенчатого входного сигнала являются фильтры с частотно-независимым групповым временем задержки, т.е. с фазовым сдвигом, пропорциональным частоте. Этим свойством обладают фильтры Бесселя, иногда называемые фильтрами Томсона. Параметры фильтра рассчитываются так, чтобы групповое время задержки в области частот, превышающих  $\Omega = 1$ , как можно меньше зависело от частоты  $\Omega$ . Для этого используют аппроксимацию Баттерворта для группового времени задержки.

Из формулы (13.4) следует, что коэффициент передачи фильтра нижних частот второго порядка для  $P = j\Omega$  может быть представлен следующим образом:

$$\begin{aligned} \underline{A} &= A_0 / (1 + a_1 P + b_1 P^2) = \\ &= A_0 / (1 + ja_1 \Omega - b_1 \Omega^2). \end{aligned}$$

Отсюда видно, что фазовый сдвиг в зависимости от частоты входного сигнала равен

$$\varphi = -\arctg \frac{a_1 \Omega}{1 - b_1 \Omega^2}. \quad (13.8)$$

Групповое время задержки определяется как

$$t_{gr} = -d\varphi/d\omega.$$

Для упрощения дальнейших выкладок введем нормированное групповое время задержки:

$$T_{gr} = t_{gr}/T_g = t_{gr} f_g = (1/2\pi) t_{gr} \omega_g, \quad (13.9a)$$

где  $T_g$  — обратная величина частоты среза фильтра. Запишем теперь

$$T_{gr} = -\frac{\omega_g}{2\pi} \frac{d\varphi}{d\omega} = -\frac{1}{2\pi} \frac{d\varphi}{d\Omega} \quad (13.9b)$$

и, учитывая формулу (13.8), получим

$$T_{gr} = \frac{1}{2\pi} \frac{a_1 (1 + b_1 \Omega^2)}{1 + (a_1^2 - 2b_1) \Omega^2 + b_1^2 \Omega^4}. \quad (13.9в)$$

Для того чтобы аппроксимировать групповое время задержки в смысле Баттерворта, воспользуемся тем, что для  $\Omega \ll 1$  справедливо следующее соотношение:

$$T_{gr} = \frac{a_1}{2\pi} \frac{1 + b_1 \Omega^2}{1 + (a_1^2 - 2b_1) \Omega^2}.$$

Это выражение не будет зависеть от  $\Omega$ , если коэффициенты при  $\Omega^2$  в числителе и знаменателе совпадают. Для этого должно удовлетворяться следующее соотношение:

$$b_1 = a_1^2 - 2b_1, \quad (13.10)$$

или

$$b_1 = 1/3 a_1^2.$$

Второе соотношение может быть выведено из условия нормировки  $|\underline{A}|^2 = 1/2$  для частоты  $\Omega = 1$ :

$$\frac{1}{2} = \frac{1}{(1 - b_1)^2 + a_1^2}.$$

Отсюда с учетом (13.10) получим

$$a_1 = 1,3617, \quad b_1 = 0,6180.$$

Вычисление коэффициентов для полиномов более высокого порядка представляет достаточно трудоемкую задачу, связанную с решением систем нелинейных уравнений.

Однако можно аналитически вычислить коэффициенты  $c_i$  полинома знаменателя передаточной функции (13.3) с использованием рекуррентных соотношений [13.5]:

$$c'_i = 1, c'_i = \frac{2(n-i+1)}{i(2n-i+1)} c'_{i-1}.$$

Полученные коэффициенты определяют полиномы Бесселя, вид которых до четвертого порядка показан в табл. 13.5

При этом следует иметь в виду, что здесь  $P$  нормировано не относительно частоты среза, соответствующей уменьшению коэффициента передачи фильтра на 3 дБ, а относительно обратной величины группового времени задержки при  $\Omega = 0$ . Такой способ нормировки, однако, малоприменим.

$n$	Полиномы Бесселя
1	$1 + P$
2	$1 + P + \frac{1}{3}P^2$
3	$1 + P + \frac{2}{5}P^2 + \frac{1}{15}P^3$
4	$1 + P + \frac{3}{7}P^2 + \frac{2}{21}P^3 + \frac{1}{105}P^4$

Поэтому был произведен пересчет коэффициентов  $c_i$  и выполнено разложение полинома знаменателя на сомножители второго порядка. Полученные в результате коэффициенты  $a_i$  и  $b_i$ , соответствующие знаменателю передаточной функции (13.4) для фильтров до десятого порядка, приведены в табл. 13.6. Амплитудно-частотные

Таблица 13.6

Коэффициенты фильтров различного типа

$n$	$i$	$a_i$	$b_i$	$f_{c,d} f_{\omega}$	$Q_i$
<i>Фильтр с критическим затуханием</i>					
1	1	1,0000	0,0000	1,000	—
2	1	1,2872	0,4142	1,000	0,50
3	1	0,5098	0,0000	1,961	—
	2	1,0197	0,2599	1,262	0,50
4	1	0,8700	0,1892	1,480	0,50
	2	0,8700	0,1892	1,480	0,50
5	1	0,3856	0,0000	2,593	—
	2	0,7712	0,1487	1,669	0,50
	3	0,7712	0,1487	1,669	0,50
6	1	0,6999	0,1225	1,839	0,50
	2	0,6999	0,1225	1,839	0,50
	3	0,6999	0,1225	1,839	0,50
7	1	0,3226	0,0000	3,100	—
	2	0,6453	0,1041	1,995	0,50
	3	0,6453	0,1041	1,995	0,50
	4	0,6453	0,1041	1,995	0,50
8	1	0,6017	0,0905	2,139	0,50
	2	0,6017	0,0905	2,139	0,50
	3	0,6017	0,0905	2,139	0,50
	4	0,6017	0,0905	2,139	0,50
9	1	0,2829	0,0000	3,534	—
	2	0,5659	0,0801	2,275	0,50
	3	0,5659	0,0801	2,275	0,50
	4	0,5659	0,0801	2,275	0,50
	5	0,5659	0,0801	2,275	0,50
10	1	0,5358	0,0718	2,402	0,50
	2	0,5358	0,0718	2,402	0,50
	3	0,5358	0,0718	2,402	0,50
	4	0,5358	0,0718	2,402	0,50
	5	0,5358	0,0718	2,402	0,50

Продолжение табл. 13.6

$n$	$i$	$a_i$	$b_i$	$f_{ni}/f_n$	$Q_i$
<i>Фильтр Бесселя</i>					
1	1	1,0000	0,0000	1,000	—
2	1	1,3617	0,6180	1,000	0,58
3	1	0,7560	0,0000	1,323	—
	2	0,9996	0,4772	1,414	0,69
4	1	1,3397	0,4889	0,978	0,52
	2	0,7743	0,3890	1,797	0,81
5	1	0,6656	0,0000	1,502	—
	2	1,1402	0,4128	1,184	0,56
	3	0,6216	0,3245	2,138	0,92
6	1	1,2217	0,3887	1,063	0,51
	2	0,9686	0,3505	1,431	0,61
	3	0,5131	0,2756	2,447	1,02
7	1	0,5937	0,0000	1,684	—
	2	1,0944	0,3395	1,207	0,53
	3	0,8304	0,3011	1,695	0,66
	4	0,4332	0,2381	2,731	1,13
8	1	1,1112	0,3162	1,164	0,51
	2	0,9754	0,2979	1,381	0,56
	3	0,7202	0,2621	1,963	0,71
	4	0,3728	0,2087	2,992	1,23
9	1	0,5386	0,0000	1,857	—
	2	1,0244	0,2834	1,277	0,52
	3	0,8710	0,2636	1,574	0,59
	4	0,6320	0,2311	2,226	0,76
	5	0,3257	0,1854	3,237	1,32
10	1	1,0215	0,2650	1,264	0,50
	2	0,9393	0,2549	1,412	0,54
	3	0,7815	0,2351	1,780	0,62
	4	0,5604	0,2059	2,479	0,81
	5	0,2883	0,1665	3,466	1,42
<hr/>					
$n$	$i$	$a_i$	$b_i$	$f_{ni}/f_n$	$Q_i$
<i>Фильтр Баттерворта</i>					
1	1	1,0000	0,0000	1,000	—
2	1	1,4142	1,0000	1,000	0,71
3	1	1,0000	0,0000	1,000	—
	2	1,0000	1,0000	1,272	1,00
4	1	1,8478	1,0000	0,719	0,54
	2	0,7654	1,0000	1,390	1,31
5	1	1,0000	0,0000	1,000	—
	2	1,6180	1,0000	0,859	0,62
	3	0,6180	1,0000	1,448	1,62
6	1	1,9319	1,0000	0,676	0,52
	2	1,4142	1,0000	1,000	0,71
	3	0,5176	1,0000	1,479	1,93

Продолжение табл. 13.6

7	1	1,0000	0,0000	1,000	—
	2	1,8019	1,0000	0,745	0,55
	3	1,2470	1,0000	1,117	0,80
	4	0,4450	1,0000	1,499	2,25
8	1	1,9616	1,0000	0,661	0,51
	2	1,6629	1,0000	0,829	0,60
	3	1,1111	1,0000	1,206	0,90
	4	0,3902	1,0000	1,512	2,56
9	1	1,0000	0,0000	1,000	—
	2	1,8794	1,0000	0,703	0,53
	3	1,5321	1,0000	0,917	0,65
	4	1,0000	1,0000	1,272	1,00
	5	0,3473	1,0000	1,521	2,88
10	1	1,9754	1,0000	0,655	0,51
	2	1,7820	1,0000	0,756	0,56
	3	1,4142	1,0000	1,000	0,71
	4	0,9080	1,0000	1,322	1,10
	5	0,3129	1,0000	1,527	3,20

$n$	$i$	$a_i$	$b_i$	$f_{\text{нп}}/f_0$	$Q_i$
<i>Фильтр Чебышева с неравномерностью 0,5 дБ</i>					
1	1	1,0000	0,0000	1,000	—
2	1	1,3614	1,3827	1,000	0,86
3	1	1,8636	0,0000	0,537	—
	2	0,6402	1,1931	1,335	1,71
4	1	2,6282	3,4341	0,538	0,71
	2	0,3648	1,1509	1,419	2,94
5	1	2,9235	0,0000	0,342	—
	2	1,3025	2,3534	0,881	1,18
	3	0,2290	1,0833	1,480	4,54
6	1	3,8645	6,9797	0,366	0,68
	2	0,7528	1,8573	1,078	1,81
	3	0,1589	1,0711	1,495	6,51
7	1	4,0211	0,0000	0,249	—
	2	1,8729	4,1795	0,645	1,09
	3	0,4861	1,5676	1,208	2,58
	4	0,1156	1,0443	1,517	8,84
8	1	5,1117	11,9607	0,276	0,68
	2	1,0639	2,9365	0,844	1,61
	3	0,3439	1,4206	1,284	3,47
	4	0,0885	1,0407	1,521	11,53
9	1	5,1318	0,0000	0,195	—
	2	2,4283	6,6307	0,506	1,06
	3	0,6839	2,2908	0,989	2,21
	4	0,2559	1,3133	1,344	4,48
	5	0,0695	1,0272	1,532	14,58
10	1	6,3648	18,3695	0,222	0,67
	2	1,3582	4,3453	0,689	1,53
	3	0,4822	1,9440	1,091	2,89
	4	0,1994	1,2520	1,381	5,61
	5	0,0563	1,0263	1,533	17,99

Продолжение табл. 13.6

$n$	$i$	$a_i$	$b_i$	$f_{\omega}/f_c$	$Q_i$
<i>Фильтр Чебышева с неравномерностью 1 дБ</i>					
1	1	1,0000	0,0000	1,000	—
2	1	1,3022	1,5515	1,000	0,96
3	1	2,2156	0,0000	0,451	—
	2	0,5442	1,2057	1,353	2,02
4	1	2,5904	4,1301	0,540	0,78
	2	0,3039	1,1697	1,417	3,56
5	1	3,5711	0,0000	0,280	—
	2	1,1280	2,4896	0,894	1,40
	3	0,1872	1,0814	1,486	5,56
6	1	3,8437	8,5529	0,366	0,76
	2	0,6292	1,9124	1,082	2,20
	3	0,1296	1,0766	1,493	8,00
7	1	4,9520	0,0000	0,202	—
	2	1,6338	4,4899	0,655	1,30
	3	0,3987	1,5834	1,213	3,16
	4	0,0937	1,0423	1,520	10,90
8	1	5,1019	14,7608	0,276	0,75
	2	0,8916	3,0426	0,849	1,96
	3	0,2806	1,4334	1,285	4,27
	4	0,0717	1,0432	1,520	14,24
9	1	6,3415	0,0000	0,158	—
	2	2,1252	7,1711	0,514	1,26
	3	0,5624	2,3278	0,994	2,71
	4	0,2076	1,3166	1,346	5,53
	5	0,0562	1,0258	1,533	18,03
10	1	6,3634	22,7468	0,221	0,75
	2	1,1399	4,5167	0,694	1,86
	3	0,3939	1,9665	1,093	3,56
	4	0,1616	1,2569	1,381	6,94
	5	0,0455	1,0277	1,532	22,26

$n$	$i$	$a_i$	$b_i$	$f_{\omega}/f_c$	$Q_i$
<i>Фильтр Чебышева с неравномерностью 2 дБ</i>					
1	1	1,0000	0,0000	1,000	—
2	1	1,1813	1,7775	1,000	1,13
3	1	2,7994	0,0000	0,357	—
	2	0,4300	1,2036	1,378	2,55
4	1	2,4025	4,9862	0,550	0,93
	2	0,2374	1,1896	1,413	4,59
5	1	4,6345	0,0000	0,216	—
	2	0,9090	2,6036	0,908	1,78
	3	0,1434	1,0750	1,493	7,23
6	1	3,5880	10,4648	0,373	0,90
	2	0,4925	1,9622	1,085	2,84
	3	0,0995	1,0826	1,491	10,46

Продолжение табл. 13.6

7	1	6,4760	0,0000	0,154	—
	2	1,3258	4,7649	0,665	1,65
	3	0,3067	1,5927	1,218	4,12
	4	0,0714	1,0384	1,523	14,28
8	1	4,7743	18,1510	0,282	0,89
	2	0,6991	3,1353	0,853	2,53
	3	0,2153	1,4449	1,285	5,58
	4	0,0547	1,0461	1,518	18,69
9	1	8,3198	0,0000	0,120	—
	2	1,7299	7,6580	0,522	1,60
	3	0,4337	2,3549	0,998	3,54
	4	0,1583	1,3174	1,349	7,25
	5	0,0427	1,0232	1,536	23,68
10	1	5,9618	28,0376	0,226	0,89
	2	0,8947	4,6644	0,697	2,41
	3	0,3023	1,9858	1,094	4,66
	4	0,1233	1,2614	1,380	9,11
	5	0,0347	1,0294	1,531	29,27
<i>n</i>	<i>i</i>	<i>a<sub>i</sub></i>	<i>b<sub>i</sub></i>	<i>f<sub>i</sub>/f<sub>z</sub></i>	<i>Q<sub>i</sub></i>
<i>Фильтр Чебышева с неравномерностью 3 дБ</i>					
1	1	1,0000	0,0000	1,000	—
2	1	1,0650	1,9305	1,000	1,30
3	1	3,3496	0,0000	0,299	—
	2	0,3559	1,1923	1,396	3,07
4	1	2,1853	5,5339	0,557	1,08
	2	0,1964	1,2009	1,410	5,58
5	1	5,6334	0,0000	0,178	—
	2	0,7620	2,6530	0,917	2,14
	3	0,1172	1,0686	1,500	8,82
6	1	3,2721	11,6773	0,379	1,04
	2	0,4077	1,9873	1,086	3,46
	3	0,0815	1,0861	1,489	12,78
7	1	7,9064	0,0000	0,126	—
	2	1,1159	4,8963	0,670	1,98
	3	0,2515	1,5944	1,222	5,02
	4	0,0582	1,0348	1,527	17,46
8	1	4,3583	20,2948	0,286	1,03
	2	0,5791	3,1808	0,855	3,08
	3	0,1765	1,4507	1,285	6,83
	4	0,0448	1,0478	1,517	22,87
9	1	10,1759	0,0000	0,098	—
	2	1,4585	7,8971	0,526	1,93
	3	0,3561	2,3651	1,001	4,32
	4	0,1294	1,3165	1,351	8,87
	5	0,0348	1,0210	1,537	29,00
10	1	5,4449	31,3788	0,230	1,03
	2	0,7414	4,7363	0,699	2,94
	3	0,2479	1,9952	1,094	5,70
	4	0,1008	1,2638	1,380	11,15
	5	0,0283	1,0304	1,530	35,85

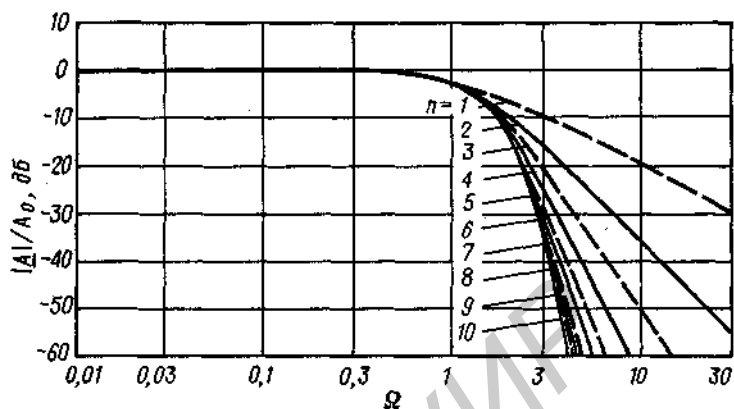


Рис. 13.7. Амплитудно-частотные характеристики коэффициента передачи фильтров Бесселя.

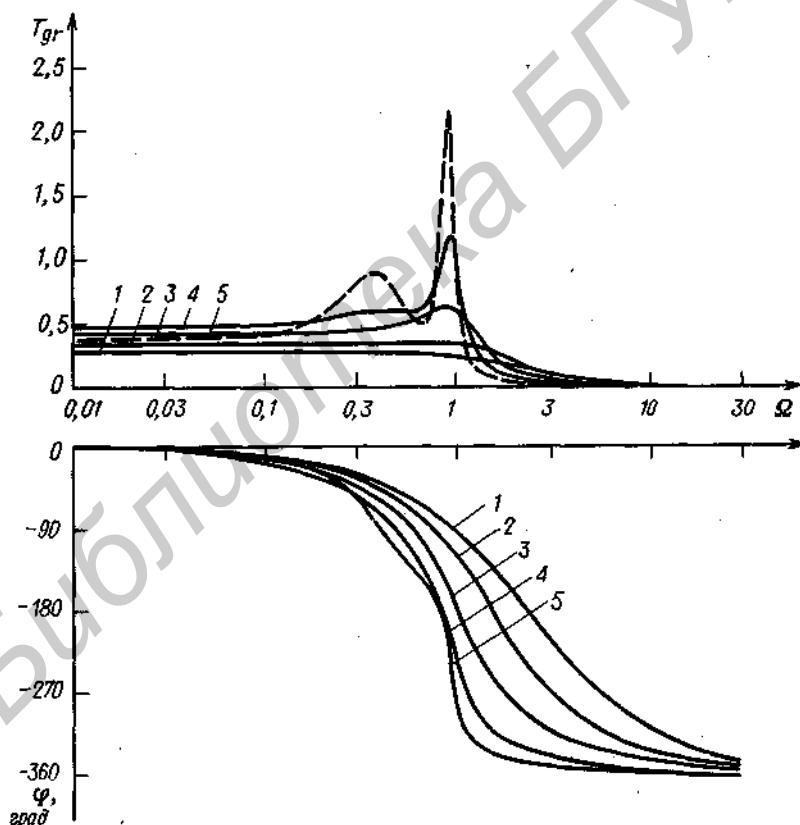


Рис. 13.8. Амплитудно-частотные характеристики группового времени задержки и фазового сдвига фильтров нижних частот четвертого порядка.

1 – фильтр с критическим затуханием; 2 – фильтр Бесселя; 3 – фильтр Баттерворта; 4 – фильтр Чебышева с неравномерностью 0,5 дБ; 5 – фильтр Чебышева с неравномерностью 3 дБ.



характеристики коэффициента передачи фильтров Бесселя изображены на рис. 13.7.

Для иллюстрации фазовых искажений рассмотренных фильтров по сравнению с фильтром Бесселя на рис. 13.8 приведены фазово-частотные характеристики и графики зависимости от частоты группового времени задержки для различных фильтров четвертого порядка. Для их построения наиболее удобно воспользоваться передаточной функцией (13.4), разложенной на множители, и просуммировать фазовые сдвиги и групповое время задержки отдельных звеньев второго порядка. При этом с учетом соотношений (13.8) и (13.9в) получим

$$\varphi = - \sum_i \operatorname{arctg} \frac{a_i \Omega}{1 - b_i \Omega^2},$$

$$T_{gr} = \frac{1}{2\pi} \sum_i \frac{a_i(1 + b_i \Omega^2)}{1 + (a_i^2 - 2b_i) \Omega^2 + b_i^2 \Omega^4}.$$

### 13.1.4. ОБОБЩЕННОЕ ОПИСАНИЕ ФИЛЬТРОВ

Как было показано, передаточная функция любого фильтра нижних частот может

быть представлена в следующей форме:

$$A(P) = \frac{A_0}{\prod_i (1 + a_i P + b_i P^2)}. \quad (13.11)$$

Порядок фильтра  $n$  определяется максимальной степенью  $P$  в выражении (13.11) после того, как выполнено перемножение блоков второго порядка в знаменателе. Он задает асимптотический наклон амплитудно-частотной характеристики коэффициента передачи, равный  $-n \cdot 20$  дБ на декаду. Вид частотной характеристики определяется как порядком, так и типом фильтра. Наибольшее применение находят фильтры Баттерворта, Чебышева и Бесселя, которые отличаются лишь значениями коэффициентов  $a_i$  и  $b_i$  передаточной функции (13.11). Значения соответствующих им коэффициентов для фильтров до десятого порядка приведены в табл. 13.6. В таблице приведены также значения нормированных частот среза  $f_{g1} f_{g2}$  для каждого сомножителя (звена фильтра) выражения (13.11). Эти значения не учитываются при расчетах, однако они могут использоваться для проверки работы каждого звена фильтра.

Кроме того, в таблице даны значения добротности полюсов  $Q_i$  звеньев фильтра.

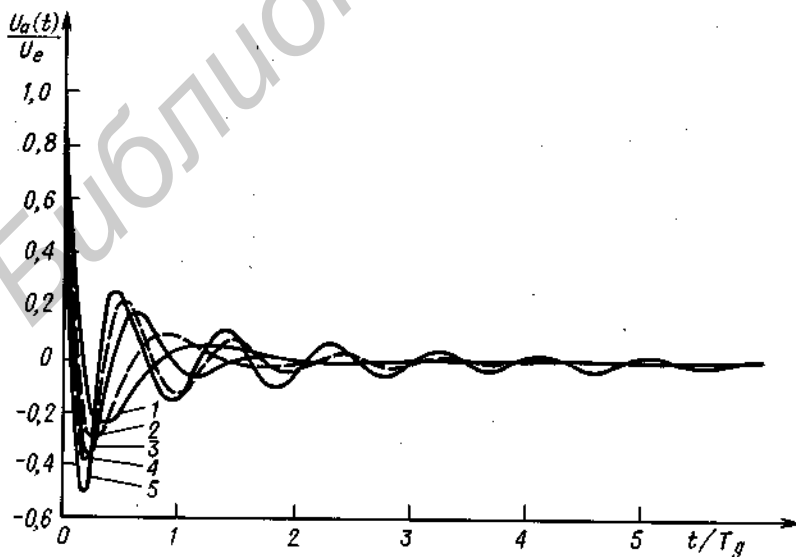


Рис. 13.9. Переходные характеристики фильтров верхних частот четвертого порядка при ступенчатом входном сигнале.

1 — фильтр с критическим затуханием; 2 — фильтр Бесселя; 3 — фильтр Баттерворта; 4 — фильтр Чебышева с неравномерностью 0,5 дБ; 5 — фильтр Чебышева с неравномерностью 3 дБ.

Она определяется по аналогии с добротностью избирательных фильтров, определенной в разд. 13.6.1:

$$Q_i = \sqrt{b_i/a_i}.$$

Чем больше добротность, тем больше склонность фильтра к генерации. Добротность фильтра с действительными полюсами не превышает 0,5.

## 13.2. ПРЕОБРАЗОВАНИЕ НИЖНИХ ЧАСТОТ В ВЕРХНИЕ

Используя логарифмическое представление, можно перейти от нижних частот к верхним, зеркально отобразив амплитудно-частотную характеристику коэффициента передачи относительно частоты среза, т.е. заменив  $\Omega$  на  $1/\Omega$  или  $P$  на  $1/P$ . При этом частота среза остается без изменения, а  $A_0$  переходит в  $A_\infty$ . Из выражения (13.11) при этом получим

$$A(P) = \frac{A_\infty}{\prod_i \left(1 + \frac{a_i}{P} + \frac{b_i}{P^2}\right)}. \quad (13.12)$$

Переходная характеристика фильтра верхних частот при ступенчатом входном сигнале имеет принципиально другой вид. Как видно из рис. 13.9, переходная характеристика даже фильтра с критическим затуханием имеет колебания относительно установившегося значения. Аналогия с соответствующими фильтрами нижних частот сохраняется лишь в том, что процесс затухания этих колебаний тем продолжительнее, чем больше добротность полюсов.

## 13.3. РЕАЛИЗАЦИЯ ФИЛЬТРОВ НИЖНИХ И ВЕРХНИХ ЧАСТОТ ПЕРВОГО ПОРЯДКА

Из выражения (13.11) следует, что передаточная функция фильтра нижних частот первого порядка в общем случае имеет вид

$$A(P) = A_0/(1 + a_1 P). \quad (13.13)$$

Он может быть реализован с помощью простой RC-цепи (рис. 13.1). Для этой

схемы можно записать

$$A(P) = 1/(1 + pRC) = 1/(1 + \omega_g RCP).$$

Положим, что коэффициент передачи постоянного сигнала  $A_0$  равен 1. Параметр  $a_1$  может быть выбран произвольно. Из сопоставления коэффициентов приведенных выражений получим

$$RC = a_1/2\pi f_g.$$

Как видно из таблицы коэффициентов 13.6, фильтры первого порядка всех типов идентичны и значение коэффициента  $a_1$  выбрано равным 1. При реализации фильтров более высокого порядка путем последовательного соединения отдельных фильтров (звеньев) встречаются фильтры первого порядка, для которых  $a_1 \neq 1$ . Это значит, что эти звенья фильтра имеют частоту среза, отличающуюся от частоты среза полного фильтра, а именно  $f_{g1} = f_g/a_1$ .

Простая RC-цепь, изображенная на рис. 13.1, обладает одним недостатком: ее свойства зависят от нагрузки. Поэтому необходимо дополнить ее преобразователем полного сопротивления. Придав ему функцию усиления сигнала с коэффициентом  $A_0$ , мы одновременно получаем возможность свободно задавать значение коэффициента передачи. Соответствующая схема приведена на рис. 13.10.

Чтобы получить фильтр верхних частот, необходимо в выражении (13.13) величину  $P$  заменить на  $1/P$ . В схеме для этого достаточно лишь поменять местами  $R_1$  и  $C_1$ .

Для некоторого упрощения схемы фильтров нижних и верхних частот можно использовать RC-цепь для обратной связи операционного усилителя. Построенный на таком принципе фильтр нижних частот по-

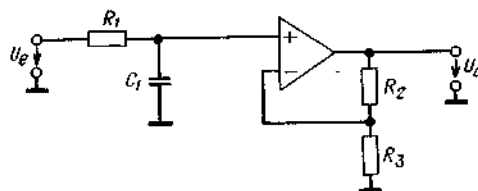


Рис. 13.10. Фильтр нижних частот первого порядка с преобразователем полного сопротивления.

Коэффициент передачи постоянного сигнала  $A_0 = 1 + (R_2/R_3)$ .

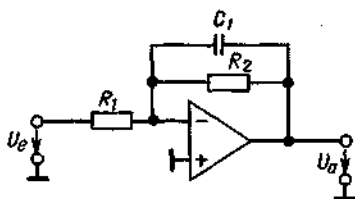


Рис. 13.11. Фильтр нижних частот первого порядка с инвертирующим усилителем.

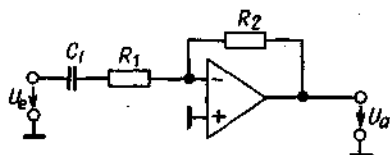


Рис. 13.12. Фильтр верхних частот первого порядка с инвертирующим усилителем.

казан на рис. 13.11. Его передаточная функция имеет вид

$$A(P) = - \frac{R_2/R_1}{1 + \omega_g R_2 C_1 P}$$

Для расчета схемы необходимо задать частоту среза  $f_g$ , коэффициент передачи постоянного сигнала  $A_0$  (для этой схемы он должен быть задан со знаком минус) и емкость конденсатора  $C_1$ . Приравняв коэффициенты полученной передаточной функции коэффициентам выражения (13.13), получим

$$R_2 = a_1/2\pi f_g C_1 \text{ и } R_1 = -R_2/A_0.$$

На рис. 13.12 показана схема аналогичного фильтра верхних частот. Его передаточная функция имеет вид

$$A(P) = - \frac{R_2/R_1}{1 + \frac{1}{\omega_g R_1 C_1} P}$$

Приравняв коэффициенты этой передаточной функции коэффициентам выражения (13.12), получим

$$R_1 = 1/2\pi f_g a_1 C_1 \text{ и } R_2 = -R_1 A_\infty.$$

Выражения для передаточных функций рассматриваемых схем справедливы толь-

ко в диапазоне частот, для которых модуль дифференциального коэффициента усиления  $A_D$  операционного усилителя превышает модуль коэффициента  $A$ . Это условие для высоких частот удовлетворить трудно, поскольку уменьшение  $A_D$  из-за применения частотной коррекции составляет 6 дБ на октаву и для обычного усилителя становится равным около 100 при частоте 10 кГц.

С другой стороны, эта особенность может быть использована при реализации фильтра нижних частот при высоких частотах среза, поскольку в данном случае достаточно использовать омическую отрицательную обратную связь [13.6]. Частотная характеристика коэффициента передачи такого фильтра будет определяться фильтрующими свойствами частотно-скорректированного усилителя. Схема такого усилителя приведена на рис. 13.13. Учитывая конечную величину комплексного дифференциального коэффициента усиления  $A_D$ , получим

$$\underline{U}_a = \alpha [A_D/(1 + k A_D)] \underline{U}_e. \quad (13.14)$$

Частотная характеристика дифференциального коэффициента усиления частотно-скорректированного операционного усилителя может быть описана выражением, соответствующим фильтру нижних частот первого порядка:

$$\underline{A}_D = A_D/(1 + j\omega/\omega_g A). \quad (13.15)$$

Подставляя последнее выражение в формулу (13.14) и считая, что  $k A_D \gg 1$ , получаем следующую формулу, описывающую

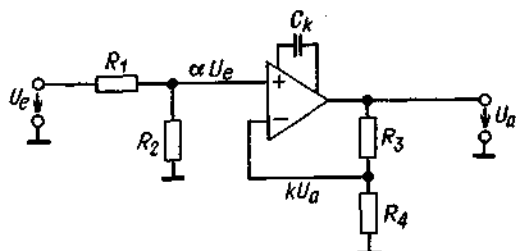


Рис. 13.13. Фильтр нижних частот первого порядка с омической обратной связью  
 $\alpha = R_2/(R_1 + R_2)$ ,  $k = R_4/(R_3 + R_4)$ .

щую частотную характеристику усиления:

$$\underline{A} = \frac{\alpha/k}{1 + \frac{j\omega}{kA_D\omega_{gA}}}$$

Выражение  $A_D f_{gA} = f_T$  определяет частоту  $f_T$  операционного усилителя. Учитывая, что  $j\omega = p = \omega_g P$ , получаем передаточную функцию

$$A(P) = \frac{\alpha/k}{1 + (f_g/kf_T)P} \quad (13.16)$$

Приравняв коэффициенты передаточных функций (13.13) и (13.16), можно записать

$$k = f_g/a_1 f_T \text{ и } \alpha = A_0 k.$$

При расчете схемы следует учитывать граничные условия. Параметры  $k$  и  $\alpha$  должны быть  $\leq 1$ . Величина перерегулирования выходного сигнала убывает на высоких частотах из-за ограниченной скорости нарастания и на частоте  $f_T$  становится очень малой. Поэтому следует выбирать частоту среза  $f_{g1} = f_g/a_1$  схемы меньшей  $0,1f_T$ . Следовательно, значение  $k$  должно быть не больше  $0,1$ . Существует также и нижняя граница для параметра  $k$ : если выбрать его слишком малым, то получится малое значение усиления цепи обратной связи  $g = kA_D$  и в результате будет плохо определен коэффициент передачи постоянного сигнала. С учетом этих двух требований следует выбирать  $k \approx 0,1$ .

Для того чтобы можно было выбирать произвольную частоту среза фильтра, необходимо иметь возможность изменять частоту  $f_T$  операционного усилителя. Поэтому для построения фильтров можно рекомендовать усилители, не имеющие встроенной частотной коррекции, например усилители типа  $\mu A 748$  или LM 301. Для этих операционных усилителей справедлива следующая приближенная формула для частоты  $f_T$ :

$$f_T = (1 \text{ МГц} \cdot 30 \text{ пФ})/C_k,$$

где  $C_k$  — корректирующая емкость. Из соображений устойчивости ее величина должна быть не меньше  $k \cdot 30$  пФ. В рассматриваемом случае величина  $C_k$  должна быть не менее 3 пФ. При этом максималь-

ная частота среза будет равна

$$f_{g1 \text{ макс}} = f_{g \text{ макс}}/a_1 = kf_{T \text{ макс}} \approx 0,1 \cdot 10 \text{ МГц} = 1 \text{ МГц}.$$

## 13.4. РЕАЛИЗАЦИЯ ФИЛЬТРОВ НИЖНИХ И ВЕРХНИХ ЧАСТОТ ВТОРОГО ПОРЯДКА

На основании выражения (13.11) запишем в общем виде передаточную функцию фильтра нижних частот второго порядка:

$$A(P) = A_0/(1 + a_1 P + b_1 P^2). \quad (13.17)$$

Как следует из табл. 13.6, оптимальные передаточные функции второго и более высокого порядка характеризуются наличием комплексно-сопряженных полюсов. В разд. 13.1 было отмечено, что такие передаточные функции не могут быть реализованы с помощью пассивных RC-цепей. Один из способов реализации подобных фильтров состоит в применении индуктивностей, как показано в следующем разделе.

### 13.4.1. LRC-ФИЛЬТР

Запишем передаточную функцию цепи, изображенной на рис. 13.14:

$$A(P) = \frac{1}{1 + \omega_g RCP + \omega_g^2 LCP^2}.$$

Для расчета значений  $R$  и  $C$  с учетом (13.17) получим следующие формулы:

$$R = a_1/2\pi f_g C \text{ и } L = b_1/4\pi^2 f_g^2 C.$$

Для фильтра нижних частот второго порядка типа фильтра Баттерворта коэффициенты равны  $a_1 = 1,414$  и  $b_1 = 1,000$  (см. табл. 13.6). Задав частоту среза фильтра  $f_g = 10$  Гц и емкость конденсатора  $C = 10 \text{ мкФ}$ , на основании приведенных вы-

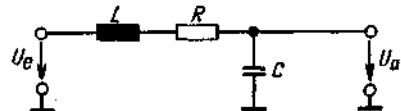


Рис. 13.14. Пассивный фильтр нижних частот второго порядка.

ше расчетных формул получим  $R = 2,25 \text{ кОм}$  и  $L = 25,3 \text{ Гн}$ . Известно, что такой фильтр чрезвычайно неудобен для реализации из-за большой величины индуктивности. Избежать применения индуктивностей можно, используя их аналоги в виде активных  $RC$ -цепей. Для этого можно применить схему гиратора (рис. 12.32). Однако такое схемное решение оказывается весьма дорогостоящим.

Заданную передаточную функцию можно реализовать гораздо проще с помощью операционного усилителя с соответствующими  $RC$ -цепями, что позволяет исключить применение аналога индуктивности.

### 13.4.2. ФИЛЬТР СО СЛОЖНОЙ ОТРИЦАТЕЛЬНОЙ ОБРАТНОЙ СВЯЗЬЮ

Передаточная функция активного фильтра нижних частот, изображенного на рис. 13.15, имеет вид

$$A(P) = \frac{R_2/R_1}{1 + \omega_p C_1 \left( R_2 + R_3 + \frac{R_2 R_3}{R_1} \right) P + \omega_p^2 C_1 C_2 R_2 R_3 P^2}$$

$$R_2 = \frac{a_1 C_2 - \sqrt{a_1^2 C_2^2 - 4 C_1 C_2 b_1 (1 - A_0)}}{4 \pi f_p C_1 C_2},$$

Приравняв коэффициенты этой передаточной функции коэффициентам выражения (13.17), получим

$$A_0 = -R_2/R_1,$$

$$a_1 = \omega_p C_1 \left( R_2 + R_3 + \frac{R_2 R_3}{R_1} \right),$$

$$b_1 = \omega_p^2 C_1 C_2 R_2 R_3.$$

Для расчета фильтра можно, например, задать значения сопротивлений  $R_1$  и  $R_3$  и по приведенным формулам вычислить значения  $R_2$ ,  $C_1$  и  $C_2$ . Как видно, расчетные формулы справедливы для произвольных

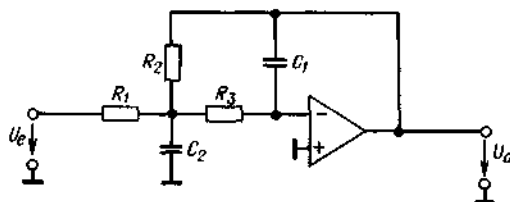


Рис. 13.15. Активный фильтр нижних частот второго порядка со сложной отрицательной обратной связью.

положительных значений  $a_1$  и  $b_1$ . Коэффициент передачи постоянного сигнала  $A_0$  фильтра оказывается отрицательным, поэтому прошедший через фильтр низкочастотный сигнал будет инвертирован.

Чтобы реальная схема фильтра имела желаемую амплитудно-частотную характеристику, входящие в нее элементы могут быть подобраны с не очень высокой точностью. Что касается сопротивлений, то при их подборе никаких проблем не возникает, поскольку их номиналы (для стандартного ряда Е96) задаются с однопроцентным допуском. Несколько хуже обстоит дело с конденсаторами. Допуск их номинальных значений, как правило, составляет 10% и более (для доступного стандартного ряда Е6). В связи с этим гораздо лучше при расчете схемы задавать значения емкостей конденсаторов и вычислять необходимые значения сопротивлений. Поэтому решим уравнения относительно сопротивлений:

$$R_1 = R_2 / -A_0,$$

$$R_3 = b_1 / 4 \pi^2 f_p^2 C_1 C_2 R_2.$$

Для того чтобы значение сопротивления  $R_2$  было действительным, должно выполняться условие

$$\frac{C_2}{C_1} \geq \frac{4 b_1 (1 - A_0)}{a_1^2}.$$

При выполнении этого условия в процессе расчета фильтра не следует выбирать отношение  $C_2/C_1$  много бóльшим величины, стоящей справа. Характеристики фильтра мало зависят от точности подбора номиналов его элементов, поэтому рассмотренная схема может быть рекомендована для реализации фильтров с высокой добротностью.

### 13.4.3. ФИЛЬТР С ПОЛОЖИТЕЛЬНОЙ ОБРАТНОЙ СВЯЗЬЮ

Активный фильтр может быть также построен на основе операционного усили-

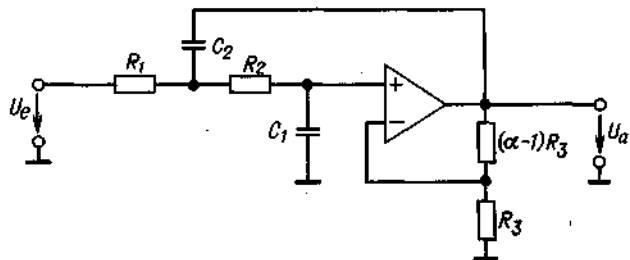


Рис. 13.16. Активный фильтр нижних частот второго порядка с положительной обратной связью.

теля с положительной обратной связью. При этом, разумеется, коэффициент усиления операционного усилителя должен иметь строго определенное значение. Отрицательная обратная связь, сформированная с помощью делителя напряжения  $R_3$ ,  $(\alpha - 1)R_3$  (рис. 13.16), обеспечивает коэффициент усиления, равный  $\alpha$ . Положительная обратная связь обусловлена наличием конденсатора  $C_2$ . Передаточная функция фильтра описывается следующим выражением:

$$A(P) = \frac{\alpha}{1 + \omega_p [C_1(R_1 + R_2) + (1 - \alpha)R_1C_2]P + \omega_p^2 R_1 R_2 C_1 C_2 P^2}$$

Расчет схемы фильтра существенно упрощается, если с самого начала задать некоторые дополнительные условия. Можно выбрать величину усиления  $\alpha = 1$ . Тогда  $(\alpha - 1)R_3 = 0$ , и оба сопротивления  $R_3$  в делителе напряжения можно исключить. Такой операционный усилитель с отрицательной обратной связью, обеспечивающей единичное усиление, выпускается в виде микросхемы, представляющей собой повторитель напряжения (LM 310). Часто для этой цели достаточно использовать простой преобразователь полного сопротивления, например в виде схемы Дарлингтона. При этом можно построить фильтр для мегагерцевого диапазона. В рассматриваемом случае (при  $\alpha = 1$ ) передаточная функция фильтра принимает вид

$$A(P) = \frac{1}{1 + \omega_p C_1 (R_1 + R_2) P + \omega_p^2 R_1 R_2 C_1 C_2 P^2}$$

Считая, что емкости конденсаторов  $C_1$  и

$C_2$  заданы, получим

$$A_0 = 1,$$

$$R_1 = R_2 = \frac{a_1 C_2 \pm \sqrt{a_1^2 C_2^2 - 4b_1 C_1 C_2}}{4\pi f_0 C_1 C_2}$$

Чтобы значения  $R_1$  и  $R_2$  были действительными, должно выполняться условие

$$C_2/C_1 \geq 4b_1/a_1^2.$$

Как и в случае фильтра со сложной отрицательной обратной связью, не следует выбирать отношение  $C_2/C_1$  много большим значения правой части последнего неравенства.

Расчеты можно также упростить, положив  $R_1 = R_2 = R$  и  $C_1 = C_2 = C$ . В этом случае для реализации фильтров различного типа необходимо изменять значение коэффициента  $\alpha$ . Передаточная функция фильтра будет иметь вид

$$A(P) = \frac{\alpha}{1 + \omega_p RC (3 - \alpha) P + (\omega_p RC)^2 P^2}$$

Отсюда с учетом формулы (13.17) получим

$$RC = \sqrt{b_1/2\pi f_0},$$

$$\alpha = A_0 = 3 - (a_1/\sqrt{b_1}) = 3 - (1/Q_1).$$

Из последнего соотношения видно, что коэффициент  $\alpha$  зависит от добротности полюсов и не зависит от частоты среза. Величина  $\alpha$  в этом случае определяет тип фильтра. Таким образом, выбрав в табл. 13.6 значения коэффициентов  $a_1$  и  $b_1$  для конкретного фильтра, необходимо задать соответствующее значение  $\alpha$ . Эти значения коэффициента усиления приведены в табл. 13.7. При  $\alpha = 3$  схема работает в режиме генерации сигнала с частотой  $f = 1/2\pi RC$ . Отметим, что установка коэффициента усиления тем труднее, чем он ближе

Тип фильтра	С критическим затуханием	Бесселя	Баттерворта	Чебышева с неравномерностью 3 дБ	Незатухающий
$\alpha$	1,000	1,268	1,586	2,234	3,000

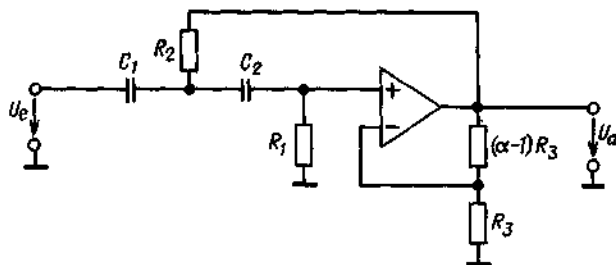


Рис. 13.17. Активный фильтр верхних частот второго порядка с положительной обратной связью.

к значению  $\alpha = 3$ . Поэтому особенно тщательно следует настраивать коэффициент усиления при реализации фильтра Чебышева. Это является существенным недостатком рассматриваемой схемы фильтра нижних частот. Положительным моментом является то, что для построения фильтров различного типа достаточно изменить лишь значение  $\alpha$  при одних и тех же  $R$  и  $C$ . Кроме того, в этой схеме очень просто изменять частоту среза, используя двоиный потенциометр для одновременного изменения сопротивлений  $R_1$  и  $R_2$  на рис. 13.16.

Поменяв местами сопротивления и емкости, получим *фильтр верхних частот* (рис. 13.17). Его передаточная функция имеет вид

$$A(P) = \frac{\alpha}{1 + \frac{R_2(C_1 + C_2) + R_1 C_2(1 - \alpha)}{R_1 R_2 C_1 C_2 \omega_0^2} P + \frac{1}{R_1 R_2 C_1 C_2 \omega_0^2} P^2}$$

Для упрощения расчетов положим  $\alpha = 1$  и  $C_1 = C_2 = C$ . При этом получим следующие расчетные формулы:

$$A_\infty = 1,$$

$$R_1 = 1/\pi f_0 C a_1,$$

$$R_2 = a_1/4\pi f_0 C b_1.$$

#### 13.4.4. ФИЛЬТР НИЖНИХ ЧАСТОТ С ОМИЧЕСКОЙ ОТРИЦАТЕЛЬНОЙ ОБРАТНОЙ СВЯЗЬЮ

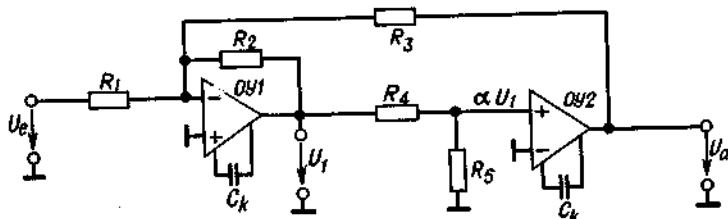
В разд. 13.3 были изучены вопросы реализации фильтра нижних частот первого порядка для высоких частот среза, в результате чего оказалось возможным использовать для этой цели амплитудно-частотную характеристику дифференциального коэффициента усиления скорректированного операционного усилителя и вводить лишь омическую отрицательную обратную связь. То же можно сделать и для фильтра нижних частот второго порядка с комплексными полюсами. На рис. 13.18 приведена схема такого фильтра на двух операционных усилителях, охваченных общей омической отрицательной обратной связью.

Частоту  $f_T$  обоих усилителей следует выбирать как можно большей. Запишем передаточную функцию этого фильтра с учетом формулы (13.15):

$$A(P) = \frac{R_3/R_1}{1 + \frac{R_3 f_0}{\alpha R_2 f_T} P + \left[ 1 + \frac{R_3(R_1 + R_2)}{R_1 R_2} \right] \frac{f_0^2}{\alpha f_T^2} P^2} \quad (13.18)$$

Рис. 13.18. Активный фильтр нижних частот второго порядка с омической отрицательной обратной связью.

$\alpha = R_5/(R_4 + R_5)$ . При использовании в качестве выходного сигнала  $U_1$  получим полосовой фильтр (см. разд. 13.7.4).



Приравнявая коэффициенты передаточных функций (13.18) и (13.17), получим

$$A_0 = -R_3/R_1,$$

$$a_1 = \frac{R_3 f_g}{\alpha R_2 f_T},$$

$$b_1 = \left[ 1 + \frac{R_3(R_1 + R_2)}{R_1 R_2} \right] \frac{f_g^2}{\alpha f_T^2}.$$

Отсюда следует, что формулы для расчета элементов схемы будут иметь вид

$$\alpha = \frac{(f_g/f_T)^2 (1 - A_0)}{b_1 - a_1 (f_g/f_T)} \text{ при } A_0 < 0, \quad (3.19)$$

$$R_2 = -\frac{A_0 f_g}{\alpha a_1 f_T} R_1, \quad (3.20a)$$

$$R_3 = -A_0 R_1. \quad (3.20б)$$

При расчете схемы задают отношение  $f_g/f_T \approx 0,1$ , для того чтобы получить достаточно широкую полосу при большом сигнале. Для получения требуемой частоты среза необходимо рассчитать значения двух корректирующих конденсаторов  $C_k$  (см. разд. 13.3). Далее по формуле (13.19) вычисляется коэффициент  $\alpha$ . Его значение должно лежать в диапазоне 0,01–0,1. Если это условие не выполняется, следует изменить  $f_g/f_T$  или  $A_0$ . Задав далее величину сопротивления  $R_1$  по формулам (13.20a) и (13.20б) вычисляют значения сопротивлений  $R_2$  и  $R_3$ .

Рассмотрим пример расчета фильтра Баттерворта нижних частот с частотой среза 100 кГц и коэффициентом передачи постоянного сигнала  $A_0 = -2$ . Положим  $f_g/f_T = 0,1$ ; следовательно, частота  $f_T$  равна 1 МГц. Выберем из табл. 13.6 параметры передаточной функции фильтра:  $a_1 = 1,4142$  и  $b_1 = 1$ . Тогда из формулы (13.19) получим  $\alpha = 0,035$ . Задав значение сопротивления  $R_1$ , равное 1 кОм, из фор-

мул (13.20a) и (13.20б) получим  $R_2 = 4,04$  кОм и  $R_3 = 2,0$  кОм.

### 13.5. РЕАЛИЗАЦИЯ ФИЛЬТРОВ ВЕРХНИХ И НИЖНИХ ЧАСТОТ БОЛЕЕ ВЫСОКОГО ПОРЯДКА

Если амплитудная характеристика фильтра второго порядка оказывается недостаточно крутой, следует применять фильтр более высокого порядка. Для этого последовательно соединяют звенья, представляющие собой фильтры первого и второго порядка. В этом случае характеристики звеньев фильтра перемножаются. Однако следует иметь в виду, что последовательное соединение, например двух фильтров Баттерворта второго порядка, не приведет к получению фильтра Баттерворта четвертого порядка. Результирующий фильтр будет иметь другую частоту среза и другую частотную характеристику. Поэтому необходимо задавать такие коэффициенты звеньев фильтра, чтобы результат перемножения их частотных характеристик соответствовал желаемому типу фильтра.

Для упрощения расчета фильтров полиномы их передаточных функций были факторизованы. Коэффициенты  $a_i$  и  $b_i$  звеньев фильтра приведены в табл. 13.6. Эти фильтры могут быть как первого, так и второго порядка. Для них необходимо лишь заменить коэффициенты  $a_1$  и  $b_1$  на  $a_i$  и  $b_i$ . При расчете схемы в приведенные формулы следует подставлять требуемую частоту среза результирующего фильтра. Звенья фильтра, как правило, имеют другие значения частот среза (табл. 13.6).

В принципе безразлично, в каком порядке будут располагаться звенья при ре-



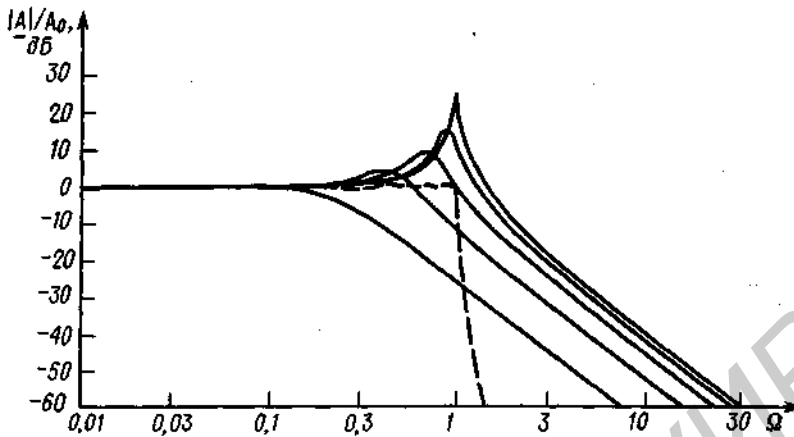


Рис. 13.19. Амплитудно-частотные характеристики коэффициента передачи фильтра Чебышева десятого порядка с неравномерностью 0,5 дБ и его пяти звеньев.

ализации полной схемы фильтра. Ее частотная характеристика в любом случае будет одной и той же. На практике, однако, существуют различные соображения о последовательности соединения звеньев фильтров. Так, например, с точки зрения уменьшения вероятности перегрузки схемы лучше расположить эти фильтры в порядке возрастания частоты среза и фильтр с наименьшей частотой поместить на входе. В противном случае уже первый каскад может перегрузиться, тогда как на выходе второго каскада уровень сигнала будет значительно меньше предельного. Дело в том, что фильтры с более высокой частотой среза, как правило, обладают более высокой добротностью полюсов и поэтому их частотная характеристика коэффициента передачи имеет подъем вблизи частоты среза. Это иллюстрируется амплитудно-частотными характеристиками пяти звеньев фильтра Чебышева десятого порядка с неравномерностью 0,5 дБ, приведенными на рис. 13.19.

Другая точка зрения на порядок расположения звеньев фильтра связана с обеспечением минимального уровня шумов на выходе. В этом случае последовательность подключения фильтров должна быть обратной, поскольку наличие фильтра с наименьшей частотой среза в конце цепочки ослабляет шумы предыдущих каскадов.

Рассмотрим пример расчета фильтра Бесселя нижних частот, порядок которого

равен трем. Он должен быть составлен из фильтров нижних частот первого (рис. 13.10) и второго (рис. 13.16) порядка, для которых значение  $\alpha$  выбрано равным 1, что соответствует одному из приемов расчета, изложенных в разд. 13.4.3. Коэффициент передачи постоянного сигнала всего фильтра должен быть равен единице. Для выполнения этого условия преобразователь полного сопротивления в звене первого порядка должен иметь коэффициент усиления  $\alpha$ , равный единице. Схема соответствующего фильтра нижних частот приведена на рис. 13.20. Его частота среза  $f_g$  составляет 100 Гц. Задав значение емкости конденсатора  $C_{11} = 100$  нФ, из выражения (13.14) разд. 13.3 получим

$$\begin{aligned} R_{11} &= a_1/2\pi f_g C_{11} = \\ &= 0,7560/2\pi \cdot 100 \text{ Гц} \cdot 100 \text{ нФ} = \\ &= 12,03 \text{ кОм}. \end{aligned}$$

Для второго каскада фильтра зададим  $C_{22} = 100$  нФ и запишем условие для определения емкости конденсатора  $C_{21}$  в соответствии с рекомендациями разд. 13.4.3:

$$\begin{aligned} C_{21} &\leq C_{22} (a_2^2/4b_2) = \\ &= 100 \text{ нФ} [(0,9996)^2/4 \cdot 0,4772], \\ C_{21} &\leq 52,3 \text{ нФ}. \end{aligned}$$

Выбрав ближайший номинал емкости

Рис. 13.20. Фильтр Бесселя нижних частот третьего порядка с частотой среза  $f_g = 100$  Гц.

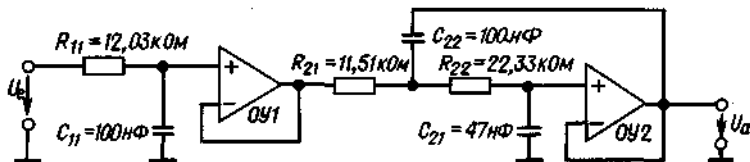
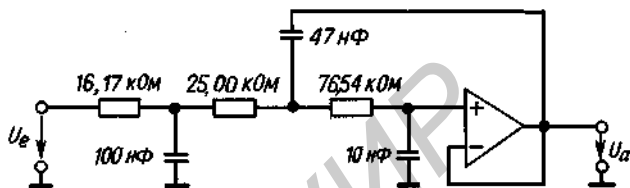


Рис. 13.21. Упрощенный фильтр Бесселя нижних частот третьего порядка с частотой среза  $f_g = 100$  Гц.



47 нФ из стандартного ряда, получим

$$R_{21} = R_{22} = \frac{a_2 C_{22} \pm \sqrt{a_2^2 C_{22}^2 - 4b_2 C_{21} C_{22}}}{4\pi f_g C_{21} C_{22}}$$

$$R_{21} = 11,51 \text{ кОм}, R_{22} = 22,33 \text{ кОм}.$$

При реализации фильтров нижних частот третьего порядка можно исключить из схемы первый операционный усилитель. При этом перед фильтром второго порядка будет включен простой пассивный фильтр нижних частот (рис. 13.1). Из-за взаимной нагрузки каскадов фильтра его параметры следует рассчитать снова, причем это оказывается существенно более сложной задачей по сравнению с расчетом развязанных фильтров. На рис. 13.21 показана схема такого фильтра. Его характеристики соответствуют характеристикам фильтра нижних частот, рассмотренного выше.

### 13.6. ПРЕОБРАЗОВАНИЕ ФИЛЬТРА НИЖНИХ ЧАСТОТ В ПОЛОСОВОЙ ФИЛЬТР

В разд. 13.2 было показано, как путем замены переменных преобразовать амплитудно-частотную характеристику фильтров нижних частот в амплитудно-частотную характеристику фильтров верхних частот. С помощью подобного же преобразования можно получить амплитудно-частотную характеристику полосового фильтра, для

чего в передаточной функции фильтра нижних частот необходимо провести следующую замену переменных:

$$P \rightarrow (1/\Delta\Omega) \left( P + \frac{1}{P} \right). \quad (13.21)$$

В результате такого преобразования амплитудная характеристика фильтра нижних частот в диапазоне  $0 \leq \Omega \leq 1$  переходит в правую часть полосы пропускания полосового фильтра ( $1 \leq \Omega \leq \Omega_{\text{макс}}$ ). Левая часть полосы пропускания является зеркальным отображением в логарифмическом масштабе правой части относительно средней частоты полосового фильтра  $\Omega = 1$ . При этом  $\Omega_{\text{мин}} = 1/\Omega_{\text{макс}}$  [13.7]. Рис. 13.22 иллюстрирует такое преобразование.

Нормированная ширина полосы пропускания фильтра  $\Delta\Omega = \Omega_{\text{макс}} - \Omega_{\text{мин}}$  может выбираться произвольно. Из рис. 13.22 видно, что полосовой фильтр на частотах  $\Omega_{\text{мин}}$  и  $\Omega_{\text{макс}}$  обладает таким же коэффициентом передачи, что и фильтр нижних частот при  $\Omega = 1$ . Если параметры фильтра нижних частот нормированы относительно частоты среза, на которой его коэффициент передачи уменьшается на 3 дБ, то значение  $\Delta\Omega$  также будет нормированной шириной пропускания. Учитывая, что

$$\Delta\Omega = \Omega_{\text{макс}} - \Omega_{\text{мин}} \text{ и } \Omega_{\text{макс}}\Omega_{\text{мин}} = 1,$$

получим выражение для вычисления нормированных частот среза полосового фильтра, на которых его коэффициент

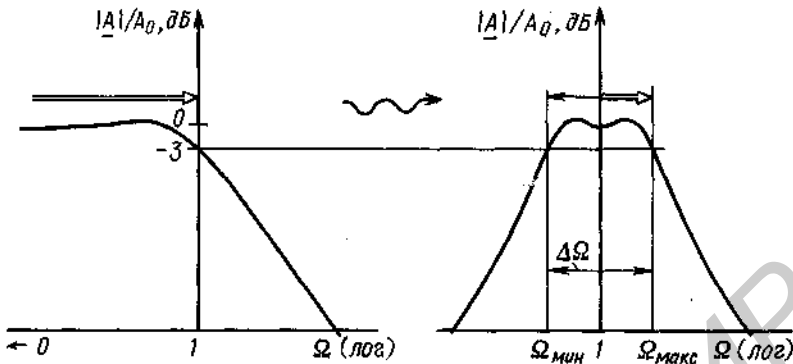


Рис. 13.22. Иллюстрация преобразования нижних частот в полосу частот.

передачи уменьшается на 3 дБ:

$$\Omega_{\text{макс/мин}} = \frac{1}{2} \sqrt{(\Delta\Omega)^2 + 4} \pm \frac{1}{2} \Delta\Omega.$$

### 13.6.1. ПОЛОСОВОЙ ФИЛЬТР ВТОРОГО ПОРЯДКА

Простейший полосовой фильтр можно получить, применив преобразование (13.21) к передаточной функции фильтра нижних частот первого порядка:

$$A(P) = A_0 / (1 + P).$$

При этом передаточная функция полосового фильтра будет иметь второй порядок:

$$\begin{aligned} A(P) &= \frac{A_0}{1 + \frac{1}{\Delta\Omega} [P + (1/P)]} = \\ &= \frac{A_0 \Delta\Omega P}{1 + \Delta\Omega P + P^2}. \end{aligned} \quad (13.22)$$

Основными характеристиками такого фильтра являются коэффициент передачи  $A_r$  на резонансной частоте и добротность  $Q$ . Исходя из свойств рассмотренного преобразования, можно заключить, что  $A_r = A_0$ . Это легко подтвердить, положив в формуле (13.22)  $\Omega = 1$ , т.е.  $P = j$ . Поскольку при этом  $A_r$  имеет действительное значение, фазовый сдвиг на резонансной частоте полосового фильтра будет равен нулю.

По аналогии с колебательным контуром определим добротность полосового фильтра как отношение резонансной ча-

стоты  $f_r$  к ширине полосы  $B$ . Отсюда следует, что

$$\begin{aligned} Q &= f_r / B = f_r / (f_{\text{макс}} - f_{\text{мин}}) = \\ &= 1 / (\Omega_{\text{макс}} - \Omega_{\text{мин}}) = 1 / \Delta\Omega. \end{aligned} \quad (13.23)$$

Подставив выражение для добротности в соотношение (13.22), получим передаточную функцию полосового фильтра

$$A(P) = \frac{(A_r/Q)P}{1 + \frac{1}{Q}P + P^2}. \quad (13.24)$$

Это выражение дает возможность определить основные параметры полосового фильтра второго порядка непосредственно из его передаточной функции.

Подставив в выражение (13.24)  $P = j\Omega$ , получим амплитудную и фазовую частотные характеристики:

$$|A| = \frac{(A_r/Q)\Omega}{\sqrt{1 + \Omega^2 \left( \frac{1}{Q^2} - 2 \right) + \Omega^4}} \quad (13.24a)$$

$$\varphi = \arctg \frac{Q(1 - \Omega^2)}{\Omega}. \quad (13.24b)$$

Логарифмические амплитудно- и фазово-частотные характеристики полосовых фильтров, добротность которых равна 1 и 10, изображены на рис. 13.23.

Рис. 13.23. Амплитудно- и фазово-частотные характеристики полосовых фильтров второго порядка с добротностью  $Q = 1$  и  $Q = 10$ .

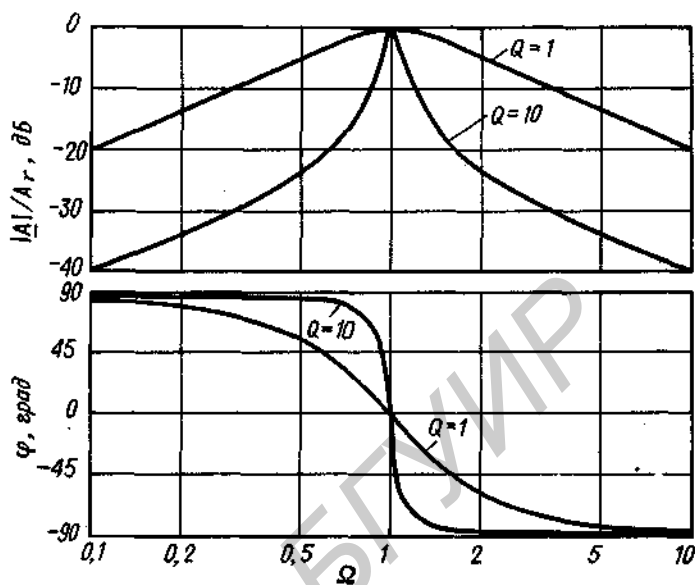
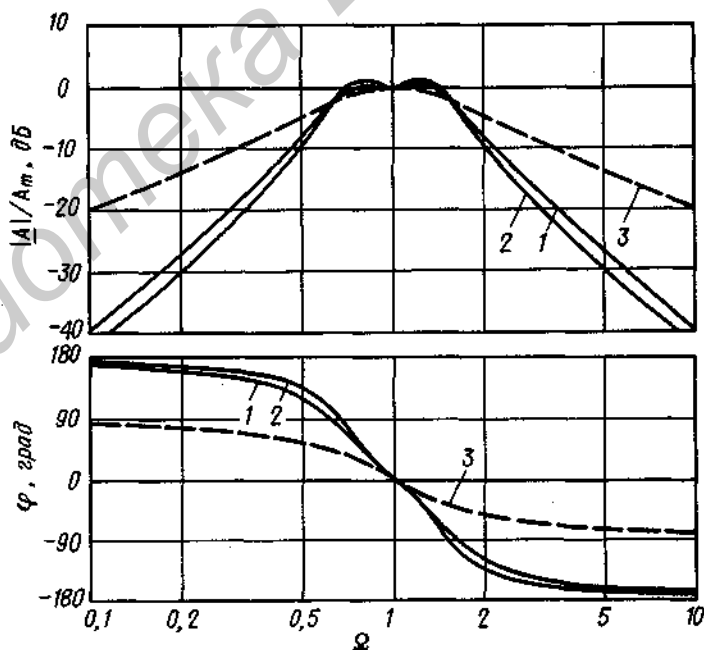


Рис. 13.24. Амплитудно- и фазово-частотные характеристики полосовых фильтров с  $\Delta\Omega = 1$ .

1 — фильтр Баттлерорта четвертого порядка; 2 — фильтр Чебышева четвертого порядка с неравномерностью 0,5 дБ; 3 — полосовой фильтр второго порядка.



### 13.6.2. ПОЛОСОВОЙ ФИЛЬТР ЧЕТВЕРТОГО ПОРЯДКА

В полосовых фильтрах второго порядка амплитудно-частотная характеристика тем острее, чем больше величина их добротности. Существуют, однако, случаи, когда

в окрестности резонансной частоты необходимо получить возможно более плоскую характеристику с крутым спадом за полосой прозрачности. Такая задача оптимизации может быть решена путем преобразования фильтров нижних частот более высокого порядка в полосовые. При этом

предоставляется возможность кроме ширины полосы  $\Delta\Omega$  задать и желаемый вид частотной характеристики.

Особое значение имеет применение рассмотренного ранее преобразования к фильтрам нижних частот второго порядка. Оно приводит к описанию полосовых фильтров четвертого порядка, которые ниже будут рассмотрены более подробно. Подставив (13.21) в уравнение фильтра нижних частот второго порядка (13.17), получим следующую передаточную функцию четвертого порядка:

$$A(P) = \frac{P^2 A_0 (\Delta\Omega)^2 / b_1}{1 + \frac{a_1}{b_1} \Delta\Omega P + \left[ 2 + \frac{(\Delta\Omega)^2}{b_1} \right] P^2 + \frac{a_1}{b_1} \Delta\Omega P^3 + P^4} \quad (13.25)$$

Отсюда видно, что амплитудно-частотная характеристика фильтра на нижних и верхних частотах стремится к асимптотам  $\pm 12$  дБ на октаву. На средней частоте  $\Omega = 1$  коэффициент передачи фильтра имеет действительное значение  $A_m = A_0$ .

На рис. 13.24 приведены амплитудно- и фазово-частотные характеристики при нормированном значении  $\Delta\Omega = 1$  для полосового фильтра Баттерворта и полосового фильтра Чебышева с неравномерностью характеристики, равной 0,5 дБ. Для сравнения представлены частотные характеристики полосового фильтра второго порядка с такой же полосой пропускания.

Как и в случае фильтров нижних частот, для облегчения реализации разложим знаменатель передаточной функции (13.25) на множители. Из соображений симметрии выберем следующее упрощенное представление:

$$A(P) = \frac{P^2 A_m (\Delta\Omega)^2 / b_1}{\left[ 1 + \frac{\alpha P}{Q_i} + (\alpha P)^2 \right] \left[ 1 + \frac{1}{Q_i} \left( \frac{P}{\alpha} \right) + \left( \frac{P}{\alpha} \right)^2 \right]} \quad (13.26)$$

Перемножив множители в знаменателе и приравняв результат знаменателю передаточной функции (13.25), получим уравнение для определения параметра  $\alpha$ :

$$\alpha^2 + \left\{ \frac{\alpha \Delta\Omega a_1}{b_1 (1 + \alpha^2)} \right\}^2 + \frac{1}{\alpha^2} - 2 - \frac{(\Delta\Omega)^2}{b_1} = 0. \quad (13.27)$$

Это уравнение в каждом конкретном случае может быть легко решено численно с помощью калькулятора. Определив параметр  $\alpha$ , можно вычислить добротность полюсов звеньев фильтра  $Q_i$ :

$$Q_i = (1 + \alpha^2) b_1 / \alpha \Delta\Omega a_1. \quad (13.28)$$

В зависимости от того, как будет разложен числитель передаточной функции полосового фильтра, мы получим два способа его реализации. Если представить числитель в виде произведения постоянного множителя и множителя, содержащего  $P^2$ , то это будет соответствовать последовательному соединению фильтра верхних частот и фильтра нижних частот. Такой способ реализации применяется в основном при достаточно широкой полосе пропускания фильтра  $\Delta\Omega$ .

При узкополосном фильтре ( $\Delta\Omega \ll 1$ ) лучше применять последовательное соединение двух полосовых фильтров второго порядка, которые имеют небольшой сдвиг частотных характеристик. Такой способ называют «расстройкой контуров».

Для расчета полосового фильтра представим числитель выражения (13.26) в виде произведения двух сомножителей, содержащих  $P$ :

$$A(P) = \frac{A_r / Q_i (\alpha P)}{1 + \frac{\alpha P}{Q_i} + (\alpha P)^2} \cdot \frac{(A_r / Q_i) (P / \alpha)}{1 + \frac{1}{Q_i} \left( \frac{P}{\alpha} \right) + \left( \frac{P}{\alpha} \right)^2} \quad (13.29)$$

Приравняв коэффициенты выражений (13.26) и (13.24), получим формулы для расчета параметров звеньев фильтра (табл. 13.8):

Таблица 13.8

Звено фильтра	$f_r$	$Q$	$A_r$
1	$f_m / \alpha$	$Q_i$	$Q_i \Delta\Omega \sqrt{A_m / b_1}$
2	$f_m \cdot \alpha$	$Q_i$	$Q_i \Delta\Omega \sqrt{A_m / b_1}$

Здесь  $f_m$  — средняя частота результирующего полосового фильтра, а  $A_m$  — коэффициент передачи на этой частоте. Значения параметров  $\alpha$  и  $Q_i$  могут быть получены из соотношений (13.27) и (13.28).

Рассмотрим пример расчета одного звена фильтра. Пусть нужно рассчитать полосовой фильтр Баттерворта с частотой  $f_m = 1$  кГц и шириной полосы 100 Гц. Коэффициент передачи на средней частоте  $A_m$  должен быть равен 1. Сначала возьмем из табл. 13.6 коэффициенты для фильтра Баттерворта нижних частот второго порядка:  $a_1 = 1,4142$  и  $b_1 = 1$ . Для заданной нормированной полосы пропускания  $\Delta\Omega = 0,1$  из уравнения (13.27) получим  $\alpha = 1,0360$ . Из формулы (13.28) следует, что в этом случае  $Q_i = 14,15$ . Используя табл. 13.8, рассчитаем остальные параметры:  $A_r = 1,415$ ,  $f_{r1} = 965$  Гц и  $f_{r2} = 1,036$  кГц.

## 13.7. РЕАЛИЗАЦИЯ ПОЛОСОВЫХ ФИЛЬТРОВ ВТОРОГО ПОРЯДКА

Включим последовательно фильтры нижних и верхних частот первого порядка, как показано на рис. 13.25. В результате получим полосовой фильтр с передаточной функцией

$$A(p) = \frac{1}{1 + (1/\alpha pRC)} \cdot \frac{1}{1 + (pRC/\alpha)} = \frac{\alpha pRC}{1 + [(1 + \alpha^2)/\alpha] pRC + (pRC)^2}$$

Учитывая, что резонансная частота  $\omega_r = 1/RC$ , запишем эту передаточную функцию в нормированном виде:

$$A(P) = \frac{\alpha P}{1 + [(1 + \alpha^2)/\alpha] p + p^2}$$

Приравняв коэффициенты последнего выражения к коэффициентам передаточной функции (13.24), получим формулу для вычисления добротности фильтра:

$$Q = \alpha/(1 + \alpha^2).$$

При  $\alpha = 1$  максимальное значение  $Q = 1/2$ . Таким образом, это максимальная

величина добротности, которая может быть получена в результате последовательного соединения фильтров первого порядка. Для больших значений добротности знаменатель передаточной функции (13.24) должен иметь комплексные корни. Однако такая передаточная функция может быть реализована только с помощью специальных активных RC-цепей, о которых речь пойдет ниже.

### 13.7.1. LRC-ФИЛЬТР

Обычный метод реализации селективных фильтров с высокой добротностью состоит в применении колебательных контуров. На рис. 13.26 приведена схема пассивного LRC-фильтра. Его передаточная функция равна

$$A(p) = pRC/(1 + pRC + p^2LC).$$

Учитывая, что резонансная частота  $\omega_r = 1/\sqrt{LC}$ , запишем последнее выражение в следующем виде:

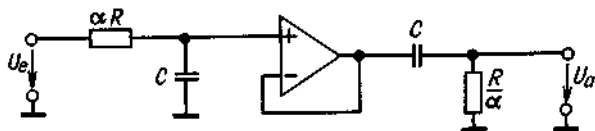
$$A(P) = \frac{R\sqrt{C/L}P}{1 + R\sqrt{C/L}P + P^2}$$

Отсюда с учетом формулы (13.24) получим

$$Q = (1/R)\sqrt{L/C} \text{ и } A_r = 1.$$

В области высоких частот индуктивность с малыми потерями может быть выполнена достаточно просто. В области низких частот индуктивности оказываются слишком большими и обладают плохими электрическими характеристиками. Например, для полосового фильтра по схеме рис. 13.16 с резонансной частотой  $f_r = 10$  Гц необходимы конденсатор  $C = 10$  мкФ и индуктивность  $L = 25,3$  Гн. Как уже отмечалось в разд. 13.4.1, эквивалент такой индуктивности может быть получен с помощью гиратора. Однако с точки зрения схемной реализации гораздо проще пере-

Рис. 13.25. Полосовой фильтр, построенный на основе фильтров нижних и верхних частот первого порядка.



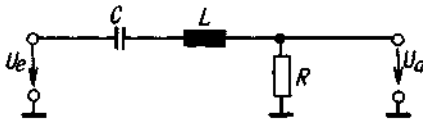


Рис. 13.26. LRC-полосовой фильтр.

даточною функцию (13.24) реализовать с помощью операционного усилителя с частотно-зависимой обратной RC-связью.

### 13.7.2. ПОЛОСОВОЙ ФИЛЬТР СО СЛОЖНОЙ ОТРИЦАТЕЛЬНОЙ ОБРАТНОЙ СВЯЗЬЮ

Сложную отрицательную обратную связь можно использовать и для построения полосовых фильтров. Соответствующая схема фильтра приведена на рис. 13.27. Ее передаточная функция имеет следующий вид:

$$A(p) = \frac{-\frac{R_2 R_3}{R_1 + R_3} C \omega_p P}{1 + \frac{2R_1 R_3}{R_1 + R_3} C \omega_p P + \frac{R_1 R_2 R_3}{R_1 + R_3} C^3 \omega_p^2 P^2}$$

Из сравнения этого выражения с передаточной функцией (13.24) следует, что коэффициент при  $P^2$  должен быть равен 1. Отсюда находим резонансную частоту:

$$f_r = \frac{1}{2\pi C} \sqrt{\frac{R_1 + R_3}{R_1 R_2 R_3}} \quad (13.30)$$

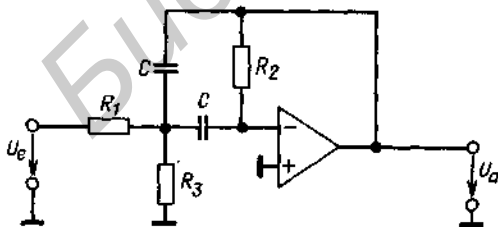


Рис. 13.27. Полосовой фильтр со сложной отрицательной обратной связью.

$$\text{Резонансная частота } f_r = \frac{1}{2\pi C} \sqrt{\frac{R_1 + R_3}{R_1 R_2 R_3}}$$

Коэффициент передачи на резонансной частоте  $-A_r = R_2/2R_1$ .

Добротность  $Q = \pi R_2 C f_r$ .

Ширина полосы  $B = 1/\pi R_2 C$ .

Подставив это выражение для резонансной частоты в передаточную функцию и приравняв соответствующие коэффициенты к коэффициентам выражения (13.24), получим остальные формулы для вычисления характеристик фильтра:

$$-A_r = R_2/2R_1, \quad (13.31)$$

$$Q = \frac{1}{2} \sqrt{\frac{R_2(R_1 + R_3)}{R_1 R_3}} = \pi R_2 C f_r, \quad (13.32)$$

из которых видно, что коэффициент передачи, добротность и резонансная частота рассматриваемого полосового фильтра могут выбираться произвольно.

Выражение для полосы пропускания фильтра получим из формулы (13.32):

$$B = f_r/Q = 1/\pi R_2 C.$$

Таким образом, величина  $B$  не зависит от  $R_1$  и  $R_3$ . Из формулы (13.31) следует, что  $A_r$  не зависит от  $R_3$ . Поэтому можно изменять резонансную частоту  $f_r$ , варьируя величину сопротивления  $R_3$ , что не приводит к изменению коэффициента передачи  $A_r$  и ширины полосы пропускания фильтра.

Схема останется работоспособной, если исключить сопротивление  $R_3$ , однако при этом ее добротность будет зависеть от коэффициента передачи  $A_r$ . Это следует из формулы (13.32) при  $R_3 \rightarrow \infty$ :

$$-A_r = 2Q^2.$$

При этом, если коэффициент обратной связи значительно больше единицы, дифференциальный коэффициент усиления операционного усилителя должен быть больше  $2Q^2$ . С помощью резистора  $R_3$  можно добиться также высокой добротности фильтра при малом коэффициенте передачи  $A_r$ . Как видно из рис. 13.17, снижение коэффициента передачи фильтра с помощью резистора  $R_3$  определяется лишь ослаблением входного сигнала делителем напряжения  $R_1, R_3$ . Поэтому коэффициент усиления операционного усилителя при отсутствии нагрузки должен превышать  $2Q^2$ . Выполнение этого требования особенно важно потому, что оно должно удовлетворяться и на резонансной частоте. Об этом следует помнить при выборе операционного усили-

теля для фильтра, особенно при работе в высокочастотном диапазоне.

Рассмотрим числовой пример расчета схемы фильтра. Пусть необходимо построить селективный фильтр с резонансной частотой  $f_r = 10$  Гц и добротностью  $Q = 100$ . Его частоты среза примерно составляют 9,95 Гц и 10,05 Гц. Коэффициент передачи на резонансной частоте  $A_r$  должен быть равен  $-10$ . Зададим произвольное значение емкости конденсатора  $C$ , например  $C = 1$  мкФ. Тогда из формулы (13.32) получим

$$R_2 = Q/\pi f_r C = 3,18 \text{ МОм.}$$

Из формулы (13.31) следует, что

$$R_1 = R_2 / (-2A_r) = 159 \text{ кОм.}$$

Значение сопротивления  $R_3$  получим из (13.30):

$$R_3 = -A_r R_1 / (2Q^2 + A_r) = 79,5 \text{ Ом.}$$

Дифференциальный коэффициент усиления операционного усилителя на резонансной частоте должен быть больше  $2Q^2 = 20000$ .

Рассмотренная схема обладает тем преимуществом, что она не склонна к генерации на резонансной частоте при недостаточном точно рассчитанных значениях элементов. Предполагается, конечно, что операционный усилитель имеет необходимую частотную коррекцию; в противном случае может возникнуть высокочастотная генерация.

### 13.7.3. ПОЛОСОВОЙ ФИЛЬТР С ПОЛОЖИТЕЛЬНОЙ ОБРАТНОЙ СВЯЗЬЮ

Применение положительной обратной связи для построения схемы полосового фильтра иллюстрируется рис. 13.28. С помощью делителя напряжения  $R_1$  и  $(k - 1)R_1$  отрицательной обратной связи задается коэффициент усиления операционного усилителя, равный  $k$ . Передаточная функция фильтра имеет вид

$$A(P) = \frac{kRC\omega_r P}{1 + RC\omega_r(3 - k)P + R^2 C^2 \omega_r^2 P^2}.$$

Приравнивая коэффициенты этого выражения к коэффициентам передаточной функции (13.24), получим формулы для расчета параметров фильтра, которые приведены под рис. 13.28.

Недостаток схемы состоит в том, что  $A_r$  и  $Q$  не являются независимыми друг от друга. Достоинством схемы следует считать то, что ее добротность изменяется в зависимости от  $k$ , тогда как резонансная частота от коэффициента  $k$  не зависит.

При  $k = 3$  коэффициент усиления становится бесконечно большим и возникает генерация. Точность установки значения коэффициента тем критичнее, чем он ближе к 3.

### 13.7.4. ПОЛОСОВОЙ ФИЛЬТР С ОМИЧЕСКОЙ ОТРИЦАТЕЛЬНОЙ ОБРАТНОЙ СВЯЗЬЮ

В разд. 13.4.4 было показано, что на высоких частотах операционный усилитель может использоваться как частотно-зависимое звено. С учетом этого строят не только фильтры нижних частот, но и полосовые фильтры. Для этого можно использовать схему двухкаскадного фильтра нижних частот, приведенную на рис. 13.18, считая напряжение  $U_1$  выходным сигналом схемы. Для определения передаточной функции полосового фильтра используем передаточную функцию фильтра нижних частот (13.18) и зависимость между  $U_a$  и  $U_1$ . Из формулы 13.15) следует, что

$$\underline{U_a} / \underline{U_1} = \alpha A_D / [1 + j(\omega/\omega_{pA})].$$

Подставив это выражение в формулу (13.18), получим передаточную функцию для  $U_1$ :

$$A_{BP}(P) = - \frac{(R_3 f_r / \alpha R_1 f_T) P}{1 + \frac{R_3 f_r}{\alpha R_2 f_T} P + \left[ 1 + \frac{R_3(R_1 + R_2)}{R_1 R_2} \right] \frac{f_r^2}{\alpha f_T^2} P^2}.$$

Приравняв коэффициенты последнего выражения к коэффициентам передаточной функции (13.24), получим следующие соот-



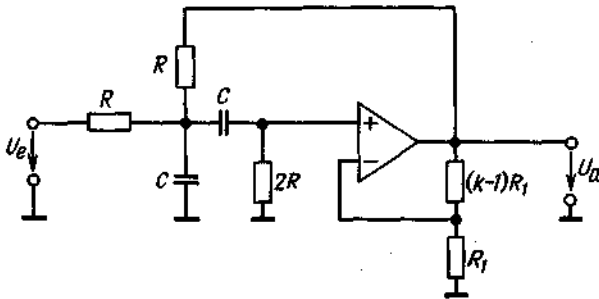


Рис. 13.28. Полосовой фильтр с положительной связью.  
 Резонансная частота  $f_r = 1/2\pi RC$ .  
 Коэффициент передачи на резонансной частоте  $A_r = k/(3 - k)$ .  
 Добротность  $Q = 1/(3 - k)$ .

ношения для параметров фильтра:

$$A_r = -(R_2/R_1), \quad (13.33)$$

$$Q = \alpha R_2 f_T / R_3 f_r, \quad (13.34)$$

$$\left[ 1 + \frac{R_3(R_1 + R_2)}{R_1 R_2} \right] \frac{f_r^2}{\alpha f_T^2} = 1. \quad (13.35)$$

При расчете фильтра воспользуемся соображениями, изложенными в разд. 13.4.4: отношение  $f_r/f_T$  должно примерно равняться  $0,1 \div 0,2$  и  $\alpha$  должно составлять приблизительно  $0,01 \div 0,1$ . Зададим далее величину сопротивления  $R_1$  и по формуле (13.34) вычислим  $R_2$ . Затем выберем  $f_r/f_T$ . Используя формулы (13.34) и (13.35), получим выражения для  $\alpha$  и  $R_3$ :

$$\alpha = \frac{Q(f_r/f_T)^2}{Q - (f_r/f_T)(1 - A_r)} \quad \text{и} \quad R_3 = \frac{\alpha R_2 f_T}{Q f_r}.$$

Если вычисленное значение  $\alpha$  оказывается отличным от заданного, следует изменить соответствующим образом величину отношения  $f_r/f_T$  или коэффициент передачи  $A_r$ .

Рассмотрим числовой пример расчета полосового фильтра. Необходимо рассчитать полосовой фильтр с  $f_r = 100$  кГц,  $Q = 3$  и  $A_r = -5$ . Выбираем  $R_1 = 1,5$  кОм и получаем  $R_2 = 7,5$  кОм. Далее полагаем  $f_r/f_T = 0,2$ , чему соответствует  $f_T = 500$  кГц. После этого определяем  $\alpha = 0,067$  и  $R_3 = 833$  Ом.

### 13.8. ПРЕОБРАЗОВАНИЕ ФИЛЬТРОВ НИЖНИХ ЧАСТОТ В ЗАГРАЖДАЮЩИЕ ПОЛОСОВЫЕ ФИЛЬТРЫ

Для выборочного подавления определенных частот необходим фильтр, коэффициент передачи которого на резонансной частоте равен нулю, а для нижних и верхних частот имеет постоянное значение. Такой фильтр называется *заграждающим*. Для оценки избирательности введем *добротность подавления сигнала*  $Q = f_r/B$ , где  $B$  — полоса частот, на краях которой коэффициент передачи падает на 3 дБ. Чем больше добротность фильтра, тем быстрее возрастает коэффициент передачи при удалении от резонансной частоты.

Как и в случае полосового фильтра, получим амплитудно-частотную характеристику из частотной характеристики фильтра нижних частот с помощью соответствующего частотного преобразования. Для этого заменим переменную  $P$  следующим выражением:

$$\frac{\Delta\Omega}{P + (1/P)}. \quad (13.36)$$

Здесь  $\Delta\Omega = 1/Q$ , как и ранее, нормированная полоса частот. В результате такого преобразования амплитудная характеристика фильтра нижних частот из области  $0 \leq \Omega \leq 1$  переходит в область пропускаемых частот  $0 \leq \Omega \leq \Omega_{\text{п}}$  заграждаю-

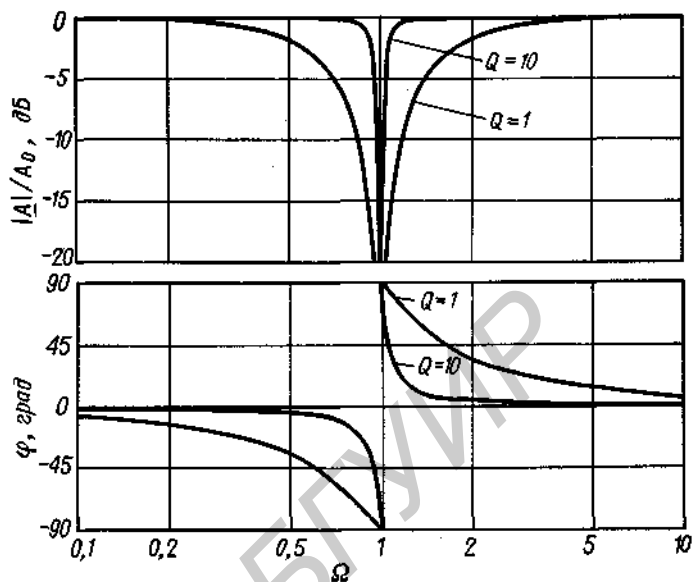


Рис. 13.29. Амплитудно- и фазово-частотные характеристики заграждающих фильтров второго порядка с добротностью  $Q = 1$  и  $Q = 10$ .

шего фильтра. Кроме того, она зеркально отображается в логарифмическом масштабе относительно резонансной частоты. Для резонансной частоты  $\Omega = 1$  значение передаточной функции равно нулю. Как и в случае полосовых фильтров, при преобразовании порядок фильтра удваивается. Особенно интересно применение указанного преобразования к фильтру нижних частот первого порядка. Оно приводит к получению заграждающего фильтра второго порядка с передаточной функцией

$$A(P) = \frac{A_0(1 + P^2)}{1 + \Delta\Omega P + P^2} = \frac{A_0(1 + P^2)}{1 + (1/Q)P + P^2} \quad (13.37)$$

Отсюда получаем выражения для амплитудно- и фазово- частотных характеристик фильтра:

$$|A| = \frac{A_0 |1 - \Omega^2|}{\sqrt{1 + \Omega^2 [(1/Q^2) - 2] + \Omega^4}}$$

$$\varphi = \arctg \frac{\Omega}{Q(\Omega^2 - 1)}$$

Вид этих частотных характеристик для добротностей фильтра, равных 1 и 10, показан на рис. 13.29.

Знаменатель выражения (13.37) совпадает со знаменателем передаточной функции полосового фильтра (13.24). Как уже было показано, с помощью пассивных RC-цепей можно получить максимальную добротность  $Q = 1/2$ . Для обеспечения больших значений добротности следует применять LRC-схемы или специальные активные RC-схемы.

### 13.9. РЕАЛИЗАЦИЯ ЗАГРАЖДАЮЩИХ ФИЛЬТРОВ ВТОРОГО ПОРЯДКА

#### 13.9.1. ЗАГРАЖДАЮЩИЙ LRC-ФИЛЬТР

Наиболее известный метод реализации заграждающего фильтра основан на применении отсасывающего контура (рис. 13.30). На резонансной частоте последовательный колебательный контур обладает нулевым сопротивлением, и выходное напряжение схемы равно нулю. Передаточ-

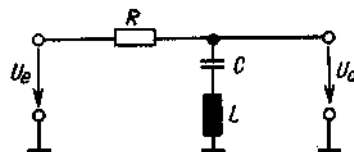


Рис. 13.30. Заграждающий LRC-фильтр.

ная функция схемы имеет вид

$$A(p) = \frac{1 + p^2 LC}{1 + pRC + p^2 LC}$$

Отсюда следует, что резонансная частота  $\omega_r = 1/\sqrt{LC}$ . С учетом этого запишем нормированную передаточную функцию

$$A(P) = \frac{1 + P^2}{1 + R\sqrt{C/LP} + P^2}$$

Добротность подавления определяется соотношением, полученным путем приравнивания коэффициентов вышеприведенного выражения и передаточной функции (13.24):

$$Q = (1/R)\sqrt{L/C}$$

Это соотношение справедливо, если катушка индуктивности не имеет потерь. Кроме того, выходное напряжение на резонансной частоте при наличии потерь не будет точно равно нулю. Все остальные соображения относительно селективных фильтров справедливы.

### 13.9.2. АКТИВНЫЙ ЗАГРАЖДАЮЩИЙ ФИЛЬТР С ДВОЙНЫМ Т-ОБРАЗНЫМ МОСТОМ

Как было показано в разд. 2.6, двойной Т-образный мост представляет собой пассивный заграждающий RC-фильтр. Из формулы (2.24) следует, что его добротность  $Q$  составляет 0,25. Ее можно повысить, если двойной Т-образный мост включить в контур обратной связи усилителя. Возможная схема такого фильтра показана на рис. 13.31.

Сигналы высоких и низких частот про-

ходят через двойной Т-образный фильтр без изменения. Для них выходное напряжение преобразователя полного сопротивления равно  $kU_e$ . На резонансной частоте выходное напряжение равно нулю. В этом случае двойной Т-образный фильтр эквивалентен заземленному резистору  $R/2$ . При этом резонансная частота  $f_r = 1/2\pi RC$  не изменяется.

Передаточная функция схемы на рис. 13.31 имеет вид

$$A(P) = \frac{k(1 + P^2)}{1 + 2(2 - k)P + P^2}$$

С помощью этого выражения можно непосредственно определять требуемые параметры фильтра. Задав коэффициент усиления повторителя напряжения равным 1, получим  $Q = 0,5$ . При увеличении коэффициента усиления добротность  $Q \rightarrow \infty$  при  $k \rightarrow 2$ .

Условием правильной работы схемы является оптимальная установка резонансной частоты и коэффициента передачи двойного Т-образного фильтра. Настройка схемы, особенно при больших значениях добротности, достаточно сложна. Это связано с тем, что изменение сопротивления одновременно влияет на оба параметра. В этом смысле предпочтительнее использовать активный заграждающий фильтр с мостом Вина-Робинсона.

### 13.9.3. АКТИВНЫЙ ЗАГРАЖДАЮЩИЙ ФИЛЬТР С МОСТОМ ВИНА-РОБИНСОНА

В разд. 2.5 мы видели, что мост Вина-Робинсона также является заграждающим фильтром. Его добротность незначительно

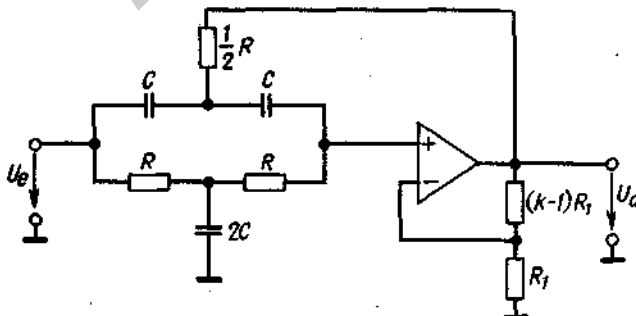
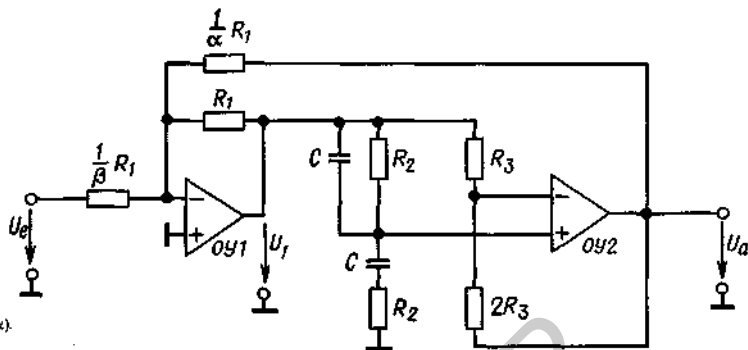


Рис. 13.31. Активный заграждающий фильтр с двойным Т-образным мостом.

Резонансная частота  $f_r = 1/2\pi RC$ .  
Коэффициент передачи  $A_0 = k$ .  
Добротность  $Q = 1/[2(2 - k)]$ .

Рис. 13.32. Активный заграждающий фильтр с мостом Вина-Робинсона.

Резонансная частота  $f_r = 1/2\pi R_2 C$ .  
Коэффициент передачи  $A_0 = -\beta/(1 + \alpha)$ .  
Добротность  $Q = (1 + \alpha)/3$ .



превышает добротность двойного Т-образного фильтра. Однако при включении моста Вина-Робинсона в цепь обратной связи усилителя можно получить любое значение добротности. Соответствующая схема представлена на рис. 13.32. Передаточная функция усилителя при

$$\frac{U_a}{U_e} = \frac{1 - \Omega^2}{1 + 3j\Omega - \Omega^2} U_1$$

равна

$$A(P) = -\frac{[\beta/(1 + \alpha)](1 + P^2)}{1 + [3/(\alpha + 1)]P + P^2}$$

Отсюда можно непосредственно определить необходимые параметры фильтра. Для расчета схемы следует задать величины  $f_r$ ,  $A_0$ ,  $Q$  и  $C$ ; затем получим

$$R_2 = 1/2\pi f_r C, \quad \alpha = 3Q - 1, \quad \beta = -3A_0 Q.$$

Резонансную частоту фильтра можно устанавливать, перестраивая оба резистора  $R_2$  и постепенно переключая конденсаторы  $C$ . Если в результате недостаточной точности настройки моста сигнал с резонансной частотой подавляется не полностью, можно провести точную настройку с помощью незначительного изменения сопротивления  $2R_3$ .

## 13.10. ФАЗОВЫЙ ФИЛЬТР

### 13.10.1. ПРИНЦИП ДЕЙСТВИЯ

В описанных ранее фильтрах коэффициент передачи и фазовый сдвиг зависели от частоты входного сигнала. Здесь будут

рассмотрены схемы фильтров, коэффициент передачи которых остается постоянным, а фазовый сдвиг зависит от частоты. Такие схемы называют фазовыми фильтрами. Они используются для фазовой коррекции и задержки сигналов.

Прежде всего покажем, как перейти от частотной характеристики фильтра нижних частот к частотной характеристике фазового фильтра. Для этого заменим постоянный коэффициент  $A_0$  в числителе выражения (13.11) полиномом, комплексносопряженным знаменателю. В результате получим постоянный коэффициент передачи фильтра, равный единице, и удвоенный фазовый сдвиг:

$$\begin{aligned} A(P) &= \frac{\prod_i (1 - a_i P + b_i P^2)}{\prod_i (1 + a_i P + b_i P^2)} = \\ &= \frac{\prod_i \sqrt{(1 - b_i \Omega^2)^2 + a_i^2 \Omega^2} e^{-j\varphi}}{\prod_i \sqrt{(1 - b_i \Omega^2)^2 + a_i^2 \Omega^2} e^{+j\varphi}} = \\ &= 1 \cdot e^{-2j\varphi} = e^{j\varphi}, \end{aligned} \quad (13.38)$$

где

$$\varphi = -2\alpha = -2 \sum_i \operatorname{arctg} \frac{a_i \Omega}{1 - b_i \Omega^2}. \quad (13.39)$$

Особый интерес представляет применение фазовых фильтров для задержки сигналов. При этом требуется, чтобы отсутствовали искажения при передаче сигналов, т. е. коэффициент передачи схемы должен быть постоянным. Это условие при использовании фазовых фильтров выполняется. Дру-

ное условие состоит в том, чтобы групповое время задержки схемы для рассматриваемого частотного спектра сигналов было постоянным. Фильтр, который удовлетворяет второму условию, мы уже рассматривали — это фильтр Бесселя нижних частот, для которого групповое время задержки было аппроксимировано в смысле фильтра Баттерворта. Поэтому для получения «фазового фильтра Баттерворта» достаточно подставить в выражение (13.38) коэффициенты фильтра Бесселя.

Однако было бы удобно преобразовать полученную частотную характеристику такого фильтра, поскольку понятие частоты среза фильтра нижних частот для фазового фильтра теряет смысл. Для этого коэффициенты  $a_i$  и  $b_i$  были пересчитаны так,

чтобы при  $\Omega = 1$  групповое время задержки составляло  $1/\sqrt{2}$  от его величины при низких частотах. Полученные в результате перерасчета коэффициенты для фильтров от первого до десятого порядка приведены в табл. 13.9.

Групповое время задержки — это время, на которое входной сигнал задерживается фазовым фильтром. Оно может быть получено из формулы (13.39) на основании определения (13.96):

$$T_{gr} = \frac{t_{gr}}{T_g} = t_{gr} \cdot f_g = -\frac{1}{2\pi} \frac{d\varphi}{d\Omega} =$$

$$= \frac{1}{\pi} \sum_i \frac{a_i (1 + b_i \Omega^2)}{1 + (a_i^2 - 2b_i) \Omega^2 + b_i^2 \Omega^4}. \quad (13.40)$$

Таблица 13.9  
Коэффициенты фазовых фильтров для максимального группового времени задержки

$n$	$i$	$a_i$	$b_i$	$f_i/f_g$	$Q_i$	$T_{gr,0}$
1	1	0,6436	0,0000	1,554	—	0,2049
	2	1,6278	0,8832	1,064	0,58	0,5181
3	1	1,1415	0,0000	0,876	—	0,8437
	2	1,5092	1,0877	0,959	0,69	
4	1	2,3370	1,4878	0,820	0,52	1,1738
	2	1,3506	1,1837	0,919	0,81	
5	1	1,2974	0,0000	0,771	—	1,5060
	2	2,2224	1,5685	0,798	0,56	
	3	1,2116	1,2330	0,901	0,92	
6	1	2,6117	1,7763	0,750	0,51	1,8395
	2	2,0706	1,6015	0,790	0,61	
	3	1,0967	1,2596	0,891	1,02	
7	1	1,3735	0,0000	0,728	—	2,1737
	2	2,5320	1,8169	0,742	0,53	
	3	1,9211	1,6116	0,788	0,66	
	4	1,0023	1,2743	0,886	1,13	
8	1	2,7541	1,9420	0,718	0,51	2,5084
	2	2,4174	1,8300	0,739	0,56	
	3	1,7850	1,6101	0,788	0,71	
	4	0,9239	1,2822	0,883	1,23	
9	1	1,4186	0,0000	0,705	—	2,8434
	2	2,6979	1,9659	0,713	0,52	
	3	2,2940	1,8282	0,740	0,59	
	4	1,6644	1,6027	0,790	0,76	
	5	0,8579	1,2862	0,882	1,32	
10	1	2,8406	2,0490	0,699	0,50	3,1786
	2	2,6120	1,9714	0,712	0,54	
	3	2,1733	1,8184	0,742	0,62	
	4	1,5583	1,5923	0,792	0,81	
	5	0,8018	1,2877	0,881	1,42	

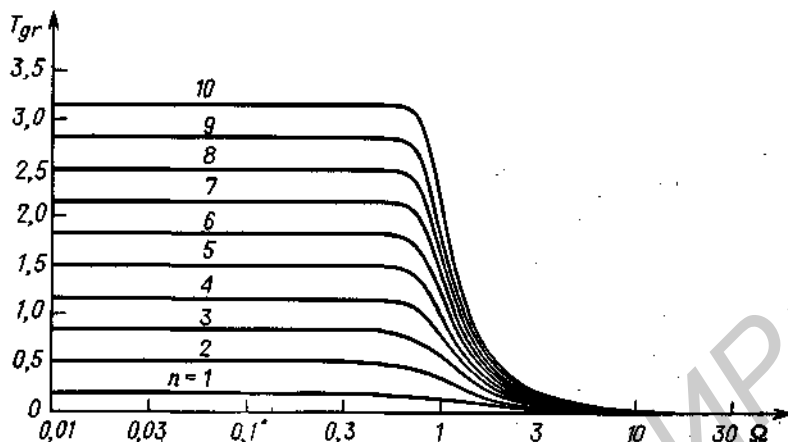


Рис. 13.33. Частотные характеристики группового времени задержки для фильтров от первого до десятого порядка.

На низких частотах групповое время задержки равно

$$T_{gr0} = (1/\pi) \sum_i a_i.$$

Значения  $T_{gr0}$  для различных порядков фильтра также приведены в табл. 13.9. Кроме того, там даны значения добротности полюсов  $Q_i = \sqrt{b_i/a_i}$ . Поскольку добротность при нормировке не изменяется, значения этого параметра такие же, как и для фильтра Бесселя.

Чтобы дать возможность проводить проверку звеньев фильтра, в таблице также приведены соответствующие значения  $f_i/f_g$ . Здесь  $f_i$  — частота, при которой фазовый сдвиг звена фильтра равен  $-180^\circ$  (для звена второго порядка) или  $-90^\circ$  (для звена первого порядка). Эту частоту измерить гораздо проще, чем граничную частоту группового времени задержки.

На рис. 13.33 приведены частотные характеристики группового времени задержки для фазовых фильтров от первого до десятого порядка.

Рассмотрим последовательность расчета фазового фильтра на числовом примере. Необходимо обеспечить задержку входного сигнала с частотным спектром от 0 до 1 кГц на величину  $t_{gr0} = 2$  мс. При этом для того, чтобы не было фазовых искажений, частота среза фазового фильтра  $f_g$  должна быть больше или равна 1 кГц. Из выражения (13.9а) следует, что

$$T_{gr0} \geq 2 \text{ мс} \cdot 1 \text{ кГц} = 2,0.$$

Из табл. 13.9 видно, что для данного случая необходимо использовать фазовый фильтр седьмого порядка, для которого  $T_{gr0} = 2,1737$ . При этом из соотношения (13.9а) следует, что частота среза должна равняться

$$f_g = T_{gr0}/t_{gr0} = 2,1737/2 \text{ мс} = 1,087 \text{ кГц}.$$

### 13.10.2. РЕАЛИЗАЦИЯ ФАЗОВОГО ФИЛЬТРА ПЕРВОГО ПОРЯДКА

Легко видеть, что коэффициент передачи на низких частотах схемы на рис. 13.34 равен  $+1$ , а на высоких  $-1$ . Фазовый сдвиг при этом изменяется от 0 до  $-180^\circ$ . Схема представляет собой фазовый фильтр, если и на средних частотах коэффициент передачи равняется 1. Для того чтобы убедиться в этом, рассчитаем передаточную функцию фильтра:

$$A(P) = \frac{1 - pRC}{1 + pRC} = \frac{1 - RC\omega_p P}{1 + RC\omega_p P}.$$

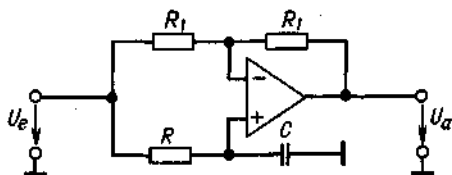


Рис. 13.34. Фазовый фильтр первого порядка.

Отсюда следует, что действительно коэффициент передачи фильтра постоянен и равен единице. Приравняв коэффициенты последнего выражения к коэффициентам передаточной функции (13.38), получим

$$RC = a_1/2\pi f_g.$$

Для низких частот граничное значение группового времени задержки может быть получено из выражения (13.40):

$$t_{gr0} = 2RC.$$

Фазовый фильтр первого порядка, схема которого приведена на рис. 13.34, может быть с успехом использован как широкополосный фазовращатель. Изменяя сопротивление  $R$ , можно установить необходимую величину фазового сдвига в диапазоне от 0 до  $-180^\circ$ , не меняя амплитуду выходного сигнала. Величину фазового сдвига можно оценить по формуле

$$\varphi = -2 \operatorname{arctg}(\omega RC).$$

### 13.10.3. РЕАЛИЗАЦИЯ ФАЗОВОГО ФИЛЬТРА ВТОРОГО ПОРЯДКА

Фазовый фильтр второго порядка может быть реализован, например, на принципе вычитания выходного напряжения полосового фильтра из входного напряжения. В этом случае передаточная функция схемы будет иметь следующий вид:

$$A(P) = 1 - \frac{(A_r/Q)P}{1 + (1/Q)P + P^2} = \frac{1 + [(1 - A_r)/Q]P + P^2}{1 + (1/Q)P + P^2}.$$

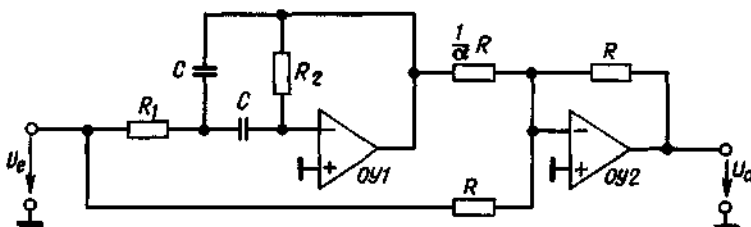


Рис. 13.35. Фазовый фильтр второго порядка.

Отсюда видно, что при  $A_r = 2$  передаточная функция соответствует фазовому фильтру. Эта передаточная функция, однако, нормирована относительно резонансной частоты селективного фильтра. Для того чтобы нормировать ее относительно частоты среза фазового фильтра, произведем следующую подстановку:

$$\omega_g = \beta\omega_r,$$

в результате чего получим

$$P = p/\omega_r = \beta p/\omega_g = \beta P.$$

Теперь передаточная функция фазового фильтра будет иметь следующий вид:

$$A(P) = \frac{1 - (\beta/Q)P + \beta^2 P^2}{1 + (\beta/Q)P + \beta^2 P^2}.$$

Отсюда с учетом выражения (13.38) получим

$$a_1 = \beta/Q \text{ и } b_1 = \beta^2.$$

Параметры фильтра будут равны

$$A_r = 2, \quad f_r = f_g/\sqrt{b_1}, \quad Q = \sqrt{b_1}/a_1 = Q_1.$$

Рассмотрим вариант реализации фазового фильтра с применением полосового фильтра по схеме рис. 13.27. Для того чтобы добротности схемы были относительно малыми, из схемы полосового фильтра исключается резистор  $R_3$  и коэффициент передачи устанавливается с помощью резистора  $R/\alpha$  (рис. 13.35). Передаточная функция схемы равна

$$A(P) = \frac{1 + (2R_1 - \alpha R_2)C\omega_g P + R_1 R_2 C^2 \omega_g^2 P^2}{1 + 2R_1 C\omega_g P + R_1 R_2 C^2 \omega_g^2 P^2}.$$

Приравняв коэффициенты последнего выражения к коэффициентам передаточной функции (13.38), получим формулы для расчета схемы:

$$R_1 = a_1/4\pi f_0 C, \quad R_2 = b_1/\pi f_0 C a_1, \quad \alpha = a_1^2/b_1 = 1/Q_1^2.$$

Из анализа передаточной функции следует, что схема на рис. 13.35 может иметь и другое применение. Так, при

$$2R_1 - \alpha R_2 = 0$$

получим заграждающий фильтр.

### 13.11. ПЕРЕСТРАИВАЕМЫЙ УНИВЕРСАЛЬНЫЙ ФИЛЬТР

Из вышесказанного следует, что передаточная функция произвольного фильтра второго порядка в общем виде может быть представлена в следующем виде:

$$A(P) = \frac{d_0 + d_1 P + d_2 P^2}{c_0 + c_1 P + c_2 P^2}. \quad (13.41)$$

Передаточные функции описанных выше фильтров различного вида могут быть получены из формулы (13.41) при следующих значениях параметров:

фильтр нижних частот  $d_1 = d_2 = 0$

фильтр верхних частот  $d_0 = d_1 = 0$

полосовой фильтр  $d_0 = d_2 = 0$

заграждающий фильтр  $d_1 = 0, d_0 = d_2$

фазовый фильтр  $d_0 = c_0, d_1 = -c_1,$

$d_2 = c_2$

Коэффициенты числителя могут иметь произвольные знаки, тогда как коэффициенты знаменателя в любом случае должны быть положительными, что следует из условий устойчивости схемы. Добротность полюсов определяется коэффициентами знаменателя:

$$Q_i = \sqrt{c_0 c_2 / c_1}. \quad (13.42)$$

В предыдущих разделах для каждого из рассмотренных фильтров приводилась специальная, как можно более простая, принципиальная схема. Иногда, однако, возникает необходимость построения такой единой схемы фильтра, с помощью которой была бы возможна реализация всех ранее описанных фильтров, а также любых других видов фильтров, соответствующих соотношению (13.41), с произвольными коэффициентами числителя. Этим требованиям удовлетворяет схема, приведенная на рис. 13.36. Ее основное достоинство состоит в том, что каждый коэффициент передаточной функции может быть установлен независимо от других. Кроме того, для настройки каждого коэффициента используется только один элемент схемы. Передаточная функция схемы имеет следующий вид:

$$A(P) = \frac{k_0 - k_1 \omega_0 \tau P + k_2 \omega_0^2 \tau^2 P^2}{l_0 + l_1 \omega_0 \tau P + l_2 \omega_0^2 \tau^2 P^2}. \quad (13.43)$$

Здесь  $\omega_0$  — нормированная частота, а  $\tau = RC$  — постоянная времени обоих интеграторов. Коэффициенты  $k_i$  и  $l_i$  определяются соотношениями сопротивлений и поэтому всегда положительны. При не-

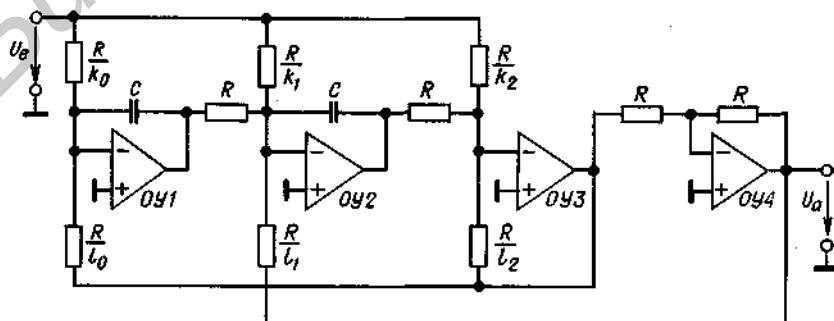


Рис. 13.36. Универсальный фильтр второго порядка с независимо настраиваемыми коэффициентами.



обходимости изменения знака коэффициентов числителя следует применить дополнительный усилитель для инвертирования входного напряжения фильтра и добавить соответствующий резистор.

Для реализации фильтров более высокого порядка можно увеличить число соответствующих интеграторов в схеме. Однако для этой цели гораздо удобнее использовать последовательное соединение универсальных фильтров второго порядка.

Рассмотрим пример числового расчета схемы фильтра. Необходимо получить характеристики фазового фильтра второго порядка с максимальной шириной полосы группового времени задержки, равной на низких частотах 1 мс. Из табл. 13.9 получаем  $a_1 = 1,6278$ ,  $b_1 = 0,8832$  и  $T_{gr,0} = 0,5181$ . На основании формулы (13.9а) рассчитаем частоту среза

$$f_g = T_{gr,0}/t_{gr,0} = 0,5181/1 \text{ мс} = 518,1 \text{ Гц.}$$

Выберем  $\tau = 1$  мс и приравняем коэффициенты выражений (13.43) и (13.38) для  $\omega_0 = 2\pi f_g = 3,26$  кГц; запишем расчетные соотношения:

$$l_0 = k_0 = 1,$$

$$l_1 = k_1 = a_1/\omega_0\tau = 0,400,$$

$$l_2 = k_2 = b_1/(\omega_0\tau)^2 = 0,0833.$$

Столь малое значение коэффициента  $l_2$  неудобно при реализации фильтра. Его значение должно увеличиваться при уменьше-

нии  $\tau$  в большей степени, чем значения других коэффициентов. Поэтому выберем  $\tau = 0,3$  мс. В результате получим

$$l_0 = k_0 = 1, \quad l_1 = k_1 = 1,67, \quad l_2 = k_2 = 0,926.$$

В некоторых случаях желательно, чтобы резонансную частоту, добротность и коэффициент передачи на резонансной частоте в селективном фильтре можно было настраивать независимо друг от друга. Как показывает сравнение выражений (13.43) и (13.24), для установки заданного значения добротности без изменения коэффициента передачи фильтра необходимо одновременно перестраивать коэффициенты  $l_1$  и  $k_1$ . На рис. 13.37 приведена схема фильтра, удовлетворяющая этим требованиям.

Интересной особенностью схемы является то, что она в зависимости от того, какой выход используется, работает одновременно как селективный, заграждающий, фазовый фильтр и фильтр верхних частот. Для расчета характеристик фильтра запишем соотношения между напряжениями схемы:

$$\underline{U}_1 = -\alpha \underline{U}_e - \underline{U}_3,$$

$$\underline{U}_2 = -\beta \underline{U}_1 - \underline{U}_4,$$

$$\underline{U}_3 = -\underline{U}_2/pRC,$$

$$\underline{U}_4 = -\underline{U}_3/pRC.$$

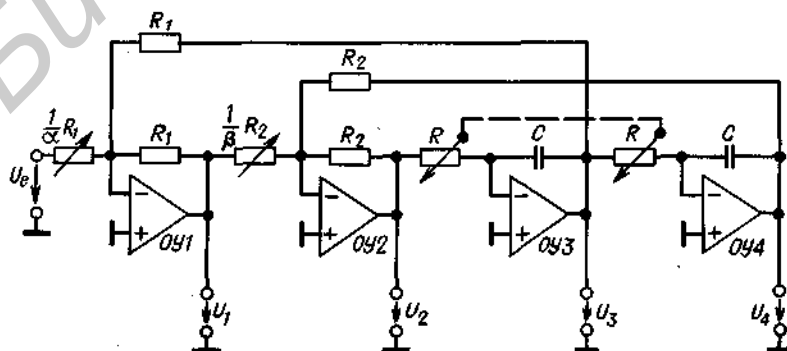


Рис. 13.37. Универсальный фильтр второго порядка с независимо настраиваемыми характеристиками.

Исключая, где это необходимо, из уравнений соответствующие значения выходных напряжений, получим выражения для коэффициентов передачи для различных выходов:

$$\frac{U_1}{U_e} = - \frac{\alpha(1 + R^2 C^2 \omega_0^2 P^2)}{1 + \beta RC \omega_0 P + R^2 C^2 \omega_0^2 P^2}$$

(заграждающий фильтр),

$$\frac{U_2}{U_e} = + \frac{\alpha \beta R^2 C^2 \omega_0^2 P^2}{1 + \beta RC \omega_0 P + R^2 C^2 \omega_0^2 P^2}$$

(фильтр верхних частот второго порядка),

$$\frac{U_3}{U_e} = - \frac{\alpha \beta RC \omega_0 P}{1 + \beta RC \omega_0 P + R^2 C^2 \omega_0^2 P^2}$$

(селективный фильтр),

$$\frac{U_4}{U_e} = + \frac{\alpha \beta}{1 + \beta RC \omega_0 P + R^2 C^2 \omega_0^2 P^2}$$

(фильтр нижних частот второго порядка).

Приравнявая коэффициенты в выражениях (13.37), (13.12), (13.24) и (13.11), найдем следующие характеристики фильтров:

$$\left. \begin{aligned} f_r &= 1/2\pi RC \\ A_r &= A_0 = \alpha \\ Q &= 1/\beta \end{aligned} \right\} \begin{array}{l} \text{селективный фильтр,} \\ \text{заграждающий фильтр.} \end{array}$$

Отсюда видно, что в случае использования схемы в качестве селективного или заграждающего фильтра резонансная частота,

Фильтр нижних частот:

$$\begin{aligned} f_0 &= \sqrt{b_i}/2\pi RC, \\ \beta &= a_i/\sqrt{b_i} = \\ &= 1/Q_i, \\ \alpha &= A_0/\beta. \end{aligned}$$

Фильтр верхних частот:

$$\begin{aligned} f_0 &= 1/2\pi RC\sqrt{b_i}, \\ \beta &= a_i/\sqrt{b_i} = \\ &= 1/Q_i, \\ \alpha &= A_\infty/\beta. \end{aligned}$$

коэффициент передачи и добротность могут быть установлены независимо друг от друга. Из приведенных формул следует, что резонансная частота определяется произведением  $RC$ . Поскольку эта величина не входит в выражения для  $A$  и  $Q$ , можно настраивать резонансную частоту фильтра, не изменяя  $A$  и  $Q$ . Последние два параметра фильтра могут быть независимо установлены с помощью сопротивлений  $R_1/\alpha$  и  $R_2/\beta$ .

Из формул для расчета фильтров нижних и верхних частот следует, что коэффициент  $\beta$  определяет тип фильтра,  $RC$ -частоту среза и  $\alpha$ -коэффициент передачи. При заданном типе фильтра ( $\beta = \text{const}$ ) частота среза и коэффициент передачи могут быть изменены независимо друг от друга.

Коэффициент  $\beta$  является обратной величиной добротности полюсов  $Q_i$ , значение которой приведены в табл. 13.6. Она совпадает с добротностью  $Q$  селективного выхода фильтра. Поэтому формально введенную добротность полюсов, равную  $Q = \sqrt{b_i/a_i}$ , можно рассматривать как добротность соответствующего селективного фильтра с тем же полиномом знаменателя.

Для низких частот расчетное значение сопротивления  $R$  будет достаточно велико. Поэтому предпочтительнее заменить его делителем напряжения в виде цепочки из резистора постоянного сопротивления и дополнительного потенциометра. Такой же прием можно применить и для резисторов  $R_1$  и  $R_2$ .

Если желательно изменять параметры фильтра с помощью напряжения, то толь-

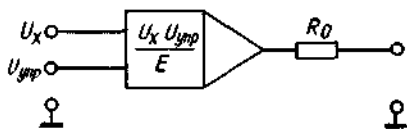


Рис. 13.38. Схема умножения для регулировки сопротивления.

ко что рассмотренный делитель напряжения можно заменить аналоговой схемой умножения, на второй вход которой подается управляющее напряжение (рис. 13.38). Эквивалентное сопротивление такой схемы равно

$$R_x = R_0 (E/U_{упр}).$$

Здесь  $U_{упр}$  — управляющее напряжение. За-

менив такой схемой оба частотно-зависимых переменных сопротивления  $R$ , получим следующую зависимость резонансной частоты от управляющего сигнала:

$$f_r = (1/2\pi R_0 C)(U_{упр}/E).$$

Таким образом, резонансная частота пропорциональна управляющему напряжению.

Библиотека БГУИР

## 14. Широкополосные усилители

При разработке схем усилителей, верхняя граничная частота которых превышает 100 кГц, следует принимать во внимание некоторые их особенности, о которых будет идти речь ниже. Можно выделить две основные причины, которые оказывают влияние на величину граничной частоты широкополосного усилителя:

1) частотная зависимость коэффициентов усиления по току реальных транзисторов, которая определяется их технологическими параметрами;

2) наличие паразитных емкостей, которые с внешними сопротивлениями образуют фильтры нижних частот.

### 14.1. ЗАВИСИМОСТЬ КОЭФФИЦИЕНТА УСИЛЕНИЯ ПО ТОКУ ОТ ЧАСТОТЫ

Частотную характеристику коэффициента усиления по току  $\beta = I_C/I_B$  для биполярного транзистора с достаточной степенью точности можно аппроксимировать фильтром нижних частот первого порядка:

$$\beta = \beta / [1 + j(f/f_\beta)], \quad (14.1)$$

где  $\beta$  — коэффициент усиления по току на низких частотах, а  $f_\beta$  — частота, при которой коэффициент усиления транзистора по току уменьшается на 3 дБ.

Вместо частоты  $f_\beta$  в дальнейшем будем, как правило, использовать частоту  $f_T$ . Это частота, при которой коэффициент усиления по току  $\beta$  принимает значение 1. Из выражения (14.1) следует, что при  $\beta \gg 1$

$$f_T = \beta f_\beta. \quad (14.2)$$

Поэтому частота  $f_T$  является также произведением коэффициента усиления на ширину полосы.

С помощью эквивалентной схемы, приведенной на рис. 14.1, нетрудно показать, как частотная характеристика коэффициента усиления по току влияет на частотную характеристику коэффициента усиления по напряжению. Из этой схемы следует, что частотная зависимость коэффициента усиления по току обусловлена диффузионной емкостью  $C_D$  открытого перехода база — эмиттер. Дополнительная емкость перехода коллектор — база  $C_{CB}$  в дальнейшем учитываться на будет. Зависимость между  $C_D$  и  $f_T$  определяется следующим соотношением [14.1]:

$$C_D = I_C / 2\pi f_T U_T = S_i / 2\pi f_T = \beta / 2\pi f_T r_{BE}. \quad (14.3)$$

В первом приближении частота  $f_T$  не зависит от среднего значения коллекторного тока. Поэтому, как следует из формулы (14.3), емкость  $C_D$  пропорциональна  $I_C$ .

Если на транзистор в схеме с общим эмиттером подать сигнал с высокоомного источника напряжения при заданном базовом токе  $I_B$ , то граничная частота транзистора в этом включении будет определяться фильтром нижних частот  $r_{BE}$ ,  $C_D$ :

$$\begin{aligned} \underline{I_C} &= S_i \underline{U_{BE}} = S_i \frac{r_{BE}}{1 + j\omega r_{BE} C_D} \underline{I_B} = \\ &= \frac{\beta}{1 + j[f/(f_T/\beta)]} \underline{I_B}. \end{aligned} \quad (14.4)$$

Она равна  $f_T/\beta$  и, следовательно,  $f_\beta$ , как следует из определения.

Если входной сигнал в схеме с общим эмиттером задается источником напряжения с низким выходным сопротивлением, граничная частота схемы (а также граничная частота крутизны) определяется постоянной времени:

$$\tau = (r_{BB'} \parallel r_{BE}) C_D \approx r_{BB'} = C_D.$$

Отсюда следует, что частотная характеристика крутизны имеет вид

$$\underline{S} = \frac{\underline{I_C}}{\underline{U_{BE}}} = \frac{S}{1 + j\omega r_{BB'} C_D} = \frac{S}{1 + j(f/f_S)}. \quad (14.5)$$

Здесь  $S$  — значение крутизны для низкочастотных входных сигналов и  $f_S =$

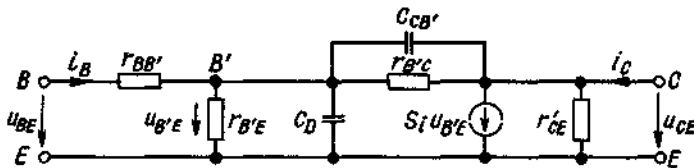


Рис. 14.1. Эквивалентное представление транзистора в схеме с общим эмиттером.

Связь параметров эквивалентной схемы с низкочастотными  $u$ -параметрами транзистора:

Внутреннее сопротивление перехода база-эмиттер  $r_{B'E} \approx r_{BE}$ .

Сопротивление между активной базовой областью и выводом базы  $r_{BB'} \approx 1/10 r_{BE}$ .

Внутренняя крутизна  $S_i \approx S$ .

Внутреннее сопротивление перехода коллектор-база  $r_{B'C} \approx 1/S$ .

Внутреннее сопротивление коллектор-эмиттер  $r_{CE} \approx r_{CE}$ .

$= 1/2\pi r_{BB'} C_D$  — граничная частота крутизны транзистора. Эта частота в  $r_{B'E}/r_{BB'} \approx 10$  раз больше граничной частоты  $f_\beta$ .

Если на транзистор, включенный по схеме с общей базой, подать сигнал от источника напряжения, то получим тот же результат, что и ранее, поскольку входной сигнал подан на те же выводы.

Иначе обстоит дело, если задан эмиттерный ток транзистора. Поскольку коллекторный ток практически равен эмиттерному, при  $|\beta| \gg 1$  будет наблюдаться снижение коэффициента усиления вблизи граничной частоты пропускания. Взаимосвязь коллекторного и эмиттерного токов  $i_E = i_C + i_B$  и  $i_B = i_C/\beta$  приводит к следующему выражению для коэффициента  $\alpha$ :

$$\alpha = i_C/i_E = \beta/(1 + \beta).$$

С учетом формулы (14.1) получим

$$\underline{\alpha} = \frac{\beta}{1 + \beta} = \frac{\alpha}{1 + j(\alpha f/f_\beta)}.$$

Используя это соотношение, запишем выражение для граничной частоты  $f_\alpha$ :

$$f_\alpha = \beta f_\beta / \alpha \approx f_T.$$

При работе транзистора в режиме эмиттерного повторителя граничная частота коэффициента усиления по напряжению в зависимости от величины нагрузочного сопротивления будет располагаться в диапазоне между  $f_S$  и  $f_T$ .

Обобщая изложенное выше, запишем следующее соотношение для граничных частот транзистора:

$$f_\beta \ll f_S \ll f_\alpha \approx f_T$$

## 14.2. ВЛИЯНИЕ ВНУТРЕННИХ ЕМКостей ТРАНЗИСТОРА И ЕМКостей МОНТАЖА

В каждой схеме есть ряд емкостей, которые с сопротивлениями образуют фильтры нижних частот. Они изображены на рис. 14.2. Основными паразитными емкостями являются:  $C_1$  — емкость монтажа, особенно емкость подводящих цепей;  $C_2$  — емкость эмиттер-база;  $C_3$  — емкость коллектор-база;  $C_4$  — емкость коллектор-эмиттер.

В схеме имеются два фильтра нижних частот. Конденсаторы  $C_3$  и  $C_4$  с парал-

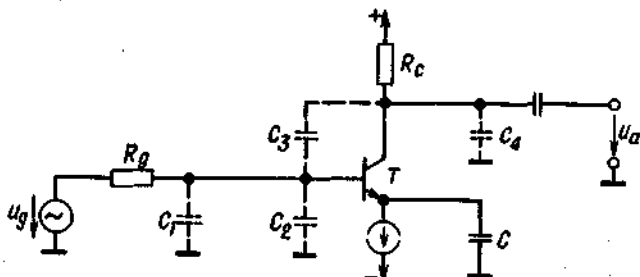
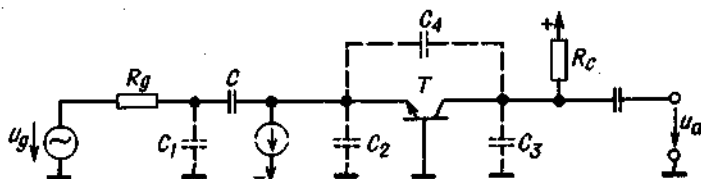


Рис. 14.2. Емкости транзистора и паразитные емкости монтажа в схеме с общим эмиттером.

Рис. 14.3. Емкости транзистора и паразитные емкости монтажа в схеме с общей базой.



тельно включенным резистором  $R_c$  образуют фильтр нижних частот на выходе транзистора. Они уменьшают динамическое коллекторное сопротивление на высоких частотах и тем самым снижают коэффициент усиления по напряжению. На входе транзистора фильтр нижних частот образуют конденсаторы  $C_1$ ,  $C_2$  и  $C_3$  и резистор  $R_g$ . Действующая входная емкость схемы равна

$$C_S = C_1 + C_2 + |A| C_3,$$

где  $A$  — коэффициент усиления схемы по напряжению. Такое увеличение емкости перехода коллектор–база называется эффектом Миллера. Он связан с тем, что напряжение на конденсаторе  $C_3$  в  $(1 + |A|)$  раз превышает входное. При  $|A| \gg 1$  величина емкости  $|A| C_3$  оказывается преобладающей, и приближенно можно считать, что

$$C_S \approx |A| C_3.$$

По этой причине схема с общим эмиттером из-за наличия входного фильтра нижних частот имеет относительно малую полосу пропускания.

Характеристики схемы с общей базой оказываются более благоприятными. Как видно из рис. 14.3, в таком режиме транзистора действующая входная емкость равна

$$C_S = C_1 + C_2 - AC_4 \text{ при } A > 0.$$

Вместо увеличения общей емкости в этом случае фактически происходит даже некоторое ее уменьшение. Однако недостатком схемы является низкое входное сопротивление.

### 14.3. КАСКОДНАЯ СХЕМА

Основной недостаток схемы с общей базой — малое входное сопротивление — можно устранить, применив каскодную

схему на двух транзисторах, которая показана на рис. 14.4. Здесь входной транзистор  $T_1$  включен по схеме с общим эмиттером, а выходной транзистор  $T_2$  — по схеме с общей базой с токовым управлением. Поскольку транзистор  $T_2$  обладает малым входным сопротивлением, равным  $1/S$ , коэффициент усиления входного каскада по напряжению равен

$$A_1 = -S(1/S) = -1.$$

Благодаря этому эффект Миллера в схеме отсутствует. Поскольку коллекторные токи обоих транзисторов практически равны, общий коэффициент усиления схемы составляет

$$A = -SR_c,$$

как для обычной схемы с общим эмиттером; транзистор  $T_2$  не влияет на граничную частоту крутизны схемы, поскольку ему вследствие токового управления в схеме с общей базой присуща высокая граничная частота  $f_a \approx f_T \gg f_S$ .

Потенциал базы  $V_{B2}$  транзистора  $T_2$  определяет потенциал коллектора транзистора  $T_1$ . Его величину выбирают такой, чтобы напряжение коллектор–эмиттер транзисторов  $T_1$  и  $T_2$  не превышало не-

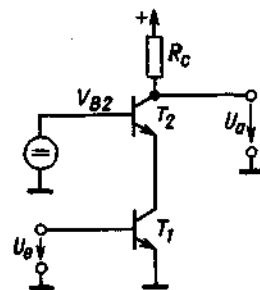


Рис. 14.4. Каскодный усилитель. Коэффициент усиления по напряжению  $A = 1/2 SR_c$ . Входное сопротивление  $r_i = r_{BE1}$ . Выходное сопротивление  $r_o = R_c$ .

скольких вольт и зависящая от напряжения емкость коллектор-база была как можно меньше.

#### 14.4. ДИФФЕРЕНЦИАЛЬНЫЙ УСИЛИТЕЛЬ КАК ШИРОКОПОЛОСНЫЙ УСИЛИТЕЛЬ

Другой способ повышения низкого входного напряжения схемы с общей базой состоит в применении эмиттерного повторителя на ее входе. Схема несимметричного дифференциального усилителя, реализующая этот принцип, показана на рис. 14.5. Поскольку к коллектору транзистора  $T_1$  приложен постоянный потенциал, эффект Миллера не имеет места. Транзистор  $T_2$  включен по схеме с общей базой в режиме управления напряжением. Граничной частотой этого каскада является частота  $f_s$ . Граничная частота эмиттерного повторителя выше, поэтому частоту  $f_s$  можно считать граничной частотой всей схемы. В этом смысле дифференциальная схема аналогична каскодной. Однако с точки зрения суммарной крутизны есть отличие. Для ее расчета используем тот факт, что выходное сопротивление  $r_{a1}$  эмиттерного повторителя при низкоомном управлении равно  $1/S_1$  и входное сопротивление  $r_{e2}$  схемы с общей базой составляет  $1/S_2$ . Поскольку ток покоя обоих транзисторов одинаков, их крутизна также будет одинакова и равна  $S$ . Отсюда следует, что

$$r_{a1} = r_{e2}.$$

Падение напряжения на эмиттере транзи-

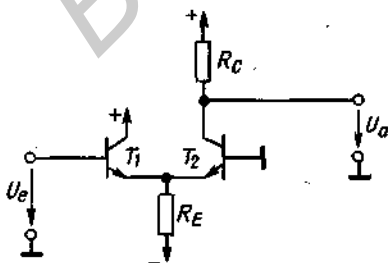


Рис. 14.5. Дифференциальный усилитель.

Коэффициент усиления по напряжению  $A = 1/2 SR_C$ .  
Входное сопротивление  $r_e = 2r_{BE}$ .  
Выходное сопротивление  $r_a \approx R_C$ .

стора  $T_2$  с учетом последнего соотношения составляет половину входного переменного напряжения. Следовательно, общая крутизна равна

$$S_{\text{общ}} = I_{C2}/U_e = I_{C2}/(-2U_{BE2}) = -1/2 S,$$

а коэффициент усиления по напряжению составляет

$$A = 1/2 S R_C.$$

Таким образом, он в два раза меньше, чем в каскодной схеме.

Схема дифференциального усилителя обладает тем преимуществом по сравнению с каскодной схемой, что в ней происходит компенсация напряжения база-эмиттер обоих транзисторов.

Хорошие высокочастотные характеристики дифференциальных усилителей могут быть получены только тогда, когда, как на схеме рис. 14.5, к коллектору входного транзистора и к базе выходного транзистора приложен постоянный потенциал. Переход к симметричной схеме дифференциального широкополосного усилителя возможен при некоторых дополнениях в схеме, описанных в следующем разделе.

#### 14.5. СИММЕТРИЧНЫЙ ШИРОКОПОЛОСНЫЙ УСИЛИТЕЛЬ

##### 14.5.1. ДИФФЕРЕНЦИАЛЬНЫЙ УСИЛИТЕЛЬ С КАСКОДНОЙ СХЕМОЙ

На рис. 14.6 представлена схема широкополосного дифференциального усилителя с симметричным входом и выходом. Для предотвращения эффекта Миллера транзисторы обоих плеч дифференциального усилителя заменены каскодными схемами.

В широкополосных усилителях введение отрицательной обратной связи, охватывающей несколько каскадов, связано с проблемой устойчивости. Однако для обеспечения определенного значения коэффициента усиления можно использовать

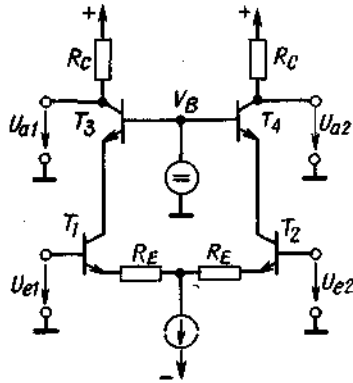


Рис. 14.6. Дифференциальный усилитель с каскодной схемой.

местную отрицательную обратную связь в отдельных каскадах. Для этой цели в схему введены резисторы  $R_E$ , с помощью которых реализуется отрицательная обратная связь по току. Она приводит к уменьшению крутизны  $\underline{S}$  входных транзисторов:

$$\underline{S}' = \frac{1}{R_E + 1/\underline{S}} \quad (14.6)$$

Отсюда видно, что крутизна тем больше зависит от сопротивления отрицательной обратной связи, чем больше  $R_E$  по сравнению с  $|1/\underline{S}|$ . Кроме того, при введении обратной связи повышается граничная частота крутизны. Подставив выражение (14.5) в (14.6), получим частотную характеристику  $\underline{S}'$ :

$$\underline{S}' = \frac{\underline{S}}{1 + j[f/f_S(S/S')]} \quad (14.7)$$

Отсюда следует, что  $f'_S$  больше  $f_S$ :

$$f'_S = f_S(1 + SR_E) = f_S(S/S'). \quad (14.8)$$

Рассмотрим числовой пример расчета описанной схемы дифференциального усилителя. Пусть необходимо получить ширину полосы, равную 100 МГц. Частоту среза выходного фильтра нижних частот  $f_C$  выбирают примерно равной граничной частоте  $f'_S$ . При последовательном соединении

и фильтров нижних частот результирующая граничная частота  $f_{gn}$  приближенно равна

$$f_{gn} \approx (1/\sqrt{n})f_g. \quad (14.9)$$

В данном случае отсюда следует, что

$$f'_S \approx f_C \approx 100 \text{ МГц} \cdot \sqrt{2} \approx 150 \text{ МГц}.$$

Суммарное значение внутренних емкостей транзистора и паразитных емкостей монтажа должно составлять 6 пФ. На основании этого определим величину коллекторного сопротивления

$$R_C = 1/2\pi f_C C_S \approx 180 \text{ Ом}.$$

Чтобы при таком малом коллекторном сопротивлении можно было обеспечить заданный коэффициент усиления по напряжению, необходима высокая крутизна, т.е. большой коллекторный ток. Его предельное значение определяется рассеиваемой мощностью транзисторов и снижением частоты  $f_T$  при увеличении коллекторного тока. Выберем  $I_C = 10 \text{ мА}$ , тогда  $1/S = U_T/I_C \approx 3 \text{ Ом}$ . Для получения существенной обратной связи выберем  $R_E \gg 1/S$ . Для значения  $R_E$ , равного 15 Ом, получим

$$\begin{aligned} S' &= 1/(3 \text{ Ом} + 15 \text{ Ом}) = 1/18 \text{ Ом} = \\ &= 56 \text{ мА/В}. \end{aligned}$$

При этом коэффициент усиления по напряжению для низких частот будет равен

$$A_D = u_{a1}/(u_{e1} + u_{e2}) = -1/2 S' R_C = -5.$$

Теперь уже ясно, что с помощью широкополосного усилительного каскада с отрицательной обратной связью можно получить лишь достаточно малое усиление по напряжению. Кроме того, следует отметить, что полевые транзисторы для усиления напряжения непригодны, поскольку их крутизна слишком мала. Для повышения входного сопротивления дифференциального усилителя можно использовать полевой транзистор в качестве истокового повторителя.

Из соотношения (14.8) можно получить необходимое значение граничной частоты  $f'_S$  входных транзисторов:

$$\begin{aligned} f_S &= (S'/S)f'_S = (3 \text{ Ом}/18 \text{ Ом}) 150 \text{ МГц} = \\ &= 25 \text{ МГц}. \end{aligned}$$



Следовательно, частота  $f_T$  должна превышать 250 МГц. Таким частотным диапазоном уже обладают низкочастотные транзисторы, однако они непригодны для использования в широкополосных усилителях, поскольку их внутренние емкости слишком велики.

Существуют различные способы расширения частотного диапазона усилителей, основанные на введении в схему фильтров верхних частот. Можно, например, использовать нейтрализацию обратной связи по току, подключив конденсатор между эмиттерными выводами транзисторов  $T_1$  и  $T_2$ . В рассмотренном примере для нижней граничной частоты 100 МГц необходимая емкость корректирующего конденсатора должна составлять 53 пФ.

Другой способ состоит в повышении полного коллекторного сопротивления вблизи граничной частоты, что можно осуществить, включив последовательно с коллекторным сопротивлением соответствующую индуктивность. Этот метод называется  $L$ -коррекцией. В рассмотренном примере величина индуктивности должна быть порядка 0,3 мкГн.

#### 14.5.2. ДИФФЕРЕНЦИАЛЬНЫЙ УСИЛИТЕЛЬ С ИНВЕРТОРОМ

Схема широкополосного дифференциального усилителя, очень похожего на описанный ранее, изображена на рис. 14.7. Входные каскады усилителей идентичны. Для расширения полосы пропускания необходимо, чтобы коллекторные потенциалы входных транзисторов оставались неизменными. Это условие выполняется при использовании отрицательной обратной связи, реализованной с помощью резистора  $R_C$  во втором дифференциальном каскаде на транзисторах  $T_3$  и  $T_4$ . Их базовые выводы являются точками суммирования, для которых изменения напряжения оказываются достаточно малыми [14.2]. Выходное переменное напряжение в схеме равно

$$U_{a1} = R_C I_{C1} = \frac{1}{2} S' R_C (U_{e1} - U_{e2}).$$

Резистор обратной связи  $R_C$  используется также для усиления напряжения. Ре-

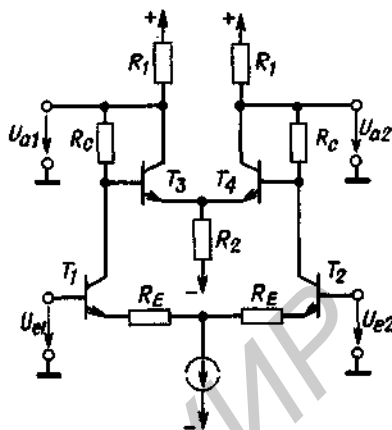


Рис. 14.7. Дифференциальный усилитель с инвертором.

зистор  $R_C$  служит для установки коллекторного потенциала. Выбрав его величину одного порядка с сопротивлением  $R_C$ , получим

$$U_{a1} = V^+ - (I_{C1} + I_{C3}) R_C.$$

Обе рассмотренные схемы могут применяться в качестве усилителей постоянного напряжения в широкополосных осциллографах. При использовании в схеме усилителей транзисторов с полосой пропускания порядка нескольких гигагерц и соответствующем расчете схемы может быть получена полоса частот, превышающая 500 МГц [14.3].

#### 14.5.3. ДИФФЕРЕНЦИАЛЬНЫЙ УСИЛИТЕЛЬ С КОМПЛЕМЕНТАРНОЙ КАСКОДНОЙ СХЕМОЙ

Как мы уже видели, один каскад широкополосного усилителя может обеспечить коэффициент усиления, немного превышающий 10. Поэтому приходится соединять последовательно большое число каскадов. Поскольку такие каскады оказываются связанными по постоянному напряжению, возникает проблема несоответствия потенциалов покоя входов и выходов соединяемых каскадов. Это приводит к последовательному возрастанию потенциалов покоя каждого последующего каскада, что существенно ограничивает возможное число соединяемых каскадов.

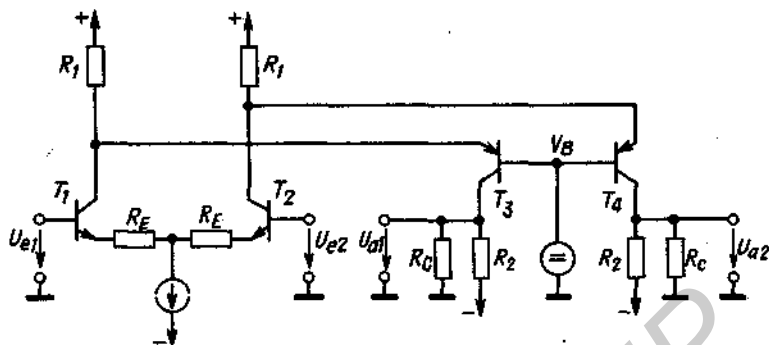


Рис. 14.8. Дифференциальный усилитель с комплементарной каскодной схемой.

Подобный недостаток может быть устранен, если в выходном каскаде каскодной схемы дифференциального усилителя (рис. 14.6) применить  $p-n-p$ -транзистор (рис. 14.8). Входной и выходной потенциалы можно выбрать равными нулю.

Как было показано в разд. 14.5.1, граничная частота схемы определяется граничной частотой крутизны  $f'_S$  входного транзистора, охваченного отрицательной обратной связью по току, тогда как выходной каскад имеет существенно большую граничную частоту  $f_a \approx f_T$ . Следовательно, во втором каскаде рассматриваемой схемы дифференциального усилителя (рис. 14.8) можно использовать  $p-n-p$ -транзистор, как правило, с меньшей граничной частотой по сравнению с граничной частотой  $n-p-n$ -транзистора.

Потенциал базы  $V_B$  второго каскада определяет потенциал коллекторов входного дифференциального усилителя в соответствии с соотношением  $V_{C1} = V_B + 0,7$  В. При этом через резистор  $R_1$  течет постоянный ток, равный

$$I = I_{C1} + I_{C3} = \frac{V^+ - V_{C1}}{R_1} = \frac{V^+ - V_B - 0,7 \text{ В}}{R_1}$$

При увеличении коллекторного тока  $I_{C1}$  коллекторный ток  $I_{C3}$  уменьшается. Таким образом, справедливо следующее соотношение для коллекторных токов:

$$\underline{I_{C3}} = -\underline{I_{C1}}$$

Это равенство, за исключением знака, выполняется и в обычной каскодной схеме.

Сопротивление  $R_2$  рассчитывают так, чтобы при заданном коллекторном токе потенциал покоя на выходе был равен нулю. Для этого сопротивление  $R_2$  должно иметь значительно большее значение, чем это допустимо с точки зрения ширины полосы. Поэтому предполагается, что сопротивление  $R_C$  можно выбирать свободно, поскольку на нем отсутствует падение постоянного напряжения. Для коэффициента усиления по напряжению, как и в схеме на рис. 14.6, справедливо соотношение

$$\underline{A} = \underline{U_{a1}} / (\underline{U_{e1}} - \underline{U_{e2}}) = -1/2 \underline{S}' (R_C \parallel R_2)$$

#### 14.5.4. ДВУХТАКТНЫЙ ДИФФЕРЕНЦИАЛЬНЫЙ УСИЛИТЕЛЬ

В описанных ранее схемах широкополосных усилителей при работе в режиме большого сигнала передний и задний фронты выходных сигналов имеют различную крутизну. Это связано с тем, что нарастание тока в транзисторах, как правило, происходит быстрее, чем спад. Для получения одинаковой крутизны фронтов сигнала можно использовать двухтактный режим работы, при котором усилитель состоит из противоположно включенных транзисторов. При этом положительный и отрицательный фронты сигнала формируются в различных плечах усилителя.

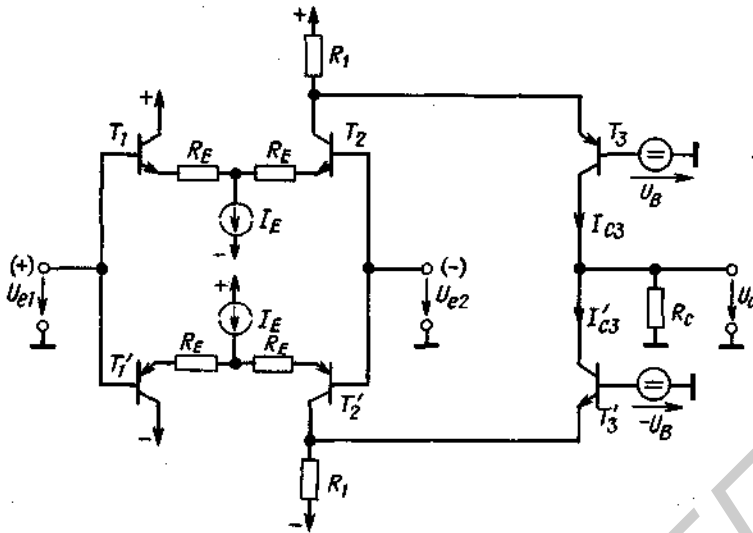


Рис. 14.9. Двухтактный дифференциальный усилитель.

Для построения такого усилителя необходимо дополнить схему усилителя, изображенного на рис. 14.8, симметричным каскадом из дополнительных транзисторов, как показано на рис. 14.9.

В режиме покоя через транзисторы  $T_3$  и  $T_3'$  течет одинаковый ток, поэтому потенциал на выходе равен нулю. При положительной разности сигналов  $U_D = U_{e1} - U_{e2}$  коллекторный ток транзистора  $T_3$  получает приращение  $U_D S'$ , а ток  $I_{C3}$  уменьшается на такую же величину. В этом случае через сопротивление  $R_C$  протекает разностный ток  $I_{C3} - I_{C3}'$ . При этом усиление разностного сигнала равно

$$A_D = U_a / U_D = S' R_C,$$

где  $S' = 1 / (R_E + 1/S)$  — уменьшенная крутизна входных транзисторов.

Как и в предыдущей схеме, на резисторе  $R_C$  нет падения постоянного напряжения. Поэтому номинал этого резистора можно выбирать, исходя из динамических соображений.

Если дополнительно необходимо получить симметричное относительно  $U_a$  выходное напряжение, можно дополнить схему вторым выходным каскадом, подключенным к коллекторам транзисторов  $T_1$  и  $T_1'$ .

## 14.6. ШИРОКОПОЛОСНЫЙ ПОВТОРИТЕЛЬ НАПРЯЖЕНИЯ

В качестве широкополосного повторителя напряжения можно использовать эмиттерный повторитель (рис. 14.10), поскольку его граничная частота превышает граничную частоту крутизны. Однако при

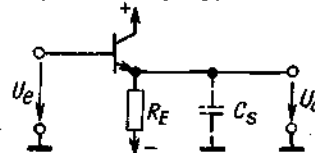


Рис. 14.10. Эмиттерный повторитель.

больших сигналах он обладает весьма несимметричной переходной характеристикой. Это связано с тем, что паразитная емкость  $C_S$  заряжается через выходное сопротивление транзистора, равное  $1/S$ , существенно быстрее, чем разряжается через сопротивление  $R_E$ , когда транзистор заперт отрицательным фронтом. Этот недостаток может быть устранен путем применения двухтактной схемы повторителя.

### 14.6.1. ДВУХТАКТНЫЙ ИСТОКОВЫЙ ПОВТОРИТЕЛЬ

Двухтактная схема особенно просто может быть реализована на полевых транзисторах, поскольку они не требуют до-

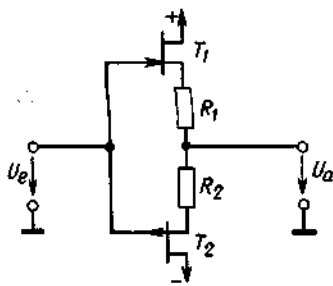


Рис. 14.11. Двухтактный истоковый повторитель.

полнительных напряжений для установки рабочей точки. На схеме рис. 14.11 необходимые токи покоя полевых транзисторов определяются сопротивлениями токовой отрицательной обратной связи  $R_1$  и  $R_2$ . Для расчета их значений задается ток покоя  $I_{D0}$ . При этом потенциал покоя на выводе будет равен нулю, если падение напряжения на сопротивлении  $R_1$  составляет  $|U_{GS1}(I_{D0})|$ . Из переходной характеристики, имеющей вид параболы (5.1), получаем

$$U_{GS} = U_p \left( 1 - \sqrt{I_D / I_{DS}} \right)$$

Отсюда следует, что

$$R_1 = \frac{|U_{p1}|}{I_{D0}} \left( 1 - \sqrt{\frac{I_{D0}}{I_{DS1}}} \right) \text{ и}$$

$$R_2 = \frac{U_{p2}}{I_{D0}} \left( 1 - \sqrt{\frac{I_{D0}}{I_{DS2}}} \right)$$

Выходное сопротивление схемы равно

$$r_a = \left( \frac{1}{S_1} + R_1 \right) \parallel \left( \frac{1}{S_2} + R_2 \right)$$

Для полевых транзисторов с достаточно большим значением  $S$  величина  $r_a$  может составлять  $\sim 50$  Ом.

## 14.6.2. ДВУХТАКТНЫЙ ЭМИТТЕРНЫЙ ПОВТОРИТЕЛЬ

При необходимости получения токов порядка 10 мА следует использовать биполярные транзисторы. Соответствующая схема приведена на рис. 14.12. Поскольку через оба выходных транзистора  $T_3$  и  $T_4$  течет одинаковый ток покоя, между выводами базы этих транзисторов должно быть напряжение порядка 1,4 В. Это напряжение создается включенными на входе эмиттерными повторителями на транзисторах  $T_1$  и  $T_2$ , которые, кроме того, служат для увеличения полного входного сопротивления схемы. Стабилизация тока покоя осуществляется благодаря отрицательной обратной связи по току на сопротивлениях  $R_2$ . Величина этих сопротивлений обычно составляет от 3 до 30 Ом.

Сопротивления  $R_1$  используются для задания эмиттерных токов транзисторов входного каскада и базовых токов выходных транзисторов. Эти сопротивления должны быть достаточно малыми, чтобы даже при максимальной величине входного сигнала ток через них превышал необходимый базовый ток соответствующих выходных транзисторов. Если схема работает при больших сигналах, целесообразно заменить эти сопротивления источниками тока.

Конденсатор  $C$  служит для увеличения крутизны фронтов выходного сигнала. Транзистор  $T_1$  работает при отрицательных фронтах, а транзистор  $T_2$  — при положительных. Конденсатор  $C$  используется для передачи перепада напряжения.

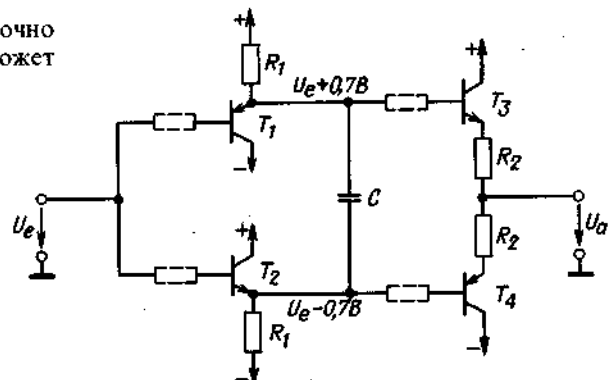


Рис. 14.12. Двухтактный эмиттерный повторитель.

Показанные пунктиром базовые сопротивления служат для предотвращения высокочастотной генерации. Их следует выбирать как можно меньшими, чтобы не ухудшить выходное сопротивление и граничную частоту схемы. Практически их величина составляет от 20 до 200 Ом.

Расчет схемы следует выполнять в соответствии с рекомендациями разд. 15.2.

## 14.7. ШИРОКОПОЛОСНЫЙ ОПЕРАЦИОННЫЙ УСИЛИТЕЛЬ

На рис. 14.9 была приведена схема дифференциального усилителя, обладающего хорошими характеристиками при больших сигналах и имеющего нулевой потенциал покоя на выходе. При использовании его как операционного усилителя коэффициент усиления по напряжению должен быть большим, а выходное сопротивление малым.

Большой коэффициент усиления по напряжению можно получить, если исключить сопротивление  $R_C$ . Тогда коэффициент усиления по напряжению будет определяться большим внутренним сопротивлением схемы ( $r_i$ ) в этой точке. Ширина полосы усилителя при этом уменьшится примерно во столько раз, во сколько возрастет его усиление. Однако произведение коэффициента усиления на полосу частот при этом не изменится.

Для получения желаемого низкого выходного сопротивления следует ввести в схему преобразователь полного сопротивления. В качестве такого преобразователя может быть использован, например, двухтактный эмиттерный повторитель, схема которого была приведена на рис. 14.12.

Для того чтобы в таком усилителе можно было использовать внешнюю отрицательную обратную связь, необходимо

обеспечить в нем большой запас по фазе, с тем чтобы суммарный коэффициент отрицательной обратной связи принимал значение, меньшее единицы, прежде чем фазовый сдвиг составит  $-180^\circ$ . Для этого в принципе к выходу дифференциального усилителя можно подключить  $RC$ -цепь. Однако при этом снижается скорость нарастания выходного сигнала. Значительно лучше обеспечивать необходимые характеристики переходного процесса вариацией сопротивления токовой отрицательной обратной связи  $R_E$ .

Низкочастотные характеристики схемы, конечно, существенно хуже, чем в обычных интегральных операционных усилителях. Наличие необходимого для стабилизации усилителя сопротивления отрицательной обратной связи по току  $R_E$  служит причиной низкого коэффициента усиления постоянных сигналов и большого напряжения сдвига. Поскольку для обеспечения требуемой ширины полосы усилителя входные транзисторы работают в режиме относительно больших коллекторных токов, схема будет иметь и большой входной ток покоя.

Указанные недостатки схемы можно устранить, если объединить широкополосный усилитель ОУ 2 с усилителем постоянного напряжения ОУ 1 (рис. 14.13). Тогда широкополосный усилитель будет определять высокочастотные характеристики, а усилитель постоянного напряжения — низкочастотные характеристики схемы. Единственный недостаток этой схемы состоит в том, что используется только инвертирующий вход.

Коэффициент усиления схемы на низких частотах равен  $A = -A_{D1}A_{D2}$ . При этом сигнал на входе операционного усилителя ОУ 2 будет достаточно большим (усиленным в  $A_{D1}$  раз). Следовательно, напряжение сдвига усилителя ОУ 2 уже не играет роли. Входной ток покоя опера-

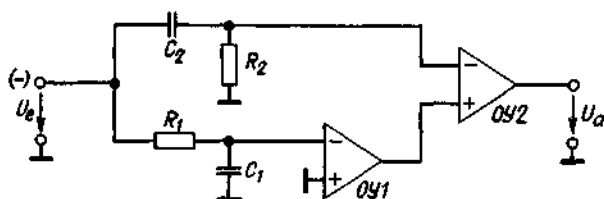


Рис. 14.13. Широкополосный усилитель со стабилизацией по постоянному напряжению.

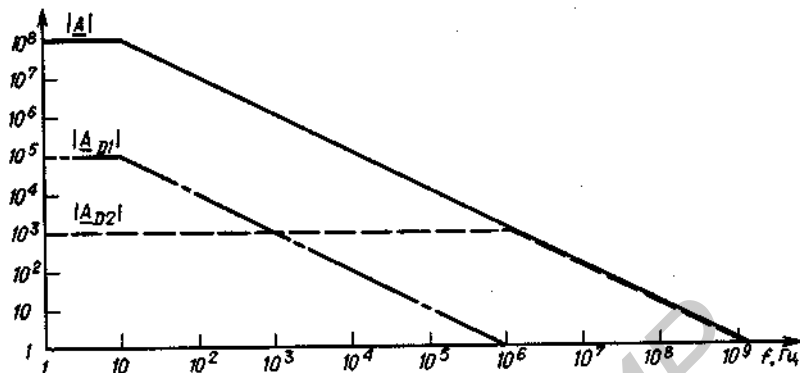


Рис. 14.14. Частотные характеристики усиления.

ционного усилителя ОУ 2 протекает через сопротивление  $R_2$  и не попадает на вход схемы. Поэтому входной ток покоя схемы будет определяться низким входным током усилителя постоянного напряжения.

На высоких частотах выходное напряжение операционного усилителя ОУ 1 равно нулю. В этом случае общий коэффициент усиления составляет

$$\underline{A} = -\underline{A}_{D2}.$$

Фильтр нижних частот  $R_1C_1$  служит для того, чтобы исключить передачу сигналов высоких частот на вход усилителя постоянного напряжения, что позволяет избежать возникновения нежелательных эффектов.

Частотные характеристики коэффициентов усиления каждого из входящих в схему операционных усилителей и всей схемы приведены на рис. 14.14 [14.4].

## 15. Усилители мощности

Усилителями мощности называются схемы, которые прежде всего должны обеспечивать высокую выходную мощность; усиление по напряжению здесь является второстепенным фактором. Как правило, усиление по напряжению мощных каскадов близко к единице. Таким образом, усиление по мощности определяется в основном коэффициентом усиления по току. Выходное напряжение и выходной ток должны принимать как положительные, так и отрицательные значения. Усилители мощности, выходной ток которых имеет только одно направление, называют блоками питания (см. гл. 16).

### 15.1. ЭМИТТЕРНЫЙ ПОВТОРИТЕЛЬ КАК УСИЛИТЕЛЬ МОЩНОСТИ

Принцип действия эмиттерного повторителя был описан в разд. 4.4. Здесь мы приведем некоторые дополнительные данные, которые представляют интерес при расчете эмиттерного повторителя как усилителя мощности. Определим сначала

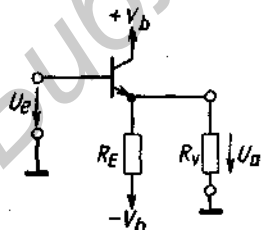


Рис. 15.1. Эмиттерный повторитель в качестве усилителя мощности.

Коэффициент усиления по напряжению  $A \approx 1$ .

Коэффициент усиления по току при согласовании по мощности  $A_i = 1/\beta$ .

Сопротивление нагрузки для согласования по мощности  $R_L = R_E$ .

Максимальная синусоидальная входная мощность при согласовании по мощности  $P_{в\max} = V_b^2/8R_E$ .

Коэффициент полезного действия  $\eta = P_{в\max}/P_{сум} = 6,25\%$ .

Максимальная мощность, рассеиваемая на транзисторе,  $P_T = V_b^2/R_E = 8P_{в\max}$ .

величину нагрузочного сопротивления, при которой схема будет давать максимальную неискаженную мощность. При отрицательном напряжении на выходе повторителя через резистор нагрузки  $R_v$  будет протекать часть тока, проходящего через резистор  $R_E$  (рис. 15.1). Максимального отрицательного значения ток в нагрузке достигнет в том случае, когда ток через транзистор станет равным нулю. В этом случае выходное напряжение равно

$$U_{\text{а мин}} = -V_b R_v / (R_E + R_v).$$

Если выходной сигнал представляет собой неискаженное синусоидальное напряжение со средним значением, равным 0 В, его амплитуда не будет превышать величины  $U_{\text{а макс}}$ , которая определяется следующим соотношением:

$$\dot{U}_{\text{а макс}} = V_b R_v / (R_E + R_v).$$

Мощность в нагрузке при максимальной амплитуде  $\dot{U}_{\text{а макс}}$  равна

$$P_o = 1/2 \frac{\dot{U}_{\text{а макс}}^2}{R_v} = \frac{V_b^2 R_v}{2(R_E + R_v)^2}.$$

Максимальное значение мощности в нагрузке  $P_{o\max}$  будет достигаться в том случае, когда сопротивление нагрузки  $R_v = R_E$ , что следует из условия  $dP_o/dR_v = 0$ . Оно определяется следующим выражением:

$$P_{o\max} = V_b^2/8R_E.$$

Этот результат несколько неожиданный, поскольку обычно считается, что мощность в нагрузке максимальна, если ее сопротивление равно внутреннему сопротивлению  $r_a$  источника напряжения. Однако это утверждение справедливо только тогда, когда напряжение холостого хода постоянно. В рассматриваемом же случае напряжение холостого хода должно быть тем меньше, чем меньше сопротивление нагрузки  $R_v$ .

Теперь рассчитаем распределение мощности в схеме при произвольной амплитуде выходного сигнала и произвольном сопротивлении нагрузки. При синусоидальном выходном напряжении на нагрузке  $R_v$  выделяется мощность

$$P_o = 1/2 (\dot{U}_a^2/R_v).$$

Мощность, рассеиваемая на транзисторе, определяется следующим выражением:

$$P_T = \frac{1}{T} \int_0^T (V_b - U_a(t)) \left( \frac{U_a(t)}{R_c} + \frac{U_a(t) + V_b}{R_E} \right) dt.$$

При  $U_a(t) = \hat{U}_a \cdot \sin \omega t$  получим

$$P_T = V_b^2/R_E - 1/2 \hat{U}_a^2 [(1/R_c) + (1/R_E)].$$

Таким образом, мощность, рассеиваемая на транзисторе, максимальна при отсутствии входного сигнала. Мощность, рассеиваемая на сопротивлении  $R_E$ , равна

$$P_E = (V_b^2/R_E) + 1/2 (\hat{U}_a^2/R_E).$$

Схема потребляет от источника питания суммарную мощность

$$P_{\text{сум}} = P_v + P_T + P_E = 2(V_b^2/R_E).$$

Мы получили удивительный результат: потребляемая схемой мощность постоянна и не зависит от величины входного сигнала и нагрузки, пока схема не перегружена. Коэффициент полезного действия схемы  $\eta$  определяется как отношение максимальной мощности в нагрузке к потребляемой мощности от источника питания. Используя приведенные выше формулы для  $P_{v \text{ макс}}$  и  $P_{\text{сум}}$ , получим  $\eta = 1/16 = 6,25\%$ .

Рассмотренная схема обладает двумя характерными особенностями:

- 1) ток через транзистор никогда не равен нулю;
- 2) суммарная мощность, потребляемая схемой от источника питания, является постоянной.

Эти особенности являются отличительными признаками режима А.

## 15.2. КОМПЛЕМЕНТАРНЫЙ ЭМИТТЕРНЫЙ ПОВТОРИТЕЛЬ

В эмиттерном повторителе, схема которого приведена на рис. 15.1, мощность в нагрузке ограничена конечным значением тока, протекающего через резистор  $R_E$ . Существенно большей мощности в нагрузке и более высокого коэффициента полезного

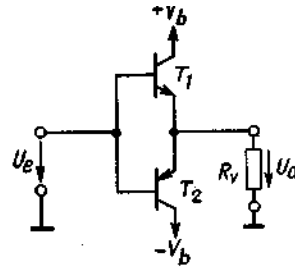


Рис. 15.2. Комплементарный эмиттерный повторитель.

Коэффициент усиления по напряжению  $A \approx 1$ .  
Коэффициент усиления по току  $A_i = \beta$ .  
Максимальная синусоидальная выходная мощность  $P_o = V_b^2/2R_c$ .  
Коэффициент полезного действия при максимальной синусоидальной выходной мощности  $\eta = P_o/P_{\text{сум}} = 78,5\%$ .  
Максимальная мощность, рассеиваемая на одном транзисторе,  $P_{T1} = P_{T2} = V_b^2/\pi^2 R_c = 0,2P_o$ .

действия можно достигнуть, заменив резистор  $R_E$  дополнительным эмиттерным повторителем (рис. 15.2).

### 15.2.1. КОМПЛЕМЕНТАРНЫЙ ЭМИТТЕРНЫЙ ПОВТОРИТЕЛЬ В РЕЖИМЕ В

При положительных входных сигналах транзистор  $T_1$  работает как эмиттерный повторитель, а транзистор  $T_2$  заперт. При отрицательных входных напряжениях — наоборот. Таким образом, транзисторы работают попеременно, каждый в течение одного полупериода входного напряжения. Такой режим работы схемы называется *двухтактным режимом В*. При  $U_e = 0$  оба транзистора заперты; следовательно, схема имеет малый ток покоя. Ток, потребляемый как от положительного, так и от отрицательного источника напряжения, равен току в нагрузке. Поэтому схема обладает существенно более высоким коэффициентом полезного действия по сравнению с обычным эмиттерным повторителем. Еще одно различие состоит в том, что выходное напряжение при любой нагрузке может достигать  $\pm V_b$ , поскольку транзисторы не ограничивают выходной ток. Разность между входным и выходным напряжениями равна напряжению база — эмиттер открытого транзистора. При изменении нагрузки оно меняется незначительно. Сле-



довательно,  $U_a \approx U_e$  независимо от нагрузки. Мощность в нагрузке обратно пропорциональна сопротивлению  $R_v$  и не имеет экстремума. Таким образом, в схеме не требуется согласования нагрузки, и максимальная мощность на выходе определяется лишь предельным током и максимальной мощностью рассеяния используемых транзисторов. При полном изменении уровня синусоидального сигнала эта мощность равна

$$P_v = V_b^2 / 2R_v.$$

Вычислим теперь  $P_{T1}$  — мощность, рассеиваемую на транзисторе  $T_1$  (мощность, рассеиваемая на транзисторе  $T_2$ , из-за симметрии схемы будет такой же):

$$P_{T1} = \frac{1}{T} \int_0^{T/2} [V_b - U_a(t)] \frac{U_a(t)}{R_c} dt.$$

Для синусоидального входного сигнала  $U_a(t) = \hat{U}_a \sin \omega t$

$$P_{T1} = (1/R_v) [(\hat{U}_a V_b / \pi) - (\hat{U}_a^2 / 4)].$$

При  $\hat{U}_a = 0$  мощность, рассеиваемая на транзисторах, как и следовало ожидать, равна нулю. При  $\hat{U}_a = V_b$  она равна

$$(V_b^2 / R_v) [(4 - \pi) / 4\pi] \approx 0,0685 (V_b^2 / R_v).$$

Отсюда следует, что коэффициент полезного действия схемы составляет

$$\eta = \frac{P_v}{P_{\text{сум}}} = \frac{P_v}{2P_{T1} + P_v} = \frac{0,5}{2 \cdot 0,0685 + 0,5} = 78,5\%.$$

Максимальная мощность рассеивается на транзисторах не при полной амплитуде выходного сигнала, а при

$$\hat{U}_a = (2/\pi) V_b,$$

что следует из условия экстремума

$$dP_{T1}/d\hat{U}_a = 0.$$

В этом случае на каждом транзисторе рассеивается мощность

$$P_{T\text{макс}} = (1/\pi^2)(V_b^2/R_v) = 0,1 (V_b^2/R_v).$$

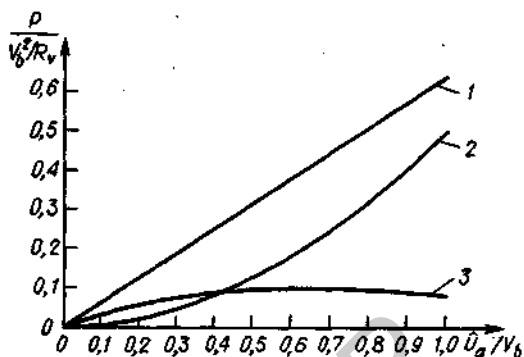


Рис. 15.3. Распределение мощности в комплементарном эмиттерном повторителе.

1 — потребляемая мощность; 2 — мощность в нагрузке; 3 — мощность, рассеиваемая на каждом транзисторе.

Зависимость выходной, рассеиваемой и потребляемой мощности от амплитуды выходного сигнала показана на рис. 15.3.

Как уже отмечалось выше, в каждый момент времени открыт только один из транзисторов. Однако это справедливо только для частот входного сигнала, не превышающих частоту пропускания используемых транзисторов. Из открытого состояния в закрытое транзистор переходит за определенный промежуток времени. Если длительность колебаний входного напряжения меньше этого промежутка времени, оба транзистора могут оказаться открытыми одновременно. При этом через открытые транзисторы от  $+V_b$  к  $-V_b$  будет течь большой ток, который может привести к мгновенному разрушению транзисторов. Колебания с такой критической частотой могут возникнуть также в усилителях, охваченных отрицательной обратной связью, или даже тогда, когда нагрузка эмиттерного повторителя носит емкостной характер. Для защиты транзисторов следует предусмотреть ограничение тока.

### 15.2.2. КОМПЛЕМЕНТАРНЫЙ ЭМИТТЕРНЫЙ ПОВТОРИТЕЛЬ В РЕЖИМЕ АВ

На рис. 15.4 показана переходная характеристика  $U_a = U_a(U_e)$  для двухтактного режима В, которая соответствует схеме,

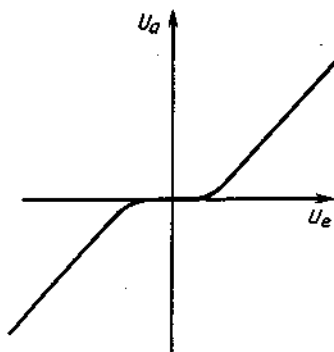


Рис. 15.4. Переходные искажения в двухтактном режиме В.

рассмотренной в предыдущем разделе. Вблизи нуля ток в открытом транзисторе очень мал, а внутреннее сопротивление — большое. В результате прирост напряжения на нагрузке в этой области оказывается меньше, чем изменение входного сигнала. Это и является причиной появления излома характеристики вблизи нуля. Возникающие при этом искажения выходного напряжения называют *переходными искажениями*. При задании небольшого тока покоя транзисторов их внутреннее сопротивление уменьшается, а переходная характеристика изменяется и принимает вид, показанный на рис. 15.5. Видно, что при этом переходные искажения существенно уменьшаются. Пунктиром показаны переходные характеристики отдельных транзисторов повторителя. Если задать ток покоя

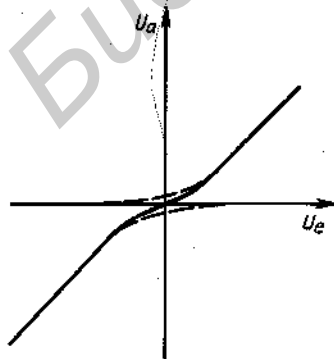


Рис. 15.5. Переходные искажения в двухтактном режиме АВ.

равным максимальному току в нагрузке, то такой режим работы аналогичен ранее рассмотренному в схеме на рис. 15.1 и в данном случае будет называться двухтактным режимом А. Однако переходные искажения в достаточной степени уменьшены, даже если ток покоя составляет незначительную часть максимального тока в нагрузке. Такой режим работы усилителя называют двухтактным режимом АВ. В этом режиме переходные искажения настолько малы, что с помощью обратной связи могут быть легко снижены до пренебрежимо малой величины.

В схеме могут возникать также искажения, связанные с неодинаковым усилением отрицательных и положительных напряжений. Они, как правило, возникают, когда ко входу комплементарного эмиттерного повторителя подключен высокоомный источник сигнала и транзисторы имеют различные коэффициенты передачи тока. Поэтому, если в схеме не предусмотрено глубокой отрицательной обратной связи, следует подбирать транзисторы с как можно более близкими коэффициентами передачи тока.

На рис. 15.6 приведена принципиальная схема двухтактного каскада, реализующего режим АВ. Для обеспечения малого значения тока покоя следует приложить постоянное напряжение порядка 1,4 В между базовыми выводами транзисторов  $T_1$  и  $T_2$ . Если напряжения  $U_1$  и  $U_2$  равны, выходной потенциал покоя равен входному потенциалу покоя. Можно также начальное смещение задавать с помощью одного источника напряжения  $U_3 = U_1 + U_2$ , как

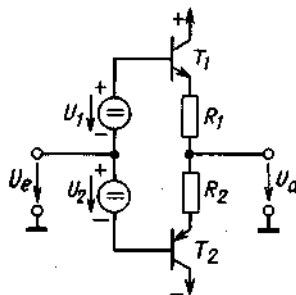


Рис. 15.6. Установка режима АВ с помощью двух источников напряжения.

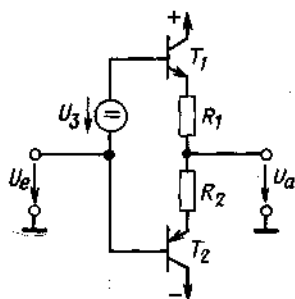


Рис. 15.7. Установка режима АВ с помощью одного источника напряжения.

показано на рис. 15.7. В этом случае возникает разность потенциалов на входе и выходе схемы, равная примерно 0,7 В.

Основная проблема режима АВ состоит в необходимости поддержания неизменным тока покоя в широком диапазоне рабочих температур. При повышении температуры транзистора ток покоя увеличивается. Это приводит к дальнейшему росту температуры транзистора и в результате к его тепловому разрушению. Такой эффект называется термической положительной обратной связью. Для компенсации положительной связи при повышении температуры транзистора на  $1^\circ$  следует уменьшать напряжения  $U_1$  и  $U_2$  на 1 мВ. Для этого можно использовать диоды или термосопротивления, установленные на корпусе мощных транзисторов.

Такая температурная компенсация, конечно, оказывается неполной, поскольку существует значительное различие в температурах перехода транзистора и его корпуса. Поэтому применяются дополнительные меры по стабилизации тока покоя. Для этой цели служат резисторы  $R_1$  и  $R_2$ , реализующие отрицательную обратную связь по току. Эффективность обратной связи увеличивается с возрастанием величины сопротивлений этих резисторов. Однако, поскольку резисторы  $R_1$  и  $R_2$  включены последовательно с  $R_e$ , они снижают мощность, отдаваемую в нагрузку. По этой причине величина сопротивлений обратной связи должна выбираться малой по сравнению с сопротивлением нагрузки. Как будет показано в разд. 15.4, эта проблема может быть разрешена при использовании схемы Дарлингтона.

### 15.2.3. СПОСОБЫ ЗАДАНИЯ НАПЯЖЕНИЯ СМЕЩЕНИЯ

Один из способов задания напряжения смещения иллюстрируется на рис. 15.8. Падение напряжения на диодах  $D_1$  и  $D_2$  составляет примерно  $U_1 = U_2 \approx 0,7$  В. При этом напряжении через транзисторы  $T_1$  и  $T_2$  течет небольшой ток покоя. Для повышения входного сопротивления схемы диоды можно заменить эмиттерными повторителями (рис. 15.9).

Схема, с помощью которой можно в широких пределах изменять напряжение смещения и его температурный коэффициент, изображена на рис. 15.10. Транзистор  $T_3$  охвачен отрицательной обратной связью, реализованной с помощью делителя напряжения  $R_5$ ,  $R_6$ . Напряжение

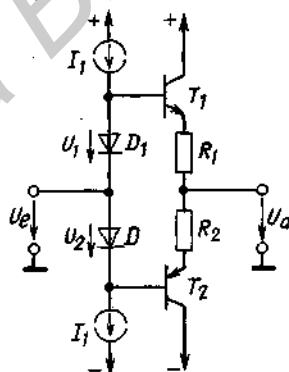


Рис. 15.8. Задание начального смещения с помощью диодов.

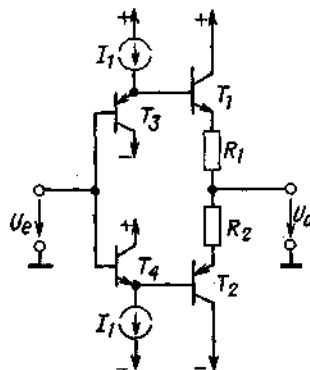


Рис. 15.9. Задание начального смещения с помощью транзисторов.

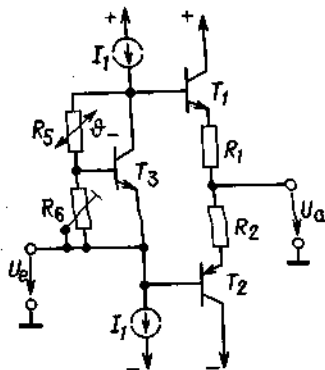


Рис. 15.10. Задание начального смещения с регулируемым температурным коэффициентом.

коллектор-эмиттер при пренебрежимо малом токе базы устанавливается равным

$$U_{CE} = U_{BE} \left( 1 + \frac{R_5}{R_6} \right).$$

Для получения требуемого температурного коэффициента в качестве  $R_5$  применяют терморезистор с отрицательным температурным коэффициентом, который помещают на радиаторе транзистора. С помощью таких мер можно добиться практически независимости тока покоя от температуры даже при температуре корпуса выходного транзистора ниже температуры его перехода.

В описанных схемах задания напряжения смещения с помощью диодов базовый ток выходных транзисторов, обусловленный наличием входного напряжения, отсутствует. Ток базы выходных транзисторов должен быть задан с помощью источника постоянного тока. Величина постоянного тока  $I_1$  должна быть больше максимального базового тока транзисторов  $T_1$  и  $T_2$ , чтобы диоды  $D_1$  и  $D_2$  (и соответственно транзисторы  $T_3$  и  $T_4$ ) при максимальном входном сигнале не запирались. По этой причине не следует заменять источники постоянного тока резисторами, поскольку ток в этом случае будет убывать при возрастании входного сигнала.

Наиболее предпочтительной является схема, в которой ток при возрастании входного сигнала увеличивается. Такая схема изображена на рис. 15.11. Полевые

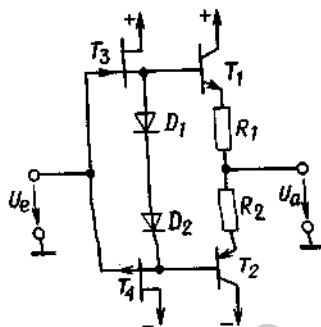


Рис. 15.11. Задание начального смещения с помощью полевых транзисторов.

транзисторы  $T_3$  и  $T_4$  включены в ней по схеме истоковых повторителей. Разность истоковых напряжений полевых транзисторов благодаря отрицательной обратной связи по току устанавливается равной около 1,4 В. Для рассмотренной схемы подходят полевые транзисторы, ток стока которых при  $|U_{GS}| \approx 0,7$  В составляет несколько миллиампер.

### 15.3. СХЕМЫ ОГРАНИЧЕНИЯ ТОКА

Из-за малого выходного сопротивления усилители мощности легко перегружаются и разрушаются. Поэтому целесообразно использовать схемные решения, ограничивающие максимальную величину выходного тока усилителя мощности. Наиболее простое решение показано на рис. 15.12. Ограничение имеет место, когда один из

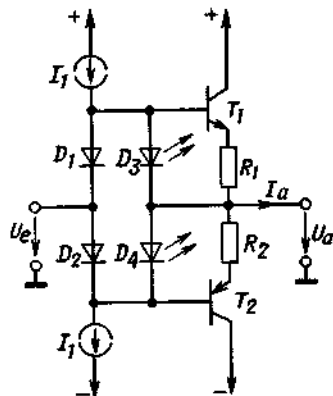


Рис. 15.12. Ограничение тока с помощью диодов.

диодов  $D_3$  или  $D_4$  открыт. В этом случае падение напряжения на резисторе  $R_1$  или  $R_2$  не будет возрастать. Максимальный выходной ток при этом определяется следующим образом:

$$I_{a\text{ макс}}^+ = \frac{U_{D3} - U_{BE1}}{R_1}, \quad I_{a\text{ макс}}^- = \frac{U_{D4} - |U_{BE2}|}{R_2}$$

Как видно из приведенных соотношений, прямое напряжение диодов  $D_3$  и  $D_4$  должно быть больше  $U_{BE} \approx 0,7$  В. Для выполнения этого условия можно, например, включить последовательно несколько кремниевых диодов. Более резкое ограничение тока может быть получено, если в схеме изменить светодиоды. Наиболее подходящими для этой цели являются светодиоды с красным свечением, прямое напряжение которых составляет около 1,6 В.

Другой способ ограничения выходного тока иллюстрируется на рис. 15.13. Транзистор  $T_3$  или  $T_4$  откроется, если падение напряжения на резисторе  $R_1$  или  $R_2$  превысит значение порядка 0,6 В. При этом дальнейшее возрастание базовых токов транзисторов  $T_1$  и  $T_2$  будет предотвращено. В этой схеме максимальное значение выходного тока ограничивается величиной

$$I_{a\text{ макс}}^+ \approx 0,6 \text{ В}/R_1 \quad \text{и} \quad I_{a\text{ макс}}^- \approx 0,6 \text{ В}/R_2.$$

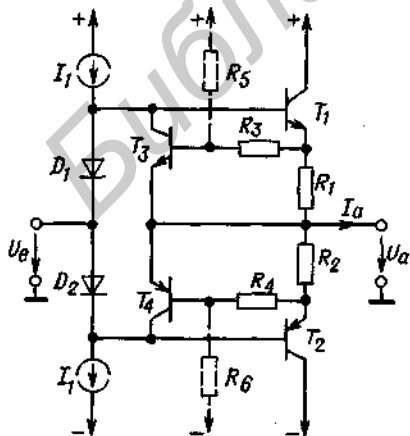


Рис. 15.13. Ограничение тока с помощью транзисторов.

Преимущество такой схемы по сравнению с предыдущей состоит в том, что ограничение максимального тока определяется не сильно изменяющимся напряжением база-эмиттер выходных транзисторов, а напряжением база-эмиттер транзисторов ограничителя. Резисторы  $R_3$ ,  $R_4$  служат для защиты транзисторов ограничителя от больших пиковых значений тока базы.

При коротком замыкании в нагрузке ток  $I_{a\text{ макс}}$  в каждый из полупериодов входного сигнала течет через один из транзисторов  $T_1$  или  $T_2$ . Выходное напряжение при этом равно нулю. Мощность, рассеиваемая на выходных транзисторах при коротком замыкании в нагрузке, равна

$$P_{T1} = P_{T2} \approx 1/2 V_b I_{a\text{ макс}}.$$

Как следует из разд. 15.2, эта величина примерно в пять раз превышает мощность, рассеиваемую на выходных транзисторах при нормальных условиях.

Во многих случаях усилитель мощности работает на постоянную омическую нагрузку  $R_v$ . При этом ток усилителя, отдающего максимальную неискаженную мощность в нагрузку, равен

$$I_{a\text{ макс}} = U_{a\text{ макс}}/R_v.$$

При меньших выходных напряжениях ток в нагрузке также будет меньше:  $I_a = U_a/R_v$ . Следовательно, можно уменьшить и предельное значение тока, что позволяет уменьшить рассеиваемую мощность при коротком замыкании в нагрузке. Для этого в схему на рис. 15.13 введены резисторы  $R_5$  и  $R_6$ , изображенные штриховыми линиями. Рассмотрим функции этих резисторов при положительных выходных сигналах.

При больших значениях выходных напряжений  $U_a \approx V_b$  ток в резисторе  $R_5$  отсутствует. При этом сопротивление не играет роли и предельное значение тока будет равно, как и раньше,  $I_{a\text{ макс}} \approx 0,6 \text{ В}/R_1$ . При малых выходных напряжениях благодаря наличию делителя  $R_5$ ,  $R_3$  возникает положительное напряжение смещения на базе транзистора  $T_3$ . В результате через  $T_3$  будет протекать небольшой ток. Считая, что выполняется условие  $R_5 \gg R_3 \gg R_1$ , полу-

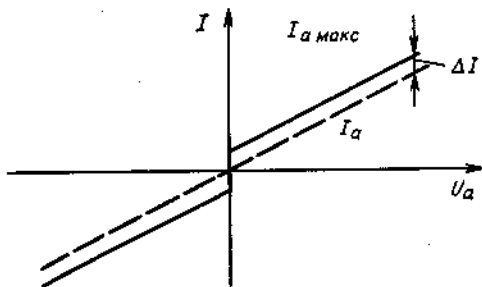


Рис. 15.14. Динамическое ограничение тока.

чим следующее соотношение для тока:

$$I_{a \text{ макс}} \approx 0,6 \text{ В} / R_1 - (R_3 / R_1 R_5) (V_b - U_a). \quad (15.1)$$

Изменение тока  $I_{a \text{ макс}}$  в зависимости от выходного напряжения схематично показано на рис. 15.14. Можно так рассчитать схему, что предельное значение тока будет отличаться от тока в нагрузке  $I_a$  на величину  $\Delta I$ . В этом случае обе прямые будут параллельны. Из соотношения (15.1) следует, что для этого должно выполняться условие

$$R_1 R_5 / R_3 = R_v.$$

Для отрицательных выходных сигналов будет выполняться условие

$$R_2 R_6 / R_4 = R_v.$$

## 15.4. КОМПЛЕМЕНТАРНЫЙ ЭМИТТЕРНЫЙ ПОВТОРИТЕЛЬ ПО СХЕМЕ ДАРЛИНГТОНА

В рассмотренных до сих пор схемах ток в нагрузке может составлять несколько десятков миллиампер. При необходимости получения больших выходных токов следует применять транзисторы с более высокими допустимыми токами. Для этих целей можно использовать составные транзисторы по обычной или комплементарной схеме Дарлингтона. Такие схемы и их эквивалентные характеристики были рассмотрены в разд. 4.6. На рис. 15.15 приведена принципиальная схема усилителя мощности, в которой используется принцип Дарлингтона. Схема Дарлингтона состоит из

двух пар транзисторов:  $T_1$  и  $T_1'$  и  $T_2$  и  $T_2'$ .

При работе этой схемы в режиме АВ установка тока покоя связана с определенными затруднениями, поскольку необходимо скомпенсировать четыре зависящих от температуры напряжения база-эмиттер. Этого можно избежать, задавая ток покоя только для предоконечных транзисторов  $T_1$  и  $T_2$ . При этом мощные выходные транзисторы будут открываться лишь при больших выходных токах. С этой целью величину напряжения смещения  $U_1$  выбирают такой, чтобы падение напряжения на резисторах  $R_1$  и  $R_2$  составляло около 0,4 В, так что  $U_1 \approx 2(0,4 \text{ В} + 0,7 \text{ В}) = 2,2 \text{ В}$ . В этом случае выходные транзисторы даже при высокой температуре перехода оказываются запертыми.

При увеличении выходного тока напряжение база-эмиттер выходных транзисторов возрастает приблизительно до 0,8 В. В результате падение напряжения на резисторах  $R_1$  и  $R_2$  ограничивается удвоенной величиной смещения при отсутствии сигнала. По этой причине большая часть эмиттерного тока предоконечных транзисторов попадает в базу выходных транзисторов.

Резисторы  $R_1$  и  $R_2$  одновременно служат в качестве сопротивлений утечки для базового заряда выходных транзисторов. Чем меньше значения этих сопротивлений, тем быстрее будут запираются выходные транзисторы. Это особенно важно в тех случаях, когда при изменении знака входного напряжения один транзистор открывается, хотя второй еще не заперт. В данном случае через выходные транзисторы будет протекать шунтирующий ток, вызы-

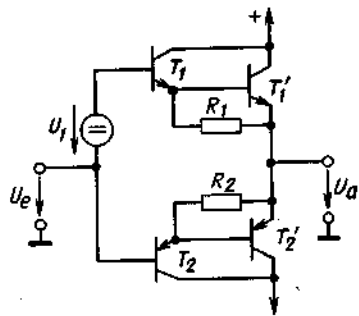


Рис. 15.15. Комплементарная схема Дарлингтона.

вающий искажение выходного сигнала. Это приводит к ограничению полосы пропускания выходного каскада при больших сигналах.

Иногда в выходном каскаде можно использовать мощные транзисторы одного типа. Для этого транзисторы  $T_2$  и  $T_2'$  в схеме Дарлингтона на рис. 15.15 заменяются комплементарной схемой Дарлингтона (см. разд. 4.6). Такую схему усилителя будем называть квазикомплементарной. Она приведена на рис. 15.16. Для обеспечения тех же соотношений для тока покоя, что и в предыдущей схеме, падение напряжения на резисторе  $R_1$  также должно быть приблизительно равно 0,4 В. При этом напряжение  $U_1 \approx 0,4 \text{ В} + 2 \cdot 0,7 \text{ В} = 1,8 \text{ В}$ . Ток покоя через транзистор  $T_2$  и резистор  $R_2$  течет к источнику отрицательного напряжения питания схемы. Выбирая  $R_1 = R_2$ , получим, что напряжение смещения для транзистора  $T_2'$  будет порядка 0,4 В. Как и в предыдущей схеме,  $R_1$  и  $R_2$  служат также в качестве сопротивлений утечки для базовых зарядов выходных транзисторов.

Рассмотренное устройство реализовано в виде интегральной схемы TDA 1420. Ее максимальный выходной ток равен 3 А, а допустимая мощность рассеяния составляет 30 Вт при температуре корпуса 60°C.

Для ограничения тока можно использовать методы, изложенные в разд. 15.3. В эмиттерные цепи схем Дарлингтона следует включить сопротивления, которые будут использоваться для измерения протекающего тока. Схемное решение, приведенное на рис. 15.12, не намного лучше схемы

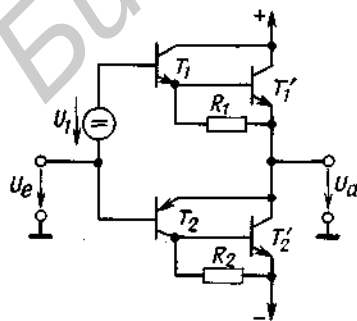


Рис. 15.16. Квазикомплементарные схемы Дарлингтона.

Дарлингтона, поскольку в нем к падению напряжения на сопротивлении, используемом для измерения тока, добавляются два напряжения эмиттер-база. Поэтому измерение тока оказывается недостаточно точным.

## 15.5. РАСЧЕТ МОЩНОГО ОКОНЕЧНОГО КАСКАДА

Для более подробного ознакомления с последовательностью расчета мощного оконечного каскада рассмотрим пример расчета усилителя с выходной мощностью 50 Вт, схема которого приведена на рис. 15.17. За его основу взята схема усилителя мощности, изображенная на рис. 15.15.

На сопротивлении нагрузки  $R_n$ , равном 5 Ом, усилитель должен обеспечить синусоидальную мощность 50 Вт. Пиковое значение выходного напряжения  $U_a$  в этом случае будет составлять 22,4 В, а максимальный ток  $I_a = 4,48 \text{ А}$ . Для расчета напряжения источника питания определим минимальное падение напряжения на транзисторах  $T_1'$ ,  $T_1$ ,  $T_3$  и резисторе  $R_3$ . Суммарное напряжение база-эмиттер транзисторов  $T_1$  и  $T_1'$  при токе  $I_{\text{макс}}$  должно составлять около 1,8 В. Если в качестве  $D_1$  применить светодиод с красным свечением, прямое напряжение которого равно 1,6 В, падение напряжения на резисторе  $R_3$  будет составлять 1 В. Напряжение коллектор-эмиттер транзистора  $T_3$  при максимальном входном сигнале не должно превышать 0,8 В. Для питания усилителя применим нестабилизированный источник напряжения, снижение напряжения которого при полной нагрузке не должно превышать 3 В. Используя эти данные, определим напряжение питания при отсутствии сигнала

$$V_b = 22,4 \text{ В} + 1,8 \text{ В} + 1 \text{ В} + 0,8 \text{ В} + 3 \text{ В} = 29 \text{ В}.$$

Поскольку схема симметрична, отрицательное напряжение питания должно иметь такую же величину. Теперь рассчитаем предельные параметры транзисторов  $T_1'$  и  $T_2'$ . Их максимальный коллекторный ток составляет 4,48 А. Для надежности выберем  $I_{C\text{макс}} = 10 \text{ А}$ . Максимальное напряже-

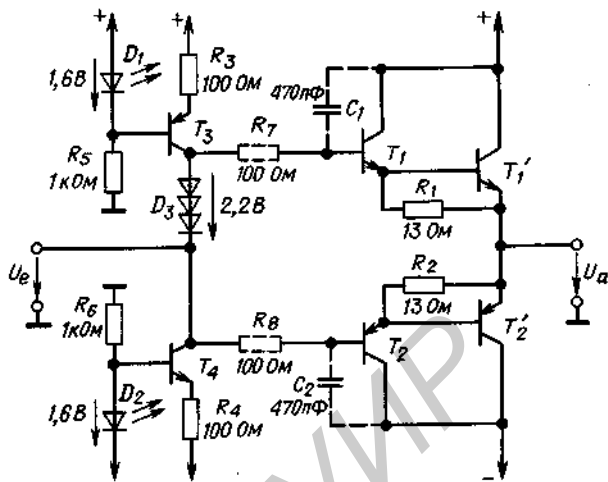


Рис. 15.17. Оконечный каскад усилителя мощности (синусоидальная мощность 50 Вт).

ние коллектор-эмиттер выходного транзистора достигается при полной раскатке и составляет  $\dot{U}_a + V_b = 51,4$  В. Выберем  $U_{CER} = 60$  В. С помощью формулы из разд. 15.2.1

$$P_T = 0,1 (V_b^2 / R_b)$$

получим  $P_{T1} = P_{T2} = 17$  Вт. На основании изложенного в разд. 4.10 запишем соотношение между рассеиваемой мощностью и тепловым сопротивлением:

$$P_{\theta_j} = \frac{\theta_j - \theta_U}{R_{thL} + R_{thG}}$$

Максимальная допустимая температура перехода  $\theta_j$  для кремниевых транзисторов в общем случае составляет около  $175^\circ\text{C}$ . Температура окружающей среды в корпусе устройства не должна превышать  $55^\circ\text{C}$ . Тепловое сопротивление радиатора равно  $R_{thL} = 4$  К/Вт. Подставим эти значения в соотношение для расчета теплового сопротивления между полупроводником и корпусом транзистора:

$$17 \text{ Вт} = \frac{175^\circ\text{C} - 55^\circ\text{C}}{(4 \text{ К/Вт}) + R_{thG}}$$

Отсюда

$$R_{thG} = 3,1 \text{ К/Вт.}$$

Часто для мощных транзисторов задается максимальное значение рассеиваемой мощности  $P_{25}$  при температуре корпуса, равной  $25^\circ\text{C}$ . Ее можно рассчитать, зная пара-

метры  $R_{thG}$  и  $\theta_j$ , по следующей формуле:

$$P_{25} = \frac{\theta_j - 25^\circ\text{C}}{R_{thG}} = \frac{150 \text{ К}}{3,1 \text{ К/Вт}} = 48 \text{ Вт.}$$

Коэффициент усиления по току выходных транзисторов при максимальном выходном токе составляет 30. С учетом этого значения рассчитаем параметры предоконечных транзисторов  $T_1$  и  $T_2$ . Максимальный коллекторный ток этих транзисторов равен

$$4,48 \text{ А}/30 = 149 \text{ мА.}$$

Это значение тока, однако, относится только к сигналам низкой частоты. Для частот, превышающих  $f_g \approx 20$  кГц, коэффициент усиления по току мощных низкочастотных транзисторов значительно меньше. Поэтому при резком возрастании тока предоконечный транзистор в течение короткого отрезка времени будет пропускать большую часть выходного тока. Для получения возможно большей полосы пропускания усилителя выберем  $I_{C\text{макс}} = 1$  А. Заметим, что имеющиеся в продаже транзисторы с такими параметрами и частотой пропускания порядка 50 МГц довольно дорогие.

В разд. 15.4 было показано, что лучше ток покоя задавать только в предоконечных транзисторах и обеспечить падение напряжения на резисторах  $R_1$  и  $R_2$  порядка 400 мВ. Для этого использованы кремниевые диоды  $D_3$ , падение напряжения на



которых составляет 2,2 В. Их можно заменить светодиодом с зеленым свечением. Для того чтобы получить достаточно низкий уровень переходных искажений, выберем ток покоя, равный 30 мА. Тогда сопротивления  $R_1$  и  $R_2$  будут равны

$$R_1 = R_2 = 400 \text{ мВ} / 30 \text{ мА} = 13 \text{ Ом.}$$

Мощность, рассеиваемая на предоконечных транзисторах при отсутствии сигнала, равна  $30 \text{ мА} \cdot 29 \text{ В} \approx 0,9 \text{ Вт}$ , а при полном входном сигнале  $0,9 + 0,75 \text{ Вт}$ . Следовательно, для предоконечного каскада усилителя могут быть использованы маломощные транзисторы в корпусе ТО-5 со звездчатым радиатором. Коэффициент усиления по току этих транзисторов составляет 100. Учитывая это, рассчитаем максимальный базовый ток предоконечных транзисторов:

$$I_{\text{Вмакс}} = \frac{1}{100} \left( \frac{4,48 \text{ А}}{30} + \frac{0,8 \text{ В}}{13 \text{ Ом}} \right) \approx 2 \text{ мА.}$$

Ток источников на транзисторах  $T_3$  и  $T_4$  должен быть большим по сравнению с этой величиной. Выберем его равным 10 мА.

Эмиттерный повторитель склонен к паразитной генерации вблизи максимальной частоты пропускания выходных транзисторов. Для подавления такой генерации можно включить параллельно нагрузке последовательную RC-цепь (например, 1 Ом, 0,22 мкФ). При этом, конечно, снизится

коэффициент полезного действия на высоких частотах. Другой способ подавления генерации состоит во включении в базовые цепи предоконечных транзисторов последовательных резисторов и конденсаторов, параллельных переходам коллектор-база. Выберем, как показано на рис. 15.17,  $R_7 = R_8 = 100 \text{ Ом}$ . Падение напряжения на этих резисторах составляет 0,2 В. При этом уменьшение максимальной выходной мощности будет незначительным.

## 15.6. СХЕМЫ ПРЕДВАРИТЕЛЬНЫХ УСИЛИТЕЛЕЙ НАПРЯЖЕНИЯ

Описанные усилители мощности отличаются наличием переходных искажений при малых сигналах. Эти искажения могут быть существенно уменьшены с помощью отрицательной обратной связи. Для этого используют предварительный усилительный каскад и охватывают обратной связью оба каскада. Коэффициент усиления по напряжению оконечного каскада меньше единицы. Поэтому во многих случаях выходного напряжения предварительного усилителя оказывается недостаточно для полной раскачки оконечного каскада. В этом случае следует так модифицировать схему раскачки, чтобы она обеспечивала необходимое напряжение для усилителя мощности. Схема, удовлетворяющая необходимым требованиям, показана на рис. 15.18. Выход предварительного диф-

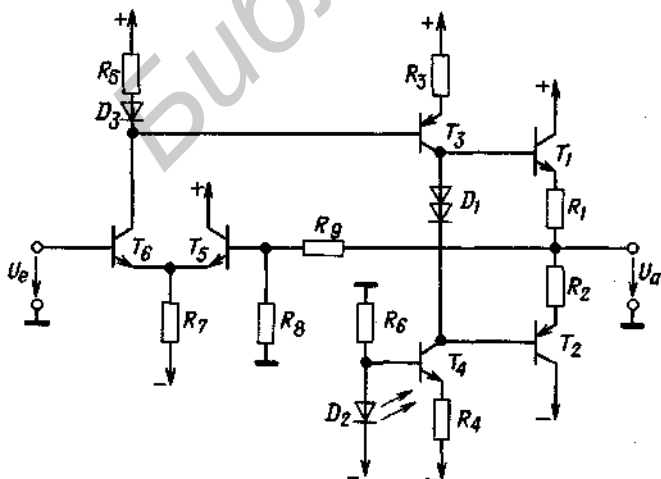


Рис. 15.18. Простая схема раскачки оконечного усилителя, использованная в интегральном усилителе TDA 2002 (SGS).

ференциального усилителя  $T_5, T_6$  подключен к базе транзистора  $T_3$ . Вход транзистора  $T_3$  является точкой, при подаче на которую небольшого переменного напряжения можно полностью раскачать оконечный каскад. Однако это переменное напряжение должно изменяться относительно соответствующего постоянного уровня.

Транзистор  $T_3$  работает в этой схеме как управляемый источник тока. Этот транзистор вместе с диодом  $D_3$  и резистором  $R_5$  образует токовое зеркало с малым дрейфом (см. разд. 4.5.3).

Вся схема охвачена отрицательной обратной связью через делитель напряжения  $R_8, R_9$ . При этом общее усиление равно  $A = 1 + R_9/R_8$ . Стабильность нуля в основном обеспечивается свойствами дифференциального усилителя и токового зеркала. В целях улучшения схемы для раскочки оконечного каскада можно использовать операционный усилитель (рис. 15.19).

Источники тока на транзисторах  $T_3$  и  $T_4$  здесь также используются для усиления напряжения. Для получения максимальной полосы частот сигнал раскочки подается на эмиттеры этих транзисторов, которые вместе с транзисторами  $T_5$  и  $T_6$  образуют комплементарную каскодную схему, описанную в разд. 14.5.3.

Для того чтобы полоса усиливаемых частот не ограничивалась операционным усилителем, обладающим малым быстро-

действием, входной сигнал подается на два тракта: низкочастотный и высокочастотный (см. рис. 14.13). Такая схема обладает хорошей стабильностью нуля из-за наличия операционного усилителя и оптимальными частотными свойствами. Вся схема ведет себя как инвертирующий операционный усилитель, охваченный отрицательной обратной связью через резисторы  $R_{15}$  и  $R_{16}$ . Коэффициент усиления схемы  $A$  равен  $-R_{16}/R_{15}$ .

Для расчета схемы сначала следует задать коллекторные токи транзисторов  $T_3 \div T_6$ . Выберем их равными 10 мА. Тогда через резисторы  $R_3$  и  $R_4$  должен течь ток 20 мА. Используем в качестве  $D_2$  и  $D_3$  светодиоды с красным свечением, прямое напряжение которых составляет 1,6 В. В этом случае падение напряжения на резисторах  $R_3$  и  $R_4$  будет равно 1 В. Теперь вычислим значения сопротивлений этих резисторов:

$$R_3 = R_4 = 1 \text{ В} / 20 \text{ мА} = 50 \text{ Ом}.$$

Выходное напряжение операционного усилителя при отсутствии сигнала определяется напряжением сдвига оконечного каскада и оказывается близким к нулю. При отсутствии сигнала ток через резисторы  $R_{11}$  и  $R_{12}$  практически не протекает. Коллекторные токи транзисторов  $T_5$  и  $T_6$  поэтому должны течь через резисторы  $R_9$  и  $R_{10}$  соответственно. Отсюда следует, что

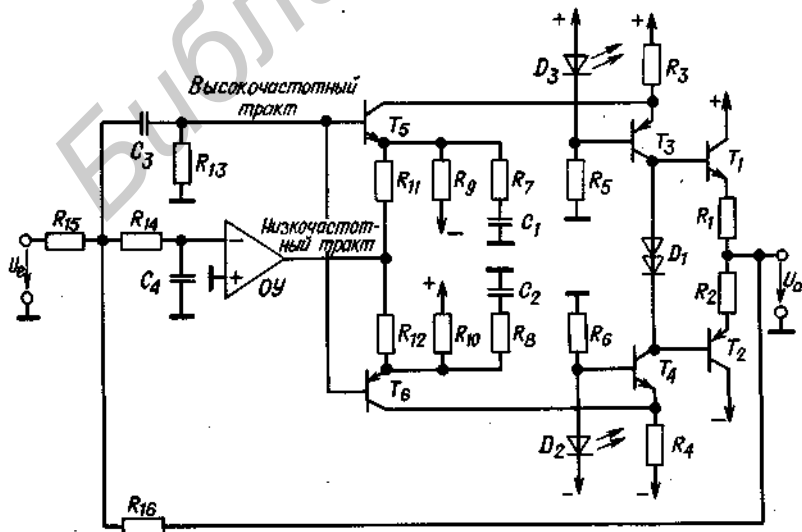


Рис. 15.19. Широкополосная схема раскочки оконечного усилителя.

при напряжении питания  $\pm 15$  В сопротивления этих резисторов будут равны

$$R_9 = R_{10} \approx 15 \text{ В} / 10 \text{ мА} = 1,5 \text{ кОм}.$$

Для максимального использования источников тока на транзисторах  $T_3$  и  $T_4$  коллекторные токи транзисторов должны изменяться в диапазоне от 0 до 20 мА. Наибольшее значение тока должно соответствовать максимальной величине выходного сигнала операционного усилителя. На основании этого рассчитаем величины сопротивлений  $R_{11}$  и  $R_{12}$ :

$$R_{11} = R_{12} \approx 10 \text{ В} / 10 \text{ мА} = 1 \text{ кОм}.$$

Для фильтра нижних частот на входе операционного усилителя целесообразно выбрать частоту среза около 10 кГц. При этом в операционном усилителе исключается появление неуправляемых реакций, которые могут возникнуть при высокочастотных входных сигналах. Частоту среза фильтра высоких частот  $C_3$ ,  $R_{13}$  в высокочастотной цепи входного сигнала следует выбрать несколько ниже, например 1 кГц.

Коэффициент усиления схемы по напряжению может быть задан соотношением сопротивлений  $R_{15}$ ,  $R_{16}$  в диапазоне от 1 до 10. Большее значение коэффициента усиления устанавливать не рекомендуется, так как иначе коэффициент обратной связи в высокочастотной цепи будет слишком мал. Коэффициент усиления разомкнутой высокочастотной цепи может быть установлен с помощью сопротивлений  $R_7$  и  $R_8$ . Его следует устанавливать так, чтобы обеспечивался желаемый вид переходных процессов всего усилителя. Для операционного усилителя достаточно внутренней частотной коррекции. С целью подавления генерации на сверхвысоких частотах при необходимости можно ввести в базовые цепи некоторых транзисторов дополнительные резисторы.

## 15.7. ПОВЫШЕНИЕ НАГРУЗОЧНОЙ СПОСОБНОСТИ ИНТЕГРАЛЬНЫХ ОПЕРАЦИОННЫХ УСИЛИТЕЛЕЙ

Выходной ток интегральных операционных усилителей обычно составляет не более 20 мА. Существует много способов,

с помощью которых можно без особых затрат увеличить этот ток приблизительно в 10 раз. Для этого можно применить, например, мощные выходные каскады. Для низкочастотных входных сигналов можно использовать двухтактные эмиттерные повторители в режиме В. Однако из-за низкого быстродействия операционных усилителей даже при наличии отрицательной обратной связи возникают ощутимые переходные искажения. Их можно значительно ослабить, вводя в схему дополнительные резисторы ( $R_1$  на схеме рис. 15.20). В этом случае скорость нарастания выходного напряжения увеличивается в  $(1 + R_1/R_v)$  раз. В результате этого при сопротивлении нагрузки  $R_v$ , равном 5 Ом, при использовании стандартного операционного усилителя (например, типа  $\mu\text{A} 741$ ) можно получить при большом сигнале полосу частот порядка 1 кГц. Операционные усилители на полевых транзисторах отличаются, как правило, существенно большей скоростью нарастания выходного сигнала. Например, для усилителя типа LF 356 эта скорость составляет 12 В/мкс. Такие усилители позволяют расширить диапазон эффективно усиливаемых частот в режиме большого сигнала до 20 кГц.

Именно такими характеристиками обладает схема, представленная на рис. 15.21. Раскачка на транзисторы оконечного каскада в этой схеме подается с выводов питания операционного усилителя. При этом транзисторы выходного каскада образуют комплементарные пары с выходными транзисторами операционного усилителя.

При малых выходных токах транзисторы  $T_1$  и  $T_2$  оконечного каскада за-

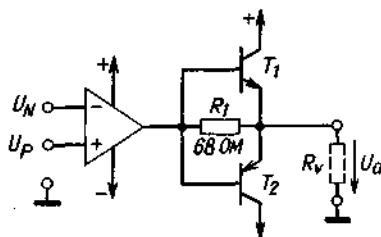


Рис. 15.20. Схема усилителя тока с комплементарными эмиттерными повторителями.

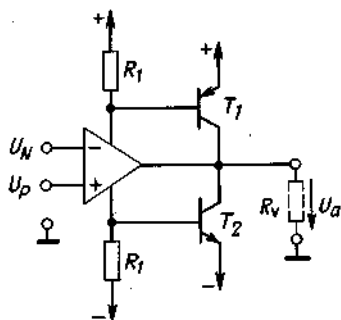


Рис. 15.21. Схема усилителя тока с комплементарными парами транзисторов.

перты. В этом случае весь выходной ток протекает через операционный усилитель. При больших сигналах транзисторы  $T_1$  и  $T_2$  открываются и основная часть выход-

ного тока проходит через них. При этом выходной ток операционного усилителя остается ограниченным величиной  $0,6 \text{ В}/R_1$ .

Существенное преимущество данной схемы по сравнению с предыдущей состоит в том, что благодаря наличию тока покоя операционного усилителя на переходах база-эмиттер транзисторов выходного каскада присутствует начальное напряжение смещения. Величина напряжения смещения зависит от значения сопротивлений  $R_1$ , которые выбираются так, чтобы это напряжение составляло около 400 мВ. При такой величине смещения переходная область предельно уменьшается, однако ток покоя в выходном каскаде еще будет отсутствовать, в результате чего нет необходимости принимать дополнительные меры для его стабилизации.

Библиотека

## 16. ИСТОЧНИКИ ПИТАНИЯ

Для любого электронного устройства необходим источник питания, который должен давать в общем случае одно или несколько значений постоянного напряжения. При большом потреблении мощности использование в качестве источника питания гальванических батарей неэкономично. В этом случае постоянное напряжение получают путем трансформирования и последующего выпрямления напряжения сети. Полученное таким способом напряжение питания, как правило, имеет заметную пульсацию и изменяется в зависимости от нагрузки и колебаний напряжения сети. Поэтому в цепь питания часто включают стабилизатор напряжения, который компенсирует эти изменения напряжения. В двух последующих разделах рассмотрен способ получения нестабилизированного постоянного напряжения и описаны схемы различных стабилизаторов напряжения.

### 16.1. СВОЙСТВА СЕТЕВЫХ ТРАНСФОРМАТОРОВ

При расчете схем выпрямителей большую роль играет внутреннее сопротивление

сети сетевого трансформатора  $R_t$ . Оно определяется параметрами вторичной обмотки  $U_N, I_N$ , а также коэффициентом потерь  $f_v$ , который представляет собой отношение выходного напряжения холостого хода к номинальному напряжению:

$$f_v = U_L / U_N. \quad (16.1)$$

Внутреннее сопротивление трансформатора определяется соотношением

$$R_t = \frac{U_L - U_N}{I_N} = \frac{U_N (f_v - 1)}{I_N}. \quad (16.2)$$

Используя номинальное сопротивление нагрузки  $R_N = U_N / I_N$ , получим из формулы (16.2) выражение для внутреннего сопротивления

$$R_t = R_N (f_v - 1). \quad (16.3)$$

В табл. 16.1 приведены данные наиболее часто используемых сетевых трансформаторов. При этом были приняты следующие допущения:

напряжение первичной обмотки  $U_{1\text{эфф}} = 220 \text{ В}; 50 \text{ Гц};$

максимальная индукция сердечника  $\hat{B} = 1,2 \text{ Тл} (12 \text{ кГс});$

перегрев трансформатора  $\vartheta = 40 \text{ К}.$  Остальные параметры трансформаторов можно найти в специальной литературе [16.1; 16.2].

Таблица 16.1

Типовые данные силовых трансформаторов на броневых сердечниках с напряжением первичной обмотки  $V_{1\text{эфф}} = 220 \text{ В}, 50 \text{ Гц}$

Тип сердечника	Номинальная мощность $P_N, \text{ Вт}$	Коэффициент потерь $f_v$	Число витков первичной обмотки $w_1$	Диаметр провода первичной обмотки $d_1, \text{ мм}$	Приведенное число витков первичной обмотки $w_2/U_2, 1/\text{В}$	Приведенный диаметр провода первичной обмотки $d_2/\sqrt{I_2}, \text{ мм}/\sqrt{\text{А}}$
М 42	4	1,31	4716	0,09	28,00	0,61
М 55	15	1,20	2671	0,18	14,62	0,62
М 65	33	1,14	1677	0,26	8,68	0,64
М 74	55	1,11	1235	0,34	6,24	0,65
М 85а	80	1,09	978	0,42	4,83	0,66
М 85б	105	1,06	655	0,48	3,17	0,67
М 102а	135	1,07	763	0,56	3,72	0,69
М 102б	195	1,05	513	0,69	2,45	0,71

## 16.2. ВЫПРЯМИТЕЛИ

### 16.2.1. ОДНОПОЛУПЕРИОДНЫЙ ВЫПРЯМИТЕЛЬ

Простейший способ выпрямления переменного напряжения состоит в том, что производят заряд конденсатора через диод по схеме, показанной на рис. 16.1. Если такая схема работает в режиме холостого хода, то конденсатор  $C_L$  в течение положительной полуволны питающего напряжения заряжается практически до амплитудного значения переменного напряжения:

$$U_{a0} = \sqrt{2} U_{L\text{эфф}} - U_D,$$

где  $U_D$  — прямое падение напряжения на открытом диоде. Обратное напряжение на диоде достигает максимума в тот момент времени, когда напряжение на выходной обмотке трансформатора имеет отрицательное амплитудное значение. Приблизительно оно составляет  $2\sqrt{2} U_{L\text{эфф}}$ .

При подключении нагрузки в течение всего времени, когда диод заперт, происходит разряд конденсатора  $C_L$  через сопротивление нагрузки  $R_v$ . Когда напряжение на вторичной обмотке трансформатора становится больше выходного напряжения на величину  $U_D$ , конденсатор вновь начинает заряжаться. Величина напряжения, до которого зарядится конденсатор, зависит от

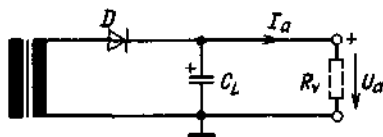


Рис. 16.1. Однополупериодный выпрямитель.

внутреннего сопротивления трансформатора. На рис. 16.2 представлена временная диаграмма выходного напряжения и тока диода в установившемся режиме. Вследствие благоприятного соотношения между временем заряда и временем разряда конденсатора выходное напряжение такой схемы заметно снижается уже при незначительной величине нагрузки. Поэтому схема практически не применяется для построения сетевых источников питания.

### 16.2.2. МОСТОВОЙ ВЫПРЯМИТЕЛЬ

Соотношение между временем разряда и временем заряда конденсатора может быть значительно улучшено, если осуществлять заряд конденсатора  $C_1$  во время как положительной, так и отрицательной полуволн переменного напряжения. Это достигается при использовании мостовой схемы выпрямителя, изображенной на рис. 16.3.

В течение всего времени заряда конденсатора диоды соединяют отрицательный

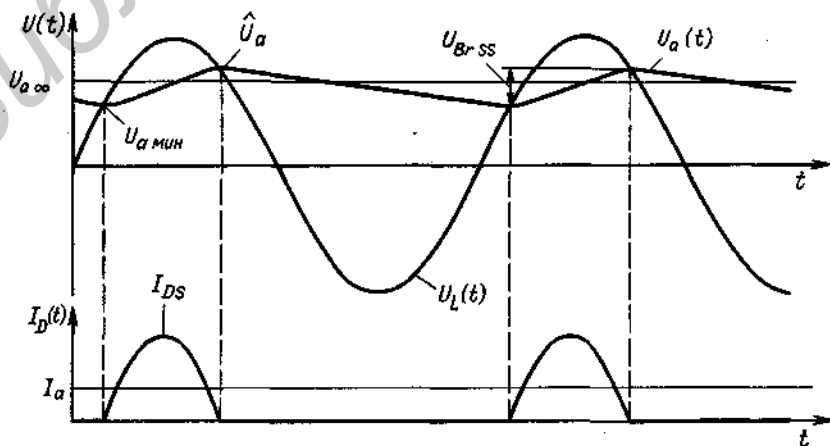


Рис. 16.2. Временная диаграмма напряжения и тока для однополупериодного выпрямителя.

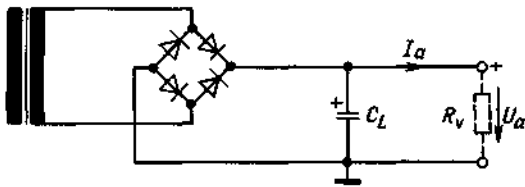


Рис. 16.3. Мостовой выпрямитель.

Напряжение холостого хода  $U_{a0} = \sqrt{2}U_{L\text{эфф}} - 2U_D$ .

Выходное напряжение под нагрузкой  $U_{a\infty} = U_{a0}(1 - \sqrt{R_v/2R_v})$ .

Максимальное обратное напряжение на диодах  $U_{\text{макс.обр}} = \sqrt{2}U_{L\text{эфф}}$ .

Средний прямой ток диода  $I_D = 1/2 I_a$ .

Импульсный ток диода  $I_{DS} = U_{a0}/\sqrt{2R_v R_v}$ .

Номинальная мощность трансформатора  $P_N = 1.2I_a(U_{a\infty} + 2U_D)$ .

$$\text{Напряжение пульсаций } U_{BrSS} = \frac{I_a}{2CLfN} \left(1 - \sqrt{\frac{R_v}{2R_v}}\right).$$

Минимальное выходное напряжение  $U_{a\text{мин}} \approx U_{a\infty} - 1/2 U_{BrSS}$

вывод обмотки трансформатора с общей шиной питания, а положительный — с выходом схемы независимо от полярности напряжения на обмотке. Максимальное обратное напряжение на диодах равно выходному напряжению ненагруженной схемы:

$$\begin{aligned} U_{a0} &= \sqrt{2}U_{L\text{эфф}} - 2U_D = \\ &= \sqrt{2}U_{N\text{эфф}}f_n - 2U_D. \end{aligned} \quad (16.4)$$

Таким образом, это напряжение вдвое меньше, чем для однополупериодного выпрямителя.

Для определения величины уменьшения напряжения при подключении нагрузки предположим сначала, что конденсатор имеет бесконечно большую емкость. В этом случае выходное напряжение будет постоянным. Обозначим его через  $U_{a\infty}$ . Чем сильнее уменьшится выходное напряжение под влиянием нагрузки, тем больше будет длительность интервала заряда конденсатора. Состояние равновесия характеризуется тем, что заряд, подводимый к конденсатору, равен заряду, отбираемому от конденсатора; поэтому можно записать

$$U_{a\infty} \approx U_{a0} \left(1 - \sqrt{R_v/2R_v}\right), \quad (16.5)$$

где  $R_v = U_{a\infty}/I_a$  — эквивалентное сопротивление нагрузки. Вывод этого соотношения здесь не приводится; он связан с громозд-

кими вычислениями, в которых синусоидальные функции приближенно заменяются дугами парабол.

Для правильного выбора параметров схемы необходимо знать величины токов, текущих по ее цепям. Из условия сохранения заряда следует, что средний ток, проходящий по каждой из ветвей выпрямительного моста, равен половине выходного тока выпрямителя. Так как прямое падение напряжения на открытом диоде мало зависит от тока, для мощности рассеяния одного диода получим

$$P_D = 1/2 U_D I_a$$

Во время заряда конденсатора через диод протекает пиковый ток  $I_{DS}$ , амплитуда которого может быть в несколько раз больше выходного тока:

$$I_{DS} = \frac{U_L - 2U_D - U_{a\infty}}{R_i} \approx \frac{U_{a0} - U_{a\infty}}{R_i}.$$

Подставив сюда выражение (16.5), получим

$$I_{DS} = U_{a0}/\sqrt{2R_v R_v}$$

Можно отметить, что внутреннее сопротивление  $R_i$  источника переменного напряжения оказывает заметное влияние на величину пикового тока диода. Если источник переменного напряжения низкоомный, то следует предусмотреть включение последовательно с ним резистора, чтобы не превысить предельное значение импульсного тока выпрямительных диодов.

Эффективное значение пульсирующего тока заряда конденсатора превышает его среднее значение. Поэтому мощность постоянного тока, отдаваемого выпрямителем, должна быть меньше номинальной мощности сетевого трансформатора при активной нагрузке. В противном случае потери в трансформаторе будут превышать допустимую величину. Мощность в цепи постоянного тока состоит из заданной выходной мощности  $U_{a\infty} I_a$  и мощности рассеяния на диодах выпрямителя, которая приближенно составляет  $2U_D I_a$ . Отсюда номинальная мощность трансформатора должна выбираться из условия

$$P_N = \alpha I_a (U_{a\infty} + 2U_D). \quad (16.6)$$

Здесь  $\alpha$  — коэффициент формы, который определяется более высоким эффективным значением тока  $I_a$ . Он составляет приблизительно 1,2.

При конечной величине емкости накопительного конденсатора выходное напряжение имеет переменную составляющую пульсаций, которая определяется из условия разряда конденсатора в течение времени  $t_E$ :

$$U_{BrSS} = I_a t_E / C_L$$

Приближенное значение длительности интервала  $t_E$  можно определить из формулы (16.5):

$$t_E \approx 1/2 (1 - \sqrt{R_i / 2R_o}) T_N,$$

где  $T_N = 1/f_N$  — период сетевого напряжения. При этом получим для  $U_{BrSS}$ :

$$U_{BrSS} = \frac{I_a}{2C_L f_N} \left(1 - \sqrt{\frac{R_i}{2R_o}}\right). \quad (16.7)$$

Особый интерес представляет минимальное значение пульсирующего выходного напряжения:

$$U_{a\text{мин}} \approx U_{a\infty} - 2/3 U_{BrSS}. \quad (16.8)$$

Выбор параметров схемы выпрямителя для источника питания проиллюстрируем числовым примером. Допустим, что требуется источник питания с минимальным значением выходного напряжения  $U_{a\text{мин}} = 9$  В при выходном токе 1 А и максимальным напряжением пульсаций  $U_{BrSS} = 3$  В.

Из соотношения (16.8) определим сначала

$$U_{a\infty} = U_{a\text{мин}} + 2/3 U_{BrSS} = 11 \text{ В}.$$

Далее из формулы (16.6) найдем номинальную мощность трансформатора

$$P_N = \alpha I_U V_a^* (U_{a\infty} + 2U_D) = \\ = 1,2 \cdot 11 \text{ В} + 2 \text{ В} = 15,6 \text{ Вт}.$$

По табл. 16.1 выберем сердечник типа М 55 с коэффициентом потерь  $f_v = 1,2$ . Для дальнейших расчетов необходимо использовать внутреннее сопротивление сете-

вого трансформатора. Для его определения требуется знать номинальное выходное напряжение трансформатора. Оно может быть получено решением системы нелинейных уравнений (16.3)–(16.5). В простейшем варианте решение этой системы можно провести итерационным путем. На первом шаге итерации зададим  $U_{N\text{эфф}} \approx U_{a\text{мин}} \approx 9$  В. Тогда из формулы (16.3) получим

$$R_i = R_N (f_v - 1) = \frac{U_{N\text{эфф}}^2}{P_N} (f_v - 1) = \\ = \frac{(9 \text{ В})^2}{15,6 \text{ Вт}} (1,2 - 1) = 1,04 \text{ Ом}.$$

Из формул (16.4) и (16.5) следует

$$U_{a\infty} = (\sqrt{2} U_{N\text{эфф}} f_v - 2U_D) \left(1 - \sqrt{\frac{R_i}{2R_o}}\right) = \\ = (\sqrt{2} \cdot 9 \text{ В} \cdot 1,2 - 2 \text{ В}) \left(1 - \sqrt{\frac{1,04 \text{ Ом}}{2(11 \text{ В}/1 \text{ А})}}\right) = \\ = 10,39 \text{ В}.$$

Полученное значение оказалось на 0,6 В выше определенной ранее величины, поэтому на следующем шаге итерации увеличим на такую же величину заданное значение номинального напряжения трансформатора. После повторения расчетов получим

$$R_i = 1,18 \text{ Ом}; \quad U_{a\infty} = 10,98 \text{ В}.$$

Теперь очевидно, что нужная точность достигнута. Таким образом, данные трансформатора следующие:

$$U_{N\text{эфф}} = 9,6 \text{ В}, \quad I_{N\text{эфф}} = P_N / U_N = 1,6 \text{ А}.$$

Из табл. 16.1 возьмем параметры первичной обмотки трансформатора для напряжения 220 В:

$$w_1 = 2671, \quad w_2 = 14,62 \cdot 1/\text{В} \cdot 9,6 \text{ В} = \frac{140}{\text{В}} \\ d_1 = 0,18 \text{ мм}, \quad d_2 = 0,62 (\text{мм}/\sqrt{\text{А}}) \cdot \sqrt{1,6 \text{ А}} = \\ = 0,78 \text{ мм}.$$

Емкость накопительного конденсатора определим из формулы (16.7):

$$C_L = \frac{I_a}{2U_{BrSS} f_N} \left(1 - \sqrt{\frac{R_i}{2R_o}}\right) = \\ = \frac{1 \text{ А}}{2 \cdot 3 \text{ В} \cdot 50 \text{ Гц}} \left(1 - \sqrt{\frac{1,18 \text{ Ом}}{22 \text{ Ом}}}\right) \approx 1700 \text{ мкФ}.$$



Выходное напряжение холостого хода выпрямителя составляет 14,3 В. Конденсатор должен быть рассчитан на рабочее напряжение, не меньшее, чем эта величина.

Для трансформатора с несколькими вторичными обмотками расчет проводится точно так же. Величина  $P_N$  определяется отдельно для каждой используемой вторичной обмотки. Общая мощность трансформатора находится как сумма мощностей по каждой из выходных обмоток. Она необходима для выбора типа сердечника трансформатора и определения коэффициента  $f_v$ .

### 16.2.3. МОСТОВОЙ ВЫПРЯМИТЕЛЬ ДЛЯ ДВУХ СИММЕТРИЧНЫХ ОТНОСИТЕЛЬНО ЗЕМЛИ ВЫХОДНЫХ НАПРЯЖЕНИЙ

Для питания электронных схем часто требуются два равных по величине напряжения — положительное и отрицательное. Они могут быть получены с помощью двух одинаковых мостовых выпрямителей, у одного из которых заземлен положительный полюс, а у другого — отрицательный. Если выходные токи обоих источников имеют близкие величины, то имеет смысл получить оба напряжения питания при помощи одного мостового выпрямителя. Схема такого выпрямителя приведена на рис. 16.4. Средний вывод вторичной обмотки трансформатора соединяется с общей шиной. Таким образом, в любой полупериод входного напряжения на противоположных концах выходной обмотки имеются положительное и отрицательное напряжения. Во время заряда конденсатора мостовая выпрямительная схема каждый полупериод соединяет положительный ко-

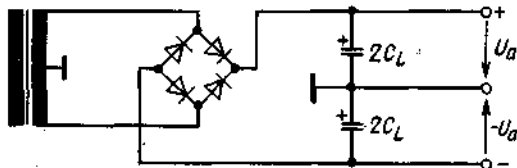


Рис. 16.4. Мостовой выпрямитель с симметричными выходными напряжениями.

нец выходной обмотки трансформатора с положительной выходной точкой схемы, а отрицательный конец — с отрицательной выходной точкой. Благодаря этому осуществляется двухполупериодное выпрямление выходного напряжения трансформатора.

Для расчета параметров выпрямителя могут использоваться соотношения, приведенные в предыдущих разделах. При этом в качестве выходного напряжения берется суммарное напряжение, т.е.  $2U_a$ , а в качестве напряжения пульсаций  $2U_{BrSS}$ . Затем, как описано выше, рассчитываются параметры выходной обмотки; отвод от ее середины должен быть предусмотрен в конструкции трансформатора. Накопительный конденсатор представляет собой два последовательно включенных конденсатора удвоенной расчетной емкости.

## 16.3. ПОСЛЕДОВАТЕЛЬНАЯ СТАБИЛИЗАЦИЯ НАПРЯЖЕНИЯ

Выходное напряжение выпрямительных схем источников электропитания обычно имеет пульсации в несколько вольт, так как емкости накопительных конденсаторов не могут быть выбраны бесконечно большими. Кроме того, выходное напряжение таких схем сильно зависит от колебаний напряжения сети и изменения нагрузки. Для уменьшения влияния этих факторов можно использовать включенный последовательно с нагрузкой элемент с регулируемым сопротивлением. Такой способ называется последовательной стабилизацией напряжения.

### 16.3.1. ПРОСТЕЙШАЯ РЕАЛИЗАЦИЯ ПОСЛЕДОВАТЕЛЬНОГО СТАБИЛИЗАТОРА

Простейшим последовательным стабилизатором напряжения является эмиттерный повторитель, база транзистора которого подключена к источнику опорного напряжения. Опорное напряжение может быть получено, например, как показано на рис. 16.5, при помощи стабилитрона из нестабилизированного входного напряжения

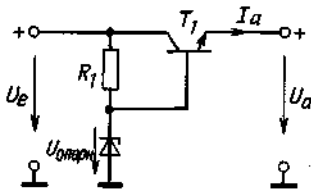


Рис. 16.5. Стабилизация напряжения с помощью эмиттерного повторителя.

Выходное напряжение  $U_a = U_{\text{опорн}} - U_{BE}$ .

$U_e$ . Другие способы получения опорного напряжения рассмотрены в разд. 16.4. За счет отрицательной обратной связи по напряжению выходное напряжение стабилизатора устанавливается равным величине

$$U_a = U_{\text{опорн}} - U_{BE}.$$

Изменение выходного напряжения в зависимости от тока нагрузки определяется выходным сопротивлением стабилизатора

$$r_a = -\partial U_a / \partial I_a = 1/S = U_T / I_a.$$

При  $U_T \approx 26$  мВ и  $I_a = 100$  мА получим величину порядка 0,3 Ом.

Колебания входного напряжения сглаживаются благодаря малому дифференциальному сопротивлению стабилитрона  $r_z$ . Изменение выходного напряжения составляет

$$\Delta U_a = \Delta U_{\text{опорн}} = \frac{r_z}{R_1 + r_z} \Delta U_e \approx \frac{r_z}{R_1} \Delta U_e.$$

Величина  $\Delta U_e / \Delta U_a = R_1 / r_z$  называется коэффициентом стабилизации. Для рассмотренной схемы он лежит в пределах 10 ÷ 100.

Если необходимо регулирование выходного напряжения, то используют часть опорного напряжения, снимаемую с движка потенциометра. Схемная реализация такой возможности показана на рис. 16.6.

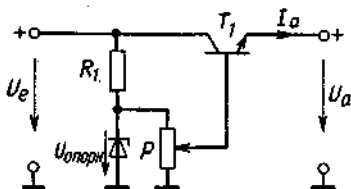


Рис. 16.6. Модифицированная схема для регулирования выходного напряжения при  $0 \leq U_a \leq U_{\text{опорн}} - U_{BE}$ .

Сопротивление потенциометра должно быть мало по сравнению с величиной  $r_{BE}$ , чтобы его включение не вызывало повышения выходного сопротивления схемы.

### 16.3.2. СХЕМА С РЕГУЛИРУЮЩИМ УСИЛИТЕЛЕМ

В описанных выше схемах выходное сопротивление стабилизатора определялось параметрами эмиттерного повторителя. Оно может быть еще больше снижено путем применения регулирующего усилителя, охваченного отрицательной обратной связью. Такие схемы уже были рассмотрены в разд. 12.1, где они назывались управляемыми источниками напряжения. Преимуществом такой схемы является то, что выходное напряжение может быть точно отрегулировано путем изменения соотношения сопротивлений; кроме того, это напряжение практически не зависит от напряжения  $U_{BE}$  выходного транзистора.

Схема стабилизатора с использованием регулирующего усилителя не имеет принципиальных отличий от источников напряжения, описанных в разд. 12.1, однако ток, отдаваемый в нагрузку операционным усилителем, может оказаться недостаточным. В этом случае необходимо включить дополнительный усилитель мощности, который охватывается общей обратной связью. Для такого усилителя в принципе можно использовать схему, описанную в гл. 15. Поскольку выходное напряжение источника питания бывает только либо положительным, либо отрицательным и не меняет знака, цепи усилителей можно упростить и ограничиться одним мощным транзистором или схемой Дарлингтона.

На рис. 16.7 показана схемная реализация стабилизатора для положительного выходного напряжения. Схема состоит из операционного усилителя, включенного по схеме неинвертирующего усилителя с отрицательной обратной связью по напряжению, выходной ток которого усиливается эмиттерным повторителем на транзисторе  $T_1$ . Питание операционного усилителя осуществляется не симметричными относительно земли напряжениями, как обычно, а однополярным положительным напряже-

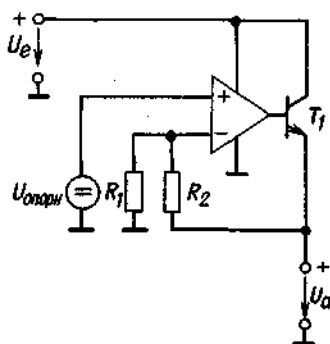


Рис. 16.7. Стабилизация напряжения с помощью регулирующего усилителя.

Выходное напряжение  $U_a = [1 + (R_2/R_1)] U_{опорн}$ .

Этим накладывает ограничение на допустимый диапазон входных и выходных сигналов, которые могут быть только положительными. Для схем источников питания такое ограничение не играет роли, поэтому от использования отрицательного напряжения питания операционного усилителя можно отказаться. Еще одно преимущество подобной схемы состоит в том, что положительное напряжение питания операционного усилителя можно удвоить, не опасаясь превысить его предельно допустимых параметров. Таким образом, стандартные операционные усилители можно использовать в схемах стабилизаторов с выходным напряжением почти до 30 В.

Наличие положительного потенциала для питания операционного усилителя тоже необязательно, если, как показано на рис. 16.7, использовать для этих целей входное нестабилизированное напряжение  $U_e$ . Колебания этого напряжения практически не влияют на стабильность выходного напряжения, так как дрейф выходного напряжения, вызываемый изменением напряжения питания, в операционных усилителях крайне мал.

#### Ограничение выходного тока

Интегральные операционные усилители имеют встроенные схемы ограничения выходного тока, поэтому ток базы транзистора  $T_1$  в схеме на рис. 16.7 ограничен величиной  $I_{Bмакс} = 10 \div 20$  мА. По этой причине

не выходной ток стабилизатора также ограничен величиной  $I_{aмакс} = \beta I_{Bмакс}$ , где  $\beta$  является статическим коэффициентом усиления тока транзистора  $T_1$ . Поскольку величина этого коэффициента может иметь значительный разброс и растет с увеличением температуры, такой косвенный способ ограничения выходного тока является нежелательным.

Более удобным является использование в качестве регулирующего ток параметра величины фактического выходного тока стабилизатора. Для этого в схему, изображенную на рис. 16.8, включены резистор  $R_3$  и транзистор  $T_2$ . Если падение напряжения на  $R_3$  превысит величину, равную приблизительно 0,6 В, транзистор  $T_2$  откроется и предотвратит дальнейшее увеличение базового тока транзистора  $T_1$ . Как уже было показано на рис. 15.13, величина выходного тока стабилизатора ограничена уровнем

$$I_{aмакс} \approx 0,6 \text{ В} / R_3.$$

При этом мощность, рассеиваемая на выходном транзисторе  $T_1$ , равна

$$P_v = I_{aмакс} (U_e - U_a). \quad (16.9)$$

В случае короткого замыкания эта мощность значительно превысит предельно допустимую мощность для транзистора  $T_1$ , так как при этом выходное напряжение упадет от номинальной величины до нуля. Чтобы снизить мощность, рассеиваемую в этом случае выходным транзистором,

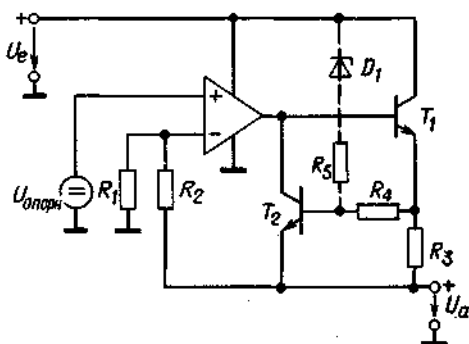


Рис. 16.8. Модифицированная схема для ограничения выходного тока.

Предельное значение выходного тока  $I_{aмакс} \approx 0,6 \text{ В} / R_3$ .

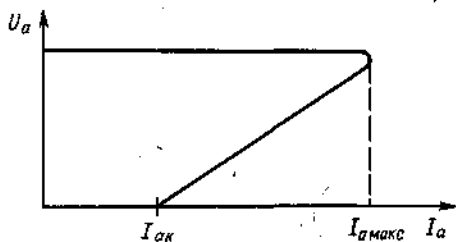


Рис. 16.9. Выходная характеристика стабилизатора напряжения с триггерной токовой защитой.

одновременно с уменьшением выходного напряжения можно уменьшать уровень ограничения тока. При таком способе ограничения тока получается падающая выходная характеристика стабилизатора напряжения. Она изображена на рис. 16.9.

В случае значительного увеличения входного напряжения  $U_e$  происходит быстрый рост мощности, рассеиваемой на выходном транзисторе. Это обусловлено тем, что соответственно возрастает разность напряжений  $(U_e - U_a)$ , которая входит в выражение для мощности (16.9). Защита выходного транзистора от перегрева в этом случае достигается тем, что уровень ограничения тока  $I_{a\text{макс}}$  делают зависящим от разности напряжений  $(U_e - U_a)$ . В схеме на рис. 16.8 для этой цели служат резистор  $R_3$  и стабилитрон  $D_1$ .

Если разность напряжений  $U_e - U_a$  остается меньшей, чем напряжение стабилизации  $U_z$  стабилитрона  $D_1$ , через резистор  $R_3$  ток не течет. В этом случае уровень ограничения тока остается равным

$0,6 \text{ В}/R_3$ . Если же эта разность напряжений превысит величину  $U_z$ , то вследствие образования делителя напряжения на резисторах  $R_3, R_4$  появляется положительное напряжение, приложенное к переходу база-эмиттер транзистора  $T_2$ . При этом транзистор  $T_2$  будет открываться при соответственно меньших величинах падения напряжения на резисторе  $R_3$ .

### 16.3.3. ИНТЕГРАЛЬНЫЙ СТАБИЛИЗАТОР НАПЯЖЕНИЯ

Представленная на рис. 16.8 схема стабилизатора может быть выполнена в виде интегральной схемы. Такие схемы выпускаются промышленностью (например, в серии 7800) на несколько значений стандартных выходных напряжений: от 5 до 24 В. В таком исполнении схема имеет только три внешних вывода: вход, выход и массу. Требования, предъявляемые к регулирующему усилителю, не слишком высоки хотя бы потому, что эмиттерный повторитель, как было показано в разд. 16.3.1, сам может использоваться как стабилизатор напряжения. Поэтому, как правило, достаточно простейшей схемы дифференциального усилителя, показанной на рис. 16.10. Для получения опорного напряжения могут быть использованы различные способы, описанные далее в разд. 16.4. На рис. 16.10 в качестве источника опорного напряжения символически показан стабилитрон. За счет отрицательной обратной связи, образуемой делителем напряжения  $R_1, R_2$ , выходное напря-

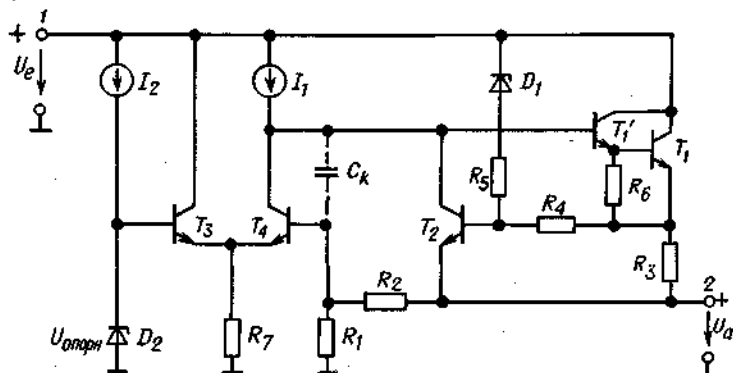


Рис. 16.10. Типовая схема интегрального регулятора напряжения.

$$U_a = [1 + (R_2/R_1)] U_{\text{опорн}}$$

жение стабилизатора установится равным  $U_a = U_{\text{опорн}} (1 + R_2/R_1)$ .

Конденсатор  $C_k$  осуществляет необходимую частотную коррекцию схемы. В качестве дополнительной меры по предотвращению возбуждения следует, как правило, включать на входе и выходе схемы стабилизатора по конденсатору емкостью  $\sim 0,1$  мкФ.

Кроме стабилизаторов с фиксированным выходным напряжением выпускаются также регулируемые стабилизаторы напряжения (серия 78 G). В схемах стабилизаторов этой серии отсутствует делитель напряжения  $R_1, R_2$ , а база транзистора  $T_2$  подключена к внешнему выводу. Схема имеет, таким образом, четыре внешних вывода. При помощи подключаемого извне делителя напряжения  $R_1, R_2$  можно получить любое желаемое значение выходного напряжения в пределах  $U_{\text{опорн}} \approx 5 \text{ В} \leq U_a < U_e$ . Входное напряжение стабилизатора должно оставаться по крайней мере на 3 В выше выходного, чтобы регулирующий усилитель не выходил из линейной области усиления. Максимально допустимое входное напряжение для этой серии составляет около 40 В.

В стабилизаторах с фиксированным значением выходного напряжения также имеется возможность изменения в некоторых пределах выходного напряжения. Для этого в цепь вывода массы включают, как показано на рис. 16.11, стабилитрон. Это повышает выходное напряжение на величину  $U_Z$ . Резистор  $R$  служит для увеличения тока стабилитрона до приблизительно постоянного значения  $\Delta I = (U_a - U_Z)/R$ . Такая схема снижает влияние колебаний тока в цепи вывода массы стабилизатора на напряжение стабилизации стабилитрона.

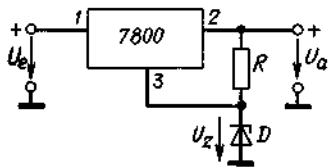


Рис. 16.11. Повышение выходного напряжения для интегрального стабилизатора напряжения с фиксированным напряжением стабилизации.

### Повышение выходного тока стабилизатора

Максимальный выходной ток стандартного интегрального стабилизатора напряжения составляет  $\sim 1$  А. Для его повышения можно включить, как показано на рис. 16.12, дополнительный мощный транзистор. Вместе с внутренним выходным транзистором интегрального стабилизатора он образует разновидность схемы Дарлингтона — комплементарный составной транзистор. Недосток такого способа увеличения тока стабилизатора состоит в том, что схема ограничения тока и цепь защиты выходного транзистора стабилизатора фактически не используются. Более целесообразно применять такие стабилизаторы напряжения, которые содержат дополнительный транзистор и у которых модифицированы цепи защиты. К стабилизаторам напряжения такого типа относится, например, серия  $\mu A$  78 H 00 с током нагрузки до 5 А и стабилизатор типа  $\mu A$  78P05 на напряжение 5 В и ток 10 А фирмы Fairchild.

### Стабилизация отрицательных напряжений

Вышеописанные стабилизаторы рассматривались только с точки зрения стабилизации положительных напряжений. Однако те же самые схемы можно применять и для стабилизации отрицательных напряжений, если использовать гальванически изолированное от земли входное напряжение. Соответствующая схема показана на рис. 16.13. Очевидно, что такая схема не будет работать, если нестабилизированный источник напряжения, т. е. один из выводов выпрямительного моста, окажется соединенным с землей. В этом случае либо регулирующий транзистор стабилизатора, либо его выходные клеммы будут замкнуты накоротко.

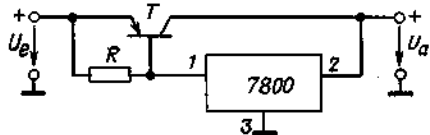


Рис. 16.12. Повышение максимального выходного тока.

Рис. 16.13. Стабилизация отрицательного напряжения.

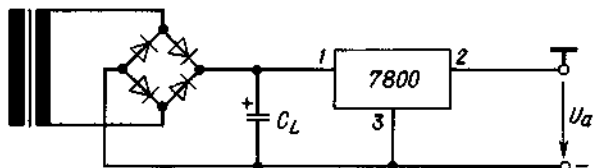
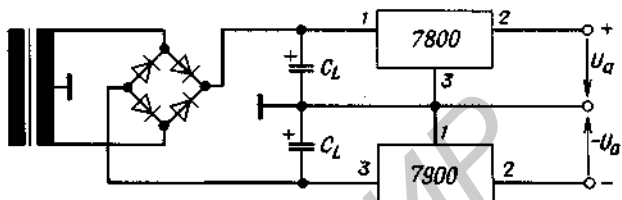


Рис. 16.14. Стабилизация двух симметричных относительно земли напряжений.



На рис. 16.4 была показана простейшая возможность одновременного получения положительного и отрицательного питающих напряжений. В этой схеме средняя точка выходной обмотки трансформатора заземлена. По этой причине отрицательное напряжение питания не может быть стабилизировано схемой, приведенной на рис. 16.13. В таких случаях используется специальный стабилизатор для отрицательной полярности напряжения. Он является комплементарным по отношению к схеме на рис. 16.10 и также выпускается в монолитном интегральном исполнении (например, серия 7900 или 79G). Возможность установки такого стабилизатора в схему источника питания показана на рис. 16.14.

### 16.3.4. СТАБИЛИЗАТОР С МАЛЫМ НАПРЯЖЕНИЕМ ПОТЕРЬ

Требуемое для нормальной работы интегрального стабилизатора минимальное падение напряжения на нем составляет  $\sim 3$  В. Для некоторых специальных случаев применения эта величина слишком велика. При использовании стандартного схемного решения стабилизатора она принципиально не может быть снижена. Как следует из схемы на рис. 16.10, источник тока  $I_1$  должен обеспечивать ток коллектора транзистора дифференциального каскада  $T_4$  и базовый ток составного транзистора выходного каскада  $T_1'$ ,  $T_1$ . Для нормальной работы схемы источника тока

необходимо падение напряжения  $\sim 1,5$  В. Остальная часть общего падения напряжения приходится на эмиттерные переходы транзисторов выходного каскада; эта величина также составляет около 1,5 В.

Существенного снижения падения напряжения на стабилизаторе можно достичь путем применения в выходном каскаде  $p-n-p$ -транзисторов. В этом случае коллекторный ток транзистора дифференциального каскада может непосредственно использоваться в качестве базового тока транзистора выходного каскада; при этом отпадает необходимость в источнике тока  $I_1$ . Схема такого стабилизатора приведена на рис. 16.15. Очевидно, что составной транзистор выходного каскада включен здесь по схеме с общим эмиттером. Вследствие возникающего в такой схеме дополнительного инвертирования фазы сигнала для управления выходным каскадом используется не транзистор  $T_4$ , как в предыдущей схеме, а транзистор  $T_3$ . Минимальное падение напряжения на стабилизаторе равно напряжению насыщения коллектор-эмиттер транзистора  $T_1$  и не превышает 1 В.

Более высокое по сравнению с эмиттерным повторителем выходное сопротивление оконечного каскада компенсируется в этой схеме тем, что выходной каскад имеет высокий коэффициент усиления по напряжению; последнее заметно повышает коэффициент петлевого усиления схемы стабилизатора.

Здесь могут использоваться те же методы ограничения тока стабилизатора, что

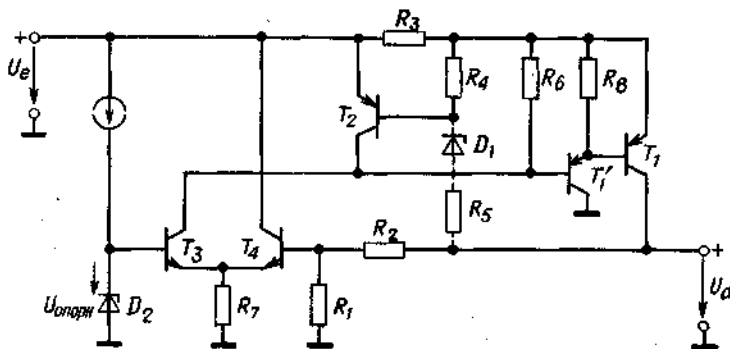


Рис. 16.15. Стабилизатор напряжения с малым напряжением потерь.  
 $U_a = [1 + (R_2/R_1)] U_{\text{опорн}}$

и в классической схеме на рис. 16.10. Для измерения тока служит резистор  $R_3$ , включенный в эмиттерную цепь выходного транзистора  $T_1$ . Подбором делителя напряжения на резисторах  $R_5$  и  $R_4$  также можно получить в этой схеме падающую выходную характеристику стабилизатора.

Для стабилизации отрицательных напряжений все транзисторы этой схемы должны быть заменены на транзисторы с противоположным типом проводимости. В этом случае выходной каскад выполняется на составном  $n-p-n$ -транзисторе. Такая схема может быть выполнена на базе интегральной технологии. На этой основе строятся схемы стабилизаторов отрицательных напряжений.

### 16.3.5. СТАБИЛИЗАЦИЯ НАПРЯЖЕНИЙ, СИММЕТРИЧНЫХ ОТНОСИТЕЛЬНО ЗЕМЛИ

Для стабилизации симметричных относительно земли напряжений можно использовать, как показано на рис. 16.14, два независимых друг от друга стабилизатора напряжения. Однако бывают случаи, когда требуется, чтобы оба напряжения независимо от их абсолютной величины как можно более точно равнялись друг другу. Такое условие выполняется схемой, изображенной на рис. 16.16. Положительное выходное напряжение  $U_{a1}$  стабилизируется любым известным методом с помощью операционного усилителя ОУ 1. Это напряжение используется в качестве опорного для стабилизации отрицательного напряжения  $U_{a2}$ . При этом усилитель ОУ 2 включен по инвертирующей схеме с вход-

ным напряжением  $U_{a1}$ . Тогда при  $R_3 = R_4$  будет выполнено условие  $U_{a2} = -U_{a1}$ .

Так как напряжение на выходе усилителя ОУ 2 всегда отрицательно, а напряжение на его входе равно нулю, в качестве положительного напряжения питания усилителя ОУ 2 можно использовать нулевое напряжение. Необходимой предпосылкой здесь является то, что в операционных усилителях, например типа LM 301, предельная граница для напряжения синфазного сигнала, при котором усилитель остается в линейном режиме работы, равна положительному напряжению питания.

*Получение симметричных стабилизированных напряжений из одного изолированного от общей точки входного напряжения*

Часто при питании электронных устройств от батарей возникает задача получения из одного гальванически изолиро-

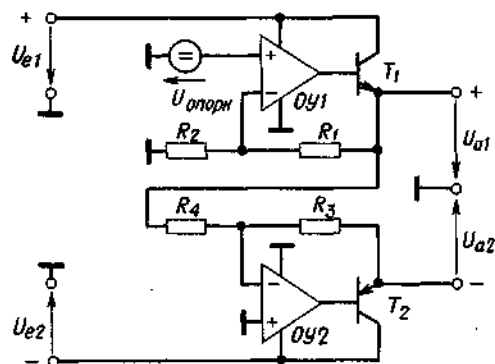


Рис. 16.16. Совмещенная схема стабилизации симметричных относительно земли напряжений. Операционные усилители типа SG 4194 фирмы Silicon General.

ванного нестабилизированного напряжения двух симметричных относительно общей точки (земли) стабилизированных напряжений. Для этого необходимо прежде всего при помощи одной из вышеописанных схем стабилизатора получить стабилизированное значение суммы этих напряжений. Далее используется вторая схема, обеспечивающая деление этого напряжения в желаемой пропорции. В принципе для этих целей мог бы подойти резисторный делитель напряжений, средняя точка которого соединена с общей точкой. Коэффициент деления напряжения такой схемы тем стабильнее, чем более низкоомными выбираются резисторы делителя. Это, однако, приводит к увеличению потерь мощности в делителе. Более целесообразным решением является замена делителя напряжения двумя транзисторами, из которых всякий раз открывается тот, что находится с менее нагруженной стороны. Соответствующая такому решению схема изображена на рис. 16.17.

Делитель на резисторах  $R_1$  делит напряжение батареи  $U_b$  пополам. Он может быть высокоомным, так как нагружен только входным током покоя операционного усилителя. Если среднюю точку усилителя напряжения заземлить, то напряжение батареи  $U_b$  фактически будет поделено на два равных по величине и противоположных по знаку выходных напряжения. Операционный усилитель сравнивает напряжение на выходе схемы с нулевым и поддерживает напряжение на своем выходе таким, чтобы разность сравниваемых напряжений равнялась нулю. Этот эффект достигается благодаря действию обратной связи. Если, например, нагрузить положительный выход схемы на землю сильнее, чем отрицательный, то положительное на-

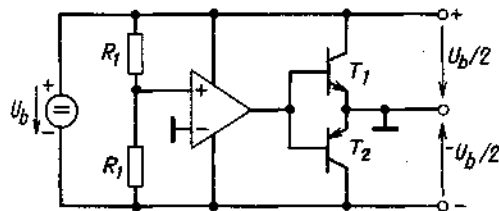


Рис. 16.17. Схема симметрирования гальванически изолированного от земли напряжения.

пряжение несколько уменьшится. Это приведет к некоторому снижению напряжения на входе операционного усилителя. Напряжение на выходе операционного усилителя при этом понизится так, что транзистор  $T_1$  закроется, а транзистор  $T_2$  откроется. Это приведет к компенсации изменения напряжений на положительном выходе схемы. В стационарном режиме ток через транзистор  $T_2$  достигнет такой величины, что оба выхода схемы окажутся одинаково нагруженными. Оба транзистора  $T_1$  и  $T_2$  работают в этой схеме в качестве параллельных регуляторов напряжения, из которых только один находится в активном режиме.

При малой несимметрии токов нагрузки вместо транзисторов  $T_1$  и  $T_2$  можно использовать непосредственно транзисторы оконечного каскада операционного усилителя. Для этого его выход заземляется.

### 16.3.6. СТАБИЛИЗАТОР НАПЯЖЕНИЯ С ИЗМЕРИТЕЛЬНЫМИ ВЫВОДАМИ

Суммарное сопротивление  $R_L$  электрических проводов, соединяющих стабилизатор напряжения с нагрузкой, и электрических контактов может быть соизмеримо с низкоомной нагрузкой; при этом теряются преимущества низкоомного выхода стабилизатора напряжения. Нежелательного влияния  $R_L$  можно избежать, если включить сопротивление электрических проводов в контур обратной связи, т.е. измерять выходное напряжение как можно ближе к нагрузке. Этим цели служат измерительные выводы  $S^+$  и  $S^-$  стабилизатора напряжения, изображенного на рис. 16.18. Для того чтобы сопротивления электрических проводов, подсоединяемых к этим выводам, не вносили дополнительной погрешности, необходимо свести к минимуму протекающие через них токи. Это означает, что резисторы делителя напряжения  $R_1$  и  $R_2$  должны быть достаточно высокоомными. Кроме того, следует учесть, что через провод  $S^-$  течет также входной ток покоя операционного усилителя.

Такой четырехпроводный метод стабилизации напряжения может быть реализован в виде интегральной схемы. Клеммы



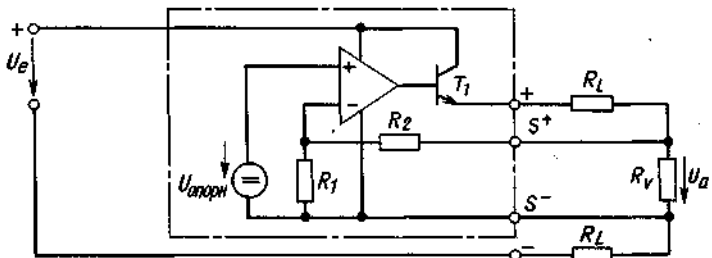


Рис. 16.18. Стабилизатор напряжения с измерительными выводами, подключаемыми непосредственно к нагрузке.

делителя напряжения  $R_1, R_2$ , как показано на рис. 16.18, подключаются непосредственно к нагрузке. Клемма общей точки усилителя также через отдельный провод подключается к нагрузке и служит в качестве отрицательного измерительного вывода  $S^-$ .

твоящая такому требованию, приведена на рис. 16.19. Регулирование выходного напряжения осуществляется операционным усилителем ОУ 1 в инвертирующем включении. Выходное напряжение определяется выражением

$$U_a = - (R_2/R_1) U_{\text{опорн}1}.$$

### 16.3.7. ЛАБОРАТОРНЫЕ ИСТОЧНИКИ ПИТАНИЯ

У описанных выше стабилизаторов напряжения выходное напряжение может регулироваться в пределах определенного диапазона  $U_a \geq U_{\text{опорн}}$ . Уровень же ограничения тока служит только для защиты стабилизатора и поэтому жестко фиксируется на одном значении  $I_{\text{макс}}$ .

В лабораторных источниках питания требуется, чтобы выходное напряжение стабилизатора и уровень предельного тока могли плавно регулироваться от нуля до максимальной величины. Схема, удовле-

Оно пропорционально сопротивлению регулируемого резистора  $R_2$ . Регулировка выходного напряжения также может осуществляться изменением уровня опорного напряжения  $U_{\text{опорн}1}$ . Ток нагрузки стабилизатора течет от положительного полюса изолированного от земли источника нестабилизированного напряжения  $U_L$  через выходной каскад стабилизатора, выполненный по схеме Дарлингтона на составном транзисторе  $T_1, T_1'$ , через нагрузку и далее через токоизмерительный резистор  $R_S$  к отрицательному полюсу источника.

Падение напряжения на  $R_S$  пропорционально выходному току  $I_a$ . Инвертирую-

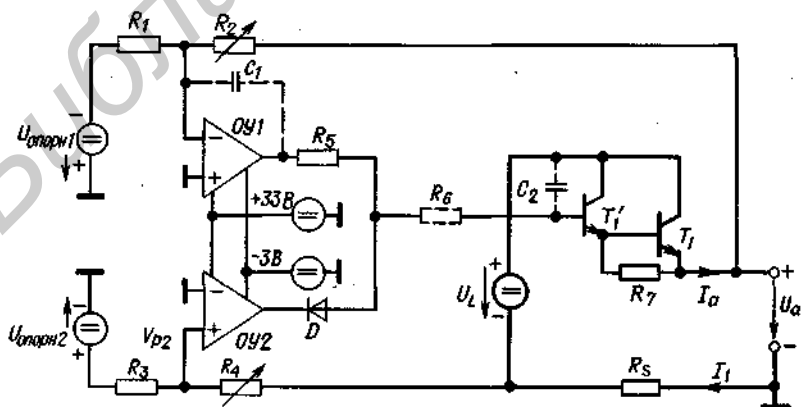


Рис. 16.19. Источник питания с прецизионной установкой уровня ограничения тока.

$$U_a = - \frac{R_2}{R_1} U_{\text{опорн}1}, \quad I_a \text{ пред} = \frac{R_4}{R_S R_3} U_{\text{опорн}2}.$$

щий усилитель, выполненный на базе операционного усилителя ОУ 2, сравнивает это напряжение со вторым опорным напряжением  $U_{\text{опорн}2}$ . Пока выполняется соотношение

$$\frac{I_a R_5}{R_4} < \frac{U_{\text{опорн}2}}{R_3},$$

потенциал на инвертирующем входе ОУ 2 остается положительным. При этом операционный усилитель находится в области насыщения с положительным выходным напряжением и диод  $D$  заперт. В этом состоянии схема ограничения тока не влияет на работу стабилизатора напряжения. Когда выходной ток достигает предельного значения

$$I_{\text{опред}} = \frac{R_4}{R_5 R_3} U_{\text{опорн}2},$$

потенциал  $V_{p2}$  становится равным нулю. Выходное напряжение операционного усилителя ОУ 2 падает, и диод  $D$  открывается. Это обуславливает снижение напряжения на базе составного транзистора, т.е. происходит включение схемы ограничения тока. Чтобы компенсировать снижение выходного напряжения, выходное напряжение операционного усилителя ОУ 1 повышается до максимального уровня. Однако это не может повлиять на работу схемы ограничения тока, так как операционный усилитель ОУ 2 благодаря открытому диоду  $D$  имеет преимущественное влияние на величину выходного напряжения.

Разность токов двух делителей напряжения  $R_1, R_2$  и  $R_3, R_4$  создает на сопротивлении резистора  $R_5$  дополнительное падение напряжения. Эти делители можно, однако, сделать достаточно высокоомными, с тем чтобы они практически не исказили результат измерения тока.

### 16.3.8. ОКОНЕЧНЫЙ КАСКАД ЛАБОРАТОРНОГО ИСТОЧНИКА ПИТАНИЯ С БОЛЬШОЙ ВЫХОДНОЙ МОЩНОСТЬЮ

В сетевых источниках питания, выходное напряжение которых может регулироваться от нулевого до максимального зна-

чения, на выходных транзисторах может рассеиваться значительная мощность. Действительно, для того чтобы можно было получить максимальную величину выходного напряжения  $U_{a\text{макс}}$ , нестабилизированное входное напряжение  $U_L$  должно превышать  $U_{a\text{макс}}$ . Мощность, рассеиваемая выходным транзистором  $T_1$ , будет иметь максимальную величину, когда при малом выходном напряжении стабилизатора будет протекать наибольший ток нагрузки  $I_{a\text{макс}}$ . Величина рассеиваемой стабилизатором мощности составляет при этом примерно  $U_{a\text{макс}} \cdot I_{a\text{макс}}$  и равна максимальной мощности, которую источник может отдать в нагрузку. При мощностях рассеяния, превышающих 100 Вт, для охлаждения радиаторов выходных транзисторов приходится ставить вентилятор. Чтобы избежать этих дополнительных затрат, мощность, рассеиваемую в стабилизаторе, стараются по возможности снижать. Для этого весь необходимый диапазон выходного напряжения разбивают на несколько граничащих друг с другом поддиапазонов и одновременно с переключением этих поддиапазонов переключают также уровни нестабилизированного напряжения  $U_L$ . Это позволяет достичь снижения напряжения на выходном транзисторе  $T_1$ .

Существует также возможность электронного переключения нестабилизированного напряжения  $U_L$ , разделенного на два поддиапазона. На рис. 16.20 представлена схема такого стабилизатора [16.3]. При малых напряжениях на входе операционного усилителя  $V_e$  транзистор  $T_2$  закрыт,

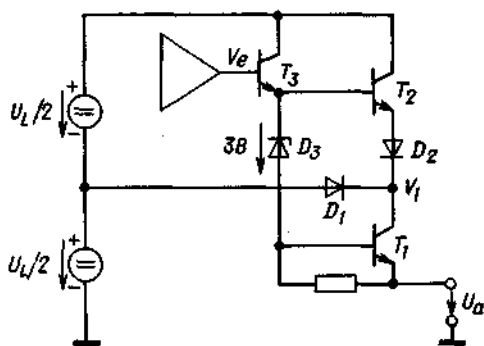


Рис. 16.20. Электронное переключение напряжения питания стабилизатора.

а диод  $D_1$  открыт. Потенциал коллектора транзистора  $T_1$  составляет около  $\frac{1}{2}U_L$ . В таком режиме работы мощность рассеяния

$$P_v = P_{T1} = I_a(\frac{1}{2}U_L - U_a).$$

Эта мощность при выходном напряжении, равном нулю, составляет половину мощности, которую рассеял бы стабилизатор без деления входного напряжения.

Если потенциал  $V_e$  превысит величину  $\frac{1}{2}U_L + 2U_{BE}$ , то транзистор  $T_2$  откроется и потенциал коллектора транзистора  $T_1$  будет возрастать с ростом  $V_e$  до величины

$$V_1 = V_e - 2U_{BE} - U_{D2} \approx V_e - 2 \text{ В}.$$

Диод  $D_1$  при этом окажется закрытым, и ток нагрузки будет сниматься с двух последовательно включенных источников напряжения по  $\frac{1}{2}U_L$ . Напряжение коллектор-эмиттер транзистора  $T_1$  упадет при этом до величины

$$U_{CE1} = V_1 - U_a = (V_e - 2 \text{ В}) - (V_e - 3 \text{ В} - 1,4 \text{ В}) \approx 2,4 \text{ В}.$$

Общая мощность рассеяния в таком режиме работы составит

$$P_v = P_{T1} + P_{T2} = 2,4 \text{ В} \cdot I_a + (U_L - U_a - 2,4 \text{ В}) I_a = (U_L - U_a) I_a.$$

Зависимость мощности рассеяния стабилизатора от выходного напряжения приведена на рис. 16.21.

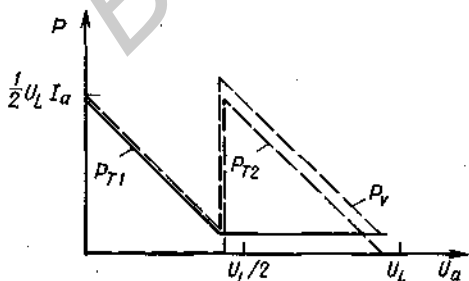


Рис. 16.21. Кривая изменения мощности рассеяния транзисторов  $T_1$  и  $T_2$ .

Диод  $D_2$  служит для защиты транзистора  $T_2$  от обратного падения напряжения на эмиттерном переходе при низких значениях выходного напряжения.

## 16.4. ПОЛУЧЕНИЕ ОПОРНОГО НАПРЯЖЕНИЯ

В любой схеме стабилизатора требуется наличие опорного напряжения, с которым сравнивается величина выходного напряжения. Стабильность выходного напряжения не может быть выше стабильности опорного напряжения. В настоящем разделе еще раз рассмотрены некоторые аспекты формирования опорного напряжения.

### 16.4.1. ФОРМИРОВАТЕЛИ ОПОРНОГО НАПРЯЖЕНИЯ НА СТАБИЛИТРОНАХ

Простейший метод получения опорного напряжения состоит в том, что нестабилизированное входное напряжение подключается через ограничивающее сопротивление к стабилитрону. На рис. 16.22 показана схема такого включения стабилитрона. Качество стабилизации оценивается следующим коэффициентом:

$$G = \Delta U_e / \Delta U_{\text{опорн}}$$

Оно носит название «коэффициент стабилизации» и часто измеряется в децибелах. Для схемы на рис. 16.22 коэффициент стабилизации составляет от 10 до 100.

$$G = 1 + R/r_z \approx R/r_z.$$

В этой формуле  $r_z$  — дифференциальное сопротивление стабилитрона. Оно приблизительно обратно пропорционально проте-

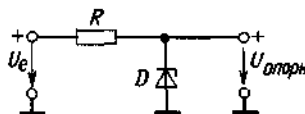


Рис. 16.22. Стабилизация напряжения при помощи стабилитрона.

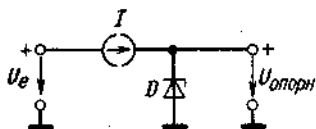


Рис. 16.23. Повышение коэффициента стабилизации с помощью включения стабилизатора тока.

кающему через него току. Таким образом, при заданном входном напряжении увеличением  $R$  добиться повышения коэффициента стабилизации невозможно. Важным фактором для выбора стабилитрона является величина шумовой составляющей напряжения стабилизации, которая сильно возрастает при малых величинах тока. Величину сопротивления  $R$  рассчитывают таким образом, чтобы при минимальном входном напряжении и максимальном токе нагрузки через стабилитрон протекал ток достаточной величины.

Существенного повышения коэффициента стабилизации можно достичь, если ограничивающий ток резистор  $R$  заменить, как показано на рис. 16.23, источником стабильного тока. Простейшим схемным решением является применение источника тока, выполненного на базе полевого транзистора, который изображен на рис. 5.11. Такая схема стабилизатора тока удобна тем, что имеет всего два вывода. С ее помощью можно достичь коэффициента стабилизации опорного напряжения порядка 10000.

В схемах стабилизаторов напряжения, где выходное напряжение превышает опорное, высокого коэффициента стабилизации можно добиться и при помощи омического ограничивающего сопротивления, если его подключить не со стороны входа, а, как

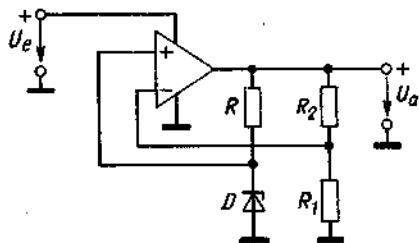


Рис. 16.24. Использование выходного напряжения стабилизатора для получения опорного напряжения.

показано на рис. 16.24, к выходу стабилизатора напряжения. Коэффициент стабилизации в такой схеме определяется главным образом коэффициентом ослабления изменений напряжения питания в используемом операционном усилителе  $D = \Delta U_b / \Delta U_0$ . Для схемы на рис. 16.24 справедливы соотношения

$$\Delta V_p = \frac{r_z}{r_z + R} \Delta U_0$$

$$\Delta V_N = \frac{R_1}{R_1 + R_2} \Delta U_0$$

При  $\Delta U_b = \Delta U_e$

$$G = \frac{\Delta U_e}{\Delta U_0} = D \left( \frac{r_z}{r_z + R} - \frac{R_1}{R_1 + R_2} \right) \approx |D| \frac{R_1}{R_1 + R_2}$$

Коэффициент стабилизации в такой схеме также достигает величины порядка 10000. Если изменение входного напряжения у такой схемы составит 10 В, то изменение выходного напряжения не превысит 1 мВ.

Существенно большие значения имеют

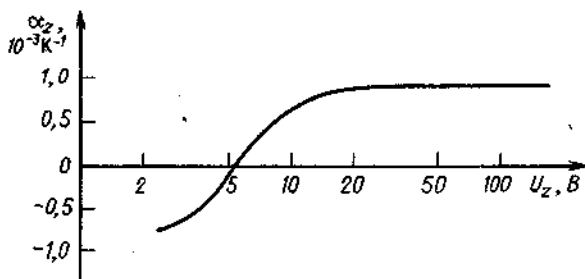


Рис. 16.25. Зависимость температурного коэффициента  $\alpha_z = \Delta U_z / \Delta \theta \cdot U_z$  от напряжения стабилизации.

температурные колебания опорного напряжения. Температурный коэффициент напряжения стабилизации стабилитрона лежит в пределах  $\pm 1 \cdot 10^{-3} \text{ K}^{-1}$ . Для малых напряжений стабилизации он отрицателен, для больших — положителен. Типовая зависимость температурного коэффициента напряжения от величины напряжения стабилизации стабилитрона приведена на рис. 16.25. Видно, что при напряжениях стабилизации  $\sim 6 \text{ В}$  этот коэффициент минимален. Для больших напряжений его величина может быть искусственно снижена включением последовательно со стабилитроном нескольких диодов. Такие элементы называются опорными диодами и имеют температурные коэффициенты напряжения до  $10^{-5} \text{ K}^{-1}$ . Эти значения реализуются при токах диодов, поддерживаемых постоянными с точностью не менее 10%, что легко обеспечивается в схеме, приведенной на рис. 16.24.

#### 16.4.2. ПОЛУЧЕНИЕ МАЛЫХ ОПОРНЫХ НАПРЯЖЕНИЙ

Стабилитроны могут использоваться для получения опорных напряжений не ниже 2,5 В. Более низких напряжений достигают, включая последовательно в прямом направлении несколько кремниевых диодов. При трех диодах получается напряжение  $\sim 2 \text{ В}$  с температурным коэффициентом около  $-6 \text{ мВ/К}$ , что соответствует величине  $-3 \cdot 10^{-3} \text{ K}^{-1}$ . Хорошие резуль-

таты достигаются при использовании светодиодов, причем прямое падение напряжения на них в зависимости от цвета свечения имеет следующие значения:

инфракрасный	1,4 В
красный	1,6 В
желтый	2,2 В
зеленый	2,4 В

Температурный коэффициент напряжения светодиодов составляет около  $-2 \text{ мВ/К}$ , что соответствует величине  $-1 \cdot 10^{-3} \text{ K}^{-1}$ . Кроме того, они обладают существенно более низким дифференциальным сопротивлением, что наглядно видно из сравнения характеристик диодов, приведенных на рис. 16.26.

#### Полевой транзистор как источник опорного напряжения

Температурный коэффициент напряжения затвор-исток полевого транзистора при больших токах стока положителен, а при малых — отрицателен. При некотором среднем значении тока стока  $I_{DZ}$  он проходит через нуль (рис. 5.16). При этом токе полевой транзистор можно использовать в качестве источника опорного напряжения. Как показано на рис. 16.27, при помощи токовой обратной связи можно получить желаемую величину напряжения затвор-исток, которая и используется как опорное напряжение. Величину  $R_S$  определим, исходя из передаточной характери-

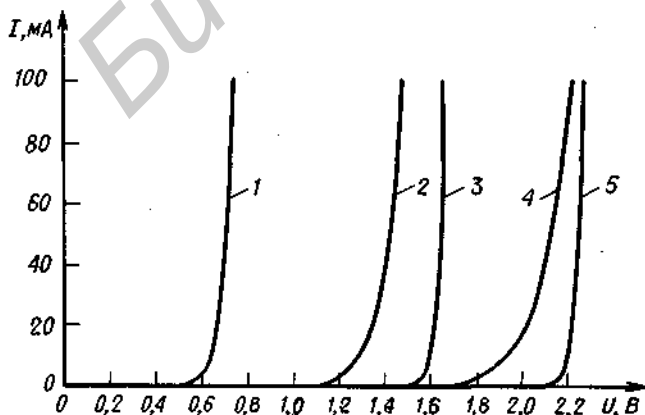


Рис. 16.26. Характеристики прямого включения диодов.

1 — кремниевый диод; 2 — два последовательно включенных кремниевых диода; 3 — светодиод красного свечения; 4 — три последовательно включенных кремниевых диода; 5 — светодиод желтого свечения.

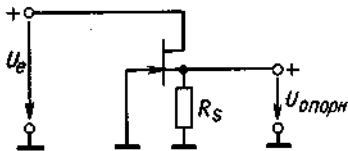


Рис. 16.27. Полевой транзистор в качестве стабилизатора тока.

ки полевого транзистора:

$$I_D = I_{DS}(1 - U_{GS}/U_p)^2$$

и соотношения  $U_{GS} = -R_S I_D$ ; при этом для величины  $R_S$  получим

$$R_S = U_p / I_{DZ} (\sqrt{I_{DZ} / I_{DS}} - 1).$$

*Биполярный транзистор как источник опорного напряжения*

В принципе напряжение база-эмиттер биполярного транзистора тоже можно использовать в качестве опорного напряжения. Температурный коэффициент напряжения составляет обычно около  $-2$  мВ/К, что соответствует величине  $-3 \cdot 10^{-3} \text{ K}^{-1}$ , т.е. достаточно большой. Он может быть уменьшен, если это напряжение суммировать с другим напряжением, имеющим положительный температурный коэффициент. Практически такое напряжение получают как разность напряжений база-эмиттер двух транзисторов, которые работают при различных токах коллектора. В схеме на рис. 16.28 для этих целей служат транзисторы  $T_1$  и  $T_2$ .

Транзистор  $T_1$  используется в качестве диода. Его коллекторный ток составляет

$$I_{C1} = \frac{U_{\text{опорн}} - 0,6 \text{ В}}{R/n_1}.$$

Транзистор  $T_3$  охвачен отрицательной обратной связью по напряжению,

осуществляемой с помощью резистора  $R$ . На коллекторе транзистора  $T_2$ , так же как и на коллекторе транзистора  $T_1$ , устанавливается потенциал  $0,6$  В. Ток коллектора транзистора  $T_2$  составляет

$$I_{C2} = (U_{\text{опорн}} - 0,6 \text{ В})/R.$$

Соотношение коллекторных токов транзисторов  $T_1$  и  $T_2$ , таким образом, не зависит от  $U_{\text{опорн}}$  и составляет

$$I_{C1}/I_{C2} = n_1.$$

Определим теперь напряжение  $U_1$ . Оно равно разности напряжений база-эмиттер транзисторов  $T_1$  и  $T_3$ :

$$\begin{aligned} U_1 &= U_{BE1} - U_{BE2} = U_T \ln(I_{C1}/I_{C2}) = \\ &= (kT/e_0) \ln n_1. \end{aligned} \quad (16.10)$$

Чтобы эта разность была положительной, необходимо выполнение условия:  $n_1 > 1$ , т.е.  $I_{C1} > I_{C2}$ . Допустим, что  $n_1 = 10$ ; при этом получим

$$U_1 = 26 \text{ мВ} \cdot \ln 10 \approx 60 \text{ мВ}.$$

Температурный коэффициент этого напряжения является положительным и составляет, согласно формуле (16.10),

$$\frac{\partial U_1}{\partial \theta} = \frac{k}{e_0} \ln n_1 = \frac{U_T}{T} \ln n_1 = \frac{1}{T} U_1. \quad (16.11)$$

При комнатной температуре  $T \approx 300$  К. При этом температурный коэффициент напряжения в рассмотренном примере составит около  $+0,2$  мВ/К. Для получения компенсирующего напряжения с требуемым температурным коэффициентом, составляющим  $+2$  мВ/К, необходимо увеличить величину  $U_1$  в 10 раз. Эту задачу выпол-

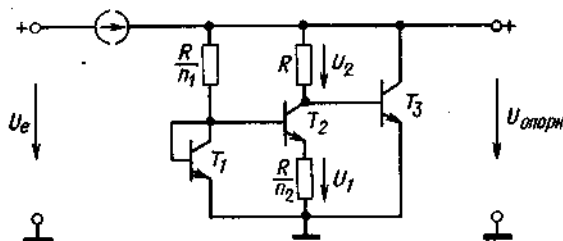


Рис. 16.28. Источник опорного напряжения на биполярных транзисторах.

Выходное напряжение  $U_{\text{опорн}} = 1,205$  В.  
Параметры схемы  $n_2 \lg n_1 \approx 10$ .

няет транзистор  $T_2$ , в цепи эмиттера которого находится сопротивление  $R/n_2$ . Для получения коэффициента усиления, равного 10, необходимо, чтобы  $n_2 = 10$ . При этом получим  $U_2 = 600$  мВ с требуемым положительным температурным коэффициентом. За счет отрицательной обратной связи, осуществляемой каскадом на транзисторе  $T_3$ , выходное напряжение установится равным величине

$$U_{\text{опорн}} = U_{BE3} + U_2 = U_{BE3} + U_T n_2 \ln n_1 \approx 1,2 \text{ В}$$

и почти не будет зависеть от температуры.

Можно показать, что в такой схеме температурный коэффициент напряжения равен нулю, если  $n_1$  и  $n_2$  подобраны так, чтобы выходное напряжение равнялось

$$U_{\text{опорн}} = E_g/e_0 = 1,205 \text{ В},$$

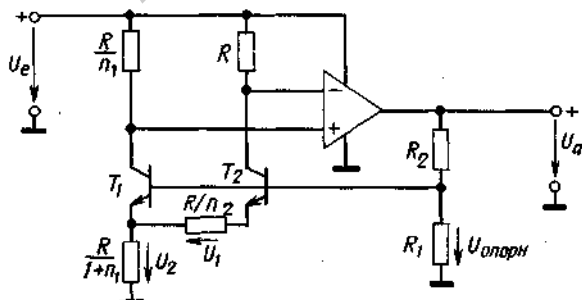
где  $E_g$  — ширина запрещенной зоны для кремния. Поэтому эту величину иногда называют «зонным опорным напряжением».

Для вывода этого соотношения необходимо выражение для температурного коэффициента напряжения база-эмиттер транзистора. Исходя из того, что  $U_{BE3} = U_T \ln(I_{C3}/I_{C0})$ ,

$$\left. \frac{\partial U_{BE3}}{\partial \vartheta} \right|_{I_{C3} = \text{const}} = \frac{k}{e_0} \ln \frac{I_{C3}}{I_{C0}} - \frac{kT}{e_0} \frac{\partial \ln I_{C0}}{\partial \vartheta}, \quad (16.12)$$

где  $I_{C0}$  — теоретический обратный ток насыщения транзистора. Из уравнения диода [16.3] следует

$$\frac{\partial I_{C0}/\partial \vartheta}{I_{C0}} = \frac{\partial \ln I_{C0}}{\partial \vartheta} = \frac{E_g}{kT^2}. \quad (16.13)$$



Подстановка этого выражения в уравнение (16.12) дает следующее соотношение:

$$\left. \frac{\partial U_{BE3}}{\partial \vartheta} \right|_{I_{C3} = \text{const}} = \frac{1}{T} U_{BE3} - \frac{E_g}{e_0 T} \approx -2 \text{ мВ/К}. \quad (16.14)$$

Если достигается полная температурная компенсация, то температурный коэффициент напряжения  $U_2$  должен иметь такую же величину. Из формулы (16.11) получаем

$$\frac{\partial U_2}{\partial \vartheta} = n_2 \frac{\partial U_1}{\partial \vartheta} = \frac{n_2 U_1}{T} = \frac{U_2}{T}. \quad (16.15)$$

Сравнение с формулой (16.14) дает выражение

$$U_2 = (E_g/e_0) - U_{BE3}$$

и, следовательно,

$$U_{\text{опорн}} = U_{BE3} + U_2 = E_g/e_0 = 1,205 \text{ В}.$$

Вариант схемы, реализующей рассмотренный принцип, представлен на рис. 16.29. Выходное напряжение операционного усилителя устанавливается таким, что, как и в предыдущей схеме, выполняется условие  $I_{C1} = n_1 I_{C2}$ . Разность напряжений база-эмиттер транзисторов  $T_1$  и  $T_2$  снимается с сопротивления  $R/(1 + n_1)$ , усиленной в  $n_2$  раз. Опорное напряжение в соответствии с изложенным составляет

$$U_{\text{опорн}} = U_{BE1} + U_2 = U_{BE1} + U_T n_2 \ln n_1.$$

Если подобрать коэффициент  $n_2 \ln n_1$  таким, что  $U_{\text{опорн}} = 1,205$  В, то температурный коэффициент напряжения будет точно равен нулю. Выходное напряжение

Рис. 16.29. Источник опорного напряжения на биполярных транзисторах с операционным усилителем.

Выходное напряжение  $U_a = 1,205 \text{ В} [1 + (R_2/R_1)]$ .  
Параметры схемы  $n_2 \lg n_1 \approx 10$ .

схемы можно варьировать путем изменения коэффициента деления делителя напряжения  $R_1, R_2$  при постоянном  $U_{\text{опорн}}$ .

Обе схемы выпускаются в интегральном исполнении (например, в серии 78L00 или AD 580), с той лишь обычно разницей, что коллекторные токи транзисторов устанавливаются равными, а площади  $p-n$ -переходов транзисторов относятся друг к другу как  $1:n_1$ .

## 16.5. ИМПУЛЬСНЫЕ РЕГУЛЯТОРЫ НАПРЯЖЕНИЯ

Принцип последовательной стабилизации напряжения состоит в том, что формируется постоянное напряжение, минимальное значение которого превышает требуемый уровень стабилизированного напряжения. Разность этих напряжений падает на мощном регулирующем транзисторе, который включается последовательно с нагрузкой. Мощность, рассеиваемая на регулирующем транзисторе, является достаточно большой. Это определяет относительно невысокий, особенно при стабилизации малых напряжений, коэффициент полезного действия, часто не превышающий 50%.

Существенно больших значений коэффициента полезного действия стабилизатора напряжения можно достичь, если регулирующий постоянное напряжение транзистор заменить импульсным коммутатором. Среднее значение выходного напряжения в такой схеме регулируется тем, что коммутатор периодически открывается и закрывается, а отношение времени его открытого состояния к периоду повторения может регулироваться. После коммутатора в такую схему включается фильтр, сглаживающий пульсации выходного напряжения. Чтобы не возникало потерь мощности, используют, как правило, фильтры LC-типа. Описанный принцип предусматривает

включение коммутатора в цепь вторичной обмотки сетевого трансформатора, поэтому такие стабилизаторы напряжения называют вторичными.

В сетевых источниках питания следует учитывать мощность потерь силового трансформатора. Она может быть существенно снижена, если рабочая частота трансформатора составляет несколько килогерц, так как при этом его обмотки имеют меньшее число витков. Сетевое напряжение выпрямляется и сглаживается непосредственно на первичной стороне, а затем с помощью транзисторного коммутатора преобразуется в высокочастотное переменное напряжение, которое и подается на соответственно рассчитанный силовой трансформатор. Для стабилизации выпрямленного сетевого напряжения на первичной стороне силового трансформатора используют импульсный транзисторный регулятор с изменяемой длительностью включения коммутатора. Такие стабилизаторы называют первичными. Они имеют высокий коэффициент полезного действия, доходящий до 80%. Еще одно преимущество таких источников питания состоит в том, что значительно снижаются габариты и вес используемых в них силовых трансформаторов.

### 16.5.1. ВТОРИЧНЫЙ ИМПУЛЬСНЫЙ СТАБИЛИЗАТОР НАПРЯЖЕНИЯ

На рис. 16.30 показана принципиальная схема регулирования выходного напряжения с помощью импульсного стабилизатора. Транзистор  $T_1$  переключается с частотой около 20 кГц из полностью закрытого в полностью открытое состояние. Диод  $D$  предотвращает появление высокого напряжения самоиндукции дросселя  $L$  при закрывании транзистора, так как ток дросселя, замыкаясь через диод, может продолжать течь по нему. Таким образом, в течение времени, когда транзистор  $T_1$  за-



Рис. 16.30. Принцип работы импульсного вторичного стабилизатора.



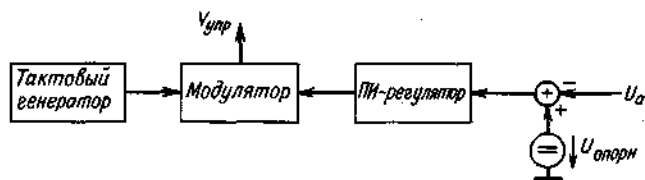


Рис. 16.31. Блок-схема устройства управления.

крыт ( $t_{закр}$ ), ток нагрузки обеспечивается не только за счет емкости конденсатора, но и за счет самоиндукции дросселя. Это обуславливает хорошее сглаживание выходного напряжения без потерь мощности.

На рис. 16.31 представлена блок-схема устройства управления стабилизатора. Оно осуществляет сравнение выходного напряжения с опорным; если выходное напряжение меньше опорного, то модулятор устройства управления увеличивает отношение времени открытого состояния транзистора ( $t_{откр}$ ) к периоду тактового генератора  $T$  для импульсов управляющего напряжения  $U_{упр}$ . Частота импульсов управляющего напряжения  $f = 1/T$  остается при этом постоянной. Она задается тактовым генератором.

Для расчета импульсного регулятора напряжения выясним, как зависит от времени ток, протекающий через дроссель. При этом будем сначала исходить из того, что емкость конденсатора бесконечно велика и пульсации выходного напряжения поэтому равны нулю.

Согласно закону электромагнитной индукции

$$U_L = L(dI_L/dt). \quad (16.16)$$

В течение времени, когда коммутирующий транзистор заперт,

$$U_L = -0,7 \text{ В} - U_a \approx -U_a = \text{const.}$$

Ток дросселя, таким образом, снижается линейно во времени:

$$dI_L/dt = -U_a/L. \quad (16.17)$$

В течение времени, когда коммутирующий транзистор открыт,

$$U_L = U_e - U_a = \text{const.}$$

В это время ток дросселя возрастает также линейно во времени:

$$dI_L/dt = (U_e - U_a)/L. \quad (16.18)$$

График зависимости тока дросселя от времени изображен на рис. 16.32.

Согласно формулам (16.17) и (16.18),

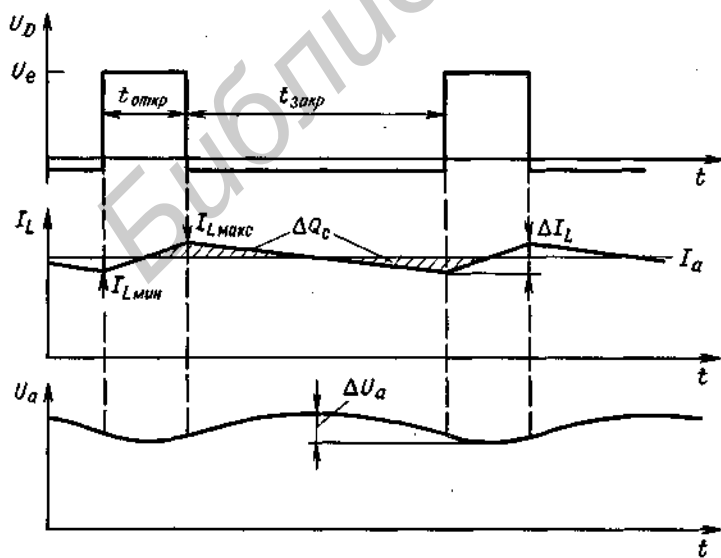


Рис. 16.32. Временная диаграмма напряжений и токов в импульсном стабилизаторе напряжения.

$$\Delta I_L = I_{L\text{макс}} - I_{L\text{мин}} = \frac{U_a t_{\text{закр}}}{L} = \frac{(U_e - U_a) t_{\text{откр}}}{L} \quad (16.19)$$

Из этого соотношения следует

$$\frac{U_a}{U_e} = \frac{t_{\text{откр}}}{t_{\text{откр}} + t_{\text{закр}}} = \frac{t_{\text{откр}}}{T} \quad (16.20)$$

Таким образом, выходное напряжение импульсного стабилизатора напряжения прямо пропорционально коэффициенту заполнения импульсов коммутатора и не зависит от выходного тока, пока  $I_a > 1/2 \Delta I_L$ .

Ток через открытый коммутирующий транзистор равен сумме тока нагрузки  $I_a$  и тока заряда конденсатора. Отношение

$$\alpha = I_{L\text{макс}}/I_a$$

будет тем больше, чем меньше величина индуктивности дросселя  $L$ . Величину  $\alpha$  следует ограничивать значением 1,2, чтобы не завышать требуемых параметров транзистора  $T_1$  коммутатора. Для определения величины  $L$  рассмотрим соотношение, очевидное из рис. 16.32,

$$I_{L\text{макс}} = I_a + 1/2 \Delta I_L.$$

Подставив соответствующие выражения из формул (16.19) и (16.20), получим

$$L = \frac{R_v (1 - U_a/U_e)}{2f(\alpha - 1)}, \quad (16.21)$$

где  $R_v = U_a/I_a$  — величина сопротивления нагрузки.

При конечной величине емкости конденсатора на выходе стабилизатора будут иметь место пульсации напряжения. Ток заряда конденсатора составляет

$$I_C = I_L - I_a.$$

Периоды заряда и разряда конденсатора соответствуют на рис. 16.32 заштрихованным областям на графике тока  $I_L$ . Для величины напряжения пульсаций выходного напряжения справедливо следующее соотношение:

$$\Delta U_a = \frac{\Delta Q_c}{C} = \frac{1}{C} \frac{1}{2} (1/2 t_{\text{откр}} + 1/2 t_{\text{закр}})^2 1/2 \Delta I_L.$$

Подставив соответствующие выражения из формул (16.19) и (16.20), получим

$$\Delta U_a = \frac{U_a}{8LCf^2} \left(1 - \frac{U_a}{U_e}\right). \quad (16.22)$$

Так как здесь не учитывается омическое сопротивление конденсатора, то фактически измеренная величина напряжения пульсаций окажется несколько превышающей рассчитанную величину.

В отличие от непрерывного последовательного стабилизатора напряжения средний ток, протекающий через коммутирующий транзистор, получается меньшим, чем выходной ток. Пренебрегая потерями, можно записать следующее соотношение баланса мощности:

$$U_e \bar{I}_e \approx U_a I_a.$$

Отсюда следует, что

$$\bar{I}_e = (U_a/U_e) I_a. \quad (16.23)$$

Расчет импульсного стабилизатора напряжения следует проиллюстрировать числовым примером. Допустим, что требуется стабилизированное напряжение 5 В при токе нагрузки 5 А. Нестабилизованное входное напряжение равно 10 В. Частота генератора возбуждения составляет 20 кГц. Выберем в качестве коэффициента перерегулирования тока величину  $\alpha = 1,2$ . При этих параметрах из формулы (16.21) получим величину индуктивности дросселя  $L = 63$  мкГн. Максимальная величина накапливаемой такой индуктивностью энергии составляет  $E_{L\text{макс}} = 1/2 L I_{L\text{макс}}^2 = 1,1$  мДж. Эту величину необходимо знать для выбора сердечника дросселя.

Допустим, что напряжение пульсаций выходного напряжения не должно превышать 30 мВ. Тогда из формулы (16.22) минимально необходимая величина емкости конденсатора  $C$  составит 413 мкФ.

#### Импульсный стабилизатор с повышением напряжения

В описанной выше схеме стабилизатора, которая изображена на рис. 16.30, выходное напряжение всегда ниже входного.



Рис. 16.33. Схема импульсного стабилизатора для повышения входного напряжения.

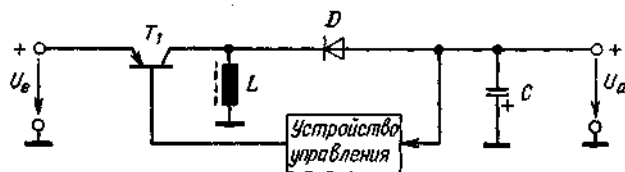


Рис. 16.34. Схема импульсного стабилизатора для получения отрицательного выходного напряжения при положительном входном напряжении.

Изменив расположение элементов в схеме, можно, используя свойство самоиндукции, получить выходное напряжение больше, чем входное. Когда в схеме, изображенной на рис. 16.33, транзистор  $T_1$  запирается, потенциал на его коллекторе поднимается до величины, превышающей входное напряжение. При этом через диод  $D$  заряжается конденсатор  $C$ . Как и при выводе соотношений (16.17) и (16.18), для величины выходного напряжения можно записать

$$U_a/U_e = T/t_{\text{закр}} \quad (16.24)$$

Остальные параметры схемы получаются так же, как соответствующие параметры ранее рассмотренной цепи стабилизатора.

### Импульсный стабилизатор с инвертированием напряжения

Использование явления самоиндукции позволяет также при помощи импульсного регулятора напряжения получить из положительного входного напряжения отрицательное выходное. Схема такого варианта

стабилизатора представлена на рис. 16.34. Когда транзистор  $T_1$  закрывается, вследствие явления самоиндукции на коллекторе транзистора  $T_1$  появляется отрицательный потенциал. При этом диод  $D$  открывается, и конденсатор заряжается до некоторого отрицательного напряжения. Для величины выходного напряжения справедливо следующее соотношение:

$$U_a/U_e = -t_{\text{откр}}/t_{\text{закр}} \quad (16.25)$$

Устройство управления для всех трех схем стабилизаторов одинаково. Оно может быть выполнено в виде монолитной интегральной схемы, например типа TL 497 фирмы Texas Instruments или  $\mu A$  78S40 фирмы Fairchild.

### 16.5.2. ПЕРВИЧНЫЙ СТАБИЛИЗАТОР НАПРЯЖЕНИЯ

На рис. 16.35 приведена принципиальная схема первичного стабилизатора напряжения [16.5]. Напряжение сети непосред-

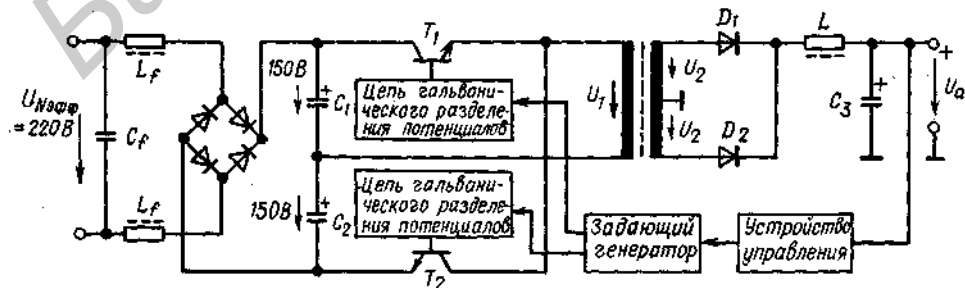


Рис. 16.35. Принцип работы первичного импульсного стабилизатора напряжения.

$L_f, C_f$  - фильтр для защиты электросети от вносимых регулятором помех.

редственно выпрямляется мостовым выпрямителем. Падение напряжения на каждом из двух последовательно включенных сглаживающих конденсаторах  $C_1$ ,  $C_2$  составляет 150 В. При помощи коммутирующих транзисторов  $T_1$  и  $T_2$  к первичной обмотке силового высокочастотного трансформатора подается попеременно напряжение:

$$U_1 = \begin{cases} +150 \text{ В, когда открыт транзистор } T_1, \\ -150 \text{ В, когда открыт транзистор } T_2. \end{cases}$$

Как видно из схемы, первичная обмотка трансформатора подключается к выпрямителю так, чтобы через нее не могла протекать постоянная составляющая тока. Это предотвращает возможность насыщения трансформатора вследствие несимметрии в длительностях открытого состояния транзисторов коммутатора.

Вторичное переменное напряжение выпрямляется стандартной схемой выпрямителя со средним выводом вторичной обмотки. Использование такой схемы практически не увеличивает затрат на дополнительную часть вторичной обмотки, так как на высокой частоте число витков вторичной обмотки мало. В то же время эта схема снижает мощность потерь на выпрямителе, так как напряжение падает только на одном открытом диоде. Это особенно важно при получении малых выходных напряжений, так как диоды  $D_1$  и  $D_2$  при этом являются основным источником потерь мощности. Для снижения статических и динамических потерь в таких схемах целесообразно применять мощные диоды Шоттки, например типа MBR 3520... MBR 7545 фирмы Motorola.

Сглаживание пульсаций выходного напряжения осуществляется, как и при вторичной стабилизации напряжения, с помощью LC-фильтра.

Устройство управления работает по тому же принципу, что и для вторичных стабилизаторов. Дополнительно в это устройство включена схема распределителя импульсов, которая подает импульсы управления попеременно на каждый из коммутирующих транзисторов. Так как транзисторы преобразователя находятся на первичной стороне трансформатора, то управление ими должно осуществляться с гальванической развязкой от вторичной стороны. Поэтому импульсы управления должны подаваться на них через импульсные трансформаторы или оптронные ключи.

Чтобы снизить потери мощности на коммутирующих транзисторах, необходимо рассчитать схему так, чтобы эти транзисторы коммутировали напряжение с возможно большей крутизной фронтов импульсов тока, а также не находились одновременно в открытом состоянии. При оптимальном выборе параметров схемы можно добиться коэффициента полезного действия преобразователя свыше 80%. Схемы управления для преобразователей выпускаются в монолитном интегральном исполнении, например SG 3524 фирмы Silicon General или TL 494C фирмы Texas Instruments.

Описанную схему можно использовать и при питании от сети постоянного напряжения. В этом случае она работает как преобразователь постоянного напряжения с высоким коэффициентом полезного действия.

## 17. Аналоговые коммутаторы и компараторы

Аналоговый коммутатор служит для коммутации аналоговых входных сигналов. Если коммутатор находится в состоянии «включено»,<sup>1)</sup> его выходное напряжение должно по возможности точно равняться входному; если же коммутатор находится в состоянии «выключено», оно должно стать равным нулю.

### 17.1. ПРИНЦИП ДЕЙСТВИЯ

Существуют различные схемные решения коммутаторов, удовлетворяющие указанным условиям. Их принцип действия показан на рис. 17.1 на примере механических переключателей.

На рис. 17.1,а представлен последовательный коммутатор. Пока контакт замкнут,  $U_a = U_e$ . Когда контакт размыкается, выходное напряжение становится равным нулю. Все это справедливо, вообще говоря, для ненагруженной схемы. При наличии емкостной нагрузки выходное напряжение вследствие конечной величины выходного

Последовательно-параллельный коммутатор, показанный на рис. 17.1,в, обладает преимуществами обеих предыдущих схем. В любом рабочем состоянии он имеет выходное сопротивление, близкое к нулю.

### 17.2. ЭЛЕКТРОННЫЕ КОММУТАТОРЫ

Показанные на рис. 17.1 разновидности аналоговых коммутаторов могут быть реализованы электронными методами путем замены механического контакта элементом с управляемым сопротивлением, имеющим малое минимальное и достаточно большое максимальное значения. Для этих целей могут использоваться полевые транзисторы, диоды, биполярные транзисторы и другие управляемые электронные приборы.

#### 17.2.1. КОММУТАТОР НА ПОЛЕВОМ ТРАНЗИСТОРЕ

Как уже было показано в разд. 5.7, полевой транзистор в области малых напряжений сток-исток ведет себя как омическое сопротивление, величина которого может изменяться в десятки раз при изменении управляющего напряжения затвор-исток  $U_{GS}$ . На рис. 17.2 изображена схема последовательного коммутатора. Если в этой схеме управляющее напряжение

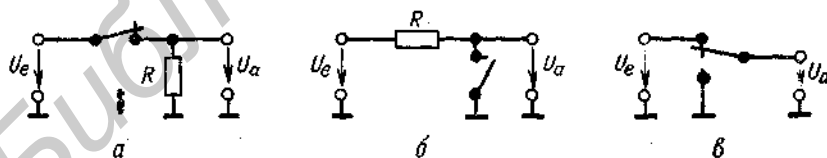


Рис. 17.1. а — последовательный коммутатор; б — параллельный коммутатор; в — последовательно-параллельный коммутатор.

сопротивления схемы  $r_a = R$  падает до нулевого значения не мгновенно.

Этот недостаток отсутствует у схемы параллельного коммутатора, изображенного на рис. 17.1, б.

<sup>1)</sup> Однако в состоянии «включено», т.е. при разомкнутом контакте, выходное сопротивление коммутатора  $r_a = R$ , т.е. имеет конечную величину. — Прим. перев.

$U_{упр}$  установить меньшим, чем минимально возможное входное напряжение, по крайней мере на величину порогового напряжения  $U_p$ , полевой транзистор закроется и выходное напряжение станет равным нулю.

Если необходимо, чтобы транзистор был открыт, напряжение  $U_{GS}$  следует поддерживать равным нулю. Это условие не так просто реализовать, так как потенциал

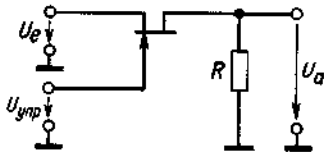


Рис. 17.2. Последовательный коммутатор на полевом транзисторе.

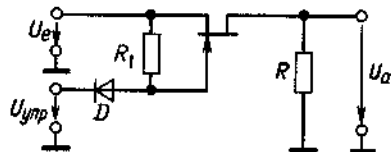


Рис. 17.3. Упрощенная схема управления коммутатором.

источка не является неизменным. Один из возможных методов иллюстрируется на рис. 17.3. Если напряжение  $U_{упр}$  установить большим, чем максимально возможное входное напряжение коммутатора, диод  $D$  закроется и напряжение  $U_{GS}$  будет, как это и требуется, равно нулю.

При достаточно большом отрицательном управляющем напряжении диод  $D$  будет открыт, а полевой транзистор закрыт. В таком режиме работы через резистор  $R_1$  течет ток от источника входного сигнала в цепь управляющего сигнала. Это не мешает нормальной работе схемы, так как выходное напряжение коммутатора в этом режиме равно нулю. Нарушение нормального режима работы такой схемы может произойти лишь в том случае, если источник входного сигнала содержит разделительный конденсатор, который при закрытом транзисторе коммутатора зарядится до отрицательного уровня управляющего напряжения.

Проблемы подобного рода не возникают, если в качестве коммутатора использовать МОП-транзистор. Его можно перевести в открытое состояние, подавая управляющее напряжение большее, чем максимальное входное положительное напряжение, причем и в таком режиме работы ток затвор-канал будет равен нулю. Таким образом, в этой схеме коммутатора отпадает необходимость в диоде  $D$  и резисторе  $R_1$ . Чтобы охватить возможно больший диапазон входных напряжений как в положительной, так и в отрицательной области, вместо одного МОП-транзистора лучше использовать КМОП-схему, состоящую из двух комплементарных МОП-транзисторов, включенных параллельно, как, например, в интегральной схеме типа МС 14066 фирмы Motorola.

Для того чтобы перевести коммутатор в состояние «включено», нужно приложить к затвору нормально открытого МОП-транзистора  $T_1$  в схеме на рис. 17.4 положительное управляющее напряжение, равное по меньшей мере  $2U_p$ , а к затвору транзистора  $T_2$  — такое же напряжение, но противоположное по знаку. При малых величинах входного напряжения  $U_e$  оба МОП-транзистора будут открыты. Если входное напряжение вырастет до значительного положительного уровня, величина  $U_{GS1}$  уменьшится, а внутреннее сопротивление транзистора  $T_1$  увеличится. Это обстоятельство, однако, несущественно, так как одновременно увеличится величина  $U_{GS2}$  и внутреннее сопротивление транзистора  $T_2$  уменьшится. При отрицательных значениях входного напряжения транзисторы  $T_1$  и  $T_2$  меняются ролями. Для того чтобы перевести коммутатор в состояние «выключено», необходимо изменить полярность управляющего напряжения.

При смене полярности управляющего напряжения через проходную емкость затвор-канал на выход схемы коммутатора передается короткий импульс напряжения; этот импульс представляет собой помеху, особенно при малых уровнях коммутируемого напряжения. Чтобы амплитуда импульса помехи была незначительной, упра-

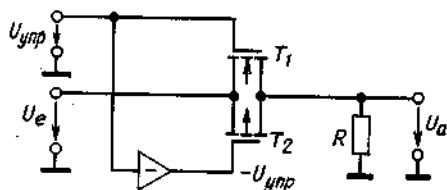


Рис. 17.4. Последовательный коммутатор на КМОП-структуре.

вляющее напряжение не должно быть слишком большим. Кроме того, желательно ограничить скорость изменения управляющего напряжения. Полезно также использовать низкоомные источники входного сигнала. Частоты переключения рассматриваемых коммутаторов невелики.

Из КМОП-коммутаторов наиболее удобны схемы со встроенным преобразователем уровня управляющего сигнала, которые совместимы с выходными сигналами ТТЛ-схем. Они выпускаются в интегральном исполнении, причем ИС часто содержит несколько коммутаторов, управляемых общим напряжением. В качестве примера можно привести интегральные схемы типа ИН 5040 ... 5051 фирмы Intersil или DG 300 ... 307 фирмы Siliconix.

Часто коммутаторы выполняются по схеме с общим входом или выходом. С помощью встроенного в интегральную схему распределителя типа «1 из  $n$ » можно путем подачи двоичного кода на управляющий вход переводить любой выбранный коммутатор в состояние «включено». Такие электронные схемы называются аналоговыми мультиплексорами или аналоговыми демultipлексорами. Это, например, интегральные схемы DG 506 ... 509 фирмы Siliconix, имеющие от 4 до 16 каналов, или MC 14051 ... 14053 фирмы Motorola с числом каналов от 2 до 8.

### 17.2.2. ДИОДНЫЙ КОММУТАТОР

Полупроводниковый диод благодаря его высокому внутреннему сопротивлению в запертом состоянии и низкому в открытом также пригоден для построения аналоговых коммутаторов. Если на управляющий вход схемы, изображенной на рис. 17.5, подать положительное управляющее напряжение, то диоды  $D_5$  и  $D_6$  заперутся. Через оба плеча схемы  $D_1$ ,  $D_4$  и  $D_2$ ,  $D_3$  потечет постоянный ток  $I$  от одного источника тока к другому. Потенциалы  $V_1$  и  $V_2$  установятся равными

$$V_1 = U_e + U_D,$$

$$V_2 = U_e - U_D.$$

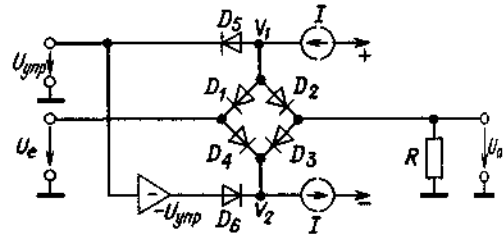


Рис. 17.5. Диодный последовательный коммутатор.

Выходное напряжение схемы составляет

$$U_a = V_1 - U_D = V_2 + U_D = U_e$$

Это соотношение справедливо, поскольку напряжения на открытых диодах равны друг другу. При нарушении этого условия на выходе появится дополнительное напряжение смещения.

Если управляющее напряжение сделать отрицательным, диоды  $D_5$  и  $D_6$  откроются; при этом потенциал  $V_1$  примет высокое отрицательное значение, а потенциал  $V_2$  — высокое положительное значение. Как можно видеть из схемы, при этом закроются все четыре диода моста. Выход схемы будет изолирован от входа, а выходное напряжение станет равным нулю.

Для получения малых значений времени переключения и снижения величины емкостных импульсных наводок с управляющего входа на выход схемы, как правило, применяют диоды Шоттки. По этому принципу выполняют наиболее быстродействующие коммутаторы, время переключения которых составляет менее 1 нс.

### 17.2.3. КОММУТАТОР НА БИПОЛЯРНЫХ ТРАНЗИСТОРАХ

Чтобы исследовать возможности использования в качестве коммутатора биполярного транзистора, рассмотрим его характеристики вблизи нулевой точки. На рис. 17.6 изображено семейство выходных характеристик для малых положительных и отрицательных напряжений коллектор-эмиттер.

В первом квадранте находится уже рас-

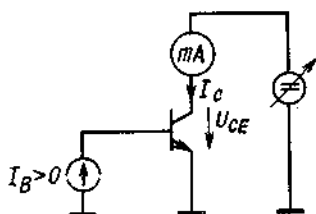
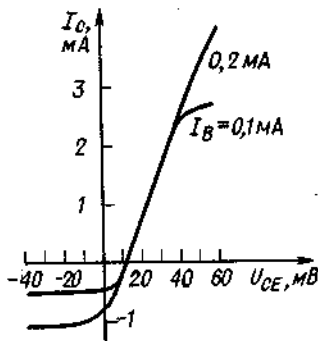


Рис. 17.6. Семейство выходных характеристик коммутатора на биполярном транзисторе в схеме с общим эмиттером и соответствующая схема измерения.

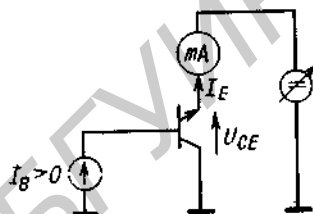
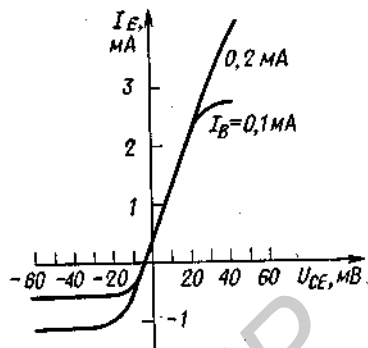


Рис. 17.7. Семейство выходных характеристик коммутатора на биполярном транзисторе в инверсном включении и соответствующая схема измерения.

смотренное в разд. 4.6 семейство выходных характеристик транзистора. Если изменить полярность напряжения коллектор-эмиттер, не меняя базового тока транзистора, получим семейство характеристик в третьем квадранте. При таком обратном включении транзистор обладает существенно меньшим коэффициентом усиления тока базы, составляющим примерно  $1/30\beta$ . Максимально допустимое при таком режиме работы напряжение коллектор-эмиттер равно напряжению запирающего перехода эмиттер-база  $U_{BE0}$ . Это объясняется тем, что при таком режиме работы транзистора переход база-коллектор открыт, а переход база-эмиттер закрыт. Этот режим работы транзистора называется инверсным, а соответствующий ему коэффициент усиления тока-инверсным коэффициентом усиления  $\beta_i$ . Точка перехода коллекторного тока через нуль соответствует напряжению коллектор-эмиттер от 10 до 50 мВ. Если базовый ток превышает несколько миллиампер, остаточное напряжение, соответствующее  $I_k = 0$ , возвра-

стает; при малых базовых токах оно остается практически постоянным.

Остаточное напряжение, соответствующее  $I_k = 0$ , можно существенно снизить, если в момент перехода коммутируемого тока через нуль транзистор будет работать в инверсном режиме. Для этого достаточно поменять местами выводы коллектора и эмиттера транзистора. Семейство выходных характеристик для инверсного включения транзистора показано на рис. 17.7. Напряжение  $U_{CE}$  транзистора при таком включении для достаточно больших значений выходного тока зависит от тока примерно так же, как и для прямого включения транзистора (рис. 17.6). Причина этого явления состоит в том, что в инверсной схеме включения выходным током является ток эмиттера, который мало отличается от тока коллектора.

В окрестности нулевой точки графики рис. 17.6 и 17.7 существенно различаются. Это объясняется тем, что в этой области током базы нельзя пренебрегать по сравнению с выходным током. Если в прямом



включении транзистора выходной ток установить равным нулю, то ток базы будет равен току эмиттера, т.е. ток эмиттера не будет равен нулю. При этом на выходе появится уже упоминавшееся выше напряжение смещения от 10 до 50 мВ. Если же в инверсном включении транзистора, т.е. при взаимной замене выводов коллектора и эмиттера, установить выходной ток равным нулю, то ток базы транзистора будет равен току коллектора. При этом переход коллектор-база будет открыт (инверсное включение транзистора). Возникающее напряжение смещения будет приблизительно в 10 раз меньше, чем при прямом включении транзистора; знак же его, как и при прямом включении, будет положительным, так как в схеме на рис. 17.7  $U_a = -U_{CE}$ . Типичные значения напряжения смещения в этом режиме лежат в пределах от 1 до 5 мВ [17.1]. Поэтому при использовании биполярных транзисторов в качестве коммутаторов их целесообразно включать, поменяв местами выводы коллектора и эмиттера. Если при этом поддерживать эмиттерный ток достаточно малым, то транзистор будет работать только в инверсном режиме.

### Параллельный коммутатор

Применение биполярного транзистора в качестве параллельного коммутатора показано на рис. 17.8 и 17.9. В схеме на

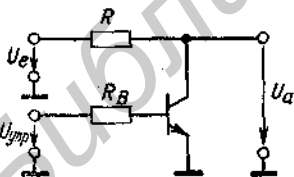


Рис. 17.8. Параллельный коммутатор на биполярном транзисторе.

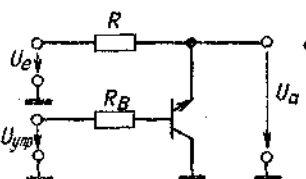


Рис. 17.9. Параллельный коммутатор на биполярном транзисторе в инверсном включении.

рис. 17.8 транзистор работает в прямом включении, а в схеме на рис. 17.9 — в инверсном включении. Чтобы транзисторная цепь была достаточно низкоомна, необходимо поддерживать базовый ток в пределах нескольких миллиампер. Токи коллектора и эмиттера не должны превышать этих значений; при этом остаточные напряжения, соответствующие  $I_C = 0$  или  $I_E = 0$ , будут малы.

### Последовательный коммутатор

На рис. 17.10 представлена схема последовательного коммутатора, выполненная на биполярном транзисторе. Чтобы перевести этот транзистор в режим отсечки, необходимо приложить отрицательное управляющее напряжение. Оно должно быть по абсолютной величине большим чем максимальное напряжение отсечки. Предельное значение этой величины составляет  $-U_{EBO} \approx -6$  В.

Чтобы открыть транзистор, на его вход надо подать управляющее напряжение большее, чем напряжение отсечки, на величину  $\Delta U = I_B R_E$ . При этом переход коллектор-база откроется, и транзистор будет работать как ключ в инверсном включении. Недостатком схемы является протекание базового тока транзистора через цепь источника входного сигнала. Чтобы это не сказывалось на работе схемы, внутреннее сопротивление источника сигнала должно быть достаточно малым.

Если выполняется это условие, то схема оказывается пригодной и для положительного входного напряжения. При этом ток эмиттера открытого транзистора будет положительным, что уменьшает напряжение смещения. Как следует из графика на рис. 17.7, при определенном значении ток эмиттера оно может даже равняться нулю.

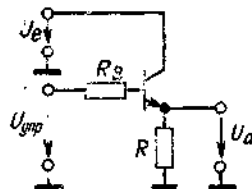


Рис. 17.10. Последовательный коммутатор на базе насыщенного эмиттерного повторителя.

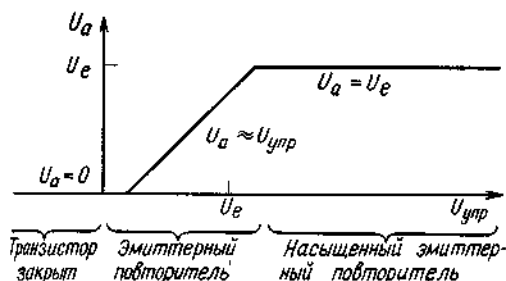


Рис. 17.11. Передаточная характеристика для положительных входных напряжений.

В этом режиме работы схема представляет собой насыщенный эмиттерный повторитель. Для управляющего напряжения, величина которого лежит в пределах от нуля до  $U_e$ , она работает как эмиттерный повторитель сигнала  $U_{упр}$ . Это обстоятельство иллюстрируется передаточной характеристикой коммутатора для положительных входных напряжений, представленной на рис. 17.11.

### Последовательно-параллельный коммутатор

Если совместить насыщенный эмиттерный повторитель (рис. 17.10) и параллельный коммутатор, представленный на рис. 17.9, получится последовательно-параллельный коммутатор, имеющий в обоих рабочих состояниях малое напряжение смещения. Недостатком его является необходимость наличия комплементарных управляющих сигналов. Более простое управление можно обеспечить, если применить изображенный на рис. 17.12 комплементарный эмиттерный повторитель, который работает в режиме насыщения в обоих направлениях. Для этого необходимо обеспечить выполнение условий

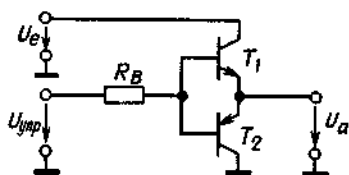


Рис. 17.12. Последовательно-параллельный коммутатор.

$U_{упр. макс} > U_e$  и  $U_{упр. мин} < 0$ . Благодаря низкому выходному сопротивлению в обоих режимах схема реализует высокую скорость коммутации выходного напряжения между значениями 0 В и  $U_e$ .

## 17.3. АНАЛОГОВЫЕ КОММУТАТОРЫ НА БАЗЕ ОПЕРАЦИОННЫХ УСИЛИТЕЛЕЙ

### 17.3.1. КОММУТАТОР С УЛУЧШЕННЫМИ ХАРАКТЕРИСТИКАМИ НА БАЗЕ ПОЛЕВОГО ТРАНЗИСТОРА

Сравнение схем, приведенных в предыдущих разделах, показывает, что коммутаторы на полевых транзисторах являются единственными коммутаторами, у которых отсутствует остаточное напряжение при  $I = 0$ . Благодаря этому они особенно подходят для использования в качестве прецизионных коммутаторов. Их существенным недостатком является относительно большая величина выходного сопротивления. Эта величина может быть уменьшена путем последующего включения следящего усилителя. Использование такого усилителя обеспечивает и другие эксплуатационные преимущества. Схема включения усилителя представлена на рис. 17.13. Полевой транзистор, выполняющий роль последовательного коммутатора, подключен к входу операционного усилителя в инвертирующем включении. При этом потенциал истока полевого транзистора практически равен нулю. Величина ограничивающего сопротивления  $R_1$  рассчитывается так, чтобы падение напряжения на открытом транзисторе было незначительным. В таком режиме работы транзистора будет соблюдаться условие  $V_D \approx V_S \approx 0$ , и полевой транзистор при  $U_{упр} = 0$  окажется открытым независимо от величины входного напряжения.

Если этот транзистор закрыть, потенциал его стока  $V_D$  возрастет. В зависимости от знака входного напряжения откроется диод  $D_1$  или  $D_2$ . Величина потенциала на транзисторе  $V_D$  будет в пределах  $\pm 0,6$  В. Отрицательное управляющее напряжение, запирающее полевой транзистор, должно

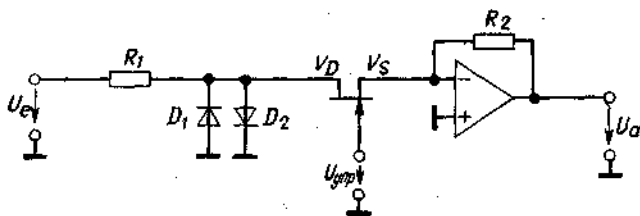


Рис. 17.13. Коммутатор на полевом транзисторе с операционным усилителем.

$$U_a = \begin{cases} 0 & \text{при } U_{упр} < U_p - 0,6 \text{ В,} \\ -U_e R_2 / (R_1 + R_{DS\text{откр}}) & \text{при } U_{упр} = 0. \end{cases}$$

по абсолютной величине лишь незначительно превышать величину порогового напряжения  $U_p$ . Благодаря этому передаваемые на выход схемы через проходную емкость транзистора импульсы управляющего напряжения оказываются достаточно малыми.

Так как величины падения напряжения на полевом транзисторе в обоих его состояниях невелики, то при соответствующем выборе  $R_1$  можно коммутировать входные сигналы практически любой амплитуды.

К суммирующей точке операционного усилителя можно подключить еще несколько идентичных коммутаторов на полевых транзисторах; при этом получается аналоговый мультиплексор.

### 17.3.2. КОММУТАТОР НА ПОЛЕВОМ ТРАНЗИСТОРЕ С ПЕРЕМЕННОЙ ЗНАКА ВЫХОДНОГО НАПРЯЖЕНИЯ

Как показано на рис. 17.14, можно осуществить такую комбинацию коммутатора на полевом транзисторе с операционным усилителем, что выходное напряжение будет коммутироваться не от нуля до  $U_e$ , как обычно, а от  $-U_e$  до  $+U_e$ . Схема комму-

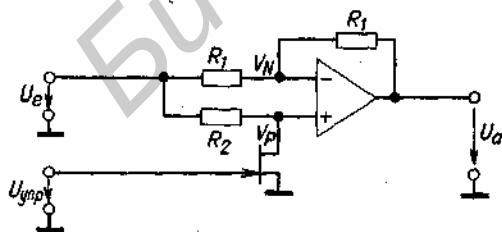


Рис. 17.14. Коммутатор на полевом транзисторе со сменой знака выходного напряжения.

$$U_a = \begin{cases} U_e & \text{при } U_{упр} < U_{e\text{мин}} + U_p, \\ -U_e & \text{при } U_{упр} = 0. \end{cases}$$

татора основана на рассмотренной в разд. 11.5 схеме со сменой знака коэффициента усиления для случая  $n = 1$ . При этом потенциометр  $R_2$  заменяется постоянным резистором  $R_2$  и полевым транзистором.

Если  $U_{упр} = 0$ , то полевой транзистор открыт и схема работает как инвертирующий усилитель с выходным напряжением

$$U_a = -U_e.$$

Если установить управляющее напряжение отрицательным и превышающим по абсолютной величине максимальное отрицательное входное напряжение, то полевой транзистор окажется закрытым. Ток через резистор  $R_2$  будет равен нулю, и потенциал стока транзистора станет равным входному  $V_p = U_e$ . Потенциал инвертирующего входа операционного усилителя за счет действия отрицательной обратной связи также станет равным входному  $V_N = U_e$ . Вследствие этого через резистор  $R_1$  также не будет течь ток, т.е. получим

$$U_a = +U_e.$$

Приведенные соотношения выполняются при условии

$$r_{DS\text{откр}} \ll R_2 \ll R_{DS\text{закр}}.$$

### 17.3.3. КОММУТАТОР НА БАЗЕ ДИФФЕРЕНЦИАЛЬНОГО УСИЛИТЕЛЯ

На рис. 11.40 было показано применение дифференциального усилителя в качестве мультиплексора. Он может использоваться в качестве аналогового коммутатора, если иметь в виду, что коммутирование входного напряжения равнозначно логическому умножению на нуль или единицу. Для осуществления этого эмиттерный ток дифференциального усилителя, изображен-

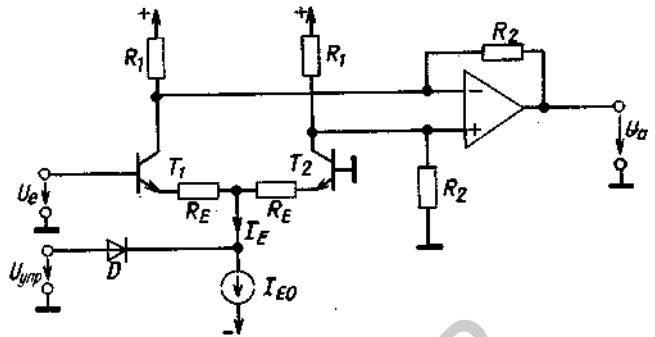


Рис. 17.15. Дифференциальный усилитель в качестве коммутатора.

$$U_a = \begin{cases} 0 & \text{при } U_{упр} > U_{e \text{ макс.}} \\ S' R_2 U_e & \text{при } U_{упр} < -I_{E0} R_E. \end{cases}$$

ного на рис. 17.15, коммутируют с помощью диода  $D$  от нулевого значения до величины  $I_{E0}$ .

Операционный усилитель преобразует разность коллекторных токов транзисторов в выходное напряжение согласно формуле

$$U_a = R_2 (I_{C1} - I_{C2}). \quad (17.1)$$

Если управляющее напряжение становится положительным, диод  $D$  открывается, а транзисторы  $T_1$  и  $T_2$  закрываются. При этом  $I_{C2} = I_{C1}$ , а выходное напряжение  $U_a = 0$ .

Если закрыть диод  $D$  отрицательным управляющим напряжением, то общий ток эмиттеров транзисторов станет равным

$I_E = I_{E0}$ . Величины коллекторных токов составят

$$\begin{aligned} I_{C1} &= \frac{1}{2} (I_{E0} + S' U_e), \\ I_{C2} &= \frac{1}{2} (I_{E0} - S' U_e), \end{aligned} \quad (17.2)$$

где  $S' = 1/(R_E + 1/S)$  — крутизна входного каскада. В соответствии с выражением (17.1) для величины выходного напряжения получим

$$U_a = S' R_2 U_e. \quad (17.3)$$

Путем параллельного соединения двух дифференциальных усилителей (рис. 17.16) можно получить универсальную схему коммутатора. Эмиттерный ток  $I_{E0}$  переключается с помощью транзисторов  $T_5$  и

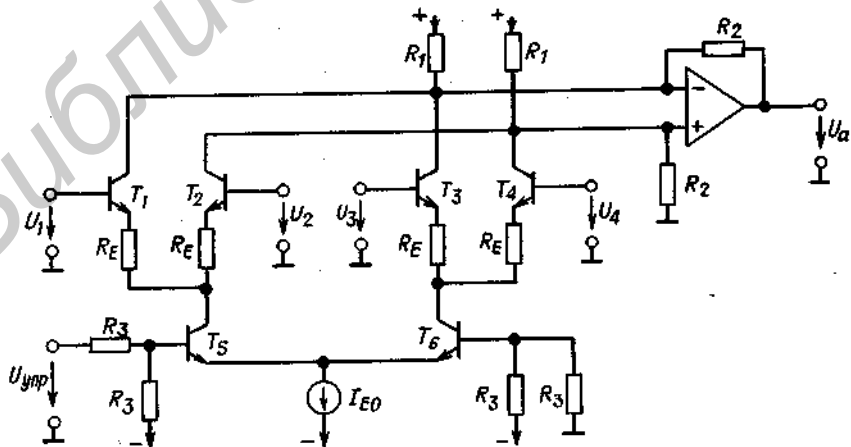


Рис. 17.16. Широкодиапазонный мультиплексор.

$$U_a = \begin{cases} S' R_2 (U_1 - U_2) & \text{при } U_{упр} \approx 1 \text{ В.} \\ S' R_2 (U_3 - U_4) & \text{при } U_{упр} \approx -1 \text{ В.} \end{cases}$$

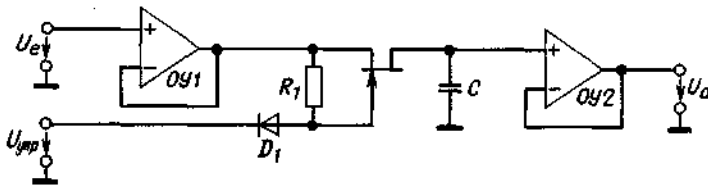


Рис. 17.17. Аналоговый коммутатор с памятью на базе двух следящих усилителей.

$$U_a = \begin{cases} U_e & \text{при } U_{упр} > U_{e \text{ макс.}} \\ \text{const} & \text{при } U_{упр} < U_{e \text{ мин.}} + U_{\tau} \end{cases}$$

$T_6$  с одного дифференциального усилителя на другой. Благодаря этому при коммутации на коллекторы транзисторов  $T_1 - T_4$  не проходит синфазный импульс, вызываемый скачком управляющего напряжения, как это имело место в предыдущих схемах. Соотношения для выходного напряжения аналогичны соответствующим выражениям для предыдущей схемы:

$$U_a = \begin{cases} S'R_2(U_1 - U_2) & \text{для } U_{упр} \approx 1 \text{ В,} \\ S'R_2(U_3 - U_4) & \text{для } U_{упр} \approx -1 \text{ В.} \end{cases} \quad (17.4)$$

Таким образом, рассматриваемая цепь позволяет коммутировать два входных напряжения  $U_{e1} = U_1 - U_2$  и  $U_{e2} = U_3 - U_4$ . Соединив соответствующим образом входы схемы, например  $U_3 = U_2$  и  $U_4 = U_1$ , получим  $U_{e2} = -U_{e1}$ , т.е. при таком соединении входов образуется схема переключателя полярности.

Соответствующим выбором параметров можно расширить полосу рабочих частот схемы до 100 МГц. Такая схема может применяться в устройствах передачи данных в качестве модулятора, демодулятора или фазового детектора, а также в широкодиапазонных осциллографах в качестве коммутатора каналов.

## 17.4. АНАЛОГОВЫЕ КОММУТАТОРЫ С ПАМЯТЬЮ

Выходное напряжение аналогового коммутатора с памятью в состоянии «включено», как и в обычных схемах аналоговых коммутаторов, должно быть точно равно входному. В выключенном состоянии оно должно оставаться таким, каким было в момент выключения. Для этого, как показано на рис. 17.17, можно использовать конденсатор, заряжаемый через последовательный коммутатор до величины входного напряжения  $U_e$ . При закрытии транзистора коммутатора напря-

жение на конденсаторе останется неизменным, если будет отсутствовать разрядный ток. Поэтому на входе ОУ 2 должны быть полевые транзисторы.

Качество аналогового коммутатора с памятью характеризуется величиной дрейфа фиксируемого напряжения

$$\delta U_{\text{др}} / \delta t = I_{\text{л}} C,$$

где  $I_{\text{л}}$  — ток разряда конденсатора. Он складывается из тока утечки конденсатора и коммутатора, а также из входного тока операционного усилителя ОУ 2.

При заданном токе утечки величину дрейфа фиксируемого напряжения можно уменьшить путем увеличения емкости  $C$ . Однако это ухудшает характеристики схемы в фазе считывания входного напряжения. Важнейшей характеристикой схемы в этом рабочем состоянии является время установки  $t_E$ . Оно определяет, как долго при самых неблагоприятных условиях длится процесс заряда конденсатора до величины входного напряжения с заданным уровнем допуска.

Усилитель ОУ 1 служит для уменьшения времени установки при высокоомном источнике входного сигнала. В зависимости от требуемой точности отслеживания входного напряжения для времени установки справедливо следующее соотношение:

$$t_E \approx r_{DS \text{ отпр}} C \cdot \begin{cases} 4,6 & \text{для точности } 1\% \\ 6,9 & \text{для точности } 0,1\% \end{cases}$$

Как следует из формулы, это время пропорционально емкости  $C$ . При больших значениях разности напряжений время  $t_E$  может почти втрое превышать значение, получаемое по вышеуказанной формуле, так как ток заряда конденсатора ограничивается выходным сопротивлением операционного усилителя или полевым транзистором.

Дополнительным источником погрешности является то, что из-за конечности емкости затвор-канал при запираании

транзистора от конденсатора отбирается некоторый заряд. Это обуславливает величину погрешности фиксации напряжения

$$\Delta U_a = (C_{GD}/C)\Delta U_{упр}$$

Так как  $C_{GD}$  составляет несколько пикофарад, величина запоминающей емкости должна быть не менее 1 нФ, чтобы точность была около 0,1%. Лучшие соотношения обеспечивает схема коммутатора, построенного на основе диодного моста, (рис. 17.5), так как вследствие симметрии управляющих сигналов емкостное влияние диодов коммутатора взаимно компенсируется. В этой схеме можно использовать значительно меньшие величины запоминающей емкости, а время установки может быть снижено с 500 нс (для схемы на полевом транзисторе) до 20 нс.

Другой важной характеристикой аналоговых коммутаторов с памятью является время запаздывания  $t_A$ . Оно определяется как время задержки между моментом снятия управляющего напряжения и фактическим запирающим последовательного коммутатора. Эта задержка подтверждена значительными флуктуациям, которые называются ошибкой запаздывания  $\Delta t_A$ . Из-за наличия этой составляющей момент фиксации напряжения оказывается неопределенным. В схеме, представленной на рис. 17.17, уровень управляющего напряжения, при котором происходит запирающее коммутатора, зависит от мгновенного значения входного напряжения. Так как скорость нарастания управляющего напряжения конечна, при измерении получаются различные значения времени запаздывания, которые можно характеризовать систематической ошибкой запаздывания. Она будет тем меньше, чем круче фронты импульсов управляющего напряжения.

Как уже отмечалось, операционный

усилитель ОУ 2 должен иметь на входе полевые транзисторы. Влияние его напряжения смещения может быть сведено к нулю, если ввести, как показано на рис. 17.18, общую отрицательную обратную связь, охватывающую всю схему - с выхода усилителя ОУ 2 на вход усилителя ОУ 1.

Когда коммутатор находится в состоянии «включено», потенциал выхода  $V_1$  операционного усилителя ОУ 1 устанавливается таким, что  $U_a = U_e$ . При этом напряжение смещения, возникающее из-за наличия коммутатора и операционного усилителя ОУ 2, сводится к нулю. Диоды  $D_2$  и  $D_3$  в этом состоянии схемы заперты, так как падение напряжения на них  $V_1 - U_e$ , равное указанному напряжению смещения, достаточно мало.

При запирающем транзистора коммутатора выходное напряжение остается неизменным. Резистор  $R_2$  и диоды  $D_2$  и  $D_3$  предотвращают насыщение операционного усилителя ОУ 1 в этом состоянии схемы. Эта цепь необходима для того, чтобы нормировать время  $t_E$  при включении коммутатора.

Рассмотренная схема выпускается в монолитном интегральном исполнении фирмой National под названием LF 398. Она имеет следующие основные параметры (при величине запоминающей емкости  $C = 10$  нФ):

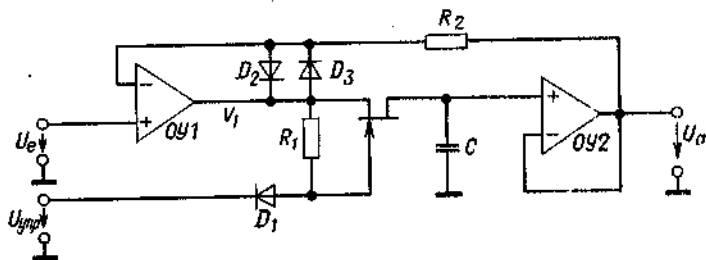
- дрейф фиксируемого напряжения 3 мВ/с
- время установки (для точности 1%) 20 мкс
- статическая ошибка  $\Delta U_a$  равна 1 мВ.

*Аналоговый коммутатор с памятью, выполненный на базе интегратора*

Вместо конденсатора, один вывод которого заземлен, и следящего усилителя в качестве схемы запоминания аналоговой ве-

Рис. 17.18. Аналоговый коммутатор с отрицательной обратной связью.

$$U_a = \begin{cases} U_e & \text{при } U_{упр} > U_{e \text{ макс.}} \\ \text{const} & \text{при } U_{упр} < U_{e \text{ мин.}} + U_e \end{cases}$$



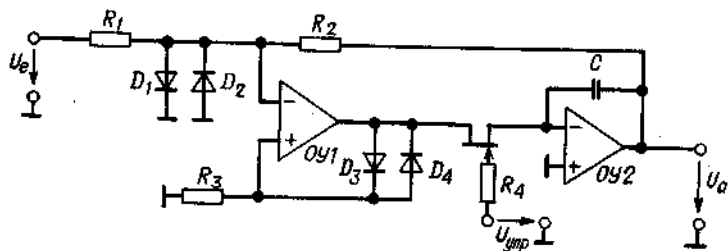


Рис. 17.19. Аналоговый коммутатор с интегратором в качестве элемента памяти.

$$U_a = \begin{cases} -(R_2/R_1) U_e & \text{при } U_{упр} = 0, \\ \text{const} & \text{при } U_{упр} < U_p - 1,2 \text{ В.} \end{cases}$$

личины напряжения можно использовать интегратор. Реализация такой возможности представлена на рис. 17.19. В этой схеме, как и на рис. 17.13, последовательный коммутатор подключается к суммирующей точке операционного усилителя, поэтому управление коммутатором может быть упрощено. Так как напряжение на полевом транзисторе ограничено диодами на уровне  $\pm 1,2$  В, величина управляющего напряжения коммутатора практически не зависит от входного напряжения. Это уменьшает ошибку запаздывания схемы коммутатора.

Когда коммутатор находится в состоянии «включено», выходное напряжение операционного усилителя устанавливается на уровне

$$U_a = -(R_2/R_1) U_e.$$

Операционный усилитель ОУ 1, как и в предыдущих схемах, сокращает время установки  $t_E$  и сводит к нулю напряжение смещения усилителя ОУ 2.

## 17.5. КОМПАРАТОРЫ

В описанных выше схемах в зависимости от характера управляющего сигнала осуществлялась коммутация входного сигнала или запоминание последнего. Еще одну разновидность аналоговых коммутато-

ров представляют компараторы. Они осуществляют переключение уровня выходного напряжения, когда непрерывно изменяющийся во времени входной сигнал становится выше или ниже определенного уровня.

### 17.5.1. ПРОСТЕЙШАЯ СХЕМА КОМПАРАТОРА

Если включить операционный усилитель без обратной связи, как показано на рис. 17.20, то он будет представлять собой компаратор. Его выходное напряжение составляет

$$U_a = \begin{cases} U_{a\text{макс}} & \text{для } U_1 > U_2, \\ U_{a\text{мин}} & \text{для } U_1 < U_2. \end{cases}$$

Передающая характеристика такого компаратора изображена на рис. 17.21. Благодаря высокому коэффициенту усиления схема переключается при очень малой величине разности напряжений  $U_1 - U_2$ , поэтому она пригодна для сравнения двух напряжений с высокой точностью.

При смене знака разности входных потенциалов выходное напряжение не может мгновенно перейти из одного уровня насыщения к другому, так как величина скорости нарастания операционного усилителя ограничена. Для стандартного частотно-

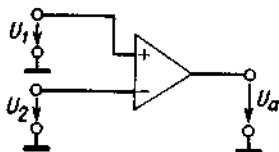


Рис. 17.20. Компаратор.

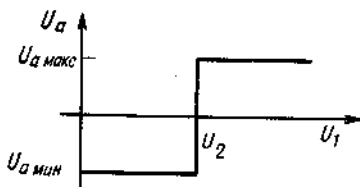


Рис. 17.21. Передаточная характеристика компаратора.

скорректированного операционного усилителя она составляет около 1 В/мкс. Переход с уровня  $-12$  В на уровень  $+12$  В длится, таким образом, 24 мкс. Вследствие конечного времени восстановления операционного усилителя при его выходе из состояния насыщения задержка переключения компаратора еще увеличивается.

Так как в рассматриваемой схеме операционный усилитель не охвачен обратной связью и не нуждается в частотной коррекции, скорость нарастания увеличивается и время восстановления уменьшается по меньшей мере в 20 раз.

Существенно меньших значений времени задержки можно добиться, если использовать специализированные ИС-компараторы. Они предназначены для работы без обратной связи и имеют особо малые значения времени восстановления. Коэффициент усиления, а следовательно, и точность установки порога срабатывания этих ИС несколько меньше, чем у стандартных операционных усилителей. Выход такого усилителя связан, как правило, со встроенным преобразователем уровня сигнала, благодаря которому такой компаратор может непосредственно соединяться со входами цифровых схем. Компаратор ИС LM 339 фирмы National имеет, например, выход с открытым коллектором, а его время задержки составляет около 500 нс. Компаратор ИС NE 521 фирмы Signetics имеет стандартный TTL-выход и время задержки около 8 нс. Особенно низкое время задержки, составляющее около 5 нс, у компаратора Am 685 фирмы Advanced Micro Devices со стандартным ЭСЛ-выходом.

Описанные компараторы имеют ограниченный диапазон входных напряжений. Если требуется сравнивать большие величины входных напряжений, можно воспользоваться схемой, приведенной на рис. 17.22. Компаратор срабатывает при

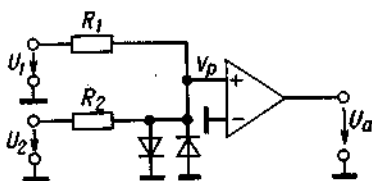


Рис. 17.22. Суммирующий компаратор.

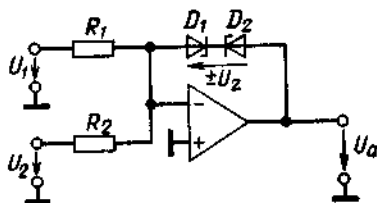


Рис. 17.23. Операционный усилитель в качестве компаратора с прецизионным выходным напряжением.

переходе величины  $V_p$  через нуль. При этом

$$U_1/R_1 = -U_2/R_2.$$

Таким образом, сравниваемые напряжения должны иметь противоположные знаки. Эту схему можно функционально расширить, если к  $P$ -входу компаратора подключить еще несколько резисторов. При этом компаратор будет срабатывать, когда приведенная к  $P$ -входу алгебраическая сумма входных напряжений будет больше или меньше нуля. Благодаря включению диодов напряжение на  $P$ -входе компаратора не может превысить  $\pm 0,6$  В.

### 17.5.2. КОМПАРАТОР С ПРЕЦИЗИОННЫМ ВЫХОДНЫМ НАПРЯЖЕНИЕМ

Для многих случаев применения необходимы компараторы, выходное напряжение которых принимает два фиксированных с высокой точностью значения  $U_{\min}$  и  $U_{\max}$ . Наиболее точный и простой способ выполнения этого условия состоит в применении аналогового коммутатора, управляемого входным напряжением обычного компаратора.

При низких частотах переключения эта задача может быть также решена соответствующим включением частотно-скорректированного операционного усилителя (рис. 17.23). Схема представляет собой разновидность компаратора, изображенного на рис. 17.22. Когда выходное напряжение достигает значения  $\pm (U_Z + 0,6$  В), операционный усилитель оказывается охваченным отрицательной обратной связью через цепочку стабилитронов. При этом дальнейший рост выходного напряжения



прекращается. Кроме того, так как операционный усилитель не насыщается, из общего времени задержки срабатывания исключается время восстановления усилителя.

### 17.5.3. ДВУХПОРОГОВЫЙ КОМПАРАТОР

Двухпороговый компаратор фиксирует, находится ли входное напряжение между двумя заданными пороговыми напряжениями или вне этого диапазона. Для реализации такой функции выходные сигналы двух компараторов необходимо подвергнуть, как показано на рис. 17.24, операции логического умножения. Для такой цели лучше всего подходит компаратор типа IC NE 521, так как эта ИС имеет в одном корпусе кроме двух идентичных компараторов с преобразователями уровня сигнала еще два логических элемента И-НЕ. Как показано на рис. 17.25, на выходе логического элемента единичный уровень сигнала будет иметь место тогда, когда

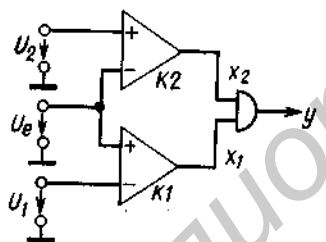


Рис. 17.24. Двухпороговый компаратор.

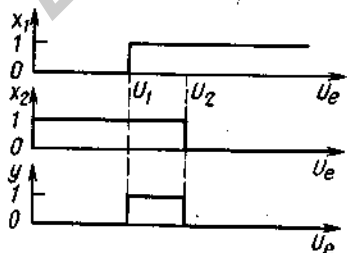


Рис. 17.25. Временная диаграмма работы двухпорогового компаратора.

выполняется условие

$$U_1 < U_e < U_2,$$

так как в этом случае на выходах обоих компараторов будут единичные логические уровни.

### 17.6. ТРИГГЕР ШМИТТА

Триггер Шмитта функционально является компаратором, уровни включения и выключения которого не совпадают, как у обычного компаратора, а различаются на величину, называемую гистерезисом переключения  $\Delta U_e$ . Подобные схемы, выполненные на двух транзисторах, уже были описаны в гл. 8. В данном разделе рассматривается несколько примеров использования интегральных компараторов в качестве триггера Шмитта.

#### 17.6.1. ИНВЕРТИРУЮЩИЙ ТРИГГЕР ШМИТТА

В схеме триггера Шмитта, представленной на рис. 17.26, гистерезис переключения достигается тем, что компаратор охватывается положительной обратной связью через делитель напряжения  $R_1, R_2$ . Если к N-входу приложено большое отрицательное напряжение  $U_e$ , то выходное напряжение компаратора составит  $U_a = U_{a \max}$ . На P-

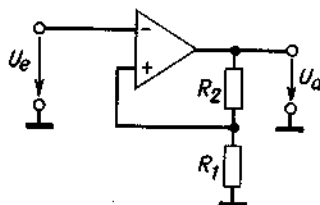


Рис. 17.26. Инвертирующий триггер Шмитта.

Нижний порог срабатывания:  $U_{e \text{ вкл}} = \frac{R_1}{R_1 + R_2} U_{a \text{ мин}}$

Верхний порог срабатывания:  $U_{e \text{ выкл}} = \frac{R_1}{R_1 + R_2} U_{a \text{ макс}}$

Гистерезис переключения:  $\Delta U_e = \frac{R_1}{R_1 + R_2} (U_{a \text{ макс}} - U_{a \text{ мин}})$

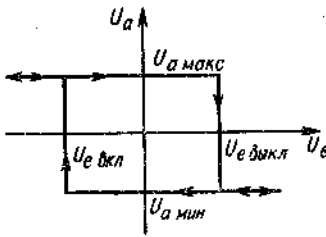


Рис. 17.27. Передаточная характеристика инвертирующего триггера Шмитта.

входе потенциал будет составлять

$$V_{P\text{макс}} = \frac{R_1}{R_1 + R_2} U_{a\text{макс}}$$

При повышении входного напряжения  $U_e$  величина выходного напряжения  $U_a$  сначала не меняется. Но как только  $U_e$  достигает значения  $U_{P\text{макс}}$ , выходное напряжение начинает падать, а вместе с ним снижается и потенциал на  $P$ -входе  $V_P$ . Благодаря действию этой положительной обратной связи  $U_a$  скачком падает до величины  $U_{a\text{мин}}$ , а потенциал  $V_P$  принимает значение

$$V_{P\text{мин}} = \frac{R_1}{R_1 + R_2} U_{a\text{мин}}$$

Разность напряжений между входами будет достаточно большой отрицательной величиной, и достигнутое состояние — стабильным. Теперь выходное напряжение изменится опять до значения  $U_{a\text{макс}}$  только тогда, когда входное напряжение  $U_e$  достигнет значения  $V_{P\text{мин}}$ . Передаточная характеристика, соответствующая такой схеме триггера Шмитта, представлена на рис. 17.27.

Для того чтобы схема имела два устойчивых состояния, т.е. была бистабильной, необходимо, чтобы коэффициент петлевого

усиления  $g$  схемы удовлетворял условию

$$g = \frac{A_D R_1}{R_1 + R_2} > 1.$$

Рис. 17.28 иллюстрирует одну из важнейших областей применения триггера Шмитта. Он используется для преобразования входного напряжения произвольной формы в прямоугольное напряжение с заданным временем установления, не зависящим от формы входного напряжения.

### 17.6.2. НЕИНВЕРТИРУЮЩИЙ ТРИГГЕР ШМИТТА

Если в компараторе, изображенном на рис. 17.22, один из двух входов подключить к выходу, то получится показанная на рис. 17.29 схема неинвертирующего триггера Шмитта, передаточная характеристика которого представлена на рис. 17.30.

При приложении ко входу этой схемы большого положительного напряжения  $U_e$  выходное напряжение компаратора составит  $U_a = U_{a\text{макс}}$ . Если  $U_e$  станет уменьшаться, то сначала, пока потенциал  $P$ -входа  $V_P$  не достигнет нулевого значения, выходное напряжение  $U_a$  изменяться не будет. Когда входное напряжение достигнет значения

$$U_{e\text{выкл}} = - (R_1/R_2) U_{a\text{макс}},$$

$V_P$  станет равным нулю и выходное напряжение скачком упадет до уровня  $U_{a\text{мин}}$ . Процесс опрокидывания схемы, инициированный входным напряжением, зависит только от параметров цепи обратной связи, осуществляемой через резистор  $R_2$ . Достигнутое состояние сохраняется, пока

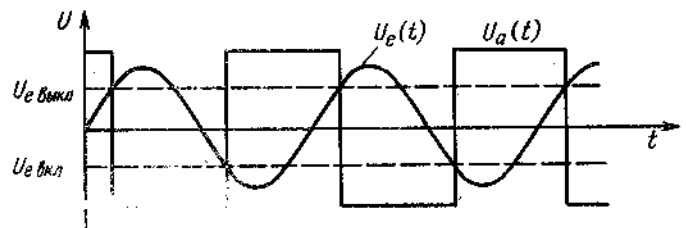


Рис. 17.28. Диаграмма работы инвертирующего триггера Шмитта.

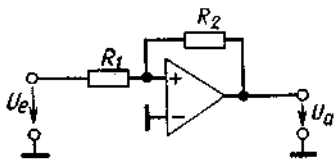


Рис. 17.29. Неинвертирующий триггер Шмитта.

Нижний порог срабатывания:  $U_{e\text{вкл}} = -(R_1/R_2)U_{a\text{мин}}$   
 Верхний порог срабатывания:  $U_{e\text{выкл}} = -(R_1/R_2)U_{a\text{макс}}$   
 Гистерезис переключения:  $\Delta U_e = (R_1/R_2)(U_{a\text{макс}} - U_{a\text{мин}})$

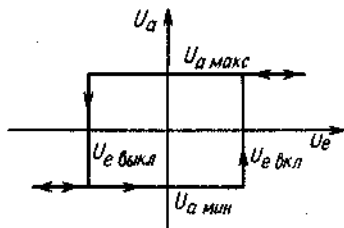
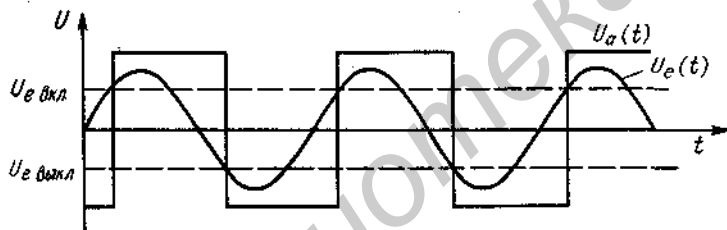


Рис. 17.30. Передаточная характеристика неинвертирующего триггера Шмитта.



входное напряжение  $U_e$  не превысит значения

$$U_{e\text{вкл}} = -(R_1/R_2)U_{a\text{мин}}$$

На рис. 17.31 показана временная диаграмма выходного напряжения неинвертирующего триггера Шмитта при синусоидальном входном сигнале. Так как в момент переключения компаратора выполняется условие  $V_p = 0$ , выражения для уровней срабатывания триггера Шмитта аналогичны соответствующим формулам, характеризующим схему инвертирующего усилителя.

По аналогии с реализацией аналогового сумматора на базе инвертирующего усилителя можно выполнить суммирующий триггер Шмитта. Для этого к  $P$ -входу усилителя подключают дополнительные

резисторы, через которые подводятся другие входные напряжения. На рис. 17.32 показана реализация такого способа выполнения суммирующего триггера Шмитта. Изменяя напряжение  $U_2$ , можно сдвигать уровни срабатывания схемы для входного напряжения  $U_1$ . Гистерезис переключения при этом не меняется.

### 17.6.3. ПРЕЦИЗИОННЫЙ ТРИГГЕР ШМИТТА

В описанных выше схемах уровни срабатывания триггера Шмитта не являются прецизионными, как, например, у схем компараторов на базе операционных усилителей. Высокой точности установки уровней срабатывания можно достичь, если, как показано на рис. 17.33, построить триггер Шмитта на базе компаратора, связанного с аналоговым коммутатором. Вы-

ходное напряжение аналогового коммутатора в зависимости от состояния компаратора принимает одно из двух заданных значений  $U_1$  или  $U_2$ . Вследствие наличия положительной обратной связи, осуществляемой через делитель напряжения  $R_1, R_2$ , для уровней напряжения переключения

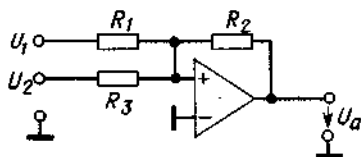


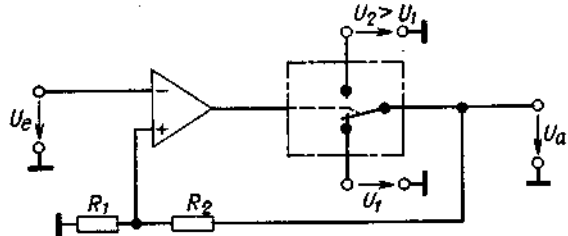
Рис. 17.32. Суммирующий триггер Шмитта.

Нижний порог срабатывания:  $U_{1\text{вкл}} = -(R_1/R_2)U_{a\text{мин}} - (R_1/R_3)U_2$   
 Верхний порог срабатывания:  $U_{1\text{выкл}} = -(R_1/R_2)U_{a\text{макс}} - (R_1/R_3)U_2$

Рис. 17.33. Прецизионный триггер Шмитта с аналоговым коммутатором.

Нижний порог срабатывания:  $U_{e\text{вкл}} = \frac{R_1}{R_1 + R_2} U_1$ .

Верхний порог срабатывания:  $U_{e\text{выкл}} = \frac{R_1}{R_1 + R_2} U_2$ .



триггера Шмитта получены следующие значения:

$$U_{e\text{выкл}} = \frac{R_1}{R_1 + R_2} U_2, \quad U_{e\text{вкл}} = \frac{R_1}{R_1 + R_2} U_1.$$

В отличие от схемы триггера Шмитта, изображенной на рис. 17.26, уровни напряжения переключения в данной схеме не зависят от граничных уровней выходного напряжения операционного усилителя.

Аналогичную прецизионную схему можно также выполнить на основе неинвертирующего триггера Шмитта, в которой, как показано на рис. 17.29, N-вход подключен к общей точке, а входной сигнал подан на резистор  $R_1$ .

Часто требуется обеспечить высокую точность уровней переключения схемы, причем к выходному напряжению триггера Шмитта такие требования не предъявляются. В этом случае аналоговые коммутаторы не требуются. Схема такого триггера Шмитта представлена на рис. 17.34. Операционный усилитель включен в цепь суммирующего триггера Шмитта. Два подключенных к его входам компаратора ОУ 1

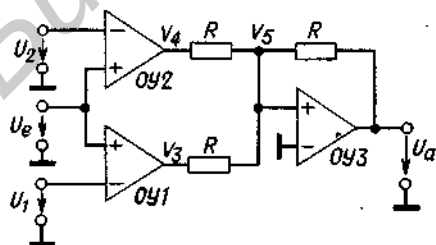


Рис. 17.34. Прецизионный триггер Шмитта с двумя компараторами

Верхний порог срабатывания:  $U_{e\text{вкл}} = \text{Max}(U_1, U_2)$ .  
Нижний порог срабатывания:  $U_{e\text{выкл}} = \text{Min}(U_1, U_2)$ .

и ОУ 2 служат для точного задания порогов срабатывания схемы.

Если входное напряжение превышает оба порога срабатывания схемы  $U_1$  и  $U_2$ , то  $U_a = U_{a\text{макс}}$ . Если входное напряжение становится ниже верхнего порога срабатывания, величина выходного напряжения  $U_a$  не изменится, так как в этом случае один из двух выходных потенциалов компараторов  $V_3$  и  $V_4$  имеет величину  $U_{a\text{макс}}$ , а другой  $U_{a\text{мин}}$ . При этом потенциал на P-входе ОУ 3 составит  $V_5 \approx \frac{1}{3} U_{a\text{макс}} > 0$ . Потенциал  $V_5$  будет отрицательным только тогда, когда входное напряжение станет ниже нижнего порога срабатывания схемы. В этот момент выходное напряжение изменится от уровня  $U_{a\text{макс}}$  к уровню  $U_{a\text{мин}}$ . Таким образом, триггер Шмитта выключается, когда входное напряжение становится ниже нижнего порога срабатывания, и включается, когда оно становится выше верхнего порога срабатывания. Временная диаграмма напряжений, изображенная на рис. 17.35, иллюстрирует работу схемы.

Если в качестве компараторов использовать операционные усилители со схемами преобразования уровня сигналов, то

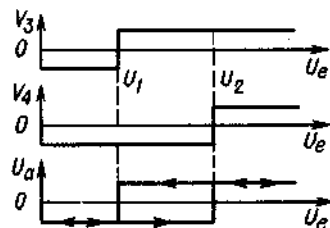


Рис. 17.35. Диаграмма работы триггера Шмитта.

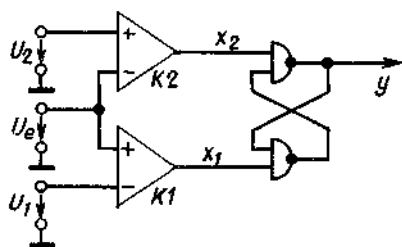


Рис. 17.36. Прецизионный триггер Шмитта с RS-триггером.

Верхний порог срабатывания:  $U_{e\text{вкл}} = U_2$   
 Нижний порог срабатывания:  $U_{e\text{выкл}} = U_1$  } при  $U_2 > U_1$ .

как показано на рис. 17.36, вместо операционного усилителя ОУ 3 можно применить RS-триггер. Он устанавливается в единичное состояние, когда входное напряжение превышает верхний порог срабатывания схемы  $U_2 > U_1$ , и сбрасывается в нулевое состояние, когда напряжение становится ниже нижнего порога срабатывания  $U_1$ . Временная диаграмма работы схемы представлена на рис. 17.37.

Уже упоминавшаяся в этой главе инте-

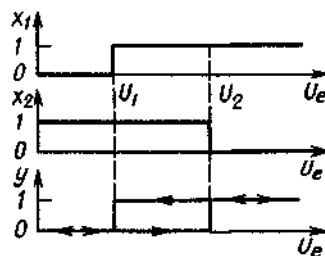


Рис. 17.37. Зависимость логических переменных от входного напряжения.

гральная микросхема NE 521 содержит в одном корпусе два компаратора, каждый из которых подключен ко входу логического элемента И-НЕ. Рассмотренную выше схему триггера Шмитта можно собрать на одной такой интегральной микросхеме. Для работы в низкочастотном диапазоне возможно еще одно схемное решение триггера Шмитта на базе ИС таймера 555, о котором более подробно будет идти речь в разд. 18.5.1.

## 18. Генераторы сигналов

Генераторами называются электронные схемы, формирующие переменное напряжение требуемой формы. Сначала в этой главе будут рассмотрены генераторы синусоидальных сигналов, а затем генераторы сигналов специальной формы, в частности генераторы треугольного и прямоугольного напряжения.

### 18.1. LC-ГЕНЕРАТОРЫ

Простейшим методом формирования синусоидальных колебаний является метод компенсации потерь в LC-колебательном контуре при помощи усилителя. Ниже будут рассмотрены основные вопросы техники получения незатухающих колебаний.

#### 18.1.1. УСЛОВИЯ ВОЗБУЖДЕНИЯ

На рис. 18.1 показана блок-схема генератора. Усилитель усиливает входной сигнал в  $A$  раз. При этом между выходным  $U_2$  и входным  $U_1$  напряжениями усилителя возникает паразитный фазовый сдвиг  $\alpha$ . К выходу усилителя подключены нагрузочное сопротивление  $R_v$  и схема частотно-зависимой обратной связи, которая может представлять собой, например, колебательный контур. При этом напряжение, используемое для осуществления обратной связи, составляет  $U_3 = k U_2$ . Обозначим фазовый сдвиг между напряжениями  $U_3$  и  $U_2$  символом  $\beta$ .

Для того чтобы определить, будет ли схема с замкнутой обратной связью генерировать переменное напряжение, нагрузим выход схемы обратной связи разомкнутого генератора на резистор с сопротивлением  $R_e$ , которое равно входному сопротивлению усилителя, и оценим величину выходного напряжения  $U_3$  при подаче на вход усилителя переменного напряжения

$U_1$ . Условием генерации замкнутой схемы является равенство выходного напряжения схемы обратной связи и входного напряжения усилителя. Это условие записывается следующим образом:

$$\underline{U}_1 = \underline{U}_3 = k A U_1.$$

Коэффициент петлевого усиления должен, таким образом, равняться

$$g = k A = 1. \quad (18.1)$$

Из этого соотношения следуют два условия:

$$|g| = |k| \cdot |A| = 1, \quad (18.2)$$

$$\alpha + \beta = 0; 2\pi, \dots \quad (18.3)$$

Соотношение (18.2) называется *условием баланса амплитуд*. Оно заключается в том, что схема генератора может возбуждаться только тогда, когда усилитель компенсирует потери в схеме обратной связи. Соотношение (18.3) называется *условием баланса фаз*. Оно означает, что колебания в замкнутой системе могут возбуждаться только тогда, когда фаза выходного напряжения схемы обратной связи и фаза входного напряжения усилителя совпадают.

Чтобы провести подробный анализ зависимостей частоты возбужденных колебаний и формы выходного напряжения генератора от его параметров, необходимо

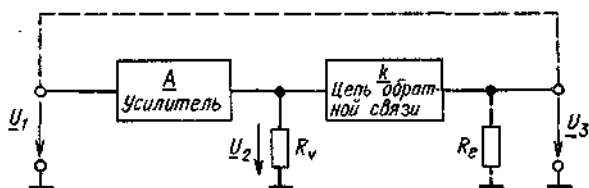


Рис. 18.1. Основная блок-схема генератора.

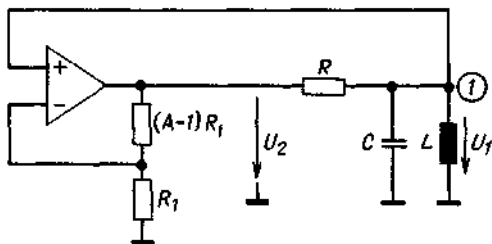


Рис. 18.2. Основная схема LC-генератора.

рассмотреть цепь обратной связи. Для этого в качестве примера приведем схему LC-генератора, изображенную на рис. 18.2.

Операционный усилитель, включенный по неинвертирующей схеме, усиливает входное напряжение  $U_1(t)$  в  $A$  раз. Так как подобный усилитель имеет низкоомный выход, то параллельный колебательный контур схемы обратной связи подключается к нему через резистор  $R$ . Для определения влияния параметров цепи обратной связи на входное напряжение применим для точки 1 схемы первый закон Кирхгофа; при этом получим

$$\frac{U_2 - U_1}{R} - C\dot{U}_1 - \frac{1}{L} \int U_1 dt = 0.$$

Так как  $U_2 = AU_1$ , уравнение примет вид

$$\ddot{U}_1 + \frac{1-A}{RC} \dot{U}_1 + \frac{1}{LC} U_1 = 0. \quad (18.4)$$

Это дифференциальное уравнение затухающих колебаний. Для краткости записи введем обозначения

$$\gamma = \frac{1-A}{2RC}, \quad \omega_0^2 = \frac{1}{LC}.$$

Тогда дифференциальное уравнение примет вид

$$\ddot{U}_1 + 2\gamma U_1 + \omega_0^2 U_1 = 0.$$

Это уравнение имеет следующее решение:

$$U_1(t) = U_0 e^{-\gamma t} \sin(\sqrt{\omega_0^2 - \gamma^2} t). \quad (18.5)$$

Различают три характерных случая:

1)  $\gamma > 0$ , т.е.  $A < 1$ .

Амплитуда выходного напряжения падает по экспоненциальному закону. Колебания затухающие.

2)  $\gamma = 0$ , т.е.  $A = 1$ .

Возникают синусоидальные колебания с частотой  $\omega_0 = 1/\sqrt{LC}$  и постоянной амплитудой.

3)  $\gamma < 0$ , т.е.  $A > 1$ .

Амплитуда выходного напряжения возрастает по экспоненциальному закону.

Условие (18.2), определяющее возникновение незатухающих колебаний, можно уточнить. При  $A = 1$  возникают синусоидальные колебания с постоянной амплитудой и частотой, равной

$$\omega = \omega_0 = 1/\sqrt{LC}.$$

При более слабой положительной обратной связи амплитуда колебаний выходного напряжения уменьшается, при более глубокой — растет. Самовозбуждение при включении питания возможно лишь при выполнении условия  $A > 1$ . При этом амплитуда выходного напряжения будет нарастать, пока усилитель не перегрузится. Из-за перегрузки (насыщения) усилителя величина  $A$  будет уменьшаться, пока не станет равной единице. При этом форма выходного сигнала будет отличаться от синусоиды. Если требуется синусоидальное выходное напряжение, необходимо осуществить регулировку коэффициента усиления таким образом, чтобы он стал равным единице, для обеспечения отсутствия перегрузки (насыщения) усилителя. На высоких частотах довольно легко можно реализовать колебательный контур с высокой добротностью. При этом напряжение на колебательном контуре даже при глубоком насыщении усилителя остается практически синусоидальным. Поэтому в схемах высокочастотных генераторов обычно не применяют специальных методов регулирования амплитуды выходного сигнала усилителя, а выходное напряжение снимают непосредственно с колебательного контура.

## 18.1.2. ГЕНЕРАТОР С ТРАНСФОРМАТОРНОЙ СВЯЗЬЮ (СХЕМА МАЙССНЕРА)

Особенностью генератора по схеме Майсснера является то, что обратная связь осуществляется при помощи трансформатора.

тора, первичная обмотка которого вместе с конденсатором образует колебательный контур, определяющий частоту генерации схемы. На рис. 18.3–18.5 представлены три разновидности генераторов с включением транзистора по схеме с общим эмиттером. Усиленное входное напряжение при резонансной частоте

$$\omega_0 = 1/\sqrt{LC}$$

имеет на коллекторе транзистора максимальную амплитуду и фазовый сдвиг  $180^\circ$ . Часть этого напряжения снимается со вторичной обмотки в качестве напряжения обратной связи. Для выполнения условия баланса фаз трансформатор должен осуществить поворот фазы сигнала на  $180^\circ$ . Если первичная и вторичная обмотки трансфор-

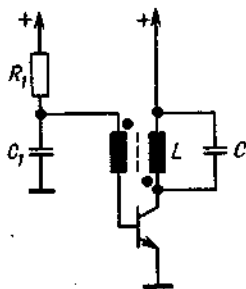


Рис. 18.3. Установка рабочей точки транзистора путем задания определенного тока базы.

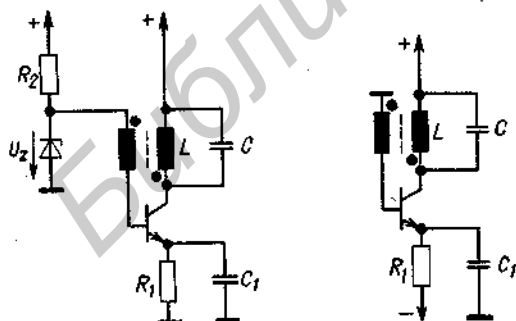


Рис. 18.4. Установка рабочей точки транзистора с помощью отрицательной обратной связи по току.

Рис. 18.5. Отрицательная обратная связь по току при отрицательном напряжении питания.

матора имеют одно направление намотки, то для инвертирования фазы необходимо вторичную обмотку включить встречно по отношению к первичной, т. е. конец вторичной обмотки, напряжение на котором синфазно с коллекторным напряжением, следует заземлить по переменному току. Точки около обозначений обмоток трансформатора на схеме указывают на выводы обмоток с синфазным напряжением. Коэффициент трансформации выбирают таким, чтобы на резонансной частоте коэффициент петлевого усиления схемы  $k_A$  был

существенно больше единицы. Благодаря этому сразу же после включения питания возбуждаются колебания, амплитуда которых экспоненциально нарастает до тех пор, пока каскад не станет перегружаться. Из-за перегрузки усредненный коэффициент усиления транзисторного каскада начнет снижаться до тех пор, пока величина  $|k_A|$  не станет равной единице. При этом амплитуда колебаний установится постоянной. Следует различать два вида перегрузки схемы: по входу и по выходу. Перегрузка по выходу наступает тогда, когда открывается переход коллектор-база транзистора. В схемах на рис. 18.3 и 18.5 она наступает тогда, когда потенциал коллектора транзистора становится отрицательным. Максимальная амплитуда колебаний при этом составляет  $\hat{U}_C = V^+$ . Максимальное напряжение на коллекторе транзистора, таким образом, будет  $U_{CE \text{ макс}} = 2V^+$ . На это следует обращать внимание при выборе транзистора. В схеме на рис. 18.4 максимальная амплитуда колебаний меньше, чем  $V^+$ , на величину напряжения стабилизации стабилитрона  $U_Z$ .

При большой глубине обратной связи может наступить перегрузка схемы по входу. Она возникает из-за того, что большие входные сигналы начинают детектироваться эмиттерным переходом транзистора. Конденсатор  $C_1$  начинает заряжаться, и транзистор вследствие этого открывается только положительной полуволной входного напряжения.

В схеме на рис. 18.3 конденсатор  $C_1$  даже при малой амплитуде колебаний быстро зарядится до такого отрицательного напряжения, при котором транзистор за-



прется и произойдет срыв генерации. Генератор возбуждается только тогда, когда потенциал базы с относительно большой постоянной времени цепи  $R_1 C_1$  вновь возрастет до  $+0,6$  В. На конденсаторе  $C_1$  при этом будет формироваться пилообразное напряжение. Такая схема называется генератором с самогашением или блокинг-генератором. Ранее она часто использовалась для получения пилообразного напряжения.

Чтобы избежать явления самогашения генератора, необходимо прежде всего уменьшить входную перегрузку схемы путем соответствующего выбора коэффициента трансформации. Кроме того, цепь постоянного базового смещения следует делать по возможности более низкоомной [18.1]. В схеме на рис. 18.3 это не представляется возможным, так как возникает недопустимо большой базовый ток, поэтому задание рабочей точки транзистора целесообразно выполнять с помощью обратной связи по току, как это сделано, например, в схемах на рис. 18.4 и 18.5.

### 18.1.3. ТРЕХТОЧЕЧНАЯ СХЕМА С ИНДУКТИВНОЙ ОБРАТНОЙ СВЯЗЬЮ (СХЕМА ХАРТЛИ)

Схема Хартли подобна схеме Майсснера. Отличие заключается только в том, что трансформатор заменен дросселем с отводом. Индуктивность этого дросселя вместе с емкостью параллельно включенного конденсатора определяет резонансную частоту возбуждения генератора.

На рис. 18.6 представлена схема Хартли на транзисторе в режиме с общим эмиттером. Через конденсатор  $C_2$  переменное напряжение подается на базу транзистора. Базовое напряжение по отношению к коллекторному имеет фазовый сдвиг  $180^\circ$ , так что эта обратная связь является положительной. Амплитуда напряжения обратной связи устанавливается соответствующим выбором положения отвода на дросселе. Ток покоя коллектора транзистора, как и в схеме Майсснера на рис. 18.5, определяется величиной сопротивления  $R_1$ .

В схеме Хартли на рис. 18.7 использо-

вано включение транзистора с общей базой, поэтому напряжение обратной связи, поступающее с дросселя  $L$  через конденсатор  $C_1$ , имеет ту же фазу, что и коллекторное напряжение. Если для задания смещения база-эмиттер используется сравнительно низкое напряжение питания, эмиттерный резистор  $R_1$  должен быть достаточно низкоомным, чтобы обеспечивалась необходимая величина коллекторного тока

$$I_C = \frac{|V^-| - 0,6 \text{ В}}{R_1}$$

Низкоомный эмиттерный резистор через конденсатор  $C_1$  нагружает колебательный контур, снижая его добротность. Вносимое затухание можно значительно снизить, если последовательно с  $R_1$  включить дроссель.

### 18.1.4. ТРЕХТОЧЕЧНАЯ СХЕМА С ЕМКОСТНОЙ ОБРАТНОЙ СВЯЗЬЮ (СХЕМА КОЛПИТЦА)

Особенностью схемы Колпитца является наличие емкостного делителя напряжения, который определяет коэффициент обратной связи по напряжению. Последовательно соединенные конденсаторы с дросселем  $L$  образуют колебательный контур, емкость которого равна

$$C = C_a C_b / (C_a + C_b)$$

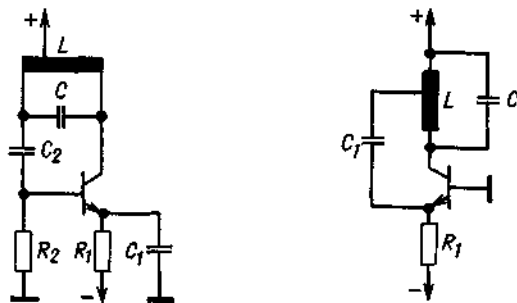


Рис. 18.6. Схема Хартли с включением транзистора с общим эмиттером.

Рис. 18.7. Схема Хартли с включением транзистора с общей базой.

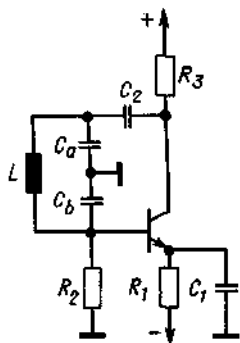


Рис. 18.8. Схема Колпитца с включением транзистора с общим эмиттером.

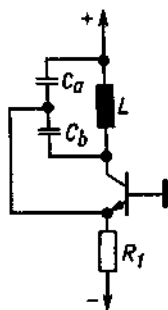


Рис. 18.9. Схема Колпитца с включением транзистора с общей базой.

Схема Колпитца на транзисторе, включенном в режиме с общим эмиттером (рис. 18.8), соответствует схеме Хартли на рис. 18.6. Она несколько сложнее, так как требует дополнительного резистора  $R_3$ , через который на транзистор подается положительное напряжение питания.

Существенно проще схема Колпитца с транзистором, включенным по схеме с общей базой (рис. 18.9). Она соответствует схеме Хартли, представленной на рис. 18.7.

### 18.1.5. LC-ГЕНЕРАТОР С ЭМИТТЕРНОЙ СВЯЗЬЮ

Простейшая схема генератора с эмиттерной связью, изображенная на рис. 18.10, выполняется на базе дифференциального усилителя. Так как напряжение на базе транзистора  $T_1$  синфазно напряжению на коллекторе транзистора  $T_2$ , то обратная

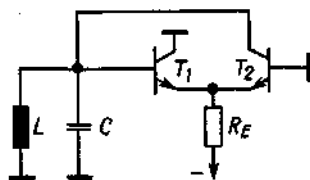


Рис. 18.10. Генератор с эмиттерными связями.

связь, возникающая при их непосредственном соединении, является положительной. Коэффициент петлевого усиления генератора пропорционален крутизне используемых транзисторов. Он может регулироваться в определенных границах путем изменения тока эмиттеров. Так как транзисторы работают при  $U_{CB} = 0$ , то амплитуда выходного сигнала не превышает величины порядка 0,5 В.

Усилитель для построения генератора с эмиттерной связью и оконечным каскадом с регулируемой амплитудой выходного сигнала выпускается в интегральном исполнении фирмой Motorola под названием MC 1648. Он может использоваться для генерации сигналов с частотой до 200 МГц.

### 18.1.6. ДВУХТАКТНЫЕ ГЕНЕРАТОРЫ

В усилителях мощности двухтактные схемы применялись для увеличения мощности усилителя и повышения коэффициента полезного действия. Для этих же целей они применяются и при построении схем генераторов. Схема, изображенная на рис. 18.11, построена на основе двух генераторов Майсснера. Транзисторы  $T_1$  и  $T_2$  в ней открываются попеременно.

Так как напряжение на базе одного из транзисторов синфазно напряжению на коллекторе другого, то нет необходимости для инвертирования фазы сигнала использовать вторичную обмотку трансформатора. Схема генератора показана на

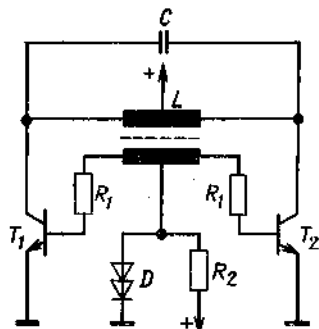


Рис. 18.11. Двухтактный генератор с индуктивной положительной обратной связью.

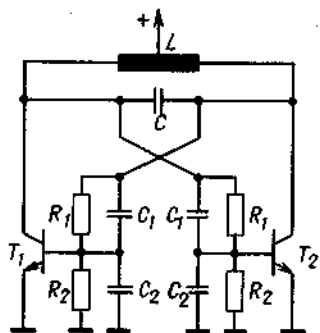


Рис. 18.12. Двухтактный автогенератор с емкостной положительной обратной связью.

рис. 18.12. Положительная обратная связь в этой схеме создается емкостным делителем напряжения на конденсаторах  $C_1$  и  $C_2$ . Включенные параллельно емкостному делителю омические делители напряжения служат для задания режима работы транзисторов.

Обе схемы наряду с большей мощностью сигнала имеют меньшие амплитуды высших гармоник выходного сигнала.

Двухтактный генератор может быть также достаточно просто выполнен путем подключения колебательного контура к схеме стабилизатора тока на биполярном транзисторе по схеме на рис. 4.27. Схема такого генератора представлена на рис. 18.13. Напряжение на колебательном контуре через цепь обратной связи, выполненную с использованием эмиттерного повторителя  $T_3$ , подается на эмиттеры транзисторов схем стабилизаторов тока. Так как колебательный контур в этой схеме демпфирован очень незначительно, то эта схема будет генерировать переменное напряжение с малой амплитудой высших гармоник сигнала. Резистор  $R_6$  служит для ограничения напряжения, подаваемого на колебательный контур, и обеспечивает малые нелинейные искажения даже при насыщении транзисторов стабилизаторов тока.

Делитель напряжения  $R_4, R_5$  определяет границы насыщения транзисторов и, следовательно, амплитуду выходного напряжения генератора. Резистор  $R_2$  определяет ток покоя стабилизатора. Если тре-

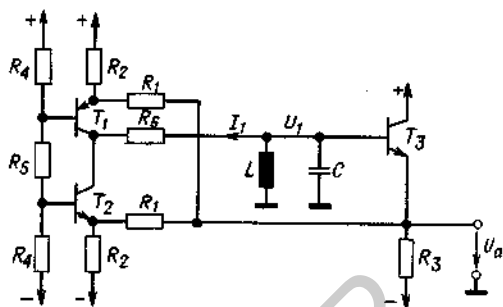


Рис. 18.13. Двухтактный генератор на базе управляемых стабилизаторов тока.

буется получить выходное напряжение с минимальной амплитудой высших гармоник, то величину сопротивления  $R_2$  следует выбрать достаточно большой, чтобы транзисторы  $T_1$  и  $T_2$  работали в режиме класса А. Резисторы  $R_1$  определяют глубину положительной обратной связи.

Эту схему можно рассматривать как цепь с отрицательным выходным сопротивлением, которое компенсирует затухания колебательного контура. Для определения этого сопротивления будем предполагать, что на колебательном контуре возникло приращение напряжения  $\Delta U_1$ . Оно определяет снижение коллекторного тока транзистора  $T_2$  на величину  $\Delta U_1/R_1$  и точно такое же увеличение коллекторного тока транзистора  $T_1$ . При этом ток  $I_1$  уменьшится на величину, равную  $2\Delta U_1/R_1$ . Таким образом, к колебательному контуру оказывается параллельно подключенным резистор с сопротивлением, равным

$$R = \Delta U_1 / \Delta I_1 = -1/2 R_1.$$

Для того чтобы выполнялись условия возбуждения схемы, необходимо, чтобы величина  $1/2 R_1$  была меньше, чем сопротивление колебательного контура на резонансной частоте.

## 18.2. КВАРЦЕВЫЕ ГЕНЕРАТОРЫ

Стабильность частоты описанных выше LC-генераторов во многих случаях недостаточна. Она зависит от температурных

коэффициентов индуктивности и емкости. Существенно лучшая стабильность частоты генератора может быть достигнута при использовании кварцевых резонаторов, в которых энергия электрического поля преобразуется в энергию механических колебаний. Электрически кварцевый резонатор ведет себя как колебательный контур с высокой добротностью. Температурный коэффициент изменения его резонансной частоты очень мал. Практически достижимые значения нестабильности частоты кварцевого резонатора  $\Delta f/f$  лежат в пределах от  $10^{-6}$  до  $10^{-10}$ .

### 18.2.1. ЭЛЕКТРИЧЕСКИЕ СВОЙСТВА КВАРЦЕВОГО РЕЗОНАТОРА

Электрические параметры кварцевого резонатора хорошо описываются его схемой замещения, представленной на рис. 18.14. Величины  $L$  и  $C$  определяются механическими свойствами кварцевой пластины.  $R$  — небольшое омическое сопротивление, характеризующее затухание механических колебаний. Величина емкости  $C_0$  определяется электродами резонатора и емкостью подводных проводов. Типовыми значениями параметров схемы замещения для 4 МГц-кварца являются следующие:

$$\begin{aligned} L &= 100 \text{ мГн}, & R &= 100 \text{ Ом}, \\ C &= 0,015 \text{ пФ}, & Q &= 25000, \\ C_0 &= 5 \text{ пФ}, \end{aligned}$$

Для определения резонансной частоты считаем сначала величину полного сопротивления кварцевого резонатора. Из схемы замещения на рис. 18.14 при пренебрежении величиной  $R$  получим

$$\underline{Z}_q = \frac{j}{\omega} \frac{\omega^2 LC - 1}{C_0 + C - \omega^2 LCC_0}. \quad (18.6)$$

Из этой формулы следует, что существует одна частота, при которой  $\underline{Z}_q = 0$ , и другая частота, при которой  $\underline{Z}_q = \infty$ . Таким образом, кварцевый резонатор имеет две точки резонанса — точку последовательного

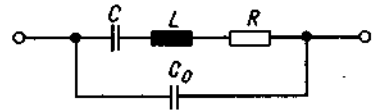


Рис. 18.14. Схема замещения кварцевого резонатора.

резонанса и точку параллельного резонанса. Для определения частоты последовательного резонанса  $f_S$  приравняем к нулю числитель выражения (18.6); при этом получим

$$f_S = 1/2\pi \sqrt{LC}. \quad (18.7)$$

Частоту параллельного резонанса определим приравниванием к нулю знаменателя этого выражения. В результате получим

$$f_P = (1/2\pi \sqrt{LC}) \sqrt{1 + C/C_0}. \quad (18.8)$$

Как видно из формул, частота последовательного резонанса зависит только от строго определенных параметров резонатора  $L$  и  $C$ , а частота параллельного резонатора — еще и от значительно менее определенной величины межэлектродной емкости  $C_0$  резонатора.

Часто бывает необходимо изменять частоту кварцевого резонатора в небольших пределах для того, чтобы получить требуемое значение частоты. Для этого, как показано на рис. 18.15, последовательно кварцевому резонатору включают конденсатор, емкость которого велика по сравнению с емкостью  $C$ .

Для определения смещенной резонансной частоты вычислим полное сопротивление цепи. В соответствии с выражением (18.6) получим

$$\underline{Z}'_q = \frac{1}{j\omega C_S} \frac{C + C_0 + C_S - \omega^2 LC(C_0 + C_S)}{C_0 + C - \omega^2 LCC_0}. \quad (18.9)$$

Приравняв к нулю числитель этого выра-

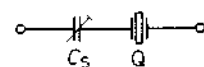


Рис. 18.15. Подстройка резонансной частоты кварцевого резонатора при последовательном резонансе.

жения, определим частоту последовательного резонанса:

$$f'_S = \frac{1}{2\pi\sqrt{LC}} \sqrt{1 + \frac{C}{C_0 + C_S}} = f_S \sqrt{1 + \frac{C}{C_0 + C_S}} \quad (18.10)$$

Разложив это выражение в ряд Тейлора, при условии  $C \ll C_0 + C_S$  получим.

$$f'_S = f_S \left[ 1 + \frac{C}{2(C_0 + C_S)} \right]$$

Относительное изменение частоты при этом составит

$$\frac{\Delta f}{f} = \frac{C}{2(C_0 + C_S)}$$

Частота параллельного резонанса при подключении  $C_S$  не изменяется, так как знаменатель выражения (18.9) не зависит от  $C_S$ . Сравнение формул (18.10) и (18.8) показывает, что при  $C_S \rightarrow \infty$  частота последовательного резонанса максимально приближается к частоте параллельного резонанса кварцевого резонатора.

### 18.2.2. КВАРЦЕВЫЕ ГЕНЕРАТОРЫ С LC-КОЛЕБАТЕЛЬНЫМ КОНТУРОМ

Резонансную частоту LC-генератора можно стабилизировать, если в цепь обратной связи включить кварцевый резонатор. Для обеспечения лучшей стабильности целесообразно использовать частоту его последовательного резонанса. При этом следует позаботиться о том, чтобы сопротивления внешних резонаторов, включенных последовательно в цепь обратной связи, были по возможности меньше, чем собственное сопротивление затухания кварца  $R$  (рис. 8.14). Если этого не сделать, то существенно уменьшится добротность кварцевого резонатора, а чем эта добротность ниже, тем меньше крутизна фазовой характеристики вблизи резонансной частоты кварца. При этом паразитные фазовые сдвиги будут сильнее влиять на резонансную частоту.

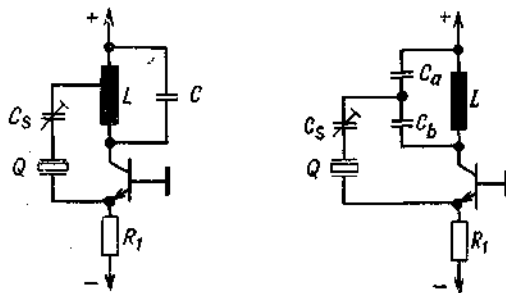


Рис. 18.16. Генератор по схеме Хартли с кварцевым резонатором.

Рис. 18.17. Генератор по схеме Колпитца с кварцевым резонатором.

Условие малого последовательного сопротивления в цепи кварцевого резонатора легко выполняется, если, как показано на рис. 18.16 и рис. 18.17, LC-генератор построен на транзисторах, включенных по схеме с общей базой. Схема на рис. 8.16 выполнена на базе генератора Хартли (рис. 8.7), а схема на рис. 8.17 — на базе генератора Колпитца (рис. 8.9).

Для возникновения колебаний необходимо, чтобы колебательный контур был настроен на частоту кварцевого резонатора. Частоту колебательного контура можно выбрать также как целое кратное резонансной частоте колебаний кварца и возбудить тем самым резонатор на соответствующей кратной гармонике. Этот метод применяется преимущественно для получения частот свыше 10 МГц.

### 18.2.3. КВАРЦЕВЫЕ ГЕНЕРАТОРЫ БЕЗ LC-КОНТУРА

При использовании кварца на частоте его основного резонанса можно обойтись без дополнительного колебательного контура. На рис. 18.18 показана соответствующая схема для возбуждения последовательного резонанса кварца. Для того чтобы не ухудшалась добротность кварца, схема его возбуждения должна быть достаточно низкоомной. Для этого используется эмиттерный повторитель на транзисторе  $T_1$ . Протекающий через кварцевый резонатор ток усиливается схемой токового зер-

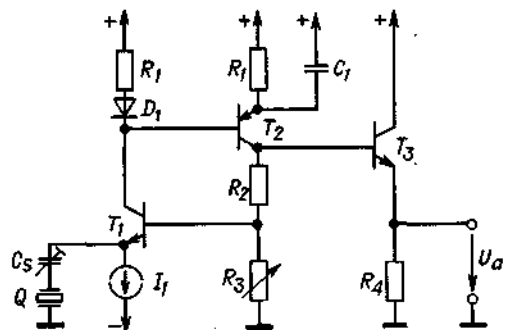


Рис. 18.18. Кварцевый генератор без LC-колебательного контура.

кала, выполненной на транзисторе  $T_2$  и диоде  $D_1$ . На частоте последовательного резонанса величина этого тока имеет максимальное значение. Коэффициент петлевого усиления схемы выбирается так, чтобы на этой частоте выполнялись условия возбуждения схемы. Сопротивление  $R_3$  выбирается таким низкоомным, чтобы переменное напряжение на кварцевом резонаторе не превышало 10 мВ. При этом мощность, рассеиваемая в кристалле кварца, настолько мала, что она не влияет на стабильность частоты резонанса. Вместо резистора  $R_3$  лучше брать электрически управляемый элемент, например полевой транзистор, требуемая величина сопротивления канала которого устанавливается посредством схемы автоматического регулирования амплитуды сигнала. Эта мера обеспечивает надежное возбуждение кварцевого резонатора и малые искажения синусои-

дального выходного напряжения схемы.

В рассмотренной схеме возможно также обеспечить возбуждение кварцевого резонатора на кратных гармониках. Для этого конденсатор  $C_1$  следует заменить на колебательный контур, настроенный на соответствующую частоту.

Рассмотренная схема генератора, включая регулятор амплитуды напряжения на кварцевом резонаторе, выпускается в интегральном исполнении фирмой Plessey под названием SL 680 С. Она позволяет получать выходное напряжение с частотой до 150 МГц. Нестабильность резонансной частоты в этой схеме составляет  $10^{-9} \text{ K}^{-1}$ , или  $10^{-7} \text{ B}^{-1}$ .

### 18.3. СИНУСОИДАЛЬНЫЕ ЯС-ГЕНЕРАТОРЫ

LC-генераторы почти не используются для получения низкочастотных колебаний, так как при этом требуются большие величины индуктивности и емкости. В этом частотном диапазоне преимущественно используются генераторы, частота генерации которых определяется параметрами RC-фильтров.

#### 18.3.1. ГЕНЕРАТОР ВИНА-РОБИНСОНА

В принципе RC-генератор можно построить по схеме, аналогичной схеме генератора на рис. 18.2, если заменить колебательный контур пассивным полосовым

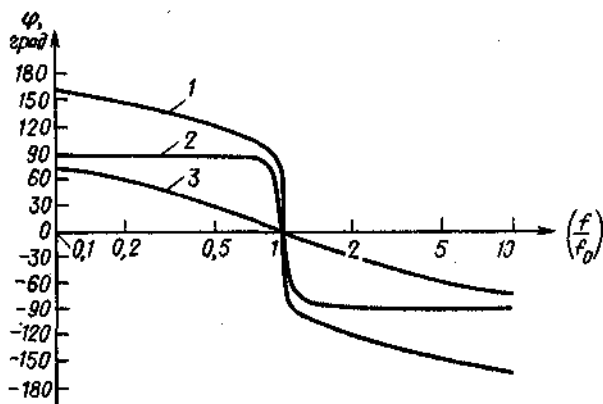


Рис. 18.19. Зависимость фазового сдвига от частоты.

Кривая 1: мост Вина-Робинсона с  $\epsilon = 0,01$ ;  
кривая 2: колебательный контур с  $Q = 10$ ;  
кривая 3: пассивный полосовой фильтр с  $Q = 1/3$ .

RC-фильтром. Как было показано в разд. 13.7, максимальная добротность такого фильтра ограничена значением  $1/2$ . Полученные в таком генераторе синусоидальные колебания имели бы плохую стабильность частоты. Это следует из приведенных на рис. 18.19 фазово-частотных характеристик различных фильтров. Для пассивного фильтра нижних частот с добротностью  $Q = 1/3$  фазовый сдвиг на частоте, равной половине резонансной, составляет  $27^\circ$ . Если обусловленный усилителем дополнительный фазовый сдвиг составит, например,  $-27^\circ$ , то генератор, согласно условию баланса фаз  $\varphi_{\text{общ}} = 0$ , возбуждится на частоте, равной половине резонансной частоты фильтра нижних частот. Таким образом, для получения хорошей стабильности частоты требуется наличие схемы обратной связи, фазово-частотная характеристика которой имела бы в точке перехода через нуль как можно большую крутизну. Таким свойством обладают, например, колебательный контур с высокой добротностью и мост Вина-Робинсона, однако выходное напряжение последнего на резонансной частоте равно нулю, поэтому он не может непосредственно использоваться в схемах генераторов. Для установки в схемы генераторов мост Вина-Робинсона несколько расстраивают, как показано в схеме на рис. 18.20. Величина  $\varepsilon$  представляет собой положительное число, значительно меньшее единицы.

Фазово-частотную характеристику расстроенного моста Вина-Робинсона нетрудно рассчитать: на высоких и низких частотах по сравнению с резонансной  $U_1 = 0$ . При этом выходное напряжение

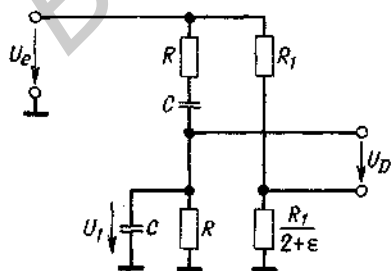


Рис. 18.20. Расстроенный мост Вина-Робинсона.

$\underline{U}_D$  примерно равно  $-1/3 \underline{U}_e$ . Фазовый сдвиг на этих частотах составляет  $\pm 180^\circ$ . На резонансной частоте  $\underline{U}_1 = 1/3 \underline{U}_e$ , поэтому

$$\underline{U}_D = \left( \frac{1}{3} - \frac{1}{3 + \varepsilon} \right) \underline{U}_e \approx \frac{\varepsilon}{9} \underline{U}_e$$

Таким образом, на резонансной частоте выходное напряжение  $\underline{U}_D$  синфазно входному  $\underline{U}_e$ . Для количественного определения параметров кривой  $I$  на рис. 18.19 запишем прежде всего передаточную функцию моста Вина-Робинсона:

$$\frac{\underline{U}_D}{\underline{U}_e} = - \frac{1}{3 + \varepsilon} \frac{(1 + P^2) - \varepsilon P}{1 + [(9 + \varepsilon)/(3 + \varepsilon)] P + P^2}$$

Пренебрегая высшими степенями числа  $\varepsilon$ , получим формулу, определяющую ход фазово-частотной характеристики:

$$\varphi = \text{arctg} \frac{3\Omega(\Omega^2 - 1)(3 + 2\varepsilon)}{(\Omega^2 - 1)^2(3 + \varepsilon) - 9\varepsilon\Omega^2}$$

Эта кривая изображена на рис. 18.19 для  $\varepsilon = 0,01$ . Как видно из графика этой функции, фаза выходного напряжения расстроенного моста Вина-Робинсона в очень малом частотном диапазоне изменяется от  $+90^\circ$  до  $-90^\circ$ . Этот диапазон тем уже, чем меньше выбрана величина  $\varepsilon$ , поэтому мост Вина-Робинсона сравним с колебательным контуром с высокой добротностью. Преимуществом этой схемы является также и то, что фазовый сдвиг не ограничивается величиной  $\pm 90^\circ$ , а увеличивается при большой расстройке частоты вплоть до  $\pm 180^\circ$ . Это обуславливает хорошее подавление высших гармонических составляющих выходного сигнала. Недостатком схемы моста Вина-Робинсона является то, что ослабление сигнала на резонансной частоте тем сильнее, чем меньше значение  $\varepsilon$ . Величина затухания на резонансной частоте составляет

$$\dot{U}_D / \dot{U}_e = k \approx \varepsilon/9.$$

Таким образом, в рассмотренном примере эта величина составляет около  $1/900$ . Чтобы обеспечить выполнение условия баланса амплитуд, необходимо скомпенсировать это затухание за счет усиления усилителя. На рис. 18.21 показана схема генератора с мостом Вина-Робинсона.

Если усилитель имеет дифференциальный коэффициент усиления  $A_D$ , то для выполнения условия баланса амплитуд  $kA_D = 1$  необходимо для величины  $\epsilon$  выбрать значение

$$\epsilon = 9k = 9/A_D.$$

Если  $\epsilon$  окажется несколько больше, то амплитуда колебаний начнет нарастать до тех пор, пока усилитель не выйдет в область насыщения. Если величина  $\epsilon$  окажется слишком малой или даже отрицательной, то генератор не возбуждётся. Однако невозможно подобрать величины сопротивлений  $R_1$  и  $R_1/(2 + \epsilon)$  с такой точностью, чтобы обеспечить стабильность амплитуды сигнала, поэтому эти величины необходимо автоматически регулировать в зависимости от амплитуды выходного сигнала. Для этого в схеме на рис. 18.21 используется полевой транзистор  $T$ . Как было показано в разд. 5.7, сопротивление канала  $R_{DS}$  полевого транзистора для достаточно малых величин  $U_{DS}$  зависит только от величины управляющего напряжения  $U_{GS}$ . Часть напряжения  $U_N$  подается на резистор  $R_2$ . Последовательное соединение сопротивлений  $R_{DS}$  и  $R_2$  должно дать величину сопротивления, равную  $R_1/(2 + \epsilon)$ . Минимальное значение, которое может принять сопротивление канала  $R_{DS}$ , равно  $R_{DS\text{откр}}$ . Следовательно, величина  $R_2$  долж-

на выбираться меньшей, чем

$$1/2 R_1 - R_{DS\text{откр}}.$$

Если включить генератор питания, то вначале  $V_G = 0$  и  $R_{DS} = R_{DS\text{откр}}$ . При выполнении условия выбора величины  $R_2$  сопротивление последовательной цепи  $R_2$  и  $R_{DS}$  будет меньше чем  $1/2 R_1$ . При этом на резонансной частоте выходное напряжение  $U_D$  моста Вина будет иметь достаточно большую величину, возникнет генерация и амплитуда колебаний начнет возрастать. Выходное напряжение генератора выпрямляется схемой удвоения напряжения на диодах  $D_1$  и  $D_2$ . Потенциал затвора транзистора становится отрицательным, и величина  $R_{DS}$  увеличивается. Амплитуда выходного сигнала будет нарастать до тех пор, пока не будет выполнено условие

$$R_{DS} + R_2 = \frac{R_1}{2 + \epsilon} = \frac{R_1}{2 + (9/A_D)}.$$

Коэффициент нелинейных искажений выходного напряжения генератора в значительной степени зависит от линейности выходных характеристик полевого транзистора. Как было показано в разд. 5.7, она может быть значительно повышена, если часть напряжения сток-исток транзистора суммировать с напряжением на затворе. Для этого в схеме служат резисторы  $R_3$  и  $R_4$ . Конденсатор  $C_3$  предназначен для того, чтобы через  $N$ -вход усилителя не протекала постоянная составляющая тока, которая может привести к смещению нуля выходного напряжения. Обычно выбирают  $R_3 \approx R_4$ . Точной подстройкой величины сопротивления  $R_3$  коэффициент нелинейных

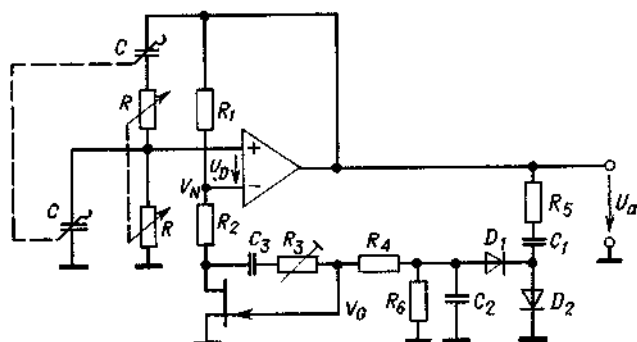


Рис. 18.21. Схема простого генератора с мостом Вина-Робинсона.

Резонансная частота  $f = 1/2\pi RC$ .



искажений можно снизить до минимума. Практически достижимая величина этого коэффициента составляет около 0,1%.

Если в качестве  $R$  поставить переменные резисторы, то резонансную частоту схемы можно плавно изменять. Чем хуже обеспечивается идентичность угловых характеристик переменных резисторов  $R$ , тем эффективнее должна быть схема автоматического регулирования амплитуды выходного сигнала. Максимальная величина сопротивления  $R$  должна выбираться такой, чтобы падение напряжения на нем при входном токе покоя операционного усилителя было незначительным; в противном случае может произойти смещение рабочей точки усилителя. Для обеспечения возможности регулирования частоты в пределах 1:10 последовательно с переменным резистором  $R$  нужно включить постоянный резистор с сопротивлением  $R/10$ . Если дополнительно осуществить переключение величин конденсатора  $C$ , то такая схема может перекрыть диапазон частот от 10 Гц до 1 МГц. Чтобы при этом даже на самых низких частотах автоматическая регулировка амплитуды не вносила искажений, необходимо постоянные времени заряда и разряда конденсатора  $R_5C_2$  и  $R_6C_2$  устанавливать по крайней мере в 10 раз большими, чем максимальный период колебаний генератора.

Установившаяся амплитуда выходного напряжения зависит от параметров полевого транзистора  $T$ . Стабильность амплитуды не может быть особенно высокой, так как, для того чтобы получить требуемое изменение сопротивления канала полевого транзистора  $T$ , необходимо наличие

определенного изменения амплитуды выходного напряжения. Этот недостаток схемы можно устранить, если ввести промежуточный каскад усиления управляющего напряжения полевого транзистора. Схема такого генератора представлена на рис. 18.22.

С выхода выпрямительной схемы абсолютная величина выходного переменного напряжения генератора поступает на схему модифицированного пропорционально-интегрирующего регулятора, выполненного на операционном усилителе ОУ 2. Схема такого регулятора, приведенная на рис. 26.7, будет рассмотрена в последующих разделах. Регулятор устанавливает напряжение на затворе полевого транзистора  $T$  таким, чтобы среднее значение входного напряжения на усилителе ОУ 2 равнялось нулю. При этом среднее значение выходного напряжения  $|U_a|$  равняется опорному напряжению  $U_{\text{опорн}}$ . Постоянная времени пропорционально-интегрирующего регулятора должна быть достаточно велика по сравнению с периодом колебаний, так как в противном случае коэффициент усиления его будет изменяться в течение периода отдельного колебания, что приведет к заметным искажениям выходного сигнала. Поэтому рекомендуется несколько изменить схему регулятора, подключив параллельно резистору  $R_6$  конденсатор, который даже на самой низкой рабочей частоте генератора дополнительно шунтирует падение напряжения на резисторе  $R_6$ . Только тогда точка перегиба амплитудно-частотной характеристики регулятора окажется ниже диапазона рабочих частот.

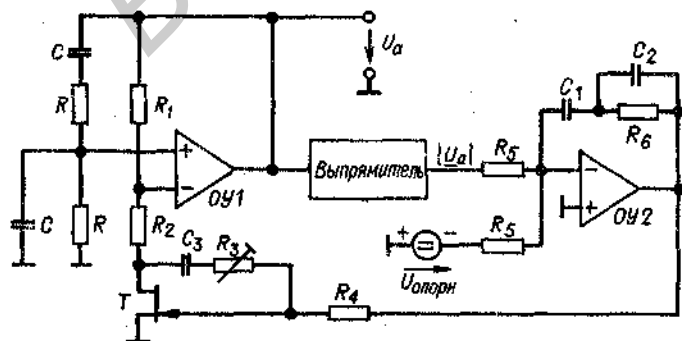


Рис. 18.22. Генератор Вина-Робинсона с прецизионной стабилизирующей амплитуды выходного сигнала.

$$\text{Амплитуда сигнала } U_a = \frac{\pi}{2} U_{\text{опорн}}$$

### 18.3.2. МОДЕЛИРОВАНИЕ ДИФФЕРЕНЦИАЛЬНОГО УРАВНЕНИЯ СИНУСОИДАЛЬНЫХ КОЛЕБАНИЙ

Низкочастотные синусоидальные колебания могут быть также получены путем моделирования дифференциального уравнения синусоидальных колебаний с помощью операционных усилителей. Согласно изложенному в разд. 18.1.1, это уравнение имеет следующий вид:

$$\ddot{U}_a + 2\gamma\dot{U}_a + \omega_0^2 U_a = 0. \quad (18.11)$$

Его решение записывается как

$$U_a(t) = \hat{U}_a e^{-\gamma t} \sin(\sqrt{\omega_0^2 - \gamma^2} t). \quad (18.12)$$

Поскольку на операционных усилителях операция интегрирования моделируется лучше, чем операция дифференцирования, преобразуем дифференциальное уравнение, дважды интегрируя его:

$$U_a + 2\gamma \int U_a dt + \omega_0^2 \iint U_a dt^2 = 0.$$

Полученное новое дифференциальное уравнение уже может быть промоделировано при помощи двух интегрирующих и одного инвертирующего усилителя. Существует множество вариантов практической реализации схемы, моделирующей такое уравнение. Один из таких вариантов, особенно подходящий для схемной реализации генератора, представлен на рис. 18.23. Затухание выходного сигнала в такой цепи составляет  $\gamma = -\alpha/20RC$ , а резонансная частота  $f_0 = 1/2\pi RC$ . Согласно формуле (18.12), выходное напряжение такой схемы генератора описывается выражением

$$U_a(t) = \hat{U}_a e^{(\alpha/20RC)t} \sin[\sqrt{1 - (\alpha^2/400)}(t/RC)], \quad (18.13)$$

из которого видно, что величина затухания выходного напряжения определяется параметром  $\alpha$ . Если движок потенциометра  $P$  установить в крайнее правое по схеме положение, то  $\alpha = 1$ . Если его установить в крайнее левое положение, то  $\alpha U_a = U_2 = -U_a$ , что соответствует  $\alpha = -1$ . При среднем положении движка потенциометра  $\alpha = 0$ ,

Таким образом, коэффициент затухания можно изменять в широких пределах как в положительной, так и в отрицательной области значений. При  $\alpha = 1$  амплитуда выходного напряжения через 20 периодов колебаний возрастает в  $e$  раз, а при  $\alpha = -1$  уменьшится в  $e$  раз. При  $\alpha = 0$  схема будет генерировать незатухающие колебания. Это, однако, справедливо только для идеального случая. Практически же при  $\alpha = 0$  амплитуда выходных колебаний будет медленно затухать, а для того, чтобы получить незатухающие колебания, величина  $\alpha$  должна иметь небольшое положительное значение. Схема такого генератора чувствительна к неточности установки величины  $\alpha$ , поэтому амплитуда выходного сигнала не может достаточно долгое время оставаться постоянной. Чтобы достичь этого, требуется ввести в схему устройство автоматического регулирования амплитуды. Как и в схеме генератора Вина-Робинсона на рис. 18.22, амплитуда выходного сигнала измеряется с помощью выпрямительной схемы и величина  $\alpha$  регулируется в зависимости от разности этой амплитуды и величины опорного напряжения. Как уже было показано, постоянная времени регулятора должна быть выбрана достаточно большой по сравнению с периодом генерируемых колебаний, чтобы не вызвать искажений выходного сигнала. Для частот ниже 10 Гц выполнить это условие достаточно сложно.

Трудность выполнения указанного условия состоит в том, что для измерения амплитуды колебаний необходимо время, равное по крайней мере периоду колебаний. Это не требуется, если иметь возможность определить амплитуду в любой момент времени. Такая возможность может быть реализована для схемы на рис. 18.23. В случае незатухающих колебаний выходное напряжение схемы определяется формулой

$$U_a = \hat{U}_a \sin \omega_0 t,$$

а

$$U_1 = -\frac{1}{\tau} \int U_a dt = \hat{U}_a \cos \omega_0 t.$$

Амплитуду выходного напряжения можно определить в любой момент времени, если

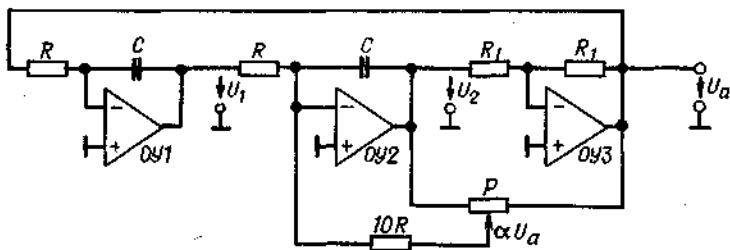


Рис. 18.23. Моделирование дифференциального уравнения синусоидальных колебаний.

Резонансная частота  $f_0 = 1/2\pi RC$ .

воспользоваться соотношением

$$U_a^2 + U_1^2 = \dot{U}_a^2 (\sin^2 \omega_0 t + \cos^2 \omega_0 t) = \dot{U}_a^2 \quad (18.14)$$

Очевидно, что выражение  $U_a^2 + U_1^2$  зависит от амплитуды выходного сигнала и не зависит от его фазы. Таким образом, получается только постоянное напряжение, которое можно, не фильтруя, сравнивать с опорным напряжением.

Устройство автоматического регулирования амплитуды выходного сигнала, работающее по описанному выше принципу, реализовано в схеме на рис. 18.24. При помощи векторного построителя, изображенного на рис. 11.50, из напряжений  $U_a$  и  $U_1$  формируется напряжение, равное  $\sqrt{U_1^2 + U_a^2}$ . Пропорционально-интегрирующий регулятор на базе операционного усилителя ОУ 4 сравнивает это напряжение с опорным напряжением  $U_{опорн}$ . Напряже-

ние на его выходе  $U_3$  устанавливается таким, что выполняется соотношение

$$\sqrt{U_1^2 + U_a^2} = U_{опорн}$$

Отсюда в соответствии с уравнением (18.14) следует

$$\dot{U}_a = U_{опорн}$$

На выходе блока перемножения формируется напряжение  $U_a U_3 / E$ . Выход этого блока соединяется с резистором  $10R$ , который в схеме на рис. 18.23 соединялся с движком потенциометра. При этом параметр  $\alpha$ , характеризующий затухание системы, определяется как  $\alpha = U_3 / E$ . Если амплитуда выходного сигнала нарастает, то

$$\sqrt{U_1^2 + U_a^2} > U_{опорн}$$

При этом величина  $U_3$ , а вместе с ней и  $\alpha$  будут отрицательными. Генерируемые

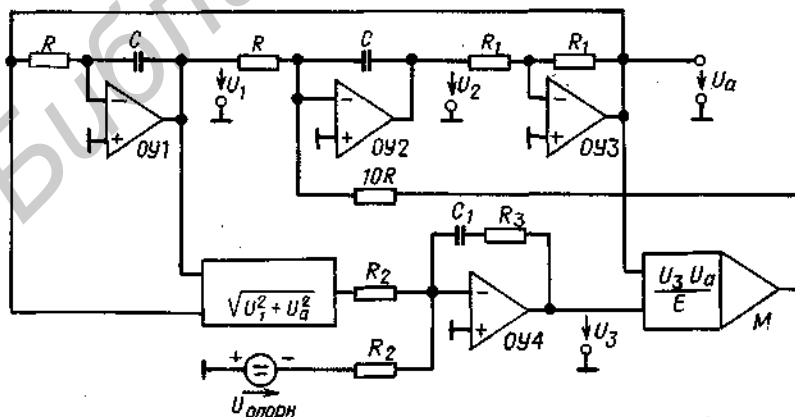


Рис. 18.24. Генератор синусоидальных колебаний с устройством прецизионного регулирования амплитуды по схеме, моделирующей дифференциальное уравнение синусоидальных колебаний. Амплитуда сигнала  $\dot{U}_a = U_{опорн}$ .

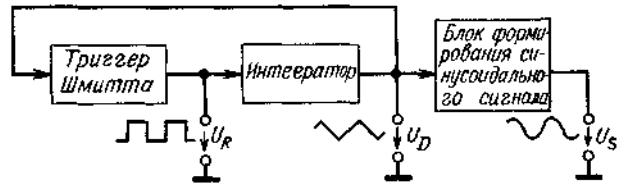


Рис. 18.25. Блок-схема функционального генератора.

колебания станут затухать. Если амплитуда выходного сигнала уменьшается, напряжение  $U_3$  станет положительным, а амплитуда колебаний будет нарастать.

Помимо удобства стабилизации амплитуды выходного напряжения метод моделирования дифференциального уравнения колебаний позволяет практически идеально осуществлять частотную модуляцию выходного напряжения. В традиционных LC-генераторах для этого необходимо варьировать величину  $L$  или  $C$ . При этом изменяется энергия, запасаемая в реактивных элементах, а следовательно, и амплитуда генерируемых колебаний, т.е. возникают эффекты параметрического усиления сигнала. При генерации синусоидальных колебаний методом моделирования дифференциального уравнения резонансную частоту можно изменять путем вариации активного сопротивления двух резисторов  $R$ , не влияя при этом на запас энергии системы, накопленной в конденсаторах.

Так как каждый из этих резисторов подключен к виртуальному нулю, для модуляции частоты можно использовать блок умножения, подключаемый к этим резисторам. Их выходное напряжение составит

$$U'_a = (U_{\text{упр}}/E)U_a \text{ или } U'_1 = (U_{\text{упр}}/E)U_1.$$

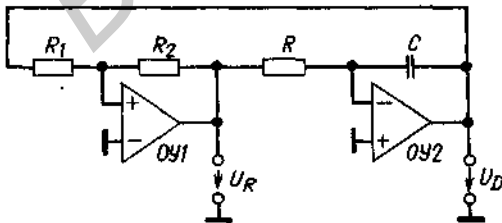


Рис. 18.26. Простой генератор треугольного и прямоугольного сигналов.

Частота  $f = (1/4RC)(R_2/R_1)$ .

Так как при этом величины сопротивлений  $R$  как бы увеличиваются в  $E/U_{\text{упр}}$  раз, то резонансная частота составит

$$f_0 = (1/2\pi RC)(U_{\text{упр}}/E),$$

т.е. она пропорциональна управляющему напряжению.

## 18.4. ГЕНЕРАТОРЫ СИГНАЛОВ СПЕЦИАЛЬНОЙ ФОРМЫ (ФУНКЦИОНАЛЬНЫЕ ГЕНЕРАТОРЫ)

Из изложенного выше следует, что при формировании низкочастотных синусоидальных колебаний почти всегда необходимо применять цепи стабилизации амплитуды выходного напряжения. Генерация переменного напряжения треугольной формы осуществляется по более простой схеме с помощью интегратора и триггера Шмитта. В свою очередь, используя описанный в разд. 11.7.4 блок формирования синусоидальной функции, из треугольного напряжения можно получить синусоидальное. Так как этим методом можно получить одновременно треугольное, прямоугольное и синусоидальное напряжения, работающие по этому принципу генераторы могут быть названы функциональными. Блок-схема такого генератора изображена на рис. 18.25.

### 18.4.1. ПРОСТОЙ ГЕНЕРАТОР ТРЕУГОЛЬНОГО И ПРЯМОУГОЛЬНОГО НАПРЯЖЕНИЙ

Как показано на рис. 18.26, генератор треугольного и прямоугольного напряжений состоит из последовательно включенных интегратора и триггера Шмитта.

Интегратор интегрирует имеющееся на

выходе триггера Шмитта постоянное напряжение. Когда выходное напряжение интегратора достигает порога срабатывания триггера Шмитта, напряжение на выходе триггера Шмитта скачком меняет свой знак. Вследствие этого напряжение на выходе интегратора начинает изменяться в противоположную сторону, пока не достигнет другого порога срабатывания триггера Шмитта. Изменяя постоянную интегрирования, можно в широком диапазоне перестраивать частоту формируемого напряжения. Амплитуда треугольного напряжения  $U_D$  зависит только от установки уровня срабатывания триггера Шмитта.

В соответствии с изложенным в разд. 17.6.2 она составляет

$$\hat{U}_D = (R_1/R_2) U_{\text{макс}},$$

где  $U_{\text{макс}}$  — граница насыщения операционного усилителя ОУ 1. Период колебаний равен удвоенному времени, которое необходимо интегратору, чтобы его выходное напряжение изменялось от  $-\hat{U}_D$  до  $+\hat{U}_D$ . Отсюда следует

$$T = 4RC(R_1/R_2).$$

Таким образом, частота формируемого напряжения не зависит от уровня границы насыщения  $U_{\text{макс}}$  операционного усилителя.

Если к стабильности амплитуды треугольного напряжения предъявляются высокие требования, то простейший триггер Шмитта, выполненный на базе неинвертирующего усилителя, следует заменить одной из рассмотренных в разд. 17.6.3 прецизионных схем.

#### 18.4.2. ФУНКЦИОНАЛЬНЫЙ ГЕНЕРАТОР С УПРАВЛЯЕМОЙ ЧАСТОТОЙ ВЫХОДНОГО СИГНАЛА

В функциональных генераторах модуляцию частоты выходного напряжения можно обеспечить относительно простыми методами. Для этого последовательно с триггером Шмитта включают аналоговый коммутатор. Рис. 18.27 иллюстрирует такой подход. В генераторе использована схема коммутатора по рис. 17.14. В зависимости от полярности выходного сигнала триггера Шмитта на вход интегратора поступает напряжение  $U_e$  или  $-U_e$ . При этом скорость нарастания напряжения  $U_D$  на выходе интегратора равна

$$(\Delta U_D/\Delta t) = \pm (U_e/RC).$$

В соответствии с изложенным в разд. 17.6.1 выходное напряжение триггера Шмитта скачком меняет знак, когда треугольное напряжение  $U_D$  достигает значения  $\pm [R_1/(R_1 + R_2)] U_{\text{макс}}$ . Отсюда для частоты колебаний выходного напряжения получим

$$f = \frac{R_1 + R_2}{4R_1 RC} \frac{U_e}{U_{\text{макс}}}.$$

Таким образом, эта частота пропорциональна входному напряжению  $U_e$ . Поэтому такая схема является преобразователем напряжения в частоту. Если величину  $U_e$  задавать как

$$U_e = U_{e0} + \Delta U_e,$$

то получим линейную частотную модуляцию выходного напряжения.

При необходимости обеспечения высо-

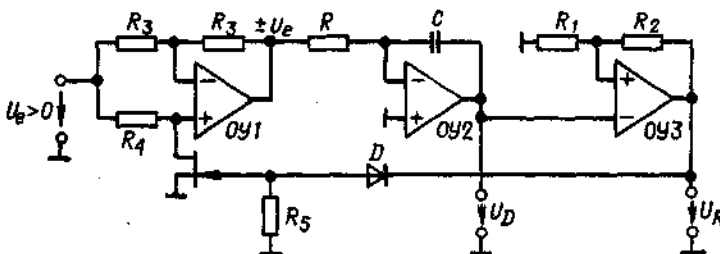


Рис. 18.27. Функциональный генератор с аналоговым коммутатором на операционном усилителе.

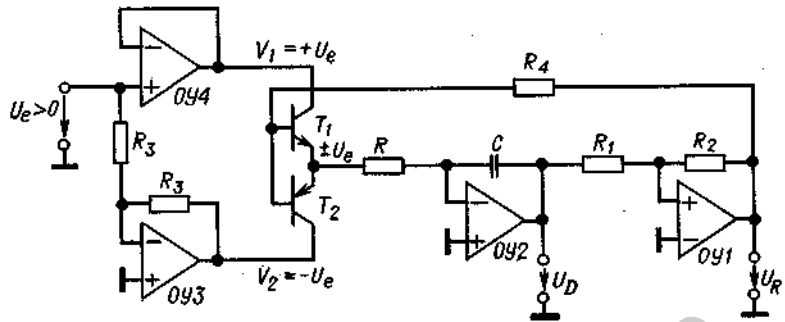


Рис. 18.28. Функциональный генератор с транзисторным аналоговым коммутатором.

кой стабильности амплитуды и частоты сигнала вместо триггера Шмитта на базе операционного усилителя ОУ 3 следует использовать одну из описанных в разд. 17.6.3 прецизионных схем.

Изображенный на рис. 18.27 аналоговый коммутатор может работать только на относительно невысоких частотах. Для частот свыше 10 кГц лучше использовать транзисторные коммутаторы (рис. 18.28). В зависимости от состояния триггера Шмитта через транзисторы  $T_1$  и  $T_2$  на вход интегратора подается напряжение  $+U_e$  или  $-U_e$ . Как было показано в разд. 17.2.3, должно выполняться условие  $|U_e| < U_{\text{макс}}$ . В этом случае транзисторы работают как насыщенный комплементарный эмиттерный повторитель и имеют падение напряжения на открытых переходах всего несколько милливольт.

#### Изменение скважности выходного напряжения

Как было показано в разд. 11.8.1, прямоугольное напряжение с переменной

скважностью можно получить, сравнивая треугольное напряжение с постоянным опорным напряжением при помощи компаратора. Несколько сложнее получить несимметричным не только прямоугольное, но и треугольное напряжение (рис. 18.29).

Такие возможности предоставляет схема генератора, изображенная на рис. 18.28. Если в ней уровни потенциалов  $V_1$  и  $V_2$  сделать различными. Тогда время нарастания треугольного напряжения и время его спада в пределах  $\pm U_{\text{макс}}$  составят

$$t_1 = 2RCU_{\text{макс}}/V_1, \quad t_2 = 2RCU_{\text{макс}}/|V_2|.$$

Если требуется нарушить симметрию выходного напряжения, не меняя его частоты, то величину одного потенциала можно уменьшать, одновременно увеличивая величину другого потенциала, с тем чтобы величина

$$T = t_1 + t_2 = 2RCU_{\text{макс}} \left( \frac{1}{V_1} + \frac{1}{|V_2|} \right) \quad (18.15)$$

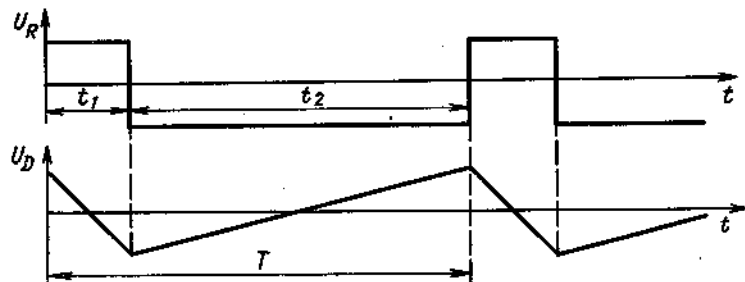


Рис. 18.29. Диаграмма работы несимметричного функционального генератора с коэффициентом заполнения импульсов  $t_1/T = 20\%$ .

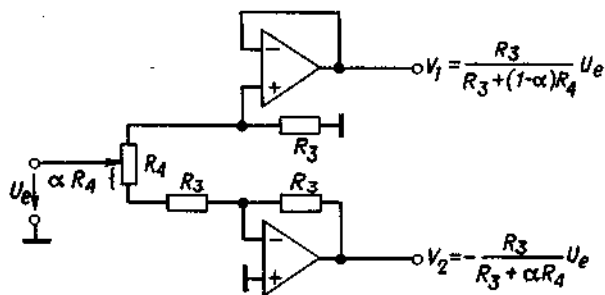


Рис. 18.30. Вспомогательная схема для получения переменного коэффициента заполнения импульсов функционального генератора.

оставалась постоянной. Это условие легко выполняется, если схему управления потенциалами  $V_1$  и  $V_2$  построить согласно рис. 18.30 [18.2]. При этом для выходных потенциалов выполняется соотношение

$$\frac{1}{V_1} + \frac{1}{|V_2|} = \frac{1}{U_e R_3} [R_3 + (1 - \alpha)R_4 + R_3 + \alpha R_4] = \frac{1}{U_e R_3} [2R_3 + R_4],$$

в которое не входит коэффициент несимметрии  $\alpha$ . Подстановка этого выражения в формулу (18.15) дает частоту полученного сигнала

$$f = \frac{R_3}{2RC [2R_3 + R_4]} \frac{U_e}{U_{\max}}$$

При помощи потенциометра  $R_4$  можно регулировать скважность выходного сигнала; при этом величины  $t_1/T$  и  $t_2/T$  могут изменяться в пределах от  $R_3/(2R_3 + R_4)$  до  $(R_3 + R_4)/(2R_3 + R_4)$ . При  $R_4 = 3R_3$  эти величины могут изменяться в пределах от 20 до 80%.

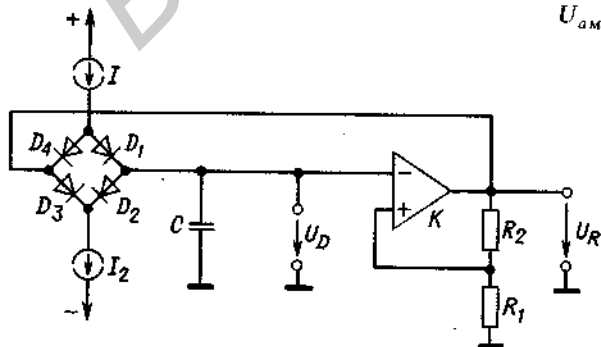


Рис. 18.31. Высокочастотный функциональный генератор.

### 18.4.3. ВЫСОКОЧАСТОТНЫЙ ФУНКЦИОНАЛЬНЫЙ ГЕНЕРАТОР

Реализовать схему интегратора, работающего на частоте порядка 100 кГц, сложно. На таких частотах для получения напряжения треугольной формы лучше использовать процесс заряда конденсатора и его последующего разряда с помощью стабилизатора тока. Для этого в схеме, изображенной на рис. 18.31, ток, протекающий через конденсатор, реверсируется с помощью диодного моста, управляемого триггером Шмитта.

Когда напряжение на конденсаторе достигает верхнего порога срабатывания схемы триггера Шмитта, выходное напряжение компаратора принимает значение  $U_{\text{амин}}$ . При этом диод  $D_4$  открывается, а диод  $D_1$  закрывается, в результате чего ток заряда конденсатора  $I_1$  начинает течь не к конденсатору  $C$ , а к выходу компаратора. Одновременно закрывается диод  $D_3$ , и ток  $I_2$ , протекающий через диод  $D_2$ , начинает разряжать конденсатор  $C$ .

Когда треугольное напряжение на конденсаторе  $C$  достигает нижнего порога срабатывания схемы триггера Шмитта, его выходное напряжение принимает значение  $U_{\text{амакс}}$ . При этом диоды  $D_2$  и  $D_4$  опять за-

крываются. Ток  $I_2$  будет течь через открытый диод  $D_3$  к выходу компаратора, а ток  $I_1$ , протекая через открытый диод  $D_1$ , станет заряжать конденсатор. Таким образом, в любой период работы схемы не используемый в это время ток  $I_1$  или  $I_2$  замыкается на выход компаратора.

Уровни выходного напряжения триггера Шмитта  $U_{a\text{макс}}$  и  $U_{a\text{мин}}$  не обязательно должны быть симметричными относительно земли; они могут быть, например, согласованы с уровнями TTL-серий. Следует только позаботиться о том, чтобы правильно переключался диодный мост. Для обеспечения его нормальной коммутации необходимо, чтобы пороги срабатывания триггера Шмитта лежали в диапазоне между значениями

$$U_{a\text{мин}} + 0,6 \text{ В и } U_{a\text{макс}} - 0,6 \text{ В.}$$

Чтобы это условие выполнялось для любых уровней выходного напряжения, резистор  $R_1$  нужно подключать не к точке нулевого потенциала, а к точке с потенциалом  $1/2(U_{a\text{макс}} + U_{a\text{мин}})$ . Это постоянное напряжение будет также накладываться на треугольное напряжение генератора.

## 18.5. МУЛЬТИВИБРАТОРЫ

Если главной задачей является получение прямоугольного напряжения, а линейность треугольного напряжения не играет особой роли, описанные выше схемы функциональных генераторов можно значительно упростить. Такие упрощенные схемы обычно называют мультивибраторами. Простейшая схема мультивибратора, со-

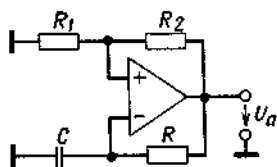


Рис. 18.32. Мультивибратор на базе операционного усилителя.  
Частота  $f = 1/2RC \ln(1 + 2R_1/R_2)$ .

стоящая из двух транзисторов, уже была рассмотрена в гл. 8. В этом разделе будет описано еще несколько схемных реализаций мультивибраторов, выполненных в основном на интегральных микросхемах.

### 18.5.1. НИЗКОЧАСТОТНЫЕ МУЛЬТИВИБРАТОРЫ

Мультивибратор, изображенный на рис. 18.32, состоит из инвертирующего триггера Шмитта, охваченного обратной связью с помощью фильтра нижних частот.

Когда потенциал на  $N$ -входе достигает порога срабатывания триггера Шмитта, схема переключается и ее выходное напряжение скачком принимает противоположное предельное значение. При этом потенциал на  $N$ -входе начинает изменяться в противоположную сторону, пока не достигнет другого порога срабатывания. Схема переключается в первоначальное состояние. Временная диаграмма работы схемы показана рис. 18.33.

Согласно изложенному в разд. 17.6.1, уровни срабатывания триггера Шмитта для  $U_{a\text{макс}} = -U_{a\text{мин}} = U_{\text{макс}}$  составляют

$$U_{e\text{вкл}} = -\alpha U_{\text{макс}}, \quad U_{e\text{выкл}} = \alpha U_{\text{макс}},$$

где

$$\alpha = R_1/(R_1 + R_2).$$

Анализ схемы мультивибратора позволяет записать дифференциальное уравнение для  $V_N$

$$\frac{dV_N}{dt} = \pm \frac{U_{\text{макс}} - V_N}{RC}.$$

При начальных условиях  $V_N(t=0) =$

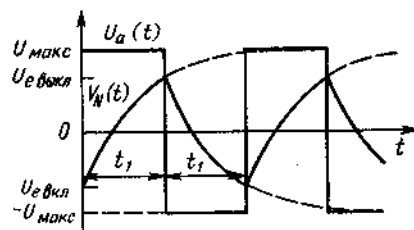


Рис. 18.33. Временная диаграмма работы мультивибратора.



$= U_{e \text{ вкл}} - \alpha U_{\text{макс}}$  решение этого дифференциального уравнения имеет вид

$$V_N(t) = U_{\text{макс}} [1 - (1 + \alpha)e^{-t/RC}].$$

Значение напряжения, равное порогу срабатывания триггера Шмитта, будет достигнуто спустя время

$$t_1 = RC \ln [(1 + \alpha)/(1 - \alpha)] = \\ = RC \ln [1 + (2R_1/R_2)].$$

Период колебаний мультивибратора, таким образом, равен

$$T = 2t_1 = 2RC \ln [1 + (2R_1/R_2)]. \quad (18.16)$$

При  $R_1 = R_2$  период колебаний составляет

$$T \approx 2,2RC.$$

#### Мультивибратор на базе прецизионного триггера Шмитта

С помощью схемы прецизионного триггера Шмитта, изображенного на рис. 17.36, можно построить универсальный мультивибратор с высокой стабильностью частоты выходного напряжения. При этом на частотах до 20 кГц может использоваться интегральная микросхема таймера типа 555. На более высоких частотах может применяться сдвоенный компаратор, выпускаемый в интегральном исполнении под названием NE 521, который включается аналогично с помощью нескольких внешних элементов. (См. разд. 17.6.3.)

Схема прецизионного мультивибратора представлена на рис. 18.34. Номера выво-

дов указаны для микросхемы таймера типа 555. При помощи внутреннего делителя напряжения  $R_3$  пороги срабатывания триггера Шмитта установлены равными  $1/3 V^+$  и  $2/3 V^+$ . Используя вывод 5 микросхемы, эти значения можно изменять в некоторых пределах. Когда потенциал на конденсаторе  $C$  достигнет верхнего порога срабатывания, сигнал  $\bar{R}$  установится на низком уровне  $L$ . Выходное напряжение  $RS$ -триггера также установится на низком уровне  $L$  и транзистор  $T$  откроется. Конденсатор  $C$  при этом станет разряжаться через резистор  $R_2$  до тех пор, пока напряжение на нем не достигнет нижнего порога срабатывания, равного  $1/3 V^+$ . Это произойдет за время

$$t_2 \approx R_2 C \ln 2 \approx 0,693 R_2 C.$$

После достижения нижнего порога срабатывания триггера Шмитта сигнал  $\bar{S}$  примет значение  $L$  и  $RS$ -триггер опрокинется в обратную сторону. Выходное напряжение  $RS$ -триггера установится на высоком уровне  $H$ , и транзистор  $T$  закроется. При этом начнется заряд конденсатора через два последовательно включенных резистора  $R_1$  и  $R_2$ . Напряжение на конденсаторе опять достигнет верхнего порога срабатывания за время

$$t_1 = (R_1 + R_2) C \ln 2.$$

Частота выходного напряжения мультивибратора составит

$$f = \frac{1}{t_1 + t_2} \approx \frac{1,44}{(R_1 + 2R_2) C}.$$

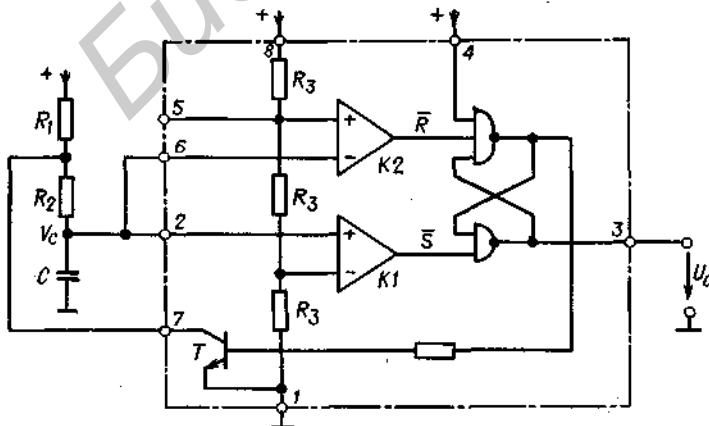


Рис. 18.34. Мультивибратор на основе ИС таймера 555.

$$\text{Частота } f = 1,44 / (R_1 + 2R_2) C.$$

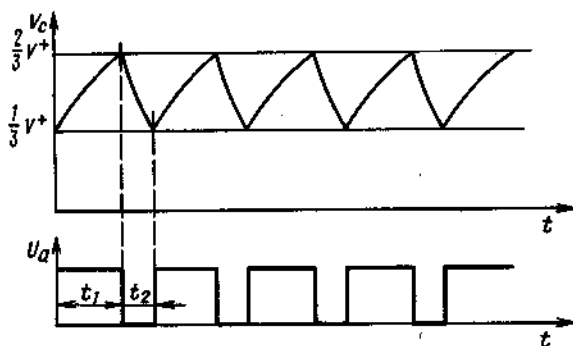


Рис. 18.35. Временная диаграмма работы мультивибратора на основе ИС таймера 555.

Временная диаграмма напряжений мультивибратора представлена на рис. 18.35. При подаче нулевого сигнала на вход сброса 4 генерацию можно остановить.

Путем подачи на вход 5 некоторого напряжения можно изменить пороги срабатывания триггера Шмитта. При этом изменится время заряда конденсатора  $t_1$ , а вместе с ним и частота генерации  $f$ . Если потенциал  $V_5 = \frac{2}{3}V^+$  изменить на величину  $\Delta V_5$ , то относительное изменение частоты будет равно

$$\frac{\Delta f}{f} \approx -3,3 \frac{R_1 + R_2}{R_1 + 2R_2} \frac{\Delta V_5}{V^+}$$

При небольших изменениях напряжения на входе 5 можно таким образом осуществлять частотную модуляцию выходного напряжения с приемлемой линейностью.

Микросхема таймера типа 555 также может успешно применяться для формиро-

вания одиночных импульсов. Длительности импульсов выдержки времени могут изменяться от 1 мкс до нескольких минут. Соответствующее включение этой микросхемы показано на рис. 18.36.

Когда напряжение на конденсаторе достигает верхнего порога срабатывания схемы, RS-триггер сбрасывается в нулевое состояние и выходное напряжение схемы устанавливается на уровне  $L$ . Транзистор  $T$  открывается и разряжает конденсатор. Так как нижний по схеме компаратор не подключен к конденсатору, схема остается в этом состоянии до тех пор, пока RS-триггер не опрокинется в единичное состояние, т.е. пока на вход 2 схемы не придет импульс  $L$ -уровня. Длительность импульса выходного напряжения равна времени, в течение которого напряжение на конденсаторе увеличивается от нулевого значения до величины верхнего порога срабатывания триггера Шмитта, равного

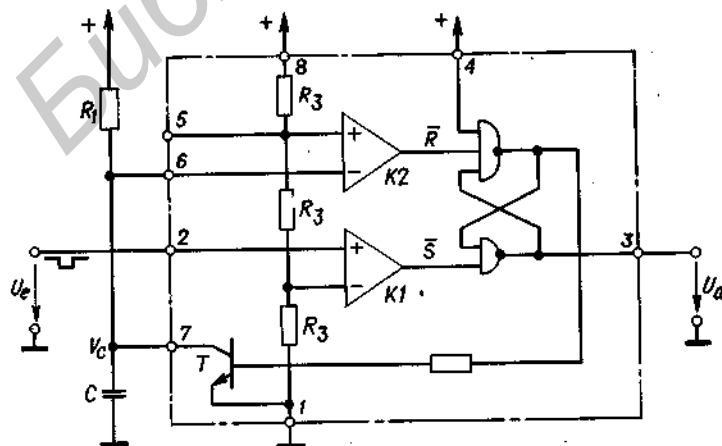


Рис. 18.36. Реле времени на основе ИС таймера 555. Выдержка времени  $t_1 = 1,1R_1C$ .

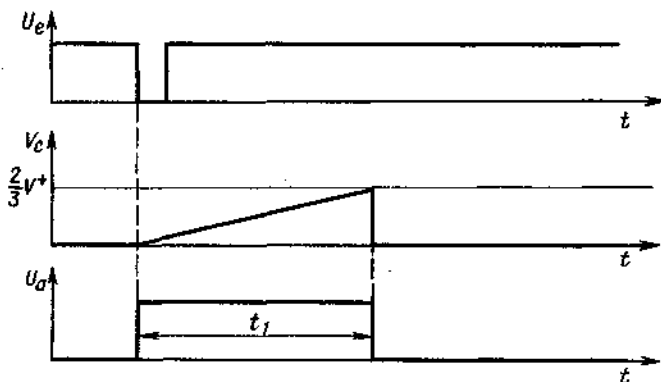


Рис. 18.37. Временная диаграмма работы реле времени.

$\frac{2}{3}V^+$ . Оно составляет

$$t_1 = R_1 C \ln 3 \approx 1,1 R_1 C.$$

Если в течение этого времени на вход 2 придет еще один запускающий импульс, то триггер останется в единичном состоянии, т.е. повторный запуск во время заряда конденсатора схемой игнорируется. На рис. 18.37 представлена временная диаграмма работы формирователя одиночных импульсов.

Разряд конденсатора  $C$  после окончания выдержки времени осуществляется не мгновенно, так как коллекторный ток транзистора имеет ограниченную величину. Время, необходимое для разряда конденсатора, называется *временем восстановления*. Если в этот период придет запус-

кающий импульс, то величина выдержки времени сократится. В этом случае величина выдержки времени не может обеспечиваться с достаточной точностью.

#### Реле времени с перезапуском

Иногда отсчет выдержки времени нужно производить не по первому импульсу из серии, как это осуществлено в предыдущей схеме, а по последнему. Схемы, построенные по такому принципу, называются реле времени с перезапуском. Соответствующее включение микросхемы таймера 555 показано на рис. 18.38. В этой схеме реле времени также используются свойства микросхемы как прецизионного триггера Шмитта.

Когда напряжение на конденсаторе до-

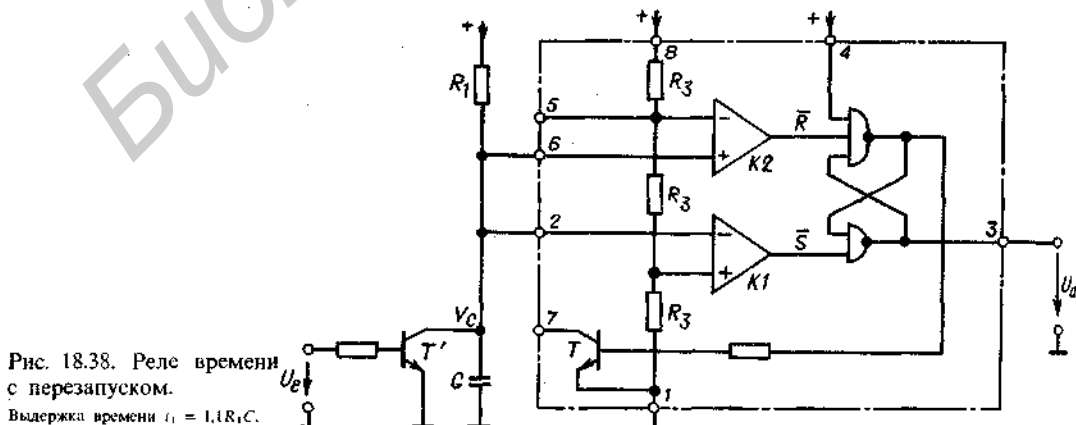


Рис. 18.38. Реле времени с перезапуском.

Выдержка времени  $t_1 = 1,1 R_1 C$ .

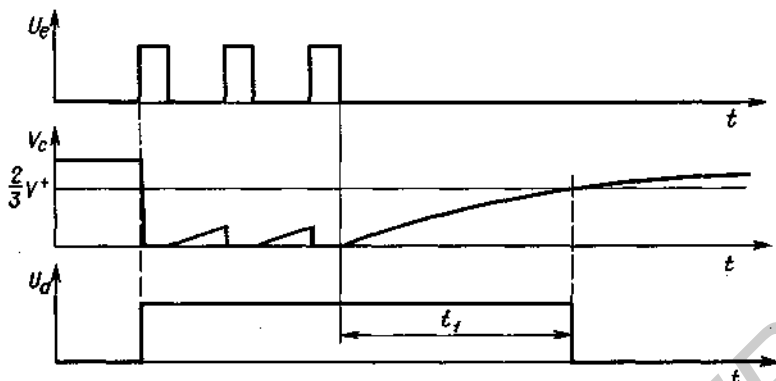


Рис. 18.39. Временная диаграмма работы реле времени с перезалпуском.

стигает верхнего порога срабатывания, выходное напряжение  $RS$ -триггера падает скачком до  $L$ -уровня. Тем не менее конденсатор при этом не разряжается, так как транзистор  $T_k$  ему не подключен. Напряжение на конденсаторе продолжает нарастать до величины  $V^+$ . В таком состоянии схема остается до прихода очередного запускающего импульса. Этот импульс прямоугольной формы и достаточной длительности подается на базу транзистора  $T$ , который при этом разряжает конденсатор, нижний по схеме компаратор устанавливает  $RS$ -триггер в единичное состояние. Начинается отсчет времени. Если в этот период на вход схемы поступит еще один запускающий импульс, то конденсатор окажется снова разряженным, на выходе  $RS$ -триггера останется напряжение  $L$ -уровня, а отсчет времени начнется сначала. Схема при этом переключится в исходное состояние только спустя время

$$t_1 = R_1 C \ln 3$$

после прихода последнего импульса. Благодаря такому свойству рассмотренная схема называется также детектором подавления импульсов. Диаграмма напряжений схемы для случая прихода серии запускающих импульсов представлена на рис. 18.39.

### 18.5.2. ВЫСОКОЧАСТОТНЫЕ МУЛЬТИВИБАТОРЫ

Для генерирования прямоугольных импульсов с частотой выше 200 кГц можно использовать схемы, работающие по тому

же принципу, что и схема на рис. 18.32. Как показано на рис. 18.40, в качестве компаратора в таких схемах используют простейший дифференциальный усилитель.

Положительная обратная связь в схеме триггера Шмитта обеспечивается непосредственным соединением выхода усилителя с его  $P$ -входом, т.е. сопротивление резистора  $R_2$  в делителе напряжения выбирают равным нулю. Согласно формуле (18.16), в такой схеме должен был бы получиться бесконечно большой период колебаний, однако это не совсем так. При выводе этого уравнения предполагалось, что усилитель, используемый в качестве компаратора, имеет бесконечно большой коэффициент усиления, т.е. что процесс переключения схемы происходит при разности входных напряжений, равной нулю. В этом случае порог переключения схемы будет равен выходному напряжению, и напряжение на конденсаторе  $C$  достигнет этой величины только за очень большое время.

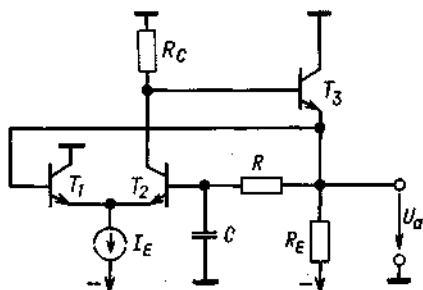


Рис. 18.40. Мультивибратор на базе дифференциального усилителя.

Схема дифференциального усилителя, на базе которой выполнен генератор на рис. 18.40, имеет довольно низкий коэффициент усиления. По этой причине схема переключится еще до того, как разность входных сигналов усилителя станет равной нулю. Если, например, такую схему реализовать, как показано на рис. 18.41, на базе линейного усилителя, изготовленного по ЭСЛ-технологии (например, на базе интегральной микросхемы МС 10116), то разность входных сигналов, при которой происходит переключение схемы, составит около 150 мВ. При амплитуде выходного напряжения около 850 мВ, типичной для схем, выполненных на базе ЭСЛ-технологии, период импульсов генерируемого сигнала равен

$$T \approx 3,1RC.$$

Рассмотренная схема позволяет генерировать импульсное напряжение с частотой до 50 МГц.

Аналогичный генератор может быть также выполнен на основе ТТЛ-схем. Для этих целей подходит готовая микросхема — триггер Шмитта (например, 7414 или 74132), так как она уже имеет внутреннюю положительную обратную связь. Соответствующее включение такой микросхемы показано на рис. 18.42. Так как через резистор  $R$  триггера Шмитта должен протекать входной ток ТТЛ-элемента, то его сопротивление не должно превышать 470 Ом. Это необходимо для уверенного переключения схемы на нижнем пороге срабатывания. Минимальная величина этого сопротивления определяется выходной нагрузочной способностью логического элемента и равняется около 100 Ом. Пороги сра-

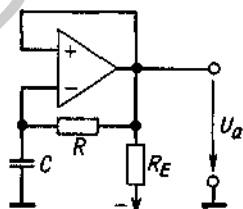


Рис. 18.41. Мультивибратор на основе линейного усилителя, выполненного по ЭСЛ-технологии.

Частота  $f \approx 0,32/RC$ .

батывания триггера Шмитта составляют 0,8 и 1,6 В. Для амплитуды выходного сигнала около 3 В, типичного для ИС ТТЛ-типа, частота импульсов генерируемого сигнала равна

$$f \approx 0,7/RC.$$

Максимально достижимое значение частоты составляет около 10 МГц.

Наиболее высокие частоты генерации достигаются при использовании специальных схем мультивибраторов с эмиттерными связями (например, микросхемы 74S 124 или МС1658). Принципиальная схема такого мультивибратора представлена на рис. 18.43. Кроме того, указанные интегральные микросхемы снабжены дополнительными оконечными каскадами, выполненными на базе ТТЛ- или ЭСЛ-схем.

Рассмотрим принцип действия схемы. Допустим, что амплитуда переменных напряжений во всех точках схемы не превышает величины  $U_{SS} \approx 0,5$  В. Когда транзистор  $T_1$  закрыт, напряжение на его коллекторе практически равно напряжению питания. Напряжение на эмиттере транзистора  $T_2$  составляет  $(V^+ - 1,2)$  В. Ток эмиттера

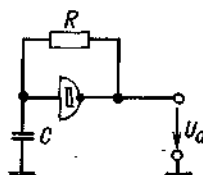


Рис. 18.42. Мультивибратор на основе триггера Шмитта, выполненного по ТТЛ-технологии.

Частота  $f \approx 0,7/RC$ .

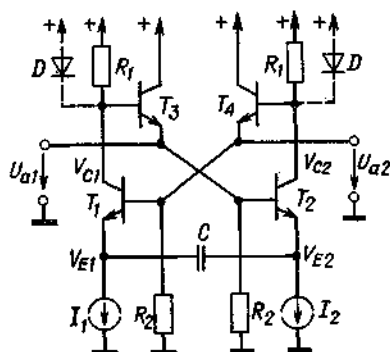


Рис. 18.43. Мультивибратор с эмиттерными связями.

транзистора  $T_2$  равен  $I_1 + I_2$ . Чтобы при этом на резисторе  $R_1$  выделялся сигнал желаемой амплитуды, его сопротивление должно составлять  $R_1 = 0,5 V / (I_1 + I_2)$ . Тогда в рассматриваемом состоянии схемы напряжение на эмиттере транзистора  $T_4$  будет равно  $(V^+ - 1,1)$  В. В течение времени, когда транзистор  $T_1$  закрыт, ток левого по схеме источника течет через конденсатор  $C$ , в результате чего напряжение на эмиттере транзистора  $T_1$  снижается со скоростью

$$\Delta V_{E1} / \Delta t = - (I_1 / C).$$

Транзистор  $T_1$  открывается, когда напряжение на его эмиттере снижается до значения  $(V^+ - 1,7)$  В. При этом напряжение на базе транзистора  $T_2$  снижается на 0,5 В и транзистор  $T_2$  закрывается, а напряжение на его коллекторе возрастает до величины  $V^+$ . За счет наличия эмиттерного повторителя на транзисторе  $T_4$  с ростом напряжения на коллекторе транзистора  $T_2$  увеличивается также и напряжение базы транзистора  $T_1$ . Вследствие этого напряжение на эмиттере транзистора  $T_1$  скачком увеличивается до значения  $(V^+ - 1,2)$  В. Этот скачок напряжения через конденсатор  $C$  передается на эмиттер транзистора  $T_2$ , так что напряжение в этой точке скачком увеличивается от  $(V^+ - 1,2)$  В до  $(V^+ - 0,7)$  В.

В течение времени, когда транзистор  $T_2$  закрыт, ток  $I_2$ , протекающий через конденсатор  $C$ , вызывает снижение напряжения на эмиттере транзистора  $T_2$  со скоростью

$$\Delta V_{E2} / \Delta t = - (I_2 / C).$$

Транзистор  $T_2$  остается закрытым до тех пор, пока потенциал его эмиттера не снизится от значения  $(V^+ - 0,7)$  В до значения  $(V^+ - 1,7)$  В. Для транзистора  $T_2$  это время составляет

$$t_2 = (1 \text{ В} \cdot C) / I_2,$$

или в общем виде

$$t_2 = 2 \left( 1 + \frac{I_1}{I_2} \right) R_1 C.$$

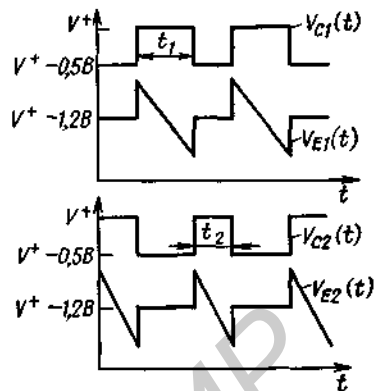


Рис. 18.44. Временная диаграмма работы мультивибратора с эмиттерными связями.

Для времени, в течение которого транзистор открыт, получим выражение

$$t_1 = (1 \text{ В} \cdot C) / I_1,$$

или в общем виде

$$t_1 = 2 \left( 1 + \frac{I_2}{I_1} \right) R_1 C.$$

Временная диаграмма напряжений схемы мультивибратора представлена на рис. 18.44. Из этой диаграммы видно, что при выбранных параметрах схемы ни один из транзисторов не входит в состояние насыщения. Такая схема позволяет генерировать сигналы более высокой частоты, чем ранее описанные схемы мультивибраторов. Без особых затруднений могут быть достигнуты частоты, превышающие 100 МГц.

Схема хорошо приспособлена для получения частотно-модулированных сигналов. Для этого токи источников  $I_1$  и  $I_2$  выбирают равными ( $I_1 = I_2 = I$ ) и осуществляют синхронное управление источниками токов при помощи модулирующего напряжения. Чтобы обеспечить при этом постоянно амплитуду выходных сигналов, параллельно резисторам  $R_1$  подключают диоды, как показано пунктирной линией на рис. 18.43. В этом случае частота генерации мультивибратора равна

$$f = 1 / 4U_D C,$$

где  $U_D$  — прямое падение напряжения на диоде.

## 19. Комбинационные логические схемы

Под комбинационной логической схемой понимают цифровую схему без запоминания переменных (логические схемы без памяти). Согласно блок-схеме, представленной на рис. 19.1, выходные переменные  $y_j$  однозначно определяются значениями входных переменных  $x_i$ . В случае логических схем с памятью (схем последовательностного типа) выходные переменные зависят, кроме того, и от состояния системы в данный момент, т.е. от ее предыстории.

Связь между входными и выходными переменными задается с помощью таблиц переключений или булевых функций. Для их схемотехнической реализации можно использовать постоянные запоминающие устройства (ПЗУ), в которые непосредственно заносится таблица переключений. При этом входные переменные играют роль адреса. Вторая возможность заключается в использовании логических элементов, которыми реализуются булевы функции.

Если в таблице переключений для выходных переменных записано небольшое число логических единиц, более удобной является ее реализация с помощью логических элементов, поскольку в этом случае требуется незначительное количество монтажных соединений. Даже при большом числе входных переменных в этом случае можно обойтись лишь одной интегральной схемой, применив программируемую логическую матрицу (ПЛМ). Если в таблице переключений стоит незначительное число

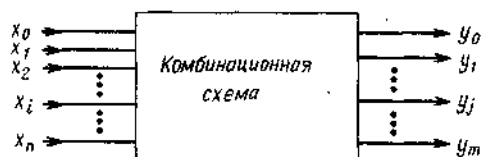


Рис. 19.1. Общий вид комбинационной схемы.

нулей, то следует составить инверсные логические функции, как было описано в разд. 9.2. Рекомендации для использования различных способов построения комбинационных схем приведены на рис. 19.2.

В следующих разделах рассмотрены вопросы построения и функционирования наиболее распространенных схем комбинационной логики. При этом особое внимание уделяется операциям над числами. Для того чтобы числа можно было представить с помощью логических переменных, нужно записать их в виде ряда цифр, принимающих только два значения. Двоичная цифра (или знак) называется *битом*. Одна из форм представления чисел с помощью двоичных знаков называется двоичной системой счисления или двоичным кодом. В этом случае разряды числа расставлены по возрастающим степеням числа 2. Цифра 1 соответствует логической единице, а цифра 0 — логическому нулю. Логические переменные, характеризующие отдельные разряды, будем обозначать строчными буквами, а все число — прописными. Следовательно, запись  $N$ -разрядного числа в двоичном коде имеет вид

$$X_N = x_{N-1} \cdot 2^{N-1} + x_{N-2} \cdot 2^{N-2} + \dots + x_1 \cdot 2^1 + x_0 \cdot 2^0.$$

Очевидно, что всегда надо четко различать, выполняется ли данная операция над числами, или имеется в виду функция логических переменных. Рассмотрим еще раз это различие на следующем примере. Пусть необходимо определить, чему будет равно  $1 + 1$ . Рассматривая знак (+) как операцию сложения в десятичной системе, получим следующий результат:

$$1 + 1 = 2.$$

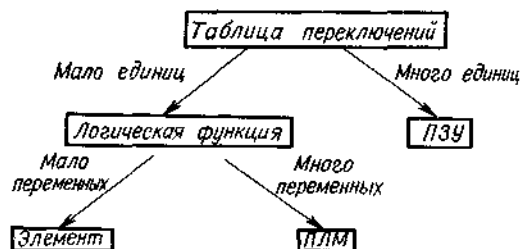


Рис. 19.2. Возможные способы реализации комбинационной схемы.





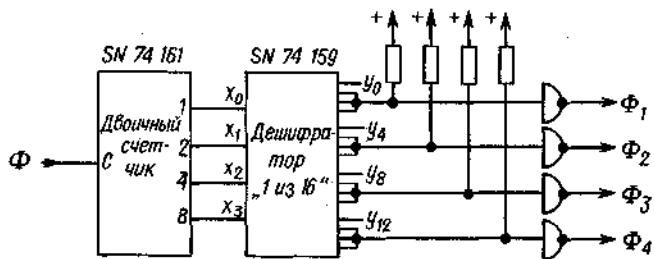


Рис. 19.3. Получение четырехфазной последовательности тактовых импульсов с помощью дешифратора «1 из 16».

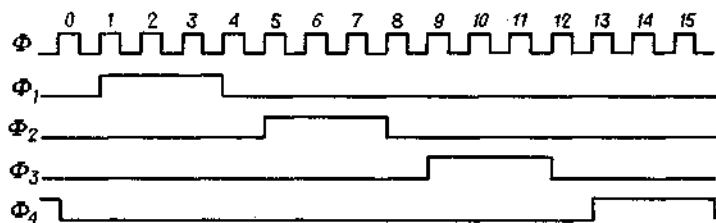


Рис. 19.4. Временная диаграмма четырехфазной последовательности тактовых импульсов.

входных переменных. В каждый момент времени только одна выходная переменная имеет единичное значение. Следовательно, событие, которое должно произойти в момент  $t_j$ , может быть вызвано выходной переменной  $y_j$ . Если одно и то же событие должно происходить в различные моменты времени, следует лишь объединить соответствующие выходные переменные с помощью функции ИЛИ. Это реализуется особенно просто, когда интегральная схема имеет выходы с открытым коллектором и негативной логикой, что позволяет образовать функцию «монтажное ИЛИ».

В качестве примера на рис. 19.3 приведена схема получения 4-фазной последовательности тактовых импульсов, которые отделены друг от друга постоянными интервалами. В течение каждых трех следующих друг за другом периодов входного сигнала  $\Phi$  один из четырех выходных тактовых сигналов  $\Phi_1 - \Phi_4$  равен единице. Выходы  $y_0, y_4, y_8$  и  $y_{12}$  остаются неподключенными, благодаря чему между отдельными тактовыми импульсами на выходе возникает пауза длительностью в один период сигнала  $\Phi$ . Временная диаграмма работы этой схемы показана на рис. 19.4.

Длина временного интервала определяется частотой входного тактового импульса  $\Phi$  и поэтому может достигать любой величины. Это является существенным преимуществом по сравнению со схемами на элементах задержки.

### Преобразование кода «1 из $n$ » в двоичный

Для того чтобы преобразовать код «1 из  $n$ » в двоичный, можно использовать так называемый кодер (шифратор) с приоритетом. На его выходах формируется двоичное число, соответствующее наивысшему из входов, на которые подана единица. Значения входных переменных, расположенных ниже, не имеют значения. Поэтому эта схема и носит название «кодер с приоритетом». Такая схема позволяет преобразовывать не только код «1 из  $n$ », но и суммарный код, в котором единица стоит не в одном данном разряде, а во всех, расположенных за ним<sup>1)</sup>. Здесь приведена таблица переключений с приоритетом 19.2.

#### Типы ИС

Код «1 из 10»: SN 74147 (ТТЛ).

Код «1 из 8», с возможностью наращивания: SN 74148 (ТТЛ); MC 10165 (ЭСЛ); MC 14532 (КМОП).

### 19.1.2. ДВОИЧНО-ДЕСЯТИЧНЫЕ КОДЫ

Ввод и вывод чисел в десятичной системе счисления невозможен с помощью обычного двоичного кода. Для этой цели

<sup>1)</sup> Такой код называется также унитарным, так как количество единиц в каждой комбинации однозначно определяет закодированное число. — Прим. перев.

Таблица переключений приоритетного кодера  
(Знак × означает «любой»)

J	$x_9$	$x_8$	$x_7$	$x_6$	$x_5$	$x_4$	$x_3$	$x_2$	$x_1$	$y_3$	$y_2$	$y_1$	$y_0$
0	0	0	0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	0	0	1	0	0	0	1
2	0	0	0	0	0	0	0	0	1	×	0	0	1
3	0	0	0	0	0	0	1	×	×	0	0	1	1
4	0	0	0	0	0	1	×	×	×	0	1	0	0
5	0	0	0	0	1	×	×	×	×	0	1	0	1
6	0	0	0	1	×	×	×	×	×	0	1	1	0
7	0	0	1	×	×	×	×	×	×	0	1	1	1
8	0	1	×	×	×	×	×	×	×	1	0	0	0
9	1	×	×	×	×	×	×	×	×	1	0	0	1

был предложен двоично-десятичный код. В таком коде каждая отдельная десятичная цифра представлена с помощью двоичных знаков, в частности в виде соответствующего двоичного числа. В таком случае получим, например,

$$218_{10} \hat{=} 0010\ 0001\ 1000.$$

Записанное таким образом десятичное число более точно следует называть двоично-десятичным числом в коде 8421 или в натуральном двоично-десятичном коде. Десятичные цифры можно представить и с помощью других комбинаций двоичных знаков, содержащих 4 и более разрядов. Однако, поскольку двоично-десятичный код 8421 является самым распространенным, его называют просто двоично-десятичным кодом. Ниже используется этот термин, а отличные от натурального

двоично-десятичные коды будем оговаривать особо.

Одно четырехразрядное двоичное число позволяет представить десятичные числа от 0 до 15. В случае двоично-десятичного кода из них используется только 10 комбинаций. Следовательно, для записи двоично-десятичного числа требуется больше разрядов, чем для записи двоичного.

При выполнении операций в десятичном коде можно получить результат, включающий десятичную «цифру» от  $10_{10}$  до  $15_{10}$ . Подобные, не предусмотренные этим кодом цифры называются *псевдотетрадами*. Для исправления записи псевдотетрад следует уменьшить их на  $10_{10} = 1010_2$  и следующий по старшинству разряд увеличить на 1. Данный результат можно получить и другим способом, добавив к псевдотетраде число  $6 = 0110_2$ , как показано в следующем примере:

	Десятки	Единицы		Десятки	Единицы
Псевдо-13:	0000	1101		0000	1101
- $10_{10}$ :	0000	1010	+ 6	0000	0110
+ $10_{10}$ :	0001	0000			

Правильная запись 13:

0001 0011

0001 0011

#### Преобразование двоичного кода в двоично-десятичный

В предыдущем примере мы уже познакомились с процедурой преобразования четырехразрядного двоичного числа в двоично-десятичное:

Числа до 9 включительно остаются без изменения.

Числа свыше 9, представляющие собой псевдотетрады, подвергаются коррекции.

Двоичные числа, содержащие более 4 разрядов, можно преобразовать анало-

гичным образом. Для этого двоичное число, начиная со старшего разряда, «вдвигается» справа налево в двоично-десятичную разрядную сетку, как показано на рис. 19.5. Когда какая-либо единица пересекает границу между двоично-десятичными разрядами, возникает ошибка. Действительно, в случае двоичного числа разрядное значение этой единицы при сдвиге увеличивается с 8 до 16, тогда как для двоично-десятичного числа оно возрастает от 8 до 10. Поэтому на этом этапе двоично-десятичное число как бы уменьшается на 6. Следовательно, для коррекции необходимо прибавлять 6 к числу во всех случаях, когда единица пересекает границу между двоично-десятичными разрядами. К числу десятков надо прибавить 6, если единица перейдет в разряд сотен, и т.д. Составленное таким образом двоично-десятичное число имеет правильное значение, однако оно может еще содержать псевдотетрады. Чтобы этого не было, возникающие псевдотетрады корректируют непосредственно после каждого шага сдвига, прибавляя 6 к соответствующей декаде с переносом 1 в следующую. Следова-

но, обе указанные коррекции производятся с помощью одной и той же операции, а именно путем прибавления 6.

Вместо того чтобы прибавлять после сдвига 6, с тем же успехом можно перед сдвигом прибавлять 3. Необходимость такой коррекции можно также определить перед сдвигом. Если значение тетрады меньше или равно  $4 = 0100_2$ , то при последующем сдвиге не произойдет перехода единицы через границу между декадами и не возникнут псевдотетрады. Таким образом, такую тетраду можно будет без изменений сдвигать влево. Если значение тетрады перед сдвигом равно 5, 6 или 7, то также не произойдет перехода единицы через границу, поскольку старший разряд равен нулю. Однако при этом возникнут псевдотетрады: десять, двенадцать, четырнадцать или одиннадцать, тринадцать, пятнадцать (в зависимости от того, будет ли в младший разряд сдвинут нуль или единица). Следовательно, в этих случаях необходима коррекция псевдотетрад путем прибавления 3 перед сдвигом.

Если значение тетрады составляет 8 или 9, необходимо корректировать переход единицы через границу между декадами. Поэтому после каждого сдвига появляются правильные тетрады 6 или 7 либо 8 или 9. При такой коррекции псевдотетрад полученное значение каждой тетрады не может быть более 9. Этим исчерпываются все возможности, и мы получим таблицу коррекции 19.3.

Преобразование двоичного числа в соответствующее двоично-десятичное можно реализовать, сдвигая влево двоичное число, записанное в регистре сдвига, разделенном на четырехразрядные секции. Каждая секция должна включать корректирующий элемент, который преобразует содержание регистра перед каждым последующим сдвигом в соответствии с таблицей переключений 19.3.

Наряду с подобным способом реализации преобразования кодов с помощью схем с памятью можно использовать комбинационные схемы, в которых операция сдвига проводится с помощью соответствующей логики. Эта схема представлена на рис. 19.6. Вместо сдвига числа справа налево здесь слева направо «сдвиг

Двоично - десятичная разрядная сетка

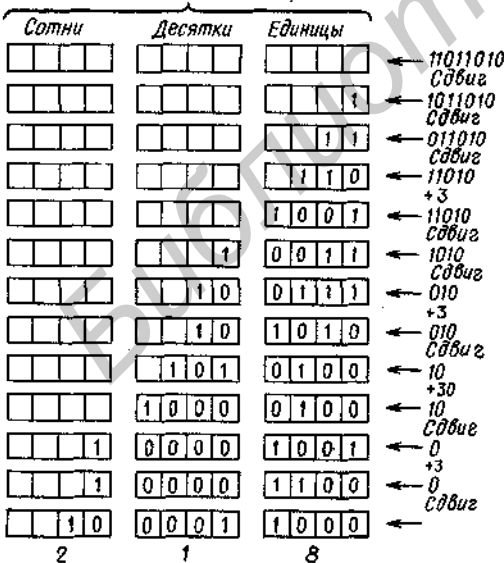


Рис. 19.5. Преобразование двоичного кода в двоично-десятичный; в качестве примера взято число 218.

Таблица 19.3

Таблица переключений корректирующего элемента для преобразования двоичного кода в двоично-десятичный

Десятичный знак	Вход				Выход				Функция
	$x_4$	$x_3$	$x_2$	$x_1$	$y_4$	$y_3$	$y_2$	$y_1$	
0	0	0	0	0	0	0	0	0	X
1	0	0	0	1	0	0	0	1	X
2	0	0	1	0	0	0	1	0	X
3	0	0	1	1	0	0	1	1	X
4	0	1	0	0	0	1	0	0	X
5	0	1	0	1	1	0	0	0	X+3
6	0	1	1	0	1	0	0	1	X+3
7	0	1	1	1	1	0	1	0	X+3
8	1	0	0	0	1	0	1	1	X+3
9	1	0	0	1	1	1	0	0	X+3

гаются» границы двоично-десятичных разрядов, а каждая полученная тетрада корректируется в соответствии с табл. 19.3. Следовательно, для «сдвига» разрядной сетки с помощью комбинационной схемы на каждую декаду и каждый шаг сдвига необходимо по одному корректирующему элементу. Эта схема несколько упрощается, если исключить те корректирующие элементы, ко входам которых подключено менее трех двоичных разрядов, поскольку

в этом случае коррекция не нужна. На рис. 19.6 приведена комбинационная схема для преобразования 8-разрядного двоичного числа. Эту схему легко распространить на любое число разрядов. Элементы, не используемые для преобразования 8-разрядного числа, показаны пунктиром. С помощью записанных здесь чисел можно проследить за процессом преобразования кода для примера, приведенного на рис. 19.5.

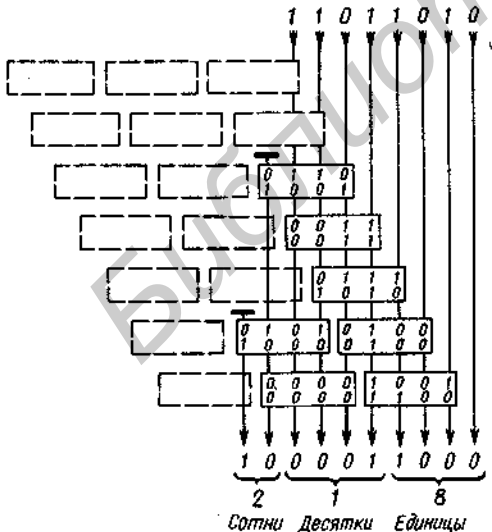


Рис. 19.6. Преобразование двоичного кода в двоично-десятичный с помощью комбинационной схемы. Приведенные значения соответствуют преобразованию числа 218.

Корректирующие комбинационные схемы поставляются в виде программируемых изготовителем микросхем ПЗУ емкостью 32 байта. В одном корпусе размещаются три корректирующих элемента (рис. 19.7). Так как, согласно рис. 19.6,

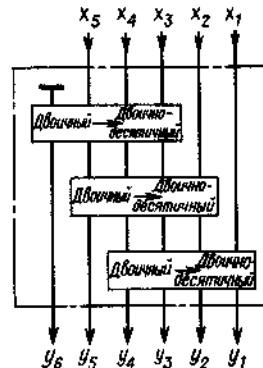


Рис. 19.7. Структура интегральной микросхемы для преобразования двоичного кода в двоично-десятичный SN 74185.

младший разряд не подается на корректирующую схему, то с помощью одной ИС можно преобразовать 6-разрядное двоичное число, а для 8-разрядного числа нужны три таких ИС.

### Преобразование двоично-десятичного кода в двоичный

Во многих случаях двоично-десятичный код можно достаточно просто получить непосредственно, например с помощью двоично-десятичных счетчиков. Как будет показано ниже, в двоично-десятичном коде также можно выполнять многие вычислительные операции. Однако в некоторых случаях необходимо все же провести преобразование его в двоичный код. Это можно сделать путем последовательного деления числа на 2. Для этого десятичное число делится на 2. Если оно нечетное, то в остатке получится 1, т. е. в разряде  $2^0$  записывается 1. Затем частное от деления еще раз делится на 2, и, если остаток равен нулю, в разряде  $2^1$  записывается 0. Если остаток равен 1, то в этом разряде записывается 1. Аналогично получают и более старшие разряды двоичного числа. Деление двоично-десятичного числа на 2 очень просто можно провести путем сдвига впра-

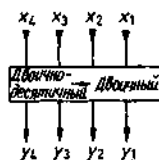
во на один разряд, так как отдельные цифры уже представлены в двоичном коде. Самый правый бит, выдвинутый из двоично-десятичной разрядной сетки, и является искомым значением разряда. Но если при сдвиге единица пересекает границу между декадами, то возникает ошибка: при переходе от десятков к единицам значение разряда должно уменьшиться наполовину — от десяти до пяти. Однако в случае двоичного числа эта величина становится равной восьми. Поэтому, для коррекции нужно вычесть 3. Из этого вытекает следующее правило коррекции: если старший разряд в декаде равен единице, то необходимо данную декаду уменьшить на три. Таким образом можно непосредственно составить таблицу переключений для корректирующего элемента 19.4. Процесс преобразования заканчивается, если все двоично-десятичное число будет выдвинуто из разрядной сетки.

На рис. 19.8 приведена комбинационная схема для преобразования  $2^{1/2}$ -разрядного двоично-десятичного числа. Здесь, так же как и в схеме на рис. 19.6, сдвиг двоично-десятичных разрядов достигается путем соответствующего соединения одинаковых комбинационных схем. Чтобы наглядно продемонстрировать структуру этой

Таблица 19.4

Таблица переключений корректирующего элемента для преобразования двоично-десятичного кода в двоичный

Десятичный знак	Вход				Выход				Функция
	$x_4$	$x_3$	$x_2$	$x_1$	$y_4$	$y_3$	$y_2$	$y_1$	
0	0	0	0	0	0	0	0	0	X
1	0	0	0	1	0	0	0	1	X
2	0	0	1	0	0	0	1	0	X
3	0	0	1	1	0	0	1	1	X
4	0	1	0	0	0	1	0	0	X
5	0	1	0	1	0	1	0	1	X
6	0	1	1	0	0	1	1	0	X
7	0	1	1	1	0	1	1	1	X
8	1	0	0	0	0	1	0	1	X-3
9	1	0	0	1	0	1	1	0	X-3
10	1	0	1	0	0	1	1	1	X-3
11	1	0	1	1	1	0	0	0	X-3
12	1	1	0	0	1	0	0	1	X-3
13	1	1	0	1	1	0	1	0	X-3
14	1	1	1	0	1	0	1	1	X-3
15	1	1	1	1	1	1	0	0	X-3



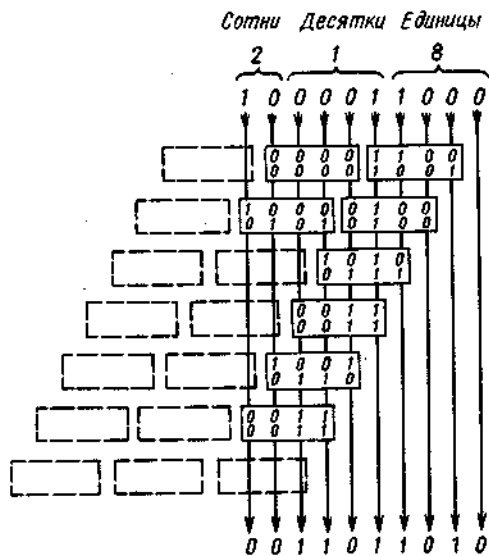


Рис. 19.8. Преобразование двоично-десятичного кода в двоичный с помощью комбинационной схемы. Приведенные значения соответствуют преобразованию числа 218.

схемы, на рис. 19.8 изображены все три корректирующих элемента для каждой степени кодопреобразователя. В действительности если старший разряд корректирующего элемента не используется, то, согласно табл. 19.4, коррекция не нужна и данный элемент можно исключить. На рис. 19.8 такие элементы изображены пунктирной линией.

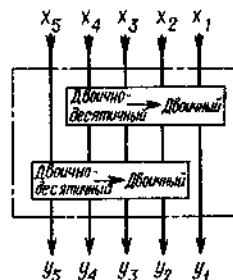


Рис. 19.9. Структура интегральной микросхемы для преобразования двоично-десятичного кода в двоичный.

Корректирующие схемы составляются из отдельных секций, содержащих по два элемента (рис. 19.9). Каждая секция представляет собой одну интегральную микросхему ПЗУ на 32 байта, программируемую изготовителем. Такая микросхема (типа SN 74184) имеет пять входов и пять выходов.

### 19.1.3. КОД ГРЕЯ

Во многих случаях необходим числовой код, построенный таким образом, чтобы при переходе от одного числа к следующему изменялся всегда только один двоичный разряд. Этим свойством, в противоположность всем рассмотренным ранее кодам, обладает код Грея. На рис. 19.10 он сопоставлен с двоичным ко-

Десятичный код	Двоичный код	Код Грея
0	0	0
1	1	1
2	10	11
3	11	10
4	100	110
5	101	111
6	110	101
7	111	100
8	1000	1100
9	1001	1101
10	1010	1111
11	1011	1110
12	1100	1010
13	1101	1011
14	1110	1001
15	1111	1000
...	...	...

*Запись 1 в старший разряд*  
*Запись 1 в старший разряд*  
*Запись 1 в старший разряд*  
*Запись 1 в старший разряд*  
*Запись 1 в старший разряд*

$\dots d_4 \quad d_3 \quad d_2 \quad d_1 \quad \dots g_4 \quad g_3 \quad g_2 \quad g_1$

Рис. 19.10. Сравнение кода Грея с двоичным.

дом. Для его получения следует при переходе к следующему по старшинству разряду числа оставить без изменения все младшие разряды и приписать спереди единицу. При этом количество записанных нулей не должно увеличиваться.

Код Грея не позволяет выполнять арифметические операции. Поэтому его используют только в тех случаях, когда это дает существенные преимущества, и после этого снова переходят к двоичному коду.

Как можно видеть из рис. 19.10, для преобразования двоичного кода в код Грея можно использовать следующие операции:

$$g_1 = d_1 \oplus d_2,$$

$$g_2 = d_2 \oplus d_3,$$

или в общем виде

$$g_i = d_i \oplus d_{i+1}.$$

Для старшего разряда  $g_N$   $N$ -разрядного числа эта операция упрощается, поскольку  $d_{N+1} = 0$ . В данном случае

$$g_N = d_N \oplus 0 = d_N.$$

Эта зависимость следует также и из рис. 19.10. Таким образом, для преобразо-

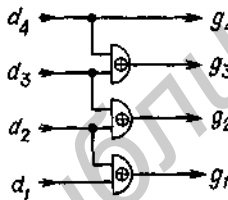


Рис. 19.11. Преобразование двоичного кода в код Грея.

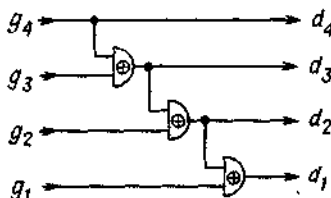


Рис. 19.12. Преобразование кода Грея в двоичный.

вания  $N$ -разрядного двоичного числа требуется  $N - 1$  элементов ИСКЛЮЧАЮЩЕЕ ИЛИ, включенных согласно рис. 19.11.

Преобразование кода Грея в двоичный также производится с помощью элементов ИСКЛЮЧАЮЩЕЕ ИЛИ. Однако оно выглядит несколько сложнее. Для  $N$ -разрядного числа

$$d_N = g_N$$

и

$$d_i = g_N \oplus g_{N-1} \oplus g_{N-2} \dots \oplus g_i \text{ при } i < N.$$

Простейшая реализация этого выражения возможна с помощью последовательного соединения элементов ИСКЛЮЧАЮЩЕЕ ИЛИ, как показано на рис. 19.12. Так же как и ранее, здесь используются  $N - 1$  элементов. Правда, в этом случае время задержки схемы значительно больше. Для младшего разряда оно составляет  $(N - 1) \cdot t_{pd}$ . Поэтому в случае многоразрядных чисел целесообразно, насколько возможно, выполнять необходимые логические операции параллельно. Для этого следует входы схемы подключить попарно к элементам ИСКЛЮЧАЮЩЕЕ ИЛИ, а их выходы также попарно соединить с входами следующих элементов.

## 19.2. МУЛЬТИПЛЕКСОР И ДЕМУЛЬТИПЛЕКСОР

Во многих случаях возникает необходимость последовательного опроса логических состояний большого числа переменных и передачи их на один выход. Для этой цели служит мультиплексор (коллектор), представленный на рис. 19.13. В зависимости от состояния входов адреса  $a_0$  и  $a_1$  выход мультиплексора  $y$  соединяется с одним из его информационных входов  $x_0 \div x_3$ . Схема построена таким образом, что с выходом соединяется именно тот вход, индекс которого равен двоичному числу, определяемому переменными  $a_0$  и  $a_1$ . Непосредственно из рис. 19.13 следует что

$$y = \bar{a}_1 \bar{a}_0 x_0 + \bar{a}_1 a_0 x_1 + a_1 \bar{a}_0 x_2 + a_1 a_0 x_3.$$

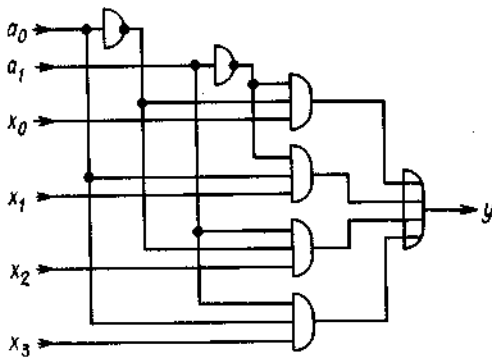


Рис. 19.13. Мультиплексор на 4 входа.

Отметим, что логическое произведение адресных сигналов равно единице только для той входной переменной, индекс которой совпадает с требуемым адресом. Например, если  $a_1 = 1$  и  $a_0 = 0$ , то

$$y = 0 \cdot 1 \cdot x_0 + 0 \cdot 0 \cdot x_1 + 1 \cdot 1 \cdot x_2 + 1 \cdot 0 \cdot x_3 = x_2.$$

По указанному принципу эта схема может быть распространена на любое число входных переменных. При помощи  $n$  адресных входов можно выбирать один из  $2^n$  информационных сигналов.

Так как каждому адресу соответствует только один информационный вход, то с помощью мультиплексора можно реализовать любые логические функции адресных сигналов. Для этого на информационные входы подаются постоянные сигналы, соответствующие требуемым значениям логической функции. При этом схема работает точно так же, как одноразрядное ПЗУ.

Важным специальным видом мультиплексоров является схема с двумя входами, представленная на рис. 19.14. Она имеет

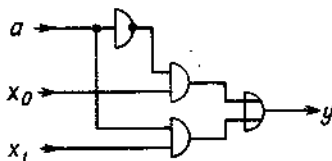


Рис. 19.14. Мультиплексор в качестве управляемого переключателя.

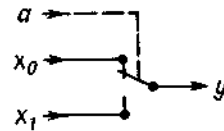


Рис. 19.15. Электромеханическая схема замещения управляемого переключателя.

только один управляющий вход, с помощью которого осуществляется подключение выхода к одному из двух входов. Эта функция мультиплексора как логического переключателя отражена на схеме замещения, представленной на рис. 19.15.

Промышленностью выпускаются следующие мультиплексоры в интегральном исполнении:

	ТТЛ	ЭСЛ	КМОП
16 входов: SN 74150			МС 14512
8 входов: SN 74151		МС 10164	МС 14539
2 × 4 входы: SN 74153		МС 10174	МС 14519
4 × 2 входы: SN 74157			

Логический коммутатор на рис. 19.14 можно упростить, если элемент ИЛИ выполнить с помощью функции «монтажное ИЛИ». Для этой цели вместо элементов И, как показано на рис. 19.16, используются элементы И-НЕ с открытым коллектором, выходы которых соединены параллельно. Недостатком этого метода является относительно большое время срабатывания схемы, так как емкость нагрузки может заряжаться только через общее коллекторное сопротивление.

Обычный двухтактный выходной каскад не обладает этим недостатком, поскольку при высоком выходном потенциале он имеет почти столь же малое выходное сопротивление, как при низком. Однако это обстоятельство не позволяет

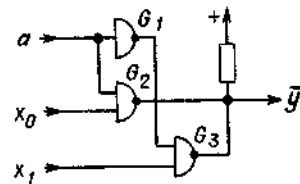


Рис. 19.16. Мультиплексор на элементах с открытым коллектором.



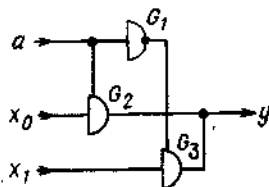


Рис. 19.17. Мультиплексор на трехстабильных элементах.

объединять выходы таких схем. Для того чтобы осуществить мультиплексную работу нескольких двухтактных выходных каскадов путем их параллельного включения, следует использовать выходные каскады с тремя состояниями. В этом случае, как было показано в разд. 9.4.9, с помощью специального управляющего входного сигнала (разрешения выхода) оконечный двухтактный каскад переводится в «безразличное», т.е. высокоомное состояние. Соответствующая схема логического переключателя представлена на рис. 19.17.

### Демультимплексор

Иногда возникает задача распределения одного входного сигнала по нескольким различным адресам. Подобная схема, называемая демультимплексором (селектором), показана на рис. 19.18. Сигнал  $x$  подается на информационный вход. Схема подключает его именно к тому выходу, номер которого задан адресными сигналами  $a_0, a_1$ . Логика выбора адреса здесь та же, что и у мультиплексора, изображенного на рис. 19.13.

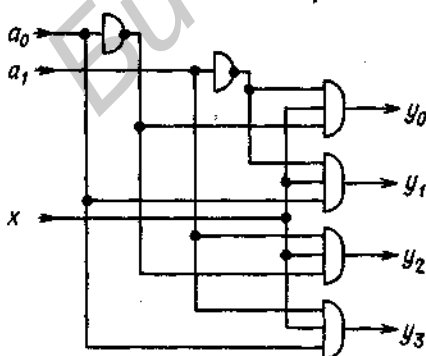


Рис. 19.18. Демультимплексор на 4 выхода.

При  $x = 1 = \text{const}$  демультимплексор работает как обычный дешифратор «один из  $n$ »<sup>1)</sup>.

Типы ИС	ТТЛ	ЭСЛ	КМОП
16 выходов:	SN 74154		МС 14514
10 выходов:	SN 7442		
8 выходов:	SN 74S138	МС 10162	
2 × 4 выхода:	SN 74155	МС 10172	МС 14555

## 19.3. КОМБИНАЦИОННОЕ УСТРОЙСТВО СДВИГА

При выполнении многих арифметических действий возникает необходимость сдвига двоичной информации на один или несколько разрядов. Обычно такая операция проводится с помощью последовательно включенных D-триггеров, входы синхронизации которых объединены. Как будет показано в разд. 20.6, в этом случае за каждый такт производится сдвиг на один разряд. Следовательно, недостатком этой схемы является необходимость введения специального программного управления, которое обеспечивало бы первоначальную загрузку информации в регистр, а затем ее сдвиг на требуемое число разрядов.

Эту же операцию можно провести и без такого управляющего устройства с помощью показанной на рис. 19.19 комбинационной схемы, собранной на мультиплексорах. Если адрес  $A = 0$ , то  $y_3 = x_3, y_2 = x_2$  и т.д. Если адрес  $A = 1$ , то произойдет изменение в подключении выходов ко входам:  $y_3 = x_2, y_2 = x_1, y_1 = x_0$  и  $y_0 = x_{-1}$ . Следовательно, на выходе окажется двоичное число  $X$ , сдвинутое влево на один разряд. При этом, как и в обычном регистре сдвига, старший разряд этого числа пропадает. Если имеются мультиплексоры с  $N$  входами, то можно осуществить

<sup>1)</sup> Вход  $x$  можно рассматривать как стробирующий вход такого дешифратора. Поэтому в отечественной литературе эти схемы часто называют дешифраторами со стробированием.— Прим. перев.

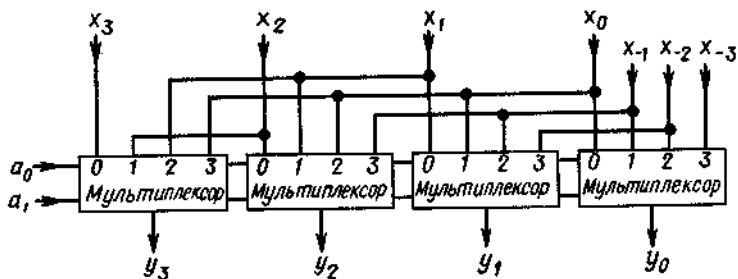


Рис. 19.19. Комбинационное устройство сдвига на мультиплексорах.

сдвиг числа на 0, 1, 2 ... (N - 1) разрядов. В примере, представленном на рис. 19.19, N = 4. Для этого случая приведена табл. 19.5, описывающая работу комбинационного устройства сдвига.

Таблица 19.5

Таблица изменения выходных сигналов комбинационного устройства сдвига

$a_1$	$a_0$	$y_3$	$y_2$	$y_1$	$y_0$
0	0	$x_3$	$x_2$	$x_1$	$x_0$
0	1	$x_2$	$x_1$	$x_0$	$x_{-1}$
1	0	$x_1$	$x_0$	$x_{-1}$	$x_{-2}$
1	1	$x_0$	$x_{-1}$	$x_{-2}$	$x_{-3}$

Чтобы не допустить потери старшего бита, можно нарастить устройство сдвига, подключив к нему последовательно еще одну такую же схему, как показано на рис. 19.20. В данном примере N = 4; таким образом, здесь можно произвести сдвиг 5-разрядного числа X без потери информации максимум на три разряда. При этом число X установится на выходах от  $y_3$  до  $y_7$ .

Схему на рис. 19.19 можно использовать также и в качестве кольцевого устрой-

ства сдвига; при этом входы расширения  $x_{-1} \div x_{-3}$  соединяются со входами  $x_1 \div x_3$ , как показано на рис. 19.21.

Типы ИС

Am25S10 (ТТЛ с трехстабильным выходом); изготовитель — фирма Advanced Micro Devices, 8243 (ТТЛ); изготовитель — фирма Signetics.

## 19.4. КОМПАРАТОРЫ

Компараторами называются схемы, осуществляющие сравнение двух чисел. Результатом сравнения является обнаружение одного из трех возможных состояний:  $A = B$ ,  $A > B$  или  $A < B$ . Рассмотрим сначала компараторы, устанавливающие равенство двух двоичных чисел. Критерием равенства двух чисел является совпадение их по всем разрядам. На выходе компаратора должна устанавливаться единица, если оба числа равны, в противном случае на выходе должен быть нуль. В простейшем случае сравниваемые числа состоят из одного разряда. Тогда в качестве компаратора можно использовать схему равнозначности (элемент ИСКЛЮЧАЮЩЕЕ ИЛИ-НЕ). Два N-разрядных числа сравни-

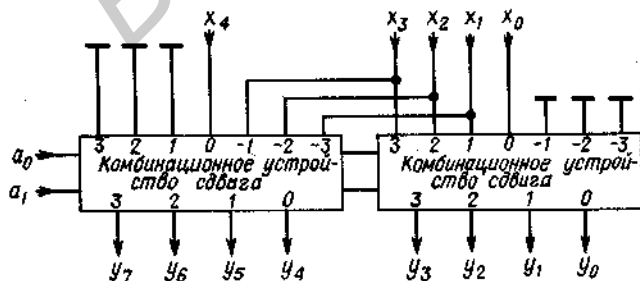


Рис. 19.20. Расширение комбинационного устройства сдвига.

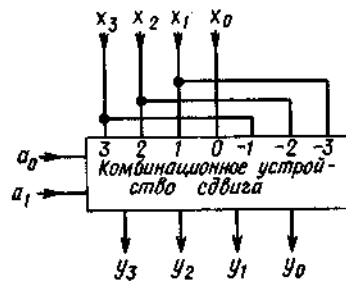


Рис. 19.21. Кольцевое комбинационное устройство сдвига.

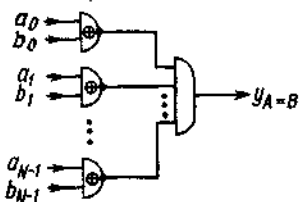


Рис. 19.22. Схема определения равнозначности для двух  $N$ -разрядных чисел.

ваются поразрядно с помощью нескольких схем равнозначности, выходы которых подключены к элементу И, как показано на рис. 19.22.

### Типы ИС

$2 \times 6$  входов: DM 8131 (ТТЛ); изготовитель — фирма National.

$2 \times 8$  входов: AM 25LS2521 (ТТЛ); изготовитель — фирма AMD.

Универсальными являются такие компараторы, которые помимо констатации равенства двух чисел могут установить, какое из них больше. Такие схемы называются компараторами со сравнением величин (Magnitude Comparator) или просто компараторами. Чтобы провести сравнение величин, нужно знать, в каком коде представлены числа. В дальнейшем мы будем исходить из того, что числа заданы в двоичном коде, т.е.

$$A = a_{N-1} \cdot 2^{N-1} + a_{N-2} \cdot 2^{N-2} \dots + a_1 \cdot 2^1 + a_0 \cdot 2^0.$$

Простейшая задача состоит в сравнении двух одноразрядных чисел. При составлении логической функции компаратора будем исходить из таблицы переключений 19.6, непосредственно из которой легко по-

Таблица 19.6

Таблица переключений одноразрядного компаратора

$a$	$b$	$Y_{a>b}$	$Y_{a=b}$	$Y_{a<b}$
0	0	0	1	0
0	1	0	0	1
1	0	1	0	0
1	1	0	1	0

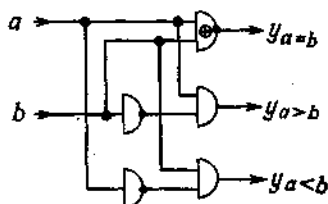


Рис. 19.23. Функциональная схема одноразрядного компаратора.

лучить изображенную на рис. 19.23 схему компаратора.

Для сравнения многоразрядных двоичных чисел используется следующий алгоритм. Сначала сравниваются значения старших разрядов. Если они различны, то эти разряды и определяют результат сравнения. Если они равны, то необходимо сравнить следующие за ними более младшие разряды, и т.д. Таким образом, для каждого разряда можно использовать схему, представленную на рис. 19.23, передавая через мультиплексор на выход результат сравнения самых старших из несовпадающих разрядов. Подобные схемы для сравнения 4- и 5-разрядных чисел выпускаются в интегральном исполнении:

SN 7485 (ТТЛ); MC 10166 (ЭСЛ); MC 14585 (КМОП).

Эти схемы можно наращивать как последовательно, так и параллельно. На рис. 19.24 показано последовательное соединение компараторов для увеличения разрядности сравниваемых чисел. Если старшие три разряда чисел  $A$  и  $B$  равны, то результат сравнения определяется сигналами на выходах компаратора  $K_1$ , поскольку они подключены к входам младшего разряда компаратора  $K_2$ .

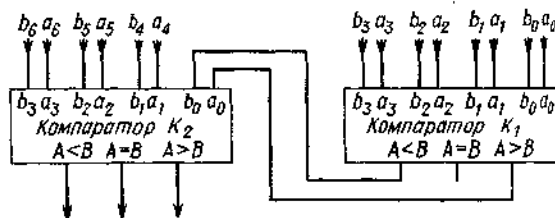


Рис. 19.24. Последовательное соединение компараторов для увеличения разрядности сравниваемых чисел.

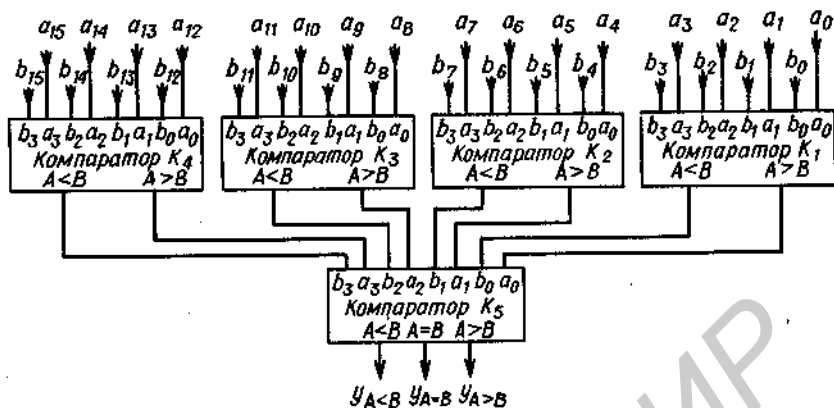


Рис. 19.25. Параллельное соединение компараторов.

При сравнении чисел со значительным количеством разрядов целесообразнее использовать параллельное соединение компараторов, показанное на рис. 19.25, так как оно обеспечивает меньшее время задержки.

## 19.5. СУММАТОРЫ

### 19.5.1. ПОЛУСУММАТОР

Сумматором называется схема, предназначенная для сложения двоичных чисел. Ниже мы рассмотрим сумматоры для чисел, представленных в двоичном коде. Простейшей задачей является сложение двух одноразрядных чисел. Для того чтобы разработать логическую схему, в первую очередь следует рассмотреть все возможные сочетания входных переменных, на основании чего можно будет составить таблицу переключений. При сложении двух одноразрядных чисел  $A$  и  $B$  могут наблюдаться следующие комбинации:

$$\begin{aligned} 0 + 0 &= 0, \\ 0 + 1 &= 1, \\ 1 + 0 &= 1, \\ 1 + 1 &= 10. \end{aligned}$$

Если  $A$  и  $B$  равны единице, происходит перенос в следующий (более старший) разряд. Следовательно, такой сумматор должен иметь два выхода, а именно один для формирования части суммы, относящейся к данному разряду, и еще один — для переноса в следующий разряд. Представляя числа  $A$  и  $B$  логическими переменными  $a_0$  и  $b_0$ , можно получить таблицу переключений 19.7, где  $c_1$  — сигнал переноса,  $s_0$  — сумма.

Составляя дизъюнктивную нормальную форму, получаем следующие булевы функции:

$$c_1 = a_0 b_0,$$

$$s_0 = \bar{a}_0 b_0 + a_0 \bar{b}_0 = a_0 \oplus b_0.$$

Следовательно, перенос происходит с помощью функции И, а сумма — функции неравнозначности (ИСКЛЮЧАЮЩЕЕ ИЛИ). Схема, реализующая обе указанные функции, называется полусумматором; она показана на рис. 19.26.

Таблица 19.7

Таблица переключений полусумматора

$a_0$	$b_0$	$s_0$	$c_1$
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

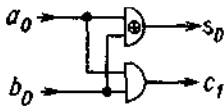


Рис. 19.26. Схема полусумматора.

Таблица переключений полного сумматора

Вход			Промежуточные величины			Выход	
$a_i$	$b_i$	$c_i$	$p_i$	$g_i$	$r_i$	$s_i$	$c_{i+1}$
0	0	0	0	0	0	0	0
0	1	0	1	0	0	1	0
1	0	0	1	0	0	1	0
1	1	0	0	1	0	0	1
0	0	1	0	0	0	1	0
0	1	1	1	0	1	0	1
1	0	1	1	0	1	0	1
1	1	1	0	1	0	1	1

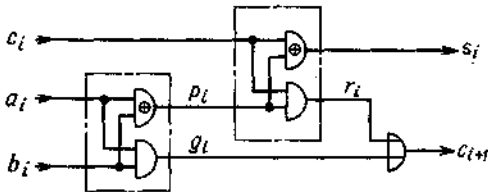


Рис. 19.27. Схема полного сумматора.

$$s_i = a_i \oplus b_i \oplus c_i;$$

$$c_{i+1} = a_i b_i + a_i c_i + b_i c_i$$

### 19.5.2. ПОЛНЫЙ СУММАТОР

Если складываются два многоразрядных двоичных числа, полусумматор можно использовать только для одного младшего разряда. Во всех остальных разрядах складываются не два, а три числа, поскольку может произойти перенос со следующего за ним младшего разряда. Таким образом, в общем случае для каждого разряда необходима логическая схема с тремя входами  $a_i$ ,  $b_i$ ,  $c_i$  и двумя выходами  $s_i$  и  $c_{i+1}$ . Такая схема и называется полным сумматором. Ее можно реализовать, например, с помощью двух полусумматоров, как показано на рис. 19.27. Здесь приведена таблица 19.8 переключений такой схемы.

Для сложения двух многоразрядных двоичных чисел на каждый разряд необходим один полный сумматор. Только в младшем разряде можно обойтись полусумматором. На рис. 19.28 приведена схема, предназначенная для сложения двух четырехразрядных чисел  $A$  и  $B$ . Эта схема

выпускается в интегральном исполнении. В ее младшем разряде также используется полный сумматор, чтобы иметь возможность наращивания разрядности схемы (SN 74LS83).

### 19.5.3. СУММАТОРЫ С ПАРАЛЛЕЛЬНЫМ ПЕРЕНОСОМ

Время выполнения операции в сумматоре на рис. 19.28 намного больше времени сложения в одноканальном сумматоре. Действительно, сигнал переноса  $c_4$  только тогда сможет принять истинное значение, когда перед этим будет установлено правильное значение переноса  $c_3$ . Такой порядок выполнения операций называется последовательным переносом (Ripple Carry). Чтобы уменьшить время операции сложения многоразрядных чисел, можно использовать схемы параллельного переноса (Carry look-ahead). При этом все сигналы переноса вычисляются непосредственно по значениям входных переменных. Согласно таблице переключений 19.8, в общем случае для сигнала переноса любого  $i$ -го разряда справедливо следующее соотношение:

$$c_{i+1} = \underbrace{a_i b_i}_{g_i} + \underbrace{(a_i \oplus b_i) c_i}_{p_i} \quad (19.1)$$

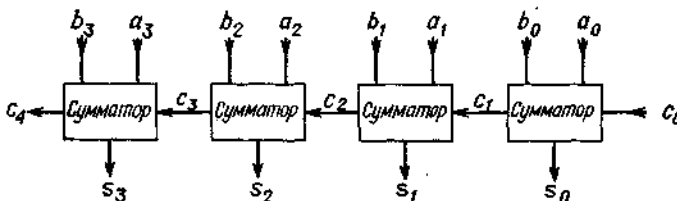


Рис. 19.28. Четырехразрядный сумматор с последовательным переносом.

Введенные для сокращения записи величины  $g_i$  и  $p_i$  вычисляются в качестве промежуточных результатов и в полном сумматоре на рис. 19.27. Следовательно, их получение не требует дополнительных затрат. Смысл этих величин объясняется совсем просто. Сигнал  $g_i$  вырабатывается тогда, когда в данном разряде перенос происходит из-за комбинации входных переменных  $a_i$  и  $b_i$ . Поэтому его называют функцией генерации переноса. Сигнал  $p_i$  показывает, передается ли полученный в младшем разряде сигнал переноса  $c_i$  дальше. Поэтому он называется функцией распространения переноса.

Пользуясь выражением (19.1), можно вывести следующие формулы для вычисления сигналов переноса:

$$\begin{aligned}
 c_1 &= g_0 + p_0 c_0, \\
 c_2 &= g_1 + p_1 c_1 = g_1 + p_1 g_0 + p_1 p_0 c_0, \\
 c_3 &= g_2 + p_2 c_2 = \\
 &= g_2 + p_2 g_1 + p_2 p_1 g_0 + p_2 p_1 p_0 c_0, \quad (19.2) \\
 c_4 &= g_3 + p_3 c_3 = \\
 &= g_3 + p_3 g_2 + p_3 p_2 g_1 + p_3 p_2 p_1 g_0 + \\
 &+ p_3 p_2 p_1 p_0 c_0.
 \end{aligned}$$

Очевидно, что, хотя полученные выражения достаточно сложны, время формирования сигнала переноса в любой разряд с помощью вспомогательных функций определяется только временем задержки распространения сигнала на двух элементах.

На рис. 19.29 приведена блок-схема четырехразрядного сумматора со схемой ускоренного (параллельного) переноса. В схеме ускоренного переноса (СУП) реализованы выражения (19.2). Полная схема

сумматора выпускается в интегральном исполнении.

Типы ИС: SN 74181 (ТТЛ); MC 10181 (ЭСЛ); MC 14581 (КМОП).

Сложение чисел, содержащих более четырех разрядов, можно реализовать путем последовательного подключения нескольких четырехразрядных сумматоров. При этом перенос  $c_4$  подключался бы к входу переноса  $c_0$  следующего, более старшего сумматора. Однако такое построение схемы не логично: тогда как перенос внутри каждой группы осуществляется параллельно, перенос от одной группы к другой производится последовательно.

Для достижения возможно малого времени выполнения операции необходимо и перенос от группы к группе осуществлять параллельно. С этой целью рассмотрим еще раз выражение (19.2) для  $c_4$ :

$$\begin{aligned}
 c_4 &= \underbrace{g_3 + p_3 g_2 + p_3 p_2 g_1 + p_3 p_2 g_0}_{G} + \\
 &+ \underbrace{p_3 p_2 p_1 p_0 c_0}_{P}. \quad (19.3)
 \end{aligned}$$

Для сокращения записи введем функцию генерации переноса для группы  $G$  и функцию распространения переноса для группы  $P$ , после чего получим

$$c_4 = G + P c_0.$$

Это соотношение формально совпадает с выражением (19.1). Следовательно, в каждой отдельной 4-разрядной секции сумматора необходимо вырабатывать лишь соответствующие вспомогательные переменные  $G$  и  $P$  и по тому же алгоритму, который использовался ранее для переноса от разряда к разряду, согласно выраже-



Рис. 19.29. Четырехразрядный сумматор с параллельным переносом.

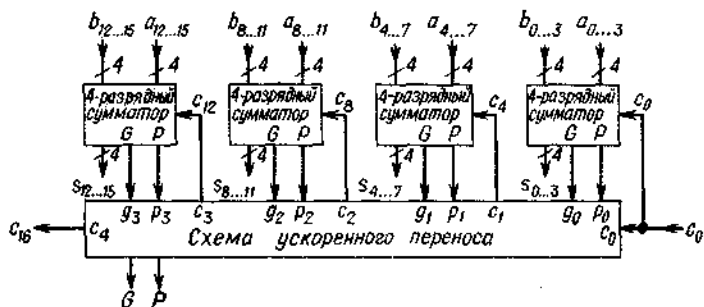


Рис. 19.30. 16-разрядный сумматор с параллельно-параллельным переносом.

ниям (19.2), обеспечить параллельный перенос от группы к группе. Этот принцип использован в представленной на рис. 19.30 блок-схеме 16-разрядного сумматора с параллельно-параллельным переносом. Схема ускоренного переноса здесь та же, что и в 4-разрядном сумматоре на рис. 19.29. Она изготавливается в виде отдельных интегральных микросхем типа SN 74182 (ТТЛ), MC 10179 (ЭСЛ) и MC 14582 (КМОП). При использовании схем ТТЛ время выполнения операции сложения 16-разрядных чисел составляет 36 нс, а для схем ТТЛ с диодами Шоттки — 19 нс.

#### 19.5.4. СЛОЖЕНИЕ ДВОИЧНО-ДЕСЯТИЧНЫХ ЧИСЕЛ

Для сложения двух двоично-десятичных чисел можно использовать по одному 4-разрядному двоичному сумматору на каждую декаду. Однако после суммирования следует произвести коррекцию, которая уже рассматривалась при обсуждении преобразования двоичного кода в двоично-десятичный. Если в какой-либо декаде происходит перенос, необходимо добавлять к ней 6, чтобы компенсировать разницу в весах разрядов. Благодаря этому уже достигается правильное значение двоично-десятичного числа, однако оно еще может содержать псевдотетрады. Поэтому следует проверить, получилось ли в данной декаде число больше 9. Если это так, то для ликвидации псевдотетрады также прибавляется 6. Возникающий при этом перенос, как и обычный, передается в следующую по старшинству декаду. Описанную операцию проще всего выполнить с помощью двух сумматоров на каждую декаду,

как показано на рис. 19.31. Вся эта структура также выпускается в виде интегральных микросхем.

Типы ИС: 82S82 и 82S83 (ТТЛ); изготовитель — Signetics.

#### 19.5.5. ВЫЧИТАНИЕ

Вычитание двух чисел сводится к операции сложения. Действительно,

$$D = A - B = A + (C - B) - C. \quad (19.4)$$

При этом следует  $C$  выбрать таким образом, чтобы операция  $C - B$  (вычисление дополнения  $B$  до  $C$ ), так же как и вычитание  $C$ , проводилась без помощи специальных схем, реализующих вычитание. В случае  $N$ -разрядных двоичных чисел  $A_N$  и  $B_N$  это возможно как при  $C = 2^N$ , так и при  $C = 2^N - 1$ . Если  $C = 2^N$ , выражение  $C - B_N$  называется точным двоичным дополнением  $B_N^{(2)}$ , а если  $C = 2^N - 1$ , то по-

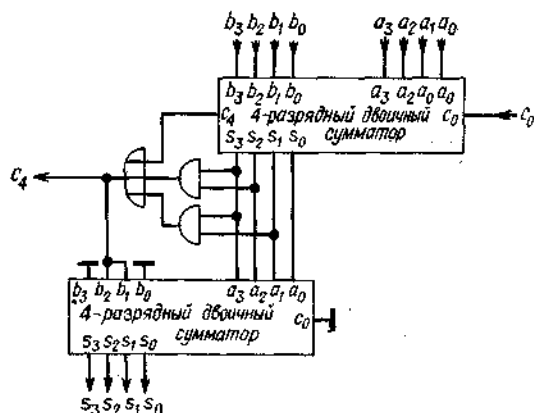


Рис. 19.31. Двоично-десятичный сумматор на двоичных сумматорах.

разрядным дополнением  $B_N^{(1)}$ . Таким образом,

$$\begin{aligned} B_N^{(2)} &= 2^N - B_N, \\ B_N^{(1)} &= 2^N - 1 - B_N. \end{aligned} \quad (19.5)$$

Отсюда следует, что

$$B_N^{(2)} = B_N^{(1)} + 1. \quad (19.6)$$

Поразрядное дополнение  $B_N^{(1)}$  получается просто путем инвертирования всех разрядов числа  $B_N$ . Справедливость этого утверждения вытекает из того, что максимальное число, которое можно записать в двоичном  $N$ -разрядном коде, равно

$$1111 \dots = 2^N - 1.$$

Следовательно, вычитая из этой величины любое двоичное число  $B_N$  с целью определения его дополнения  $B_N^{(1)}$ , мы непременно получим то же двоичное число, которое составляется путем инверсии всех разрядов  $B_N^{(1)}$ . Получение дополнения  $B^{(2)}$  несколько сложнее, так как, согласно выражениям (19.5), после инвертирования  $B_N$  к полученному результату следует еще прибавить 1.

Рассмотрим операцию вычитания в случае поразрядного дополнения. При  $C = 2^N - 1$  из выражения (19.4) следует, что

$$\begin{aligned} A_N - B_N &= A_N + (2^N - 1 - B_N) - \\ &\quad - (2^N - 1) = \\ &= A_N + B_N^{(1)} - 2^N + 1. \end{aligned} \quad (19.7)$$

Таким образом, вычитание можно осуществить, инвертируя число  $B_N$ , прибавляя еще одну единицу и вычитая  $2^N$ . Вычитание  $2^N$  достигается весьма просто — путем инверсии разряда переноса. Для добавления 1 на свободный вход сигнала переноса  $c_0$  можно подать единицу. Поэтому здесь не требуется дополнительных суммирующих цепей. При этом получается схема, представленная на рис. 19.32.

<sup>1)</sup> Запись числа с помощью его поразрядного дополнения называется также обратным кодом, а с помощью двоичного дополнения — дополнительным кодом. — Прим. перев.

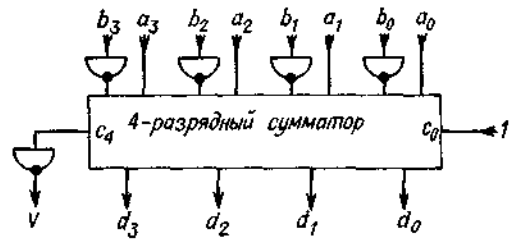


Рис. 19.32. Вычисление разности двух четырехразрядных чисел.

$$A - B = \begin{cases} D & \text{при } D \geq 0, \\ D^{(2)} & \text{при } D < 0; \end{cases} \quad v = \begin{cases} 0 & \text{при } D \geq 0, \\ 1 & \text{при } D < 0. \end{cases}$$

Рассмотрим теперь случай точного двоичного дополнения. Согласно выражению (19.4), можно записать

$$\begin{aligned} A_N - B_N &= A_N + (2^N - B_N) - 2^N = \\ &= A_N + B_N^{(2)} - 2^N. \end{aligned} \quad (19.8)$$

Если вычитаемое число  $B_N$  уже задано в форме двоичного дополнения, то числа  $A_N$  и  $B_N^{(2)}$  можно складывать с помощью обычной суммирующей схемы, инвертируя при этом разряд переноса. Однако, если  $B_N$  является обычным положительным числом, необходимо предварительно вычислить его двоичное дополнение  $B_N^{(2)}$  по поразрядному дополнению  $B_N^{(1)}$ , пользуясь формулой (19.6). Тогда, согласно соотношению (19.8), получим

$$A_N - B_N = A_N + \underbrace{B_N^{(1)} + 1}_{B_N^{(2)}} - 2^N,$$

что полностью совпадает с (19.7). При этом получается та же схема, что и на рис. 19.32. Различие между этими двумя способами вычитания состоит только в моменте прибавления единицы. При поразрядном дополнении оно выполняется после суммирования  $A_N$  и  $B_N$ , а при двоичном — до него. Однако в случае использования сумматоров комбинационного типа это различие несущественно.

Арифметическое устройство типа 181, рассмотренное в предыдущем разделе, уже имеет встроенные элементы для инвертирования  $B_N$ . Оно производит операцию инвертирования при подаче соответствующего управляющего сигнала.

Рассмотрим теперь случай, когда иско-



Двоичное число	Десятичное число	Двоичное число	Десятичное число
1010	10	1000	8
-1000	-8	-1010	-10
[0] 0010	2	[1] 1110	-16 + 14 = -2
		$Z_N$	

мая разность  $D_N$  отрицательна. При этом в разряде переноса появляется 1. Она может рассматриваться как отрицательный перенос  $-2^N$ . Поясним это на примере, представленном на рис. 19.33. Итак, можно записать

$$D_N = -2^N + Z_N.$$

При изменении порядка вычитания отсюда следует

$$|D_N| = 2^N - Z_N.$$

Таким образом, введенное число  $Z_N$  представляет собой точное двоичное дополнение модуля разности. При продолжении арифметических операций такое представление является весьма удобным. Однако для оценки результата часто необходимо иметь его величину в обычном двоичном (прямом) коде и его знак. С этой целью при появлении единицы в разряде переноса  $v$  следует вычислить двоичное дополнение числа  $D_N$ , что достигается с помощью  $N$  управляемых инверторов, которые можно реализовать с помощью элементов ИСКЛЮЧАЮЩЕЕ ИЛИ. Но из-за необходимости прибавления 1 требуется еще одна дополнительная суммирующая схема, показанная на рис. 19.34.

При выполнении операций с поразрядным дополнением можно исключить вторую суммирующую схему. Для доказательства этого вернемся еще раз к уравнению (19.4) и запишем в общем виде модуль отрицательной разности  $D_N$ :

$$|D| = -D = [C - D] - C \text{ при } D < 0.$$

С учетом соотношения (19.4) отсюда получим

$$|D| = C - [A + (C - B) - C] - C, \quad (19.9)$$

$$|D| = C - [A + (C - B)].$$

В отличие от ранее рассмотренного случая положительной разности здесь два коррек-

Рис. 19.33. Пример представления разности  $D$  при положительном и отрицательном результатах.

тирующих члена  $C = 2^N$  или  $C = 2^N -$  взаимно уничтожаются. Таким образом, если оперировать поразрядным дополнением, то 1 два раза не прибавляется. При этом можно записать

$$|D| = [A + B^{(1)}]^{(1)}.$$

Чтобы результат автоматически разделит на знак и модуль, необходимо сначала подать числа  $A$  и  $B^{(1)}$  на суммирующую схему и проанализировать полученный при этом неинвертированный сигнал  $c_4$ . Если он равен единице, то разность положительна. В этом случае, как уже было показано, необходимо прибавить 1, для чего следует положить  $c_0 = 1$ . Это очень просто осуществить, подключая старший сигнал переноса к  $c_0$ . Такая схема называется схемой циклического переноса.

Если старший сигнал переноса равен нулю, то полученная разность отрицательна. В этом случае прибавление 1 автоматически блокируется. При этом нужно еще проинвертировать результат, что дает модуль разности.

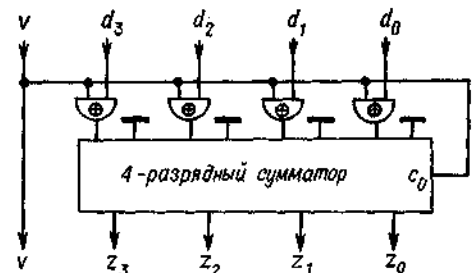


Рис. 19.34. Образование двоичного дополнения числа в зависимости от его знака.

$$Z = \begin{cases} D_N & \text{при } v = 0 \text{ (положительное),} \\ 2 - D = D^{(2)} & \text{при } v = 1 \text{ (отрицательное).} \end{cases}$$

Функции «исключающее ИЛИ», так же как и прибавление 1, выполняются с помощью одного арифметического блока типа 574181.

Теперь остановимся на особом случае, когда  $A = B$ . Тогда на входы всех разрядов сумматора подается комбинация сигналов 01, т.е. функция распространения переноса рассматриваемой секции  $P$  равна 1. Поэтому  $c_4 = c_0$  и в схеме образуется положительная обратная связь, т.е. нельзя заранее предугадать, получится в результате  $+0$  или  $-0$ .

Эти трудности легко обойти, если использовать суммирующую схему с параллельным переносом. Как показано на рис. 19.35, цепь циклического переноса здесь можно подключить не к выходу переноса  $c_4$ , а к выходу функции генерации переноса  $G$ . Как следует из выражения (19.3), полученного в разд. 19.5.3, величина этой функции совпадает с  $c_4$ , если не принимать во внимание величину  $c_0$ . Таким образом устраняется причина образования положительной обратной связи. С другой стороны, сигнал  $G$  достаточен для определения знака, поскольку сигнал  $c_4$  при прибавлении единицы не изменяется.

Незначительный недостаток этого способа состоит в том, что нуль выдается как отрицательное число. Это, вообще говоря, не является ошибкой, но не всегда приемлемо. Для устранения этого эффекта при  $A = B$  следует организовать еще один дополнительный циклический перенос и запретить образование дополнения на выходе. С этой целью на рис. 19.35 сигнал распространения переноса  $P$  с помощью элемента ИЛИ также подключен к цепи циклического переноса.

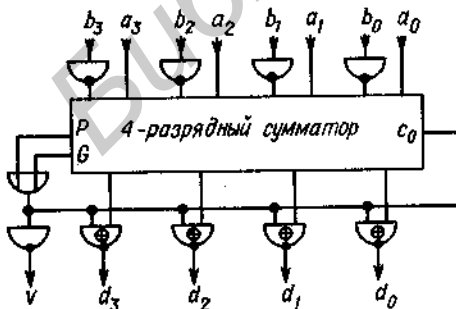


Рис. 19.35. Вычитание двух четырехразрядных двоичных чисел с вычислением абсолютной величины и знака разности по методу циклического переноса.

$$D = |A - B|; v = \begin{cases} 0 & \text{при } A \geq B \text{ (положительное),} \\ 1 & \text{при } A < B \text{ (отрицательное).} \end{cases}$$

## 19.5.6. СЛОЖЕНИЕ ЧИСЕЛ С ЛЮБЫМИ ЗНАКАМИ

Схема вычитания, представленная на рис. 19.32, в случае отрицательной разности выдает ее значение в форме двоичного дополнения. Старший разряд переноса можно рассматривать при этом непосредственно как знак:  $v = 0$  означает положительный результат,  $v = 1$  — отрицательный. Такое представление используется преимущественно при выполнении операций со знакопеременными числами (представление чисел в форме двоичного дополнения). Для 8-разрядного числа имеется следующая область определения:

$v$	$2^6$	$2^5$	$2^4$	$2^3$	$2^2$	$2^1$	$2^0$	
$b_7$	$b_6$	$b_5$	$b_4$	$b_3$	$b_2$	$b_1$	$b_0$	
0	1	1	1	1	1	1	1	+127
0	0	0	0	0	0	0	1	+1
0	0	0	0	0	0	0	0	0
1	1	1	1	1	1	1	1	-1
1	0	0	0	0	0	0	0	-128
$B_7$								

Такое представление чисел объясняется тем, что знаковый разряд  $v$  можно рассматривать как обычный двоичный разряд определенного веса, взятый, однако, с отрицательным знаком. В случае 8-разрядного положительного числа  $B_8$  старший разряд  $v = b_7 = 0$ , и получим

$$B_8 = -b_7 \cdot 2^7 + B_7 = B_7 > 0.$$

В случае отрицательного 8-разрядного числа  $B_8$  старший разряд  $v = b_7 = 1$ , и получим

$$B_8 = -b_7 \cdot 2^7 + B_7 = -2^7 + B_7 < 0.$$

Модуль  $B_8$  в этом случае равен

$$|B_8| = -B_8 = 2^7 - B_7 = B_7^{(2)} > 0.$$

т.е. представляет собой двоичное дополнение  $B_7$ .

Рассмотрим теперь, как должна работать суммирующая схема, чтобы правильно оперировать с положительными и отрицательными числами, представленными в форме двоичного дополнения. В соответствии с приведенным выше примером рассмотрим суммирование двух чисел  $A$  и  $B$ ,

разрядность которых составляет 7 бит плюс знаковый разряд  $v$ . Суммирующая схема реализует выражение

$$S_7 = A_7 + B_7.$$

Рассмотрим сначала случай  $A > 0, B > 0$ . Эти числа складываются совершенно правильно. В отличие от сумматора, предназначенного только для положительных чисел, мы должны, разумеется, сделать одно ограничение: так как теперь восьмой двоичный разряд рассматривается как знак, его уже нельзя использовать как разряд переноса. Поэтому сумма не должна выходить за пределы 7-разрядного числа. Следовательно, она не может быть более  $2^7 - 1 = 127$ , так как в противном случае результат будет ошибочно рассматриваться как отрицательное число.

Случай, когда одно из двух чисел ( $A_7$  или  $B_7$ ) задано в форме двоичного дополнения, уже рассматривался в предыдущем разделе, поскольку там вычитание было заменено на сложение с двоичным дополнением вычитаемого. Чтобы получить правильное значение знака разности, разряд переноса инвертировался. Так как числа  $A$  и  $B$  равноправны, сигнал переноса необходимо инвертировать всегда, когда либо  $A$ , либо  $B$  отрицательно.

Кроме того, может встретиться случай, когда и  $A$ , и  $B$  отрицательны. Сумма двоичных дополнений составит

$$\begin{aligned} S_7 &= A_7^{(2)} + B_7^{(2)} = 2^7 - A_7 + 2^7 - B_7 = \\ &= 2^8 - A_7 - B_7. \end{aligned}$$

Очевидно, что вследствие сложения двух членов дополнений, равных  $2^7$ , разряд переноса (восьмой двоичный разряд  $b_7$ ) не изменится; следовательно, в нем непосредственно появится знак. Все рассмотренные комбинации представлены в табл. 19.9, по-

зволяющей определить знак  $v_s$  по величине старшего переноса  $c_7$ . По этой таблице можно составить следующую булеву функцию:

$$v_s = v_A \oplus v_B \oplus c_7. \quad (19.10)$$

Ее схемная реализация представлена на рис. 19.36.

Как показывает сравнение с рис. 19.27, выражение (19.10) идентично сложению в полном сумматоре. Поэтому 8-разрядное число  $S_8$ , включая знак, можно вычислить с помощью 8-разрядного сумматора (рис. 19.37), не подвергая знаковый разряд какой-либо особенной обработке.

### Определение переполнения

Как уже упоминалось, при суммировании двух чисел с одинаковыми знаками можно получить неверный результат из-за выхода числа из допустимой области (переполнения разрядной сетки). Однако такая ошибка обнаруживается весьма просто. Если  $A$  и  $B$  положительны, то их сумма также положительна. Появление отри-

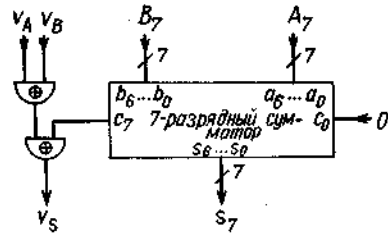


Рис. 19.36. Суммирование двух двоичных чисел с любыми знаками при представлении отрицательных чисел в форме двоичного дополнения.

Таблица 19.9

Таблица для определения знака суммы

$v_B$	$v_A$	$v_s$
0	0	$c_7$
0	1	$\bar{c}_7$
1	0	$\bar{c}_7$
1	1	$c_7$

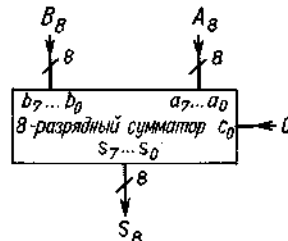


Рис. 19.37. Включение логики определения знака суммы в арифметический блок.

дательного знака  $v_S$  означает положительное переполнение ( $OV^+$ ). Отсюда следует

$$OV^+ = \bar{v}_A \bar{v}_B v_S.$$

Если оба слагаемых отрицательны, результат также должен быть меньше нуля. В этом случае появление положительного знака является критерием для обнаружения отрицательного переполнения. Отсюда следует

$$OV^- = v_A v_B \bar{v}_S.$$

Для любого переполнения на основании полученных выражений можно записать

$$OV = OV^+ + OV^- = \bar{v}_A \bar{v}_B v_S + v_A v_B \bar{v}_S. \quad (19.11)$$

Чтобы обнаружить возникновение неверного результата из-за переполнения сумматора, можно дополнить его схему специальными цепями для вычисления функции (19.11). Например, это предусмотрено в четырехразрядном арифметическом устройстве Am 25LS2517 фирмы Advanced Micro Devices<sup>11</sup>.

## 19.6. УМНОЖИТЕЛИ

Рассмотрим умножение двоичных чисел сначала на численном примере. Вычисляя произведение  $13 \cdot 11 = 143$ , получим

$$\begin{array}{r} 1101 \cdot 1011 \\ \hline \phantom{1101} 1101 \\ + \phantom{1101} 1101 \\ + \phantom{1101} 0000 \\ + \phantom{1101} 1101 \\ \hline 10001111 \end{array}$$

Отметим, что в случае представления чисел в двоичном коде все вычисления выполняются достаточно просто, поскольку умножение производится только на единицу и нуль. Поэтому для вычисления про-

<sup>11</sup> Для обнаружения переполнения можно использовать также сигнал переноса  $c_8$ :

$$OV = c_8 \oplus v_S \oplus v_A \oplus v_B.$$

Доказательство этого тождества легко проводится на основании выражений (19.1), (19.10) и (19.11). — *Прим. перев.*

изведения необходимо каждый раз сдвигать множимое на один разряд влево. Полученное в результате сдвига частное произведение прибавляется к результату, если соответствующий данному шагу сдвига разряд множителя равен единице. Если он равен нулю, то сложение не происходит. Таким образом, в процессе умножения отдельные разряды множителя анализируются последовательно друг за другом, поэтому этот метод умножения называется последовательным.

Такую процедуру можно реализовать с помощью регистра сдвига и одного сумматора. Однако в случае подобной схемы с памятью необходимо использовать программное управление. Как мы уже видели при рассмотрении преобразования двоичного кода в двоично-десятичный, процесс сдвига можно также реализовать с помощью комбинационной схемы, соединяя соответствующим образом  $N$  сумматоров. Хотя при этом требуется много сумматоров, нет необходимости в регистре сдвига и устройстве управления. Но основным преимуществом является сокращение времени операции, поскольку оно определяется уже не тактами управления, а лишь временем задержки логических элементов.

На рис. 19.38 показана возможная структура комбинационной схемы для умножения  $4 \times 4$  разрядов. Для суммирования можно использовать неоднократно упоминавшиеся ранее арифметические блоки SN 74181, поскольку выполняемая ими функция может изменяться с помощью нескольких управляющих сигналов. Множимое  $X$  подключается параллельно к четырем суммирующим входам  $b_0 \div b_3$  всех арифметических блоков. Множитель поразрядно подается на их управляющие входы  $m$ . При этом сигнал  $m$  действует следующим образом:

$$S = I \begin{cases} A + 0 & \text{при } m = 0, \\ A + B & \text{при } m = 1. \end{cases}$$

Предположим сначала, что дополнительное число  $K = 0$ . Тогда на выходе первого арифметического блока появится результат

$$S_0 = X \cdot y_0.$$

Это произведение соответствует первому слагаемому в приведенной ранее схеме ум-

ножения. Младший разряд  $S_0$  является младшим разрядом общего произведения  $P$ ; он передается непосредственно на выход схемы. Более старшие разряды  $S_0$  складываются во втором сумматоре с выражением  $X \cdot y_1$ . Возникающее при этом число представляет собой промежуточную сумму первой и второй строк в схеме умножения. Ее младший разряд является вторым по старшинству младшим разрядом  $P$ ; следовательно, он поступает в разряд  $p_1$  результата. Аналогичным образом формируются и следующие, более старшие промежуточные суммы. С целью пояснения вышеизложенного на рис. 19.38 приведены числовые значения всех величин для ранее рассмотренного примера.

С помощью дополнительных входов  $k_0 \div k_3$  можно прибавить к произведению еще одно 4-разрядное число  $K$ . При этом в умножителе выполняется следующая

операция:

$$P = X \cdot Y + K.$$

Расширение этой схемы для чисел большей разрядности производится непосредственно путем увеличения разрядности и числа сумматоров. Для каждого следующего разряда множителя  $Y$  в нижний угол схемы добавляется еще один арифметический блок. Для увеличения разрядности множимого  $X$  следует наращивать длину слова, увеличивая количество арифметических блоков в каждой ступени.

Блоки, состоящие из двух управляемых суммирующих схем, очерченных на рис. 19.38 штрихпунктирной линией, выпускаются в виде интегральных микросхем  $4 \times 2$  разрядных умножителей:

Am 25S05 (ТТЛ) фирмы Advanced Micro Devices, 93S43 (ТТЛ) фирмы Fairchild.

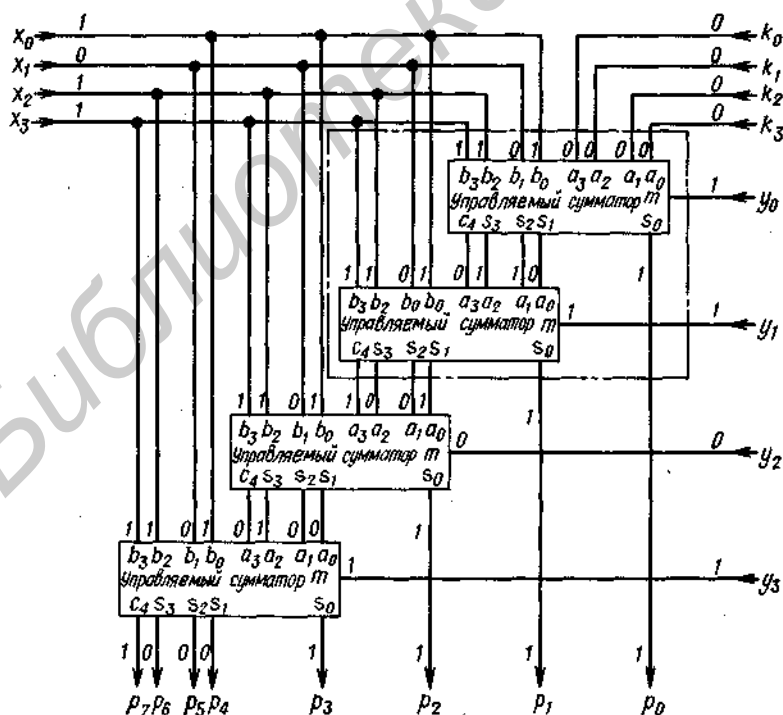


Рис. 19.38. Схема умножения двух четырехразрядных чисел. Показан пример  $13 \cdot 11 = 143$ . Результат:  $P = X \cdot Y + K$ .

При использовании этих микросхем время умножения достигает следующих значений:

Разрядность, бит	Число микросхем	Время операции, нс
4 × 4	2	35
8 × 8	8	75
16 × 16	32	155
24 × 24	72	230

Умножители, выпускаемые в виде интегральных микросхем с высокой степенью интеграции:

- 8 × 8 бит: MM 67558 (ТТЛ), фирмы MMI, 80 нс,
- 8 × 8 бит: МРУ-8 (ТТЛ), фирмы TRW, 60 нс,
- 12 × 12 бит: МРУ-12 (ТТЛ), фирмы TRW, 80 нс,
- 16 × 16 бит: МРУ-16 (ТТЛ), фирмы TRW, 100 нс,
- 24 × 24 бит: МРУ-24 (ТТЛ), фирмы TRW, 200 нс.

Все эти микросхемы выполняют также умножение отрицательных чисел в форме двоичного дополнения.

При использовании описанного способа умножения каждый раз производится прибавление новой части произведения к ранее полученной промежуточной сумме. Этот способ требует незначительного количества логических элементов, а реализующие его схемы имеют понятную и легко расширяемую структуру. Однако время вычисления можно сократить, если по возможности большее число сложений выполнять одновременно, а полученные при этом промежуточные суммы складывать в быстродействующем сумматоре. Для этого разработаны различные способы, которые отличаются только последовательностью сложения [19.1].

## 19.7. ЦИФРОВЫЕ ФУНКЦИОНАЛЬНЫЕ ПРЕОБРАЗОВАТЕЛИ

Некоторая функция  $Y = f(X)$ , заданная в табличной форме, может быть непосредственно реализована с помощью ПЗУ. Для

обеспечения высокой разрешающей способности требуется применение многоразрядных чисел, т.е. ПЗУ с большой емкостью. Емкость ПЗУ можно значительно уменьшить, если запоминать только какую-либо часть таблицы, с помощью которой затем рассчитываются любые значения функции путем простых вычислительных операций. Для этого с успехом можно использовать некоторые специальные свойства заданной функции.

### 19.7.1. ФУНКЦИЯ СИНУСА

Удобство функции синуса состоит в ее периодичности. Поэтому необходимо запомнить значения функции только для аргумента  $0 \leq \vartheta \leq \pi/2$ . В качестве входной величины будем использовать двоичную дробь  $0 \leq X < 1$ , равную

$$X = x_1 \cdot 2^{-1} + x_2 \cdot 2^{-2} + \dots + x_N \cdot 2^{-N},$$

полагая при этом

$$\vartheta = (\pi/2)X.$$

При длине входного слова 9 бит (что дает точность 0,2%) и длине выходного слова 8 бит можно использовать программируемое маскированием ПЗУ типа MM 5232 с маской AEI, выпускаемое фирмой National. Расширение длины выходного слова до 16 разрядов возможно с помощью второго ПЗУ типа MM 5232, запрограммированного маской AEI.

Если требуется большая длина входного слова, то необходимая для этого емкость ПЗУ очень быстро достигает нереализуемых значений. Например, уже для 16 разрядов на входе и выходе она достигает 1 Мбит.

Уменьшение требуемой емкости памяти достигается путем деления входной величины  $X$  на грубую ( $M$ ) и точную ( $L$ ) части и использования теоремы о функции суммы углов. Положив

$$X = M + L,$$

получим

$$\begin{aligned} \sin \vartheta &= \sin (\pi/2)(M + L) = \\ &= \sin (\pi/2) M \cos (\pi/2) L + \\ &+ \cos (\pi/2) M \sin (\pi/2) L. \end{aligned} \quad (19.12)$$

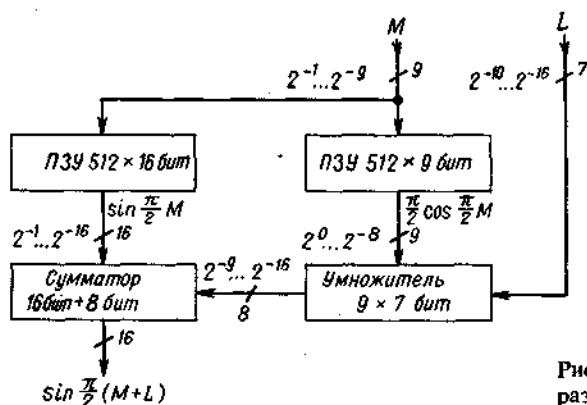


Рис. 19.39. Формирование функции синуса с 16-разрядной точностью.

Точная часть  $L$  выбирается столь малой, что с требуемой точностью можно записать

$$\cos(\pi/2)L = 1. \quad (19.13)$$

При этом также

$$\sin(\pi/2)L = (\pi/2)L, \quad (19.14)$$

и выражение (19.12) можно упростить следующим образом:

$$\sin \vartheta = \sin(\pi/2)M + \underbrace{(\pi/2)L \cos(\pi/2)M}_K \quad (19.15)$$

Для вычисления этого выражения также требуются функции  $\sin$  и  $\cos$ , но уже с меньшей длиной входного слова.

Рассмотрим этот метод с помощью числового примера. Пусть необходимо вычислить синус с разрешающей способностью по входу и выходу в 16 разрядов. Определим прежде всего разрядность величины  $L$ . Ошибка формулы (19.13) будет наибольшей при максимальных значениях  $L$ . Исходя из требования

$$(\Delta \sin \vartheta)_{\max} < 0,5 \cdot 2^{-16} = 2^{-17},$$

получим, согласно выражению (19.13),

$$1 - \cos(\pi/2)L_{\max} < 2^{-17},$$

т. е.

$$L_{\max} < 2^{-9}.$$

Чтобы это ограничение было выполнено, следует использовать для  $L$  максимум

7 последних разрядов, а именно разряды  $2^{-10} \div 2^{-16}$ . Поэтому для  $M$  остаются старшие 9 бит двоичной дроби, а именно разряды  $2^{-1} \div 2^{-9}$ . Это разделение показано на рис. 19.39. Таким образом, для вычисления грубого значения здесь требуется одно ПЗУ синуса на  $2^9$  слов по 16 разрядов.

Вычисление интерполяционной поправки  $K$  по формуле (19.15) производится с помощью умножителя. На его выходе, правда, не требуется слово полной длины 16 бит. Здесь достаточно 8 бит (двоичные разряды  $2^{-9} \div 2^{-16}$ ), так как наибольшая величина интерполяционной поправки составляет

$$K_{\max} = (\pi/2)L_{\max} \cos[(\pi/2) \cdot 0] \approx 3,1 \cdot 10^{-3} < 2^{-8}.$$

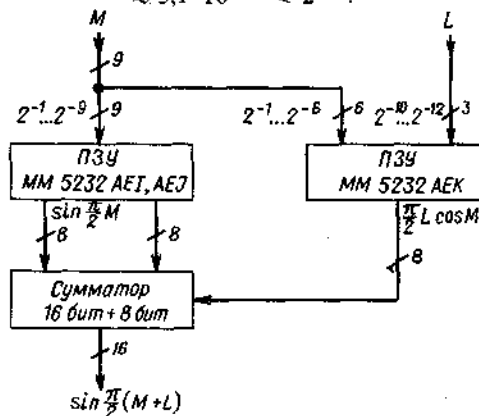


Рис. 19.40. Упрощенная схема формирования функции синуса. Длина входного слова — 12 разрядов, точность представления результата — 14 разрядов.

Для ПЗУ косинуса достаточно разрешающей способности 9 разрядов, чтобы ошибка произведения была бы менее  $2^{-17}$ . При этом общая емкость всех ПЗУ достигает 13 Кбит, т.е. только около 1% от необходимой при непосредственной реализации преобразователя на одном ПЗУ. Если ограничиться разрешающей способностью функционального преобразователя меньше 16 разрядов, то можно исключить схему  $9 \times 7$  разрядного умножителя, выполняя умножения непосредственно в ПЗУ косину-

са. Для разрешающей способности по входу 12 бит и по выходу 14 бит имеется программируемое маскированием интерполирующее ПЗУ (тип ММ 5232, маска АЕК). Оно используется совместно с уже описанными ПЗУ синуса, как показано на рис. 19.40. Хотя разрешающая способность по выходу здесь составляет 16 бит, точность, однако, уменьшается до  $0,7 \cdot 2^{-14}$ , так как к интерполирующему ПЗУ подключены только 6 старших разрядов  $M$ .

Библиотека БГУИР



## 20. Интегральные схемы со структурами последовательностного типа

Последовательностная схема представляет собой автомат для выполнения логических операций, обладающий способностью запоминания отдельных состояний переменных. В отличие от схем комбинационного типа выходные переменные  $y_j$  зависят не только от входных переменных, но и от текущего состояния  $S_Z$  устройства. Это состояние описывается вектором  $Z = (z_1, z_2, \dots, z_n)$ , значение которого запоминается с помощью  $n$  триггеров на длительность такта. Структурная схема последовательностного устройства приведена на рис. 20.1.

Новое состояние автомата  $S(t_{k+1})$  определяется, с одной стороны, предшествующим состоянием  $S(t_k)$  и, с другой стороны, значениями входных переменных  $x_i$ . Последовательность состояний может быть представлена с помощью вектора входных состояний  $X$ . Можно провести сопоставление с комбинационной схемой: если на ее входы подать предшествующий вектор состояний  $Z(t_k)$ , то на выходе появится новый вектор состояний  $Z(t_{k+1})$ . Соответствующее состояние системы должно сохраняться до следующего тактового импульса. Вектор состояний  $Z(t_{k+1})$  при этом может быть передан на выходы триггеров

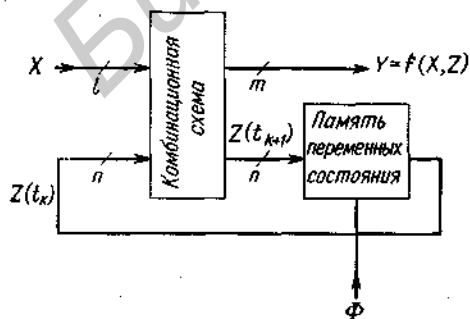


Рис. 20.1. Общая структурная схема автомата.  $X$  - входной вектор,  $Y$  - выходной вектор,  $Z$  - вектор состояний,  $\Phi$  - такт.

лишь при подаче следующего тактового импульса. Отсюда ясно, что нужно использовать триггеры, срабатывающие по фронту.

Существует несколько основных разновидностей последовательностных схем. В одних схемах, например, используются непосредственно переменные состояния. Примером другой разновидности схем являются цепи с одинаковой последовательностью состояний. При этом входные логические сигналы отсутствуют. Оба этих упрощения свойственны *счетчикам*. Следовательно, последние являются простейшими последовательностными схемами.

Принцип действия счетчиков довольно прост. В последующих разделах будут подробно рассмотрены важнейшие стандартные схемы счетчиков. В разд. 20.7 изложен систематический метод синтеза последовательностных схем, которые могут быть успешно использованы для структур различного назначения.

### 20.1. ДВОИЧНЫЕ СЧЕТЧИКИ

До сих пор мы рассматривали применение логических схем для выполнения арифметических операций и кодирования. Другим важнейшим их применением является счет импульсов. В качестве счетчика можно использовать произвольную схему, установив для нее в определенных границах однозначное соответствие между числом поступивших импульсов и состоянием выходных переменных. Так как каждая выходная переменная может принимать лишь два значения, то для  $n$  выходных переменных существует  $2^n$  возможных состояний. Часто используется лишь часть из них. Вообще соответствие между числом поступивших импульсов и выходным кодом может быть произвольным. Однако в счетчиках целесообразно выбирать такое представление чисел, с которым легко оперировать в дальнейшем. Для простейших схем предпочитают двоичное представление чисел.

Ниже представлена таблица 20.1 соответствия между числом входных импульсов  $Z$  и значениями выходных переменных  $z_i$  для 4-разрядного двоичного счетчика. Рассматривая эту таблицу сверху вниз, можно отметить две закономерности:

1. Значение переменной  $z_1$  изменяется

Таблица 20.1

Таблица состояний двоичного счетчика

Z	$z_3$	$z_2$	$z_1$	$z_0$
	$2^3$	$2^2$	$2^1$	$2^0$
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1
16	0	0	0	0

тогда, когда переменная в соседнем младшем разряде  $z_{i-1}$  переходит из состояния «1» в состояние «0».

2. Значение выходной переменной  $z_i$  изменяется при поступлении очередного импульса счета в том случае, когда переменные во всех младших разрядах  $z_{i-1}, \dots, z_0$  находятся в состоянии «1».

Эти же выводы можно сделать и при рассмотрении временной диаграммы на рис. 20.2. Первая закономерность указывает на возможность реализации счетчика асинхронного типа, вторая позволяет построить синхронный счетчик.

Иногда необходим счетчик, в котором при поступлении каждого импульса счета выходной код уменьшается на 1. Закон функционирования такого счетчика можно получить из табл. 20.1, читая ее снизу вверх.

Таким образом,

1) значение выходной переменной  $z_1$  в вычитающем счетчике изменяется, когда переменная в соседнем младшем разряде

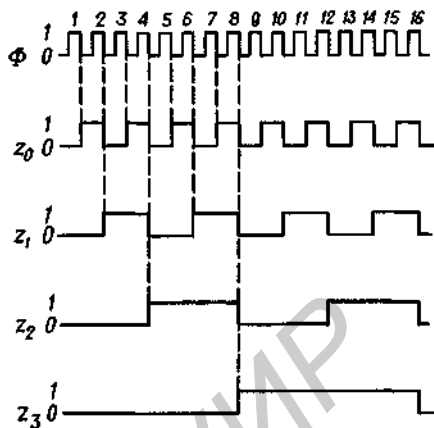


Рис. 20.2. Временные диаграммы выходных состояний суммирующего счетчика.

$z_{i-1}$  переходит из состояния «0» в состояние «1»;

2) значение выходной переменной  $z_i$  в вычитающем счетчике изменяется при поступлении очередного импульса счета в том случае, когда переменные во всех младших разрядах  $z_{i-1}, \dots, z_0$  находятся в состоянии «0».

### 20.1.1. АСИНХРОННЫЙ (ПОСЛЕДОВАТЕЛЬНЫЙ) СЧЕТЧИК

Асинхронный двоичный счетчик может быть реализован в виде цепочки триггеров (как показано на рис. 20.3), тактовый вход каждого из которых подключен к выходу  $Q$  предыдущего триггера. Для получения суммирующего счетчика триггеры должны изменять свое состояние при переходе тактового сигнала из «1» в «0». Следовательно, нужны триггеры, срабатывающие по фронту импульса, например  $JK$ -триггеры типа  $M-S$  при условии  $J = K = 1$ . Разрядность в таких счетчиках можно наращивать. Например, с помощью 10-разрядного

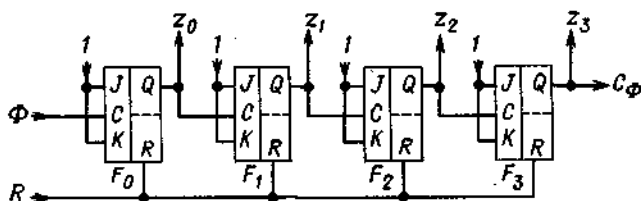


Рис. 20.3. Асинхронный (последовательный) счетчик.

двоичного счетчика можно сосчитать 1023 импульса.

Можно использовать триггеры, срабатывающие при переходе тактового сигнала из «0» в «1». Соединив их так, как показано на рис. 20.3, получим вычитающий счетчик. Для получения суммирующего счетчика нужно инвертировать сигналы на тактовых входах. Для этого достаточно просто подключить тактовые входы триггеров к инверсным выходам  $\bar{Q}$  предыдущих триггеров.

Каждый счетчик в то же время является и делителем частоты. Частота на выходе триггера  $F_0$  равна половине тактовой частоты. На выходе триггера  $F_1$  частота составляет  $1/4$  входной частоты, на выходе  $F_2 - 1/8$  и т.д. Это деление частоты хорошо видно на рис. 20.2.

#### Типы ИС

4-разрядный счетчик:

SN 7493 (ТТЛ), MC 10178 (ЭСЛ).

8-разрядный счетчик: SN 74393 (ТТЛ), MC 14520 (КМОП).

12-разрядный счетчик: MC 14040 (КМОП).

Делитель частоты от  $2^{16}$  до  $2^{24}$ :

MC 14521 (КМОП).

#### 20.1.2. СИНХРОННЫЙ (ПАРАЛЛЕЛЬНЫЙ) СЧЕТЧИК

Характерной чертой *асинхронного* счетчика является то, что импульсы счета поступают на тактовый вход только первого

триггера, а каждый из последующих триггеров управляется выходным сигналом предыдущего. Это приводит к тому, что сигнал на вход последнего триггера приходит лишь тогда, когда все предыдущие триггеры переключились. Изменение каждого из выходных сигналов от  $z_0$  до  $z_n$  происходит с задержкой, равной времени срабатывания триггера. В многоразрядных последовательных счетчиках высокая частота следования импульсов счета может привести к тому, что  $n$ -й триггер не успеет переключиться до прихода следующего импульса счета. Поэтому период следования импульсов счета при использовании выходных кодов в процессе вычислений должен быть больше времени распространения сигнала в цепи.

От этих недостатков свободны *синхронные* (параллельные) счетчики. В отличие от асинхронных счетчиков тактовые импульсы в синхронных счетчиках одновременно подаются на  $C$  всех разрядов. Чтобы в каждом такте не переключались все триггеры, для управления процессом переключения используются логические  $J$ - и  $K$ -входы, как показано на рис. 20.4.

В соответствии с табл. 20.1 триггер  $F_0$  переключается при поступлении каждого тактового импульса. Для этого в триггере  $F_0$  должно выполняться условие  $J = K = 1$ . Триггер  $F_1$  при поступлении тактового сигнала переключается только тогда, когда  $z_0 = 1$ . Это достигается подключением  $J$ - и  $K$ -входов триггера  $F_1$  к выходу  $z_0$ . Тогда этот триггер сохраняет свое состояние до тех пор, пока  $z_0 = 0$ , и изме-

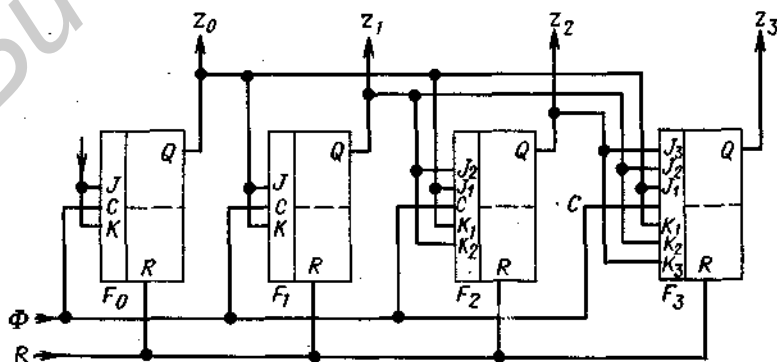


Рис. 20.4. Синхронный (параллельный) счетчик.

няет его лишь при подаче следующего тактового импульса, когда  $z_0 = 1$ .

Из табл. 20.1 следует, что триггер  $F_2$  может переключиться при условии  $z_0 = z_1 = 1$ . Для этого одна пара  $J$ - и  $K$ -входов соединена с  $z_0$ , а другая — с  $z_1$ . Соответственно у триггера  $F_2$  каждая пара  $J$ - и  $K$ -входов подключается к выходам предыдущих триггеров.

При использовании одинаковых триггеров с тремя  $J$ - и тремя  $K$ -входами в триггерах  $F_0 \div F_2$  некоторые  $J$ - и  $K$ -входы не используются. На эти входы нужно подать логическую «1», чтобы обеспечить надежную работу схемы. При использовании триггеров с одной парой  $J$ - и  $K$ -входов также можно осуществить наращивание разрядов, применяя в цепях межразрядных связей дополнительные схемы совпадения, на которые поступает информация с выходов предыдущих разрядов.

Очевидно, что наращивание на произвольную длину невозможно из-за отсутствия многовходовых схем И. Поэтому чаще всего используются группы из четырех триггеров (рис. 20.5). Соединение групп производится через выход переноса  $C_E$  и вход разрешения  $E$ , которым блокируется вся группа.

Выход переноса формируется тогда,

когда код группы равен 1111, и все младшие группы также обеспечивают перенос. Для этого в каждой группе должно выполняться условие

$$C_E = z_0 z_1 z_2 z_3 E.$$

Таким образом можно соединять любое число групп счетчиков без использования сложной логики, что иллюстрируется рис. 20.6.

Типы ИС: SN 74161 (ТТЛ), МС 14161 (КМОП), сброс асинхронный;  
SN 74163 (ТТЛ), МС 14163 (КМОП), сброс синхронный.

Счетчик с изменяемым направлением счета  
(реверсивный счетчик)

Синхронный двоичный счетчик с помощью дополнительных ключей легко перестроить для работы в обратном направлении. При этом  $J$ - и  $K$ -входы подключаются вместо прямых выходов  $Q$  к инверсным выходам  $\bar{Q}$ . Так как переключение касается только  $J$ - и  $K$ -входов, а не  $S$ -входов, состояние счетчика не изменяется при изменении направления счета. Это большое преимущество по сравнению

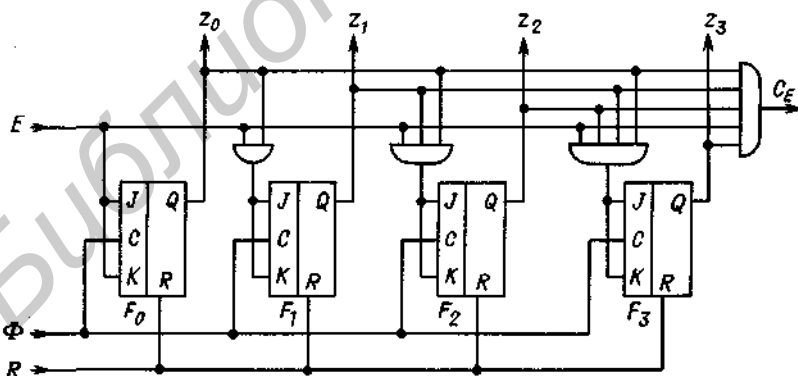


Рис. 20.5. Синхронный счетчик с логикой формирования переноса.



Рис. 20.6. Каскадирование синхронных счетных ступеней.

с асинхронными счетчиками. Поэтому в качестве реверсивных счетчиков используются главным образом синхронные устройства. Для переключения можно применять уже рассмотренные ранее логические управляемые ключи, показанные на рис. 19.14. По этому принципу построена схема, представленная на рис. 20.7. При ее проектировании использовались триггеры, в которых новое состояние на выходах формируется при переходе тактового сигнала из «1» в «0».

До тех пор пока на управляющем переключением входе  $V$  сохраняется «1», нижние логические элементы И закрыты. Схема работает как синхронный суммирующий двоичный счетчик, подобный показанному на рис. 20.5. При  $V = 0$  верхние логические элементы И блокируются, и  $JK$ -пары подключаются к выходам  $\bar{Q}$ . В этом случае схема работает в режиме вычитающего счетчика. Так как перемена направления счета вызывает изменение подключения  $J$ - и  $K$ -входов, то схема срабатывает лишь тогда, когда тактовый сигнал равен нулю.

Сигнал переноса в следующую старшую группу может формироваться в двух случаях, а именно, когда в счетчике хранится код 1111 и  $V = 1$  (в режиме суммирования) или когда в счетчике записан код

0000 и  $V = 0$  (режим вычитания). Для сигнала переноса  $C_E$  можно записать

$$C_E = [z_0 z_1 z_2 z_3 V + \bar{z}_0 \bar{z}_1 \bar{z}_2 \bar{z}_3 \bar{V}] E.$$

Этот сигнал поступает, как показано на рис. 20.6, на вход разрешения  $E$  следующей группы разрядов счетчика. Перенос всегда интерпретируется правильно, так как направление счета, естественно, изменяется одновременно для всех групп.

Если высокая скорость не требуется, отдельные группы счетчика объединяются последовательно, и при этом сигнал переноса служит тактовым сигналом для следующей старшей группы. При этом существует, однако, опасность, что из-за различия во времени задержки на короткое время возникает ложное значение  $C_E = 1$ . Этот импульс помехи поступает на старшую группу. Он может быть блокирован введением конъюнктора

$$C_\Phi = C_E \Phi;$$

поскольку выбраны  $JK$ -триггеры, срабатывающие по отрицательному фронту тактового импульса, то устойчивое состояние счетчика надежно обеспечивается, когда тактовый сигнал равен 1.

Типы ИС: SN 74191 (ТТЛ), МС 10136 (ЭСЛ), МС 14516 (КМОП).

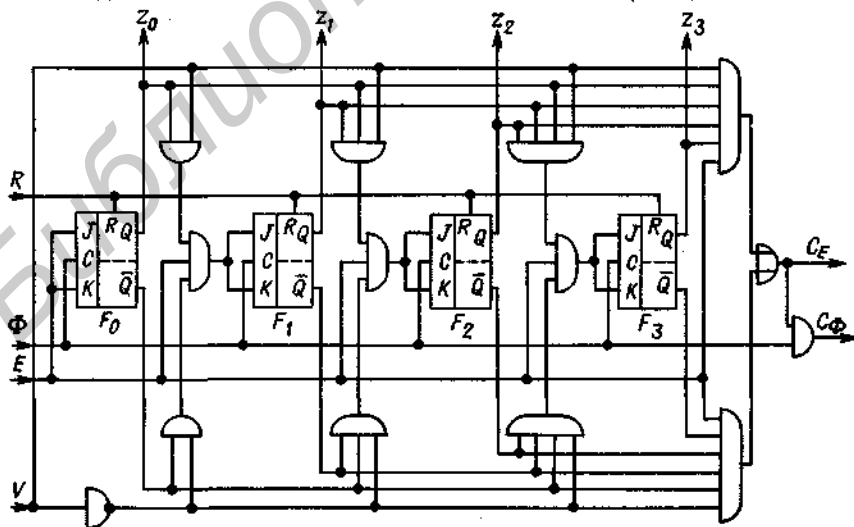


Рис. 20.7. Двоичный счетчик с изменяемым направлением счета:

Направление счета:  $V = \begin{cases} 1 - \text{прямое,} \\ 0 - \text{обратное.} \end{cases}$

### Счетчик с входами прямого и обратного счета

Часто требуется счетчик, имеющий два входа. Импульс, поступающий на вход  $\Phi_V$ , должен увеличивать результат счета; импульс, поступающий на вход  $\Phi_R$ , должен его уменьшать. Схема, выполняющая эти функции, показана на рис. 20.8. Рассмотрим сначала импульс, поступающий на вход  $\Phi_V$ . Очевидно, что благодаря наличию предшествующих логических элементов И тактовый импульс поступает только на те триггеры, для которых все предыдущие разряды находятся в состоянии «1». Это точно то условие функционирования, которое мы вывели из табл. 20.1 для суммирующего счетчика.

В ранее описанной схеме тактовые импульсы подавались на все триггеры. Триггеры, состояния которых не должны были изменяться, блокировались подачей на  $J$ - и  $K$ -входы комбинации  $J = K = 0$ . В данном случае импульсы счета не поступают на соответствующие триггеры благодаря тому, что вентили И блокируют их тактовые входы. Для этого необходимы те же самые, что и в предыдущем случае, логические связи. Это объясняет подобие управляющих логических цепей в схемах, приведенных на рис. 20.7 и 20.8.

Теперь рассмотрим, что происходит в случае, когда импульсы поступают на

вход  $\Phi_R$ . Код на выходах  $\bar{Q}$ , определяет те вентили И, которые пропускают импульсы счета. Таким образом, импульсы поступают на тактовые входы только тех триггеров, которые находятся в состоянии «0». Это и есть условие обратного счета.

На триггеры, которые должны переключаться, тактовые импульсы поступают практически одновременно. Триггеры в старших разрядах переключаются одновременно с триггерами в младших разрядах. Следовательно, схема работает как синхронный счетчик. Логические элементы И на выходе определяют перенос в прямом и обратном направлениях. Можно присоединить идентичный счетчик, который является синхронным, но по сравнению с первым работает с задержкой, т.е. асинхронно. Этот способ организации называют полусинхронным (параллельно-последовательным).

Тип ИС: SN 74193 (ТТЛ).

### Устранение состязаний

Временной интервал между двумя импульсами счета и его длительность должны быть больше времени срабатывания счетчика  $t_c$ . В противном случае при воздействии второго импульса получится ошибочный результат. Для счетчиков с одним счетным входом это требование озна-

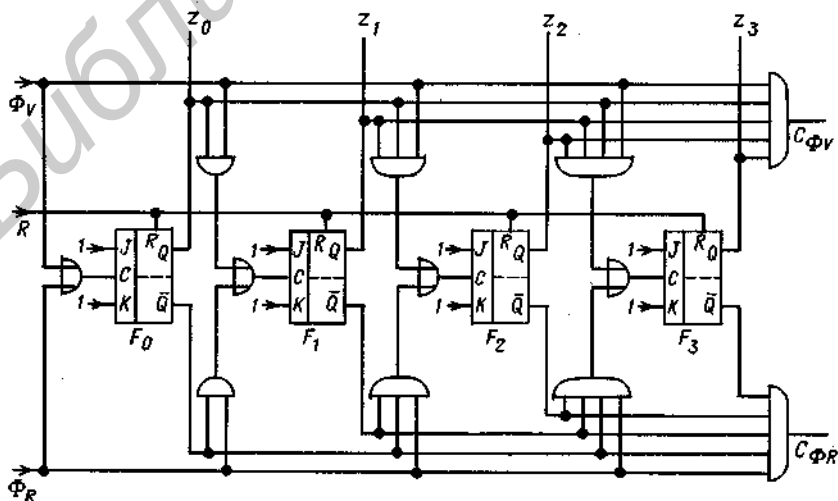


Рис. 20.8. Реверсивный двоичный счетчик.

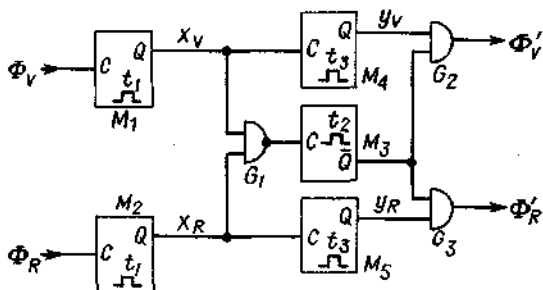


Рис. 20.9. Схема исключения состязаний.

чает, что максимальная возможная частота счета  $f_{\text{макс}} = 1/2t_e$ . Для счетчика на рис. 20.8 соотношение сложнее. Если даже частота импульсов счета для входов прямого и обратного счета значительно меньше, чем  $f_{\text{макс}}$ , в асинхронной системе возможен случай, когда интервал между импульсами прямого и обратного счета окажется меньше, чем  $t_e$ . При таком совпадении импульсов возникает неопределенное состояние счетчика. При проектировании следует исключать возможность такого совпадения импульсов. Состояние счетчика после выдачи одинакового числа импульсов прямого и обратного счета не должно измениться.

Схема без состязаний может быть реализована, например, так, как показано на рис. 20.9, с помощью одновибратора [20.1]. Одновибраторы  $M_1$  и  $M_2$  при поступлении импульсов счета  $\Phi_V$  и  $\Phi_R$  формируют сигналы  $x_V$  и  $x_R$  определенной длительности  $t_1$ . Задним фронтом этих импульсов запускаются одновибраторы  $M_4$  и  $M_5$ , которые формируют выходные импульсы. Логический элемент  $G_1$  определяет, не перекрываются ли нормированные входные импульсы  $x_V$  и  $x_R$ . Если это происходит, на его выходе формируется отрицательный логический перепад, который запускает одновибратор  $M_3$ . При этом оба выходных элемента  $G_2$  и  $G_3$  блокируются на время  $t_2$ , и импульсы на их входы не проходят, что

исключает состязание. Для того чтобы блокировка была надежной, должно выполняться условие

$$t_2 > t_1 + t_3.$$

Время  $t_3$  определяет длительность выходного импульса. Минимальная пауза между импульсами определяется из условия исключения совпадений. Она составляет  $\Delta t = t_1 - t_3$ . Для правильной работы счетчика требуется выполнение дополнительных условий:

$$t_3 > t_e \text{ и } t_1 - t_3 > t_e.$$

Таким образом, минимально допустимые длительности импульсов составляют

$$t_3 = t_e, t_1 = 2t_e, t_2 = 3t_e.$$

Максимальная частота счета для обоих выходов схемы совпадений равна

$$f_{\text{макс}} = 1/t_2 = 1/3t_e.$$

Следовательно, она уменьшается в 1,5 раза из-за введения схемы исключения состязаний.

Более изящный метод, иллюстрируемый рис. 20.10, состоит в том, что импульсы прямого и обратного счета подсчитываются отдельными счетчиками и затем вычисляется разность кодов счетчиков. При этом совпадение импульсов счета неопасно. Дополнительное преиму-

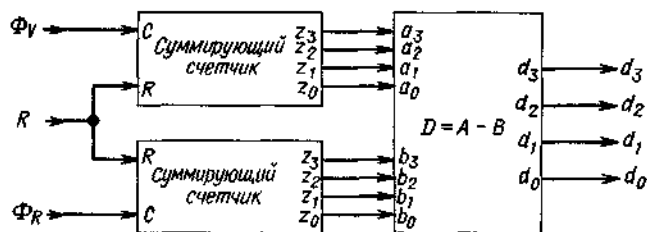


Рис. 20.10. Реверсивный двоичный счетчик, невосприимчивый к совпадению счетных импульсов.

щество заключается в том, что благодаря простоте логики схема принципиально допускает работу на более высокой тактовой частоте.

Сигнал переноса вычитателя не может использоваться как знаковый разряд; положительная разность ошибочно может быть интерпретирована как отрицательная, если один из счетчиков переполнен, а другой еще нет. Получить результат с правильным знаком можно, если разность, как в данном примере, рассматривать как число в двоичном дополнителем коде. Разряд  $d_3$  определяет правильный знак тогда, когда разность не превышает допустимый диапазон от  $-8$  до  $+7$ .

## 20.2. ДВОИЧНО-ДЕСЯТИЧНЫЙ СЧЕТЧИК В КОДЕ 8421

### 20.2.1. АСИНХРОННЫЙ ДВОИЧНО-ДЕСЯТИЧНЫЙ СЧЕТЧИК

Из табл. 20.1 видно, что с помощью трехразрядного двоичного счетчика можно сосчитать до 7, а с помощью четырехразрядного — до 15. Следовательно, для счетчика натуральных десятичных чисел в двоичном коде для каждого десятичного разряда необходим четырехразрядный двоичный счетчик, вырабатывающий двоичный эквивалент счетной декады. Эта счетная декада отличается от обычного четырехразрядного двоичного счетчика тем, что на каждый десятый (а не 16-й) импульс счета она сбрасывается в нуль и появляется сигнал переноса для запуска счетной декады следующего, более старшего десятичного разряда.

Двоично-десятичные счетчики значительно проще чисто двоичных в случае, когда результат счета необходимо представить в десятичной форме, потому что каждую декаду удобно декодировать в десятичный разряд.

Так как десятичная цифра представляется в натуральной двоично-десятичной форме четырехразрядным двоичным числом, разряды которого имеют значения  $2^3$ ,  $2^2$ ,  $2^1$ ,  $2^0$ , это двоично-десятичное представление обозначается как код 8421. Состояния счетной декады в коде 8421 даны

Таблица состояний для кода 8421

Z	$z_3$	$z_2$	$z_1$	$z_0$
	$2^3$	$2^2$	$2^1$	$2^0$
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	0	0	0	0

в табл. 20.2. Эта таблица состояний повторяет табл. 20.1 до цифры 9 включительно, тогда как число 10 опять представляется кодом 0000. Соответствующие временные диаграммы выходных переменных показаны на рис. 20.11.

Для того чтобы обеспечить возврат счетчика при поступлении десятого входного импульса в начальное состояние, необходима, естественно, дополнительная логика. Однако можно уменьшить число вентилях, если применить  $JK$ -триггеры. Часто достаточно использовать лишь  $J$ -входы, а на «лишние» входы подать «1». Такие неиспользуемые входы на логической схеме обычно не показываются.

Как работает  $JK$ -триггер, у которого, например, подключено только два  $J$ -входа? Если  $J = J_1 \cdot J_2 = 1$ , он работает как

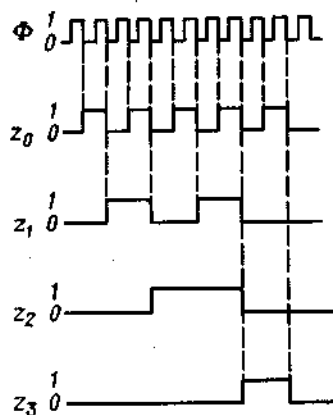


Рис. 20.11. Временные диаграммы выходных состояний счетчика в коде 8421.



обычный счетный триггер, поскольку  $K = \text{const} = 1$ . Если  $J = 0$ , то эта входная комбинация из-за  $J = \bar{K}$  при поступлении следующего тактового импульса передается на вход либо состояние  $Q = 0$  сохраняется. Такой режим работы реализован в счетной декаде типа 8421 (рис. 20.12). По сравнению с обычным двоичным счетчиком она имеет, согласно табл. 20.2, некоторые особенности. Во-первых, триггер  $F_1$  не может переключиться при поступлении десятого импульса счета, хотя  $z_0$  изменяет состояние с «1» на «0». Для объяснения этого воспользуемся простым критерием, вытекающим из табл. 20.2:  $z_1$  сохраняет состояние «0» тогда, когда во время действия тактового сигнала  $z_3 = 1$ . Для того чтобы этого добиться, подключают  $J$ -вход  $F_1$  просто к  $z_3$ . Условие, что  $z_2$  при поступлении десятого импульса сохраняет состояние «0», выполняется автоматически.

Вторая особенность по сравнению с двоичным счетчиком заключается в том, что десятый импульс вызывает переключение  $z_3$  из «1» в «0». Необходимо отметить и следующее обстоятельство: если бы тактовый вход  $F_3$  соединялся с  $z_2$ , как в двоичном счетчике, переменная  $z_3$  не могла бы изменяться больше после восьмого импульса счета, поскольку триггер  $F_1$  из-за обратной связи был бы заблокирован. Поэтому тактовый вход  $F_3$  должен быть подключен к выходу триггера, который не блокируется обратной связью, т.е. в данном случае к  $z_0$ .

Теперь, используя  $J$ -входы, следует воспрепятствовать преждевременному переключению триггера  $F_3$ . Из табл. 20.2 следует, что  $z_3$  переключается в состояние «1» лишь тогда, когда и  $z_1$ , и  $z_2$  перед очередным тактовым импульсом равны «1». Для того чтобы выполнить это условие,

оба  $J$ -входа  $F_3$  подключаются к  $z_1$  или  $z_2$ . Тогда при подаче восьмого импульса счета  $z_3 = 1$ . Так как одновременно имеет место переключение  $z_1 = z_2 = 0$ , то  $z_3$  при поступлении следующего тактового сигнала опять переходит в состояние  $z_3 = 0$ . Это происходит при подаче десятого импульса счета, так как тогда  $z_0$  переходит из «1» в «0». Как следует из табл. 20.2, это и есть нужный момент.

Типы ИС: SN 7490 (ТТЛ), MC 10138 (ЭСЛ).

## 20.2.2. СИНХРОННЫЙ ДВОИЧНО-ДЕСЯТИЧНЫЙ СЧЕТЧИК

Декадный счетчик также может работать в синхронном режиме. При разработке схемы используем синхронный 4-разрядный двоичный счетчик, представленный на рис. 20.4. Чтобы преобразовать этот счетчик в декадный, работающий в коде 8421, опять нужно ввести обратную связь, которая обеспечивает его установку в исходное нулевое состояние при поступлении десятого импульса счета. Для этого, как и в асинхронном счетчике на рис. 20.12, выход  $\bar{z}_3$  соединяется с одним из  $J$ -входов  $F_1$ , и в результате получается схема, показанная на рис. 20.13. Счетчик работает так же, как синхронный двоичный счетчик. При поступлении десятого импульса  $F_1$  благодаря обратной связи на  $J_2$  сохраняется прежнее состояние  $z_1 = 0$  в соответствии с таблицей состояний 20.2.

Если бы  $JK$ -входы триггера  $F_3$  были подключены как в синхронном счетчике, он не мог бы больше переключаться в исходное состояние, так как из-за обратной связи выходные переменные  $z_1$  и  $z_2$  остались бы в состоянии «0». Поэтому обе эти пере-

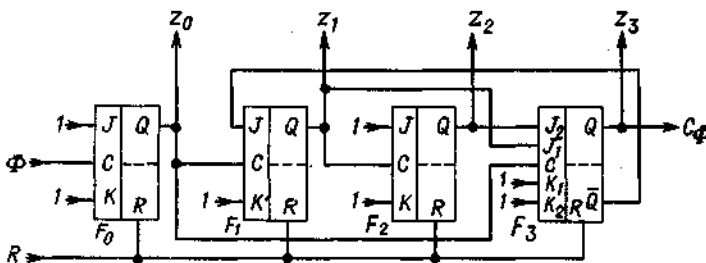


Рис. 20.12. Асинхронный двоично-десятичный счетчик.

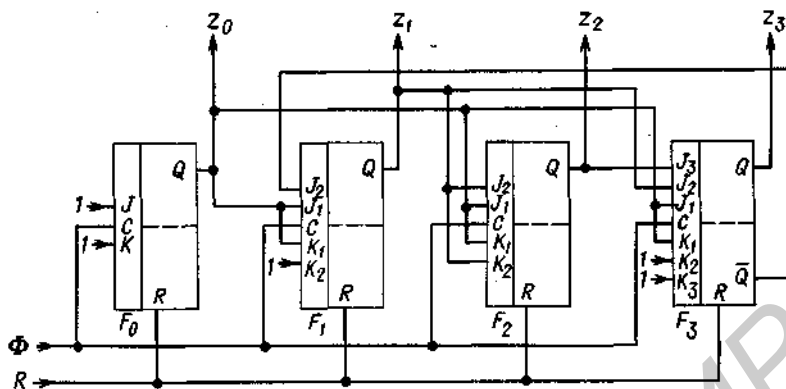


Рис. 20.13. Синхронный двоично-десятичный счетчик.

менные подают только на  $J$ -входы  $F_3$ , а не на  $K$ -входы. Таким образом осуществляется сброс в состояние  $z_3 = 0$ , так как теперь перед приходом десятого импульса  $K = 1$  и  $J = 0$ .

Для первых семи импульсов счета, несмотря на перестроение схемы, счетчик работает обычным образом, так как при этом старший разряд сохраняет состояние  $z_3 = 0$ . В декадном счетчике в коде 8421 триггер  $F_3$  должен переключаться в состояние «1» лишь один раз. По этой причине только выход  $z_0$  подключается к  $J$ - и  $K$ -входам.

Типы ИС: SN 74160 (ТТЛ), МС 14160 (КМОП), сброс асинхронный;  
SN 74162 (ТТЛ), МС 14162 (КМОП), сброс синхронный.

#### Синхронный двоично-десятичный реверсивный счетчик

Двоично-десятичный счетчик, как и двоичный, может быть преобразован в реверсивный. Необходимые для этого логические схемы подобны описанным в разд. 20.1.2. Поэтому здесь не дано подробное описание его работы и указаны лишь соответствующие типы ИС.

Типы ИС: Двоично-десятичные счетчики с изменяемым направлением счета: SN 74190 (ТТЛ); МС 10137 (ЭСЛ); МС 14510 (КМОП).

Двоично-десятичные счетчики с прямым и обратным счетными входами.

### 20.3. СЧЕТЧИК С ПРЕДВАРИТЕЛЬНОЙ УСТАНОВКОЙ

Счетчик с предварительной установкой представляет собой устройство, которое формирует выходной сигнал тогда, когда число входных импульсов равно предварительно выбранному числу  $M$ . Выходной сигнал может быть использован как сигнал запуска определенной операции. При этом останавливается процесс счета, для того чтобы счетчик не изменял своего состояния или опять устанавливался в начальное состояние. Разрешая после сброса дальнейшую работу, получаем счетчик по модулю  $m$ , цикл счета которого определяется заранее выбранным числом.

Большинство синхронных счетчиков имеют дополнительные входы (рис. 20.14), с помощью которых реализуется параллельная работа. При этом можно легко осуществить описанную функцию предварительной установки. Введем в счетчик число  $P = Z_{\max} - M$ , установив для этого на входе разрешения загрузки  $L = 1$ , и подадим тактовый импульс  $\Phi$ . Для двоичного счетчика число  $Z_{\max} - M$  вычислить особенно легко: оно равно обратному двоичному коду числа  $M$ . После про-

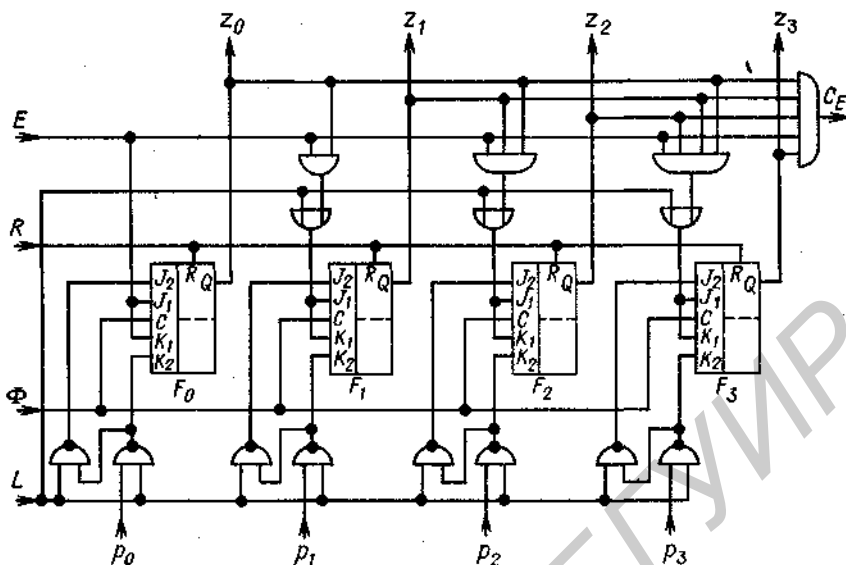


Рис. 20.14. Двоичный счетчик с параллельным вводом информации.

хождения  $M$  тактовых импульсов будет достигнуто состояние  $Z_{\text{макс}}$ . Об этом можно узнать без дополнительного дешифратора, так как на выходе переноса  $C_E$  появляется 1, которая может служить признаком начала выполнения желаемой операции.

Если управляемая схема не синхронизована с тактовым сигналом  $\Phi$ , нужно преобразовать  $C_E$  в переменную  $C_\Phi = C_E \Phi$  и осуществлять управление так, чтобы избежать ошибочного запуска из-за неустановившегося переходного состояния.

Если счетчик должен продолжать работу в циклическом режиме, то достаточно соединить  $L$ -вход с  $C_E$ . Тогда счетчик устанавливается  $M + 1$ -тактовым импульсом в исходное состояние. Этот метод реализации программируемого счетчика по модулю  $(M + 1)$  иллюстрируется рис. 20.15.



Рис. 20.15. Счетчик с регулируемым циклом счета.

## 20.4. РЕГИСТРЫ СДВИГА

### 20.4.1. ОСНОВНАЯ СХЕМА

С помощью триггеров можно хранить двоичную информацию. Для триггеров с внутренней задержкой входная информация вводится по определенному фронту тактового импульса в буферную запоминающую ячейку, а затем передается на выход.

Если теперь соединить несколько таких триггеров последовательно, как показано на рис. 20.16, информация при поступлении каждого тактового сигнала сдвигается из одного триггера в следующий. Поэтому такое устройство называется тактируемым регистром сдвига. Можно применять все триггеры с внутренней задержкой, а именно типа M-S и запускаемые по одному фронту.

Для объяснения принципа действия мы выбрали JK-триггеры типа M-S. Подавая на тактовый вход 1, вводим в промежуточную ячейку триггера  $F_1$  входной код  $J = D_1$  и  $K = \bar{D}_1$ . Если  $\Phi$  опять переходит в «0», на выходах  $Q_1$  и  $\bar{Q}_1$  устанавливается это состояние. Следовательно, после первого импульса  $Q_1 = D_1$ . Теперь подадим на вход другую информацию  $D_2$ . После

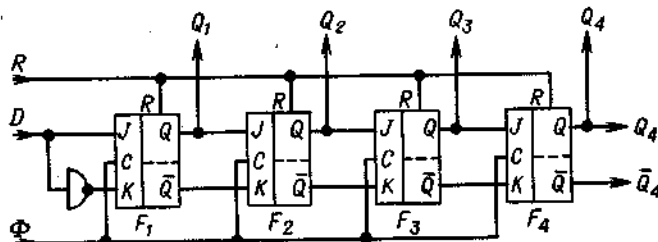


Рис. 20.16. Сдвиговый регистр.

следующего тактового импульса триггер  $F_2$  воспримет прежний выходной код  $F_1$ , а  $F_1$  — новую входную информацию, т.е.  $Q_2 = D_1$  и  $Q_1 = D_2$ . После третьего тактового импульса  $Q_3 = D_1$ ,  $Q_2 = D_2$  и  $Q_1 = D_3$ . После четвертого тактового импульса  $Q_4 = D_1$ ,  $Q_3 = D_2$ ,  $Q_2 = D_3$  и  $Q_1 = D_4$ . Ясно, что каждый тактовый сигнал информации приводит к сдвигу регистра на один разряд и вводу новой информации.

Так как регистр сдвига, представленный на рис. 20.16, состоит из четырех триггеров, он может хранить только четыре бита информации. Существует две возможности вывода информации из регистра сдвига. После четвертого такта на выходах  $Q_4 - Q_1$  хранится код  $D_1 - D_4$ . Таким образом, можно осуществить параллельный вывод последовательно введенной информации. Но возможен и последовательный вывод данных. Для тактовых импульсов с четвертого по седьмой информация последовательно поступает на выход  $Q_4$ . Одновременно можно вводить в регистр сдвига код  $D_5 - D_7$ . Последовательность работы отдельных триггеров отражена в табл. 20.3.

Типы ИС

8 бит: SN 74164 (ТТЛ), MC 14021 (КМОП).

#### 20.4.2. КОЛЬЦЕВОЙ РЕГИСТР

Иногда желательно осуществить последовательный вывод информации из реги-

Таблица 20.3

Таблица функционирования 4-разрядного регистра сдвига

$\Phi$	$Q_1$	$Q_2$	$Q_3$	$Q_4$
1	$D_1$	—	—	—
2	$D_2$	$D_1$	—	—
3	$D_3$	$D_2$	$D_1$	—
4	$D_4$	$D_3$	$D_2$	$D_1$
5	$D_5$	$D_4$	$D_3$	$D_2$
6	$D_6$	$D_5$	$D_4$	$D_3$
7	$D_7$	$D_6$	$D_5$	$D_4$

стра сдвига без ее стирания. Для этого необходимо снова ввести данные с помощью обратной связи. Схема, которая представляет такую возможность, показана на рис. 20.17. До тех пор пока на управляющем входе  $U$  поддерживается уровень логической «1»,  $D = D_{вх}$ . Таким образом, обратная связь не действует и регистр сдвига работает так, как уже было описано. За первые  $n$  тактов запоминается  $n$ -разрядный код. Чтобы при поступлении следующих тактовых импульсов содержимое памяти не терялось, на управляющем входе устанавливают уровень  $U = 0$ . При этом  $D = Q_n$  и выведенный код поразрядно поступает на вход. После  $n$  тактовых импульсов регистр сдвига опять находится в исходном состоянии. Следовательно, логическое состояние на входе управления определяет, вводится ли новая информация или в регистре сдвига циркулирует старая.

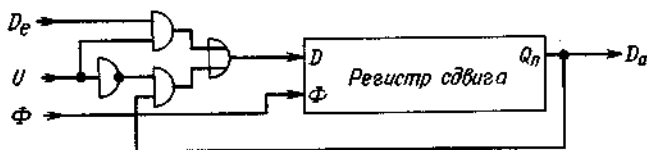


Рис. 20.17. Построение ЗУ последовательного (циркуляционного) типа.

### 20.4.3. РЕГИСТР СДВИГА С ПАРАЛЛЕЛЬНЫМ ВВОДОМ

В регистре сдвига на рис. 20.16 информация может выводиться либо последовательно, либо параллельно, но вводится информация только последовательно. Часто, однако, все разряды числа должны быть введены в регистр сдвига одновременно. Такая задача ставится, например, при последовательном сложении и последовательном умножении.

Для того чтобы осуществить параллельный ввод, целесообразно использовать  $D$ -триггеры, входы которых соединяются, как показано на рис. 20.18, через логические вентили или с выходом левого соседнего триггера, или с информационным входом. Переключение производится с помощью управляющего сигнала  $L$ . Если  $L = 0$ , то при поступлении следующего импульса происходит сдвиг вправо. При  $L = 1$  в следующем такте осуществляется параллельный ввод.

Типы ИС

4 бит: SN 74179 (ТТЛ), МС 14035 (КМОП);

8 бит: SN 74199 (ТТЛ).

### 20.4.4. РЕГИСТР СДВИГА С ПЕРЕКЛЮЧАЕМЫМ НАПРАВЛЕНИЕМ СДВИГА

Регистр сдвига, показанный на рис. 20.18, реализует функции сдвига вправо и параллельного ввода. Очевидно, что

каждый из параллельных входов можно соединить с выходом соседнего триггера справа. Таким образом осуществляется сдвиг данных влево. С помощью сигнала управления  $L$  можно изменять направление сдвига.

В особых случаях параллельные входы могут быть не нужны. Если же они требуются и в реверсивном регистре сдвига, то необходимо логические ключи, подключаемые к  $D$ -входам триггеров, заменить мультиплексорами на три входа. При этом его входы соединяются с выходами левого и правого соседних триггеров и внешним параллельным входом. Для управления регистром сдвига, выполняющим три функции, необходимы два настроечных входа.

Типы ИС

4 бит: SN 74194 (ТТЛ), МС 10141 (ЭСЛ), МС 14194 (КМОП);

8 бит: SN 74198 (ТТЛ).

### 20.5. ПОЛУЧЕНИЕ ПСЕВДОСЛУЧАЙНЫХ ПОСЛЕДОВАТЕЛЬНОСТЕЙ

Для анализа аналоговых и цифровых систем часто необходимы случайные последовательности сигналов. Их можно генерировать, подключив, например, естественный источник шумового напряжения к входу триггера Шмитта. При этом получают двоичные выходные сигналы со статистическим распределением. Такая последовательность представлена на

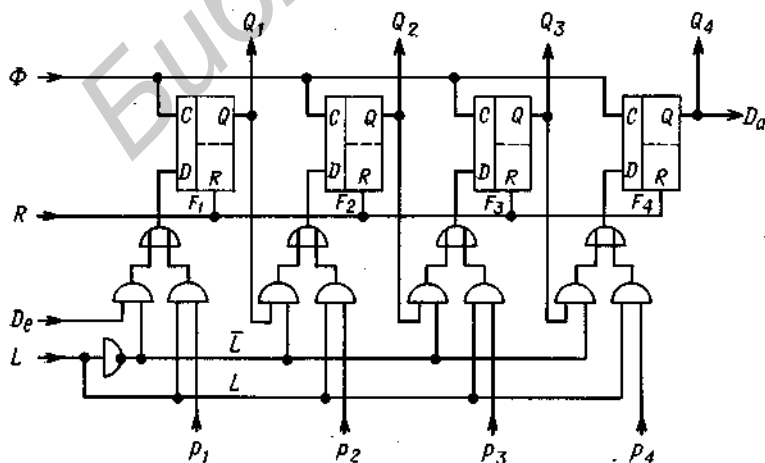


Рис. 20.18. Регистр сдвига с параллельным вводом.

Рис. 20.19. Двоичная случайная последовательность.

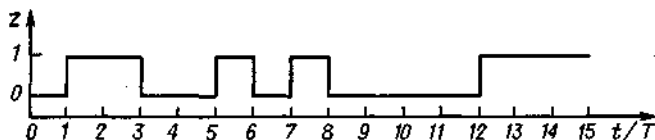


Рис. 20.20. Генератор псевдослучайных последовательностей с  $n = 4$  бит.

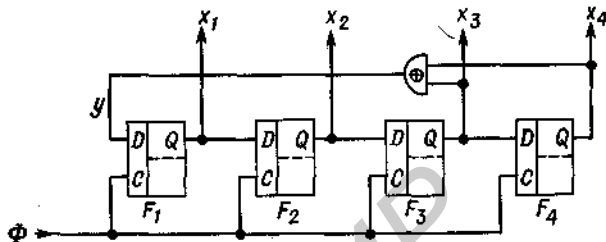


рис. 20.19. Видно, что распределение временных интервалов логических единиц и нулей произвольное, т. е. в их последовательности не наблюдается никакой закономерности. Если такая последовательность повторяется через определенный период времени, то она называется псевдослучайной. Система не может отличить псевдослучайную последовательность от истинно случайной, если число периодов в последовательности превышает емкость ее памяти [20.2]. Это условие в большинстве случаев выполняется легко.

Большое преимущество псевдослучайных последовательностей заключается в том, что получаются воспроизводимые результаты и возможно снятие осциллограмм. Кроме того, псевдослучайные последовательности для низкочастотного диапазона получить значительно легче, чем при использовании большинства естественных источников шума.

Для генерации псевдослучайных последовательностей применяют регистр сдвига, в который определенным образом вводится обратная связь. Обратная связь создается на основе элементов ИСКЛЮЧАЮЩЕ ИЛИ.

Апериодические кодовые последовательности, которые может генерировать  $n$ -разрядный регистр сдвига, имеют разрядность  $N = 2^n - 1$  бит. С помощью 4-разрядного регистра сдвига можно, следовательно, получить псевдослучайную последовательность с максимальной длиной 15 бит. Подобная схема представлена на рис. 20.20. Для объяснения принципа ее действия предположим, что регистр сдвига находится в состоянии  $x_1 = 1$  и  $x_2 = x_3 = x_4 = 0$ . При поступлении первого тактового импульса информация сдвигается на разряд вправо. Так как после окончания тактового импульса  $y = x_3 \oplus x_4 = 0$ , то первый каскад устанавливается в нуль. После первого тактового импульса получаем состояние  $x_2 = 1$  и  $x_1 = x_3 = x_4 = 0$ . Поскольку  $y$  в этом случае еще остается равным нулю, то после второго тактового импульса в регистр сдвига опять будет введен нуль. После второго такта получим состояние  $x_3 = 1$  и  $x_1 = x_2 = x_4 = 0$ . Но теперь  $y = 1$ . В результате в следующем такте будет вводиться единица, т. е.  $x_1 = x_4 = 1$  и  $x_2 = x_3 = 0$ . Продолжение цикла становится ясным из табл. 20.4. Понят-

Таблица 20.4

Таблица состояний 4-разрядного генератора псевдослучайных последовательностей

$\Phi$	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
$x_1$	1	0	0	1	1	0	1	0	1	1	1	1	0	0	0	1
$x_2$	0	1	0	0	1	1	0	1	0	1	1	1	1	0	0	0
$x_3$	0	0	1	0	0	1	1	0	1	0	1	1	1	1	0	0
$x_4$	0	0	0	1	0	0	1	1	0	1	0	1	1	1	1	0
$y$	0	0	1	1	0	1	0	1	1	1	1	0	0	0	1	0

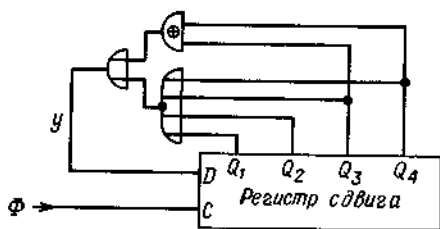


Рис. 20.21. Логическая схема защиты для генератора псевдослучайных последовательностей.

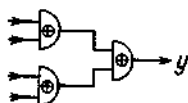


Рис. 20.22. Схема ИСКЛЮЧАЮЩЕЕ ИЛИ на четыре входа.

но, что 15-й тактовый импульс опять устанавливает исходное состояние. Естественно, что цикл может начаться с любого другого кода, в том числе и с запрещенного состояния 000, которое блокирует схему. Необходимо, следовательно, воспрепятствовать появлению этого кода при включении или сбое. Для этого можно применить логическое устройство, показанное на рис. 20.21. При появлении состояния 0000 на выходе элемента НЕ-ИЛИ устанавливается «1». Эта единица подается на вход регистра сдвига через элемент ИЛИ. Так как в нормальном режиме состояние 0000 не возникает, введенные дополнительные логические элементы не нарушают процесса функционирования.

Совершенно безразлично, с какого выхода снимается псевдостатистическая последовательность, поскольку та же самая последовательность поступает с временным сдвигом с каждого выхода.

Для получения последовательности большой длины нужно использовать ре-

гистр сдвига соответствующей разрядности. Для 10-разрядного регистра длина периода составляет 1023 тактовых импульса, для 20-разрядного — 1048575. Чтобы действительно достичь максимальной длины периода  $N = 2^n - 1$ , необходимо подключить логические схемы цепей обратной связи к строго определенным выходам, во всяком случае к выходу последнего разряда. Какие еще выходы должны быть использованы в линиях обратной связи, зависит от разрядности регистра сдвига. Для построения цепей обратной связи применяются логические элементы ИСКЛЮЧАЮЩЕЕ ИЛИ, которые соединяются так, как показано на рис. 20.22 [20.3]. При этом используют столько элементов, сколько необходимо для получения требуемого числа входов. Количество таких входов и то, к каким разрядам они должны быть подключены для регистра сдвига с числом разрядов от 3 до 20, можно определить из таблицы 20.5. Для простоты рассмотрим только один случай. Для каждого заданного решения с точкой подсоединения  $x_i$  существует симметричное ему решение с точкой подключения  $x_{n-i}$ . Последняя точка подключения  $x_n$  получается при этом естественно. Вместо точек 3, 5, 7, 8 можно, следовательно, использовать также 1, 3, 5, 8. Часто имеются также и другие комбинации, которые дают максимальный период [20.4]. Вычисление точек подключения весьма затруднительно и поэтому опускается.

Так как для всех схем состояние 0000... исключается, а все другие комбинации встречаются, то на выход в течение  $1/2 \cdot 2^n$  тактов поступает единица, а в течение  $1/2 \cdot 2^n - 1$  тактов — ноль. Таким образом, вероятность получить в каком-либо такте единицу тем ближе к 50%, чем больше разрядность регистра.

Таблица 20.5

Таблица исключения обратной связи

n	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20
3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	
2	3	3	5	4	7	5	7	9	11	10	13	14	14	14	11	18	17	
						5				8	6	8		13			17	
						3				6	4	4		11			14	

На выходе состояние может не изменяться на 1, 2, 3, ...,  $n$  тактах. Каждый такой участок последовательности встречается по крайней мере один раз, однако частота их появления убывает с ростом длительности.

Для многих применений необходимо преобразовать цифровой шум в аналоговый. Для этого достаточно подключить к выходу фильтр нижних частот, частота среза которого мала по сравнению с тактовой частотой. Напряжение при этом становится тем больше, чем чаще появляются единицы. Значительно большая полоса частот шумов достигается в случае, когда все число, которое находится в регистре сдвига, вводится в цифро-аналоговый преобразователь. Для того чтобы описать гауссов шум, необходимо отдельным разрядам присвоить соответствующие весовые коэффициенты [20.5].

## 20.6. ПЕРВОНАЧАЛЬНАЯ ОБРАБОТКА АСИНХРОННОГО СИГНАЛА

Последовательностные схемы могут быть как асинхронными, так и синхронными. Асинхронная реализация требует, как правило, меньших аппаратных затрат, но сопряжена с проблемами предотвращения возможности декодирования переходного состояния, возникающего на короткое время из-за различий во времени задержки элементов. Техническая реализация синхронных систем значительно проще. Когда в каком-либо элементе системы происходит изменение логического сигнала, он может сработать лишь после воздействия фронта тактового импульса. Следовательно, временная диаграмма тактового сигнала определяет промежутки времени, в течение которых система находится в стационарном состоянии. Целесообразно позаботиться о том, чтобы все переключения в системе производились одинаково – либо по положительному, либо по отрицательному фронту. Если, например, все схемы запускаются по отрицательному фронту, то установившееся состояние системы гарантируется, когда на тактовый вход подана единица.

Данные, которые система получает извне, как правило, не синхронизированы с ее тактовыми сигналами. Чтобы можно было их обрабатывать синхронно, необходимо прежде всего предварительно их подготовить. В следующих разделах рассмотрены некоторые необходимые для этого схемы.

### 20.6.1. УСТРАНЕНИЕ ВИБРАЦИЙ МЕХАНИЧЕСКИХ КОНТАКТОВ

При размыкании или замыкании механического ключа возникает цепочка импульсов вследствие механических колебаний (вибраций) контактов. При этом счетчик регистрирует неопределенное число импульсов вместо истинных одиночных. Чтобы избежать этого, можно применить ключи с ртутными контактами. Однако это решение относительно дорогое. Простой способ устранения вибраций с помощью  $RS$ -триггера представлен на рис. 20.23. В состоянии покоя  $\bar{R} = 0$ ,  $\bar{S} = 1$  и, следовательно,  $x = 0$ . Если производится переключение, то на вход  $\bar{R}$  из-за размыкания нормально-замкнутого контакта поступает последовательность импульсов. Так как теперь  $\bar{R} = \bar{S} = 1$ , то состояние на выходе  $x$  не изменяется. После полного размыкания нормально-замкнутого контакта последовательность импульсов поступает на нормально-разомкнутый контакт. При первом соприкосновении контактов  $\bar{R}_1 = 1$  и  $\bar{S} = 0$ . Поэтому триггер переключается, и  $x$  становится равным единице. Это состояние запоминается на следующий период вибраций. Триггер переключается обратно только тогда, когда переключающий контакт опять стано-

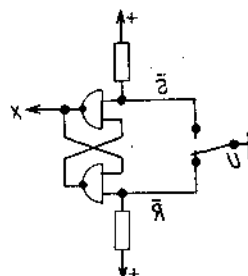


Рис. 20.23. Защита от колебаний механического ключа.



вится нормально-замкнутым. Протекание процесса во времени становится ясным из импульсных диаграмм на рис. 20.24.

### 20.6.2. СИНХРОНИЗАЦИЯ ИМПУЛЬСОВ

Простейший метод импульсной синхронизации заключается в применении  $D$ -триггера. Внешний сигнал  $x$  подается на  $D$ -вход, как показано на рис. 20.25, а тактовый сигнал системы  $\Phi$  — на  $C$ -вход. Таким образом, состояние входной переменной  $x$  считывается на фронт срабатывания каждого тактового импульса и передается на выход. Поскольку состояние на входе  $x$  может измениться как при  $\Phi = 0$ , так и при  $\Phi = 1$ , нужно использовать триггер, срабатывающий по одному фронту.

На рис. 20.26 для примера представлена временная диаграмма импульсов для положительного запускающего фронта импульса. Импульс, длительность которого меньше, чем период тактового импульса, может быть пропущен. Этот случай также показан на рис. 20.26. Если такие короткие импульсы не должны теряться, необходимо их перед подачей на  $D$ -триггер записывать в буферный регистр. Для этого служит

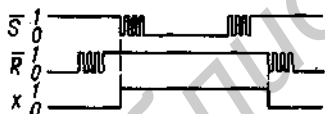


Рис. 20.24. Временные диаграммы.



Рис. 20.25. Схема синхронизации.

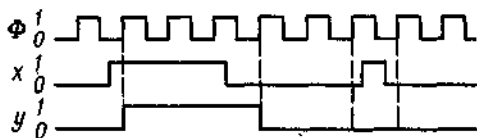


Рис. 20.26. Временные диаграммы.

предварительно включенный  $D$ -триггер  $F_1$  на рис. 20.27. Он управляется асинхронно посредством подачи сигнала на  $S$ -вход. При поступлении очередного положительного фронта тактового импульса переменная  $y$  устанавливается в 1. Если к этому моменту времени  $x$  опять становится равным нулю, триггер  $F_1$  тем же самым фронтом импульса сбрасывается в нуль. Таким образом, короткий  $x$ -импульс удлиняется до следующего фронта тактового сигнала и не теряется. Этот случай показан на рис. 20.28.

### 20.6.3. СИНХРОННЫЙ ОДНОВИБРАТОР

С помощью схемы на рис. 20.29 можно получить синхронизованные с тактовыми импульсами входные импульсы, длительность которых определяется периодом так-

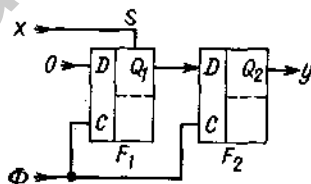


Рис. 20.27. Регистрация коротких импульсов.

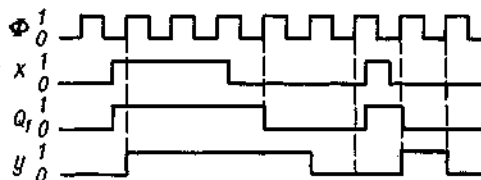


Рис. 20.28. Временные диаграммы.

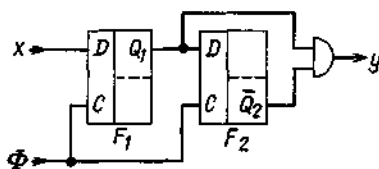


Рис. 20.29. Формирование синхронных одиночных импульсов.

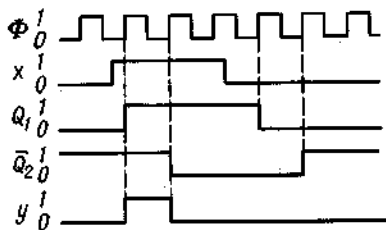


Рис. 20.30. Временные диаграммы.

товых импульсов и не зависит от длительности сигнала  $x$ .

Если  $x$  переходит из 0 в 1, то при поступлении следующего положительного фронта тактового импульса устанавливается состояние  $Q_1 = 1$  и  $\bar{Q}_2 = 1$ . Это означает, что и  $y = 1$ . При следующем положительном фронте устанавливается состояние  $\bar{Q}_2 = 0$  и  $y = 0$ . Это состояние сохраняется до тех пор, пока  $x$ , по крайней мере в течение тактового периода, будет равен 0, а затем перейдет в 1. Короткие запускающие импульсы, которые не охватывают положительный фронт тактового сигнала; теряются, как в схеме синхронизации на рис. 20.25. Чтобы избежать этого, нужно, как показано на рис. 20.27, для запоминания входных импульсов перед их передачей ввести дополнительный предварительный триггер. Пример на рис. 20.30 поясняет эту операцию.

Синхронный одновибратор с длительностью импульса большей, чем один тактовый период, может быть просто реализован с помощью синхронного счетчика

(рис. 20.31). Если на вход запуска  $x$  подать 1, счетчик при поступлении следующего тактового импульса загружается параллельно. Затем он считает последующие тактовые импульсы до достижения завершающего состояния  $Z_{\text{макс}}$ . При достижении этого состояния формируется сигнал переноса  $C_E = 1$ . В этом состоянии счетчик блокируется благодаря входу разрешения счета  $E_p$ ; выходная переменная  $y$  устанавливается в 0. Обычный вход разрешения  $E$  нельзя использовать для этой цели, так как он связан не только с триггерами, но и непосредственно влияет на  $C_E$ . При этом возникают нежелательные колебания.

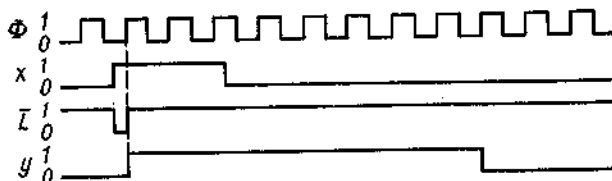
Новый цикл начинается с операции параллельной загрузки. Непосредственно после загрузки на выходах устанавливается состояние  $C_E = 0$  и  $y = 1$ . Обратная связь с выхода  $C_E$  через элемент НЕ-И на вход  $x$  препятствует началу новой операции загрузки до достижения состояния счетчика  $Z_{\text{макс}}$ . Не позже этого момента на входе  $x$  должно установиться состояние 0, в противном случае в счетчик тотчас же начнется новая загрузка, т.е. счетчик работает как счетчик по модулю  $(M + 1)$ .

На рис. 20.32 представлены временные диаграммы для длительности импульса, равной длительности девяти тактовых импульсов. Если использовать 4-разрядный двоичный счетчик, для получения такой длительности импульса необходимо, чтобы  $P = 7$ . Первый такт используется для ввода информации, остальные восемь — для счета до 15.

Рис. 20.31. Синхронный одновибратор.



Рис. 20.32. Временные диаграммы.



### 20.6.4. СИНХРОННЫЙ ДЕТЕКТОР ИЗМЕНЕНИЙ

Синхронный детектор изменений должен формировать синхронный с тактовым выходной сигнал, когда входная переменная  $x$  изменяет свое состояние. Для построения такой схемы используем одновибратор, показанный на рис. 20.29. Он формирует выходной импульс, когда  $x$  переходит из состояния «0» в «1». Для того чтобы получить выходной импульс при переходе из «1» в «0», заменим вентиль И элементом ИСКЛЮЧАЮЩЕЕ ИЛИ, как показано на рис. 20.33. Принцип работы такой схемы поясняется временными диаграммами, приведенными на рис. 20.34.

### 20.6.5. СИНХРОННЫЙ ТАКТОВЫЙ ПЕРЕКЛЮЧАТЕЛЬ

Часто требуется отключать и выключать тактовые сигналы без остановки тактового генератора. Для этой цели можно в принципе использовать логический элемент И. Если сигнал включения не синхронизован с тактовым, длительность тактовых импульсов при включении и выключении не определена. Чтобы избежать этого эффекта, можно использовать для синхронизации запускающийся по одному фронту импульса  $D$ -триггер, как показано

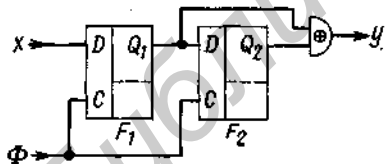


Рис. 20.33. Синхронный детектор изменений.

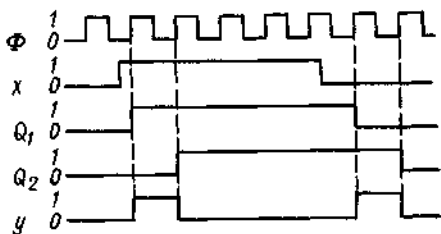


Рис. 20.34. Временные диаграммы.

на рис. 20.35. Если  $E = 1$ , то по следующему положительному фронту тактового сигнала на выходе устанавливается состояние  $Q = 1$  и, следовательно,  $\Phi' = 1$ . Благодаря срабатыванию триггера по фронту первый импульс управляемого такта  $\Phi'$  всегда имеет полную длительность.

При выключении можно не использовать положительный фронт тактового сигнала, поскольку тогда непосредственно после нарастания уровня сигнала  $Q = 0$ . Это может привести к появлению очень коротких выходных импульсов. Поэтому триггер по входу сброса асинхронно устанавливается в «0», когда на входах  $E$  и  $\Phi$  также «0». Для этого служит вентиль ИЛИ, подключаемый к  $\bar{R}$ -входу. Как видно из рис. 20.36, на выходе элемента И удается получить тактовые импульсы только полной длительности.

## 20.7. СИСТЕМАТИЧЕСКИЙ СИНТЕЗ ПОСЛЕДОВАТЕЛЬНОСТНЫХ СХЕМ

### 20.7.1. ДИАГРАММА СОСТОЯНИЙ

Для того чтобы можно было систематически синтезировать последовательностные схемы (автоматы), необходимо

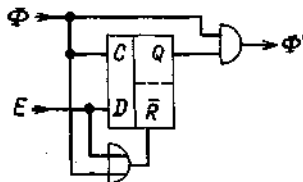


Рис. 20.35. Синхронный тактовый переключатель.

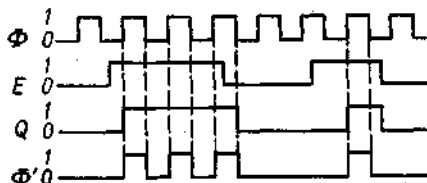


Рис. 20.36. Временные диаграммы.

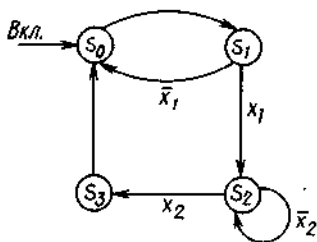


Рис. 20.37. Пример диаграммы состояний.

Состояние 0: начальное состояние  
 Состояние 1: состояние разветвления.  
 Состояние 2: состояние ожидания.  
 Состояние 3: состояние перехода.

сформулировать задачу. Для этого можно воспользоваться диаграммами состояний, пример которых приведен на рис. 20.37.

Каждое состояние  $S_Z$  системы представлено окружностью. Индекс  $Z$  обозначает вектор состояний и представляется с помощью переменной состояния  $z_i$ . При этом целесообразно использовать двоичный код.

Переход из одного состояния в другое показан стрелкой. Обозначение стрелки показывает, при каком условии должен осуществиться переход. Например, на рис. 20.37 за состоянием  $S(t_k) = S_1$  следует состояние  $S(t_{k+1}) = S_2$ , если  $x_1 = 1$ . При  $x_1 = 0$ , напротив,  $S(t_{k+1}) = S_0$ . Стрелка, у которой отсутствует переменная, обозначает безусловный переход.

Для синхронных последовательных схем нужно принять во внимание дополнительное условие, что переход совершается не в тот момент, когда выполняются условия перехода, а лишь при поступлении ближайшего управляющего фронта тактового импульса. Поскольку это ограничение действительно для всех переходов в системе, оно, как правило, не вносит никаких дополнительных изменений в диаграмму состояний. Ниже мы ограничимся рассмотрением синхронных последовательных схем, так как их синтез проще.

Если автомат находится в состоянии  $S_Z$  и нет условий, вызывающих выход из этого состояния, состояние  $S_Z$  сохраняется. Эта ситуация в необходимых случаях отображается линией со стрелкой, входящей в ту же вершину графа, из которой она исходит. На рис. 20.37 в качестве примера показан такой переход для состояния  $S_2$ .

После включения напряжения питания последовательное устройство переходит в определенное начальное состояние. Это обозначается стрелкой «вкл.». Установка в начальное состояние «1» или «0» производится за короткое время с помощью специальных логических схем.

Функционирование последовательной схемы может быть представлено не только диаграммой состояний, но и с помощью последовательной диаграммы переходов, пример которой показан на рис. 20.38. Такое представление применяется при синтезе последовательных схем с помощью микрокомпьютеров. Этот вопрос будет рассмотрен в следующей главе.

Общая структурная схема автомата была приведена на рис. 20.1. Для запоминания состояний автомата требуется память в виде срабатывающих по фронту триггеров. Необходимые комбинационные схемы можно реализовать на логических схемах или с помощью ПЗУ.

### 20.7.2. ПРИМЕР СИНТЕЗА ПЕРЕКЛЮЧАЕМОГО СЧЕТЧИКА

В качестве примера рассмотрим счетчик, цикл счета которого составляет 0, 1, 2, 3 или 0, 1, 2 в зависимости от управляюще-

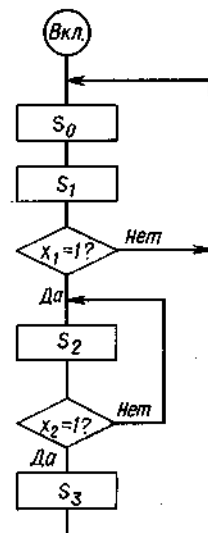


Рис. 20.38. Эквивалентная блок-схема программы.

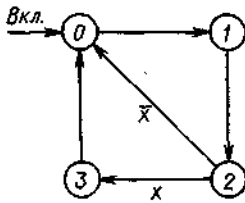


Рис. 20.39. Диаграмма состояний для счетчика с переменным циклом счета.

$$\text{Цикл счета} = \begin{cases} 3 & \text{при } x = 0, \\ 4 & \text{при } x = 1. \end{cases}$$

го входа  $x$  (0 или 1). Соответствующая диаграмма состояний приведена на рис. 20.39. Так как система может находиться в четырех состояниях, необходимы два триггера для запоминания вектора состояний  $Z$  с переменными  $z_0$  и  $z_1$ . Поскольку состояние счетчика можно определить непосредственно с помощью этих переменных, то они служат одновременно и выходными переменными. Кроме того, необходимо еще формировать сигнал переноса  $y$  в случае, когда  $x = 1$  и состояние счетчика  $Z = 3$  или когда  $x = 0$ , а  $Z = 2$ .

Таким образом, получаем схему, представленную на рис. 20.40, с таблицей истинности 20.6. В левой части таблицы приведены все комбинации значений, которые могут принимать входная переменная и переменные состояний. Из диаграммы состояний на рис. 20.39 можно определить соответствие между комбинациями и следующими состояниями системы, которые представлены в правой части табл. 20.6.

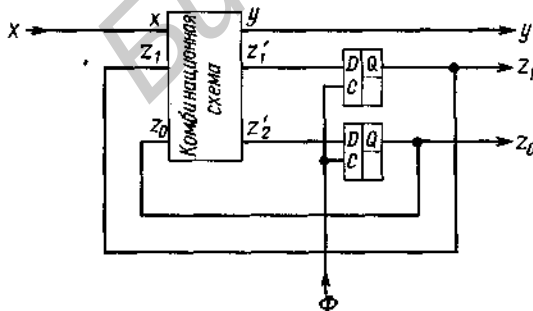


Рис. 20.40. Последовательная схема, реализующая счетчик с переменным циклом.

Таблица истинности к диаграмме состояний 20.39

x	$Z(t_i)$		$Z(t_{i+1})$		
	$z_1$	$z_0$	$z_1$	$z_0$	y
0	0	0	0	1	0
0	0	1	1	0	0
0	1	0	0	0	1
0	1	1	0	0	0
1	0	0	0	1	0
1	0	1	1	0	0
1	1	0	1	1	0
1	1	1	0	0	1

Адрес ПЗУ                      Содержание ПЗУ

В этой таблице даны также значения переменной переноса  $y$ .

Если комбинационная часть реализуется в виде ПЗУ, то таблицу истинности 20.6 можно использовать непосредственно как таблицу для программирования ПЗУ. При этом входные переменные и переменные состояния могут служить в качестве адресного кода. По действующим адресам записываются новое значение  $Z'$  вектора состояния  $Z$  и выходной переменной  $y$ . Для реализации рассматриваемого счетчика необходимо, следовательно, ПЗУ емкостью 8 слов по 3 бит. Наименьшее ППЗУ имеет емкость  $32 \times 8$  бит (например, SN 74S288). Следовательно, используется только десятая часть его информационной емкости.

Из таблицы истинности 20.6 можно вывести следующие переключательные функции:

$$z'_1 = z_0 \bar{z}_1 + x \bar{z}_0 z_1,$$

$$z'_0 = \bar{z}_0 \bar{z}_1 + x \bar{z}_0,$$

$$y = x \bar{z}_0 z_1 + x z_0 z_1.$$

Отсюда можно получить представленную на рис. 20.41 реализацию описываемой схемы с помощью логических элементов. Ясно, что аппаратные затраты в последнем случае во много раз больше, чем при использовании ПЗУ. Построение последовательных устройств на основе ПЗУ кроме малых аппаратных затрат имеет еще и определенное преимущество в гибкости: можно перепрограммировать ПЗУ и получить без дополнительных изменений схему с другими свойствами.

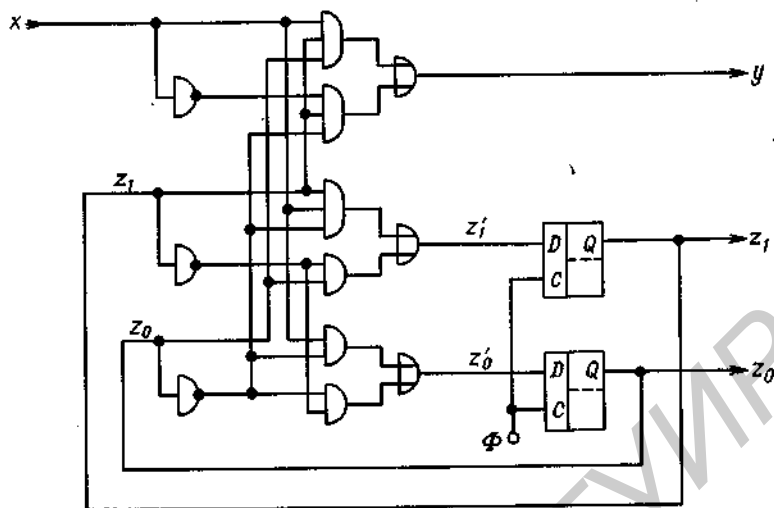


Рис. 20.41. Счетчик с переменным циклом, комбинационная схема которого построена на логических элементах.

Реализация последовательных схем на вентилях может быть рекомендована лишь в особых случаях, например для стандартных счетчиков.

Однако и при разработке сложных последовательных схем на основе ПЗУ очень быстро наталкиваются на ограничение, связанное с чрезмерным возрастанием необходимой информационной емкости памяти. Поэтому в следующем разделе будут описаны некоторые специальные способы, с помощью которых значительно облегчается решение этой проблемы.

### 20.7.3. СОКРАЩЕНИЕ ЕМКОСТИ ПАМЯТИ

Как видно из основной схемы на рис. 20.1, в последовательную схему включена комбинационная схема с  $n + l$

входами и  $n + m$  выходами. Здесь  $n$  — число переменных состояния,  $l$  — число входных переменных,  $x$  и  $m$  — число выходных переменных  $y$ . При реализации комбинационной схемы с помощью ПЗУ получается следующая емкость памяти:

$$2^{(n+l)} \text{ слов по } (n+m) \text{ бит} = (n+m)2^{n+l} \text{ бит.}$$

При этом существует возможность поставить в соответствие каждой комбинации переменных состояния и входных переменных определенный выходной вектор  $Y$ . На практике, однако, значения большинства выходных переменных полностью определяются переменными состояния и лишь некоторые зависят от части входных переменных.

На этом основании предлагается разделить ПЗУ на две части, как на рис. 20.42. Первая часть — это программное ПЗУ. Оно

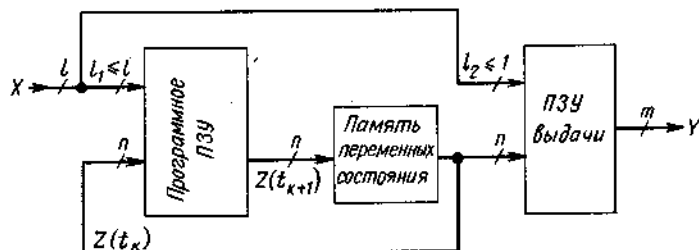


Рис. 20.42. Реализация памяти путем разделения большого ПЗУ на две части.

содержит лишь последовательность состояний системы. Выходные состояния образуются в «ПЗУ выдачи» из переменных состояния и некоторых входных переменных. Поэтому  $l_2$ , как правило, мало по сравнению с  $l$ . Возможны также случаи, когда входные переменные оказывают влияние только на декодирование выходных кодов, а не на последовательность состояний. Такие входные переменные при разделении ПЗУ в соответствии с рис. 20.42 могут быть соединены непосредственно лишь с «ПЗУ выдачи». Поэтому может быть также  $l_1 < l$ .

Так как оба ПЗУ соединяются только с теми входными переменными, которые необходимы для осуществления операции или, вернее, управления выводом данных, то получается значительное уменьшение требуемой емкости памяти. Наименее благоприятный случай — это когда для обоих ПЗУ требуются все  $l$  входных переменных. Тогда необходимая суммарная информационная емкость памяти обоих ПЗУ равна емкости одного ПЗУ на структурной схеме рис. 20.1.

Следовательно, экономия в информационной емкости памяти не достигается. Однако в этом случае в соответствии с рис. 20.42 разделение на два ПЗУ выгодно: при этом система легче может удовлетворять различным требованиям. Существует множество случаев, когда последовательности состояний идентичны и различаются только команды выдачи. Тогда заменяется только «ПЗУ выдачи», а «программное ПЗУ» остается неизменным.

#### Входной мультиплексор

На практике для сокращения емкости памяти можно использовать еще другую

особенность последовательностных схем: часто число входных переменных  $l$  существенно превышает число переменных в адресе ПЗУ. С другой стороны, декодируется только относительно малая часть из возможных комбинаций  $2^l$ . Поэтому в качестве адресов можно использовать не все входные переменные, а выделять в каждом состоянии с помощью мультиплексора лишь нужные переменные. Этот способ иллюстрируется блок-схемой (рис. 20.43).

Кроме переменных состояния к выходам ПЗУ подключаются еще только выходные сигналы  $x$  мультиплексора. Управление мультиплексором осуществляется с помощью двоичного числа  $Q$ , образуемого на нескольких дополнительных выходах ПЗУ. Выбранные для этого входные переменные обозначаются через  $x_Q$ .

Если при изменении состояния должно быть опрошено несколько переменных, то необходимо производить перебор всех переменных последовательно, так как может быть выбрана только одна переменная. Для этого разбивают данное состояние на несколько подсостояний, для которых выбирается лишь одна переменная. В результате большое число состояний системы может быть представлено с помощью нескольких дополнительных переменных состояния. Дополнительные аппаратные затраты все же малы по сравнению с экономией памяти, получаемой при мультиплексированном опросе входных переменных.

Проиллюстрируем это на типичном примере. Пусть необходимо спроектировать диаграмму состояний которого приведен на рис. 20.44. Оно имеет четыре состояния и шесть входных переменных. Для реали

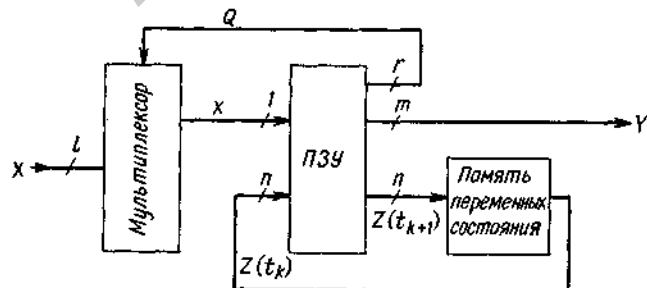


Рис. 20.43. Уменьшение емкости памяти с помощью входного мультиплексора.

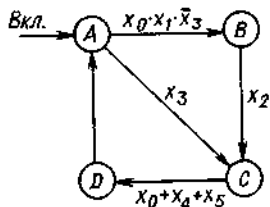


Рис. 20.44. Пример диаграммы состояний.

зации в соответствии с основной блок-схемой на рис. 20.1 необходимо ПЗУ с 8 входами. Его информационная емкость составляет  $2^8$ -256 слов. Предположим, что необходимы две выходные переменные. Принимая во внимание обе переменные состояния, получаем, что длина слова составляет 4 бит, а общая информационная емкость памяти равна 1024 бит.

Теперь рассмотрим реализацию с помощью входного мультиплексора. Прежде всего разобьем состояния A и C на три подсостояния, для которых опрашивается только одна из обозначенных на рис. 20.44 входных переменных. В результате получаем модифицированную диаграмму состояний, представленную на рис. 20.45, из которой следует, что теперь имеется уже восемь состояний, которые обозначим как  $S_0 - S_7$ . Как легко проверить, переход из макросостояния A в макросостояние B происходит тогда, когда  $x_3 = 0, x_0 = 1$  и

Таблица 20.7

Таблица состояний

$Z(i_2)$	$x$	$Z(i_{k-1})$	$Q$
0	0	1	3
0	1	4	3
1	0	0	0
1	1	2	0
2	0	0	1
2	1	3	1
3	0	3	2
3	1	4	2
4	0	5	0
4	1	7	0
5	0	6	4
5	1	7	4
6	0	4	5
6	1	7	5
7	0	Любой	Любой
7	1	0	Любой

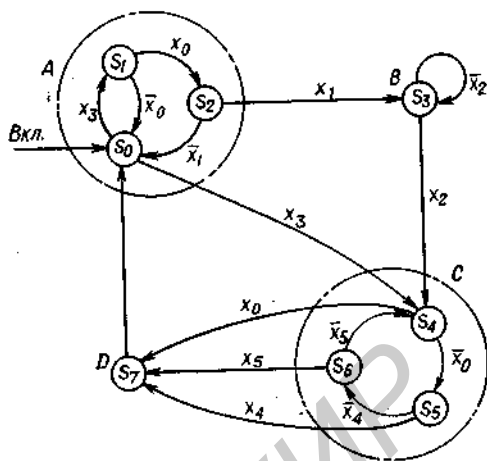


Рис. 20.45. Модифицированная диаграмма состояний с единственным запросом для каждого состояния.

$x_1 = 1$ , в соответствии с первоначальной диаграммой состояний на рис. 20.45.

Для представления восьми состояний требуются три переменные состояния. ПЗУ, согласно рис. 20.43, должно иметь кроме трех выходов для управления 8-входным мультиплексором еще и два у-выхода.

Отсюда определяем необходимую длину

Таблица 20.8

Таблица программирования ПЗУ

Адрес				Содержимое					
$z_2$	$z_1$	$z_0$	$x$	$z_2$	$z_1$	$z_0$	$q_2$	$q_1$	$q_0$
0	0	0	0	0	0	1	0	1	1
0	0	0	1	1	0	0	0	1	1
0	0	1	0	0	0	0	0	0	0
0	0	1	1	0	1	0	0	0	0
0	1	0	0	0	0	0	0	0	1
0	1	0	1	0	1	1	0	0	1
0	1	1	0	0	1	1	0	1	0
0	1	1	1	1	0	0	0	1	0
1	0	0	0	1	0	1	0	0	0
1	0	0	1	1	1	1	0	0	0
1	0	1	0	1	1	0	1	0	0
1	0	1	1	1	1	1	1	0	0
1	1	0	0	1	0	0	1	0	1
1	1	0	1	1	1	1	1	0	1
1	1	1	0	0	0	0	0	0	0
1	1	1	1	0	0	0	0	0	0



слова – 8 бит. Кроме трех переменных состояний адресной переменной является также выходной сигнал мультиплексора. Отсюда находим требуемую информационную емкость памяти:  $2^4$  слов по 8 бит = 128 бит.

Это составляет лишь примерно десятую часть по сравнению с емкостью памяти, необходимой при стандартной реализации.

Составление таблицы истинности не представляет труда. Из диаграммы состояний на рис. 20.45 непосредственно получается таблица состояний 20.7. Она по-

казывает, какой вектор состояний  $Z(t_{k+1})$  следует за вектором  $Z(t_k)$  в зависимости от того, какое значение (1 или 0) принимает  $x$ . Двоичное число  $Q$  при этом относится к выбранному в состоянии  $S_{Z(t_k)}$  квалификатору  $x_Q$ . Если теперь представить в двоичной форме числа  $Z(t_k)$ ,  $Z(t_{k+1})$  и  $Q$ , то получим непосредственно таблицу программирования 20.8. В графу «Содержимое» внесены только шесть требуемых для управления разрядов. Дополнительные разряды для выдачи данных могут быть добавлены по желанию.

Библиотека БГУИР

## 21. Микро-ЭВМ

В предыдущей главе было показано, что с помощью ПЗУ можно построить цифровые схемы последовательного типа, которые несложно модифицировать путем изменения содержимого ПЗУ. Эти устройства позволяют реализовать набор команд, включающий условные и безусловные переходы. Микропроцессор обеспечивает возможность обращения к подпрограммам, т.е. реализует косвенные переходы. Наряду с арифметико-логическим устройством — АЛУ (Arithmetic Logic Unit, ALU) он содержит ряд рабочих регистров.

### 21.1. ОСНОВНАЯ СТРУКТУРА МИКРО-ЭВМ

В качестве самостоятельного устройства микропроцессор не применяется. Для его работы требуется внешнее запоминающее устройство, хранящее последовательность команд, которые необходимо выполнить, т.е. программу. Это оперативное запоминающее устройство сначала подключается к микропроцессору для записи последовательности команд. После окончания процесса модификации программы ее записывают в ПЗУ, к которому всегда

можно обратиться. Для хранения переменных необходимо оперативное запоминающее устройство (ОЗУ), объем которого определяется сложностью решаемой задачи. Обмен информацией с внешним оборудованием осуществляется с помощью специальных устройств ввода-вывода. Совокупность перечисленных устройств составляет структуру микро-ЭВМ, которая изображена на рис. 21.1. Показанный на этом рисунке микропроцессор представляет собой центральный управляющий и решающий блок, называемый центральным процессорным элементом (ЦПЭ) (Central Processing Unit, CPU). На рис. 21.1 не указаны структура ЦПЭ и емкость ОЗУ, так как здесь иллюстрируется упрощенная блок-схема микро-ЭВМ. По этим параметрам ЭВМ подразделяют на следующие классы:<sup>1)</sup>

Большие ЭВМ	свыше 256 К слов длиной 24...64 бит
Мини-ЭВМ (управляющие вычислительные машины)	8...256 К слов длиной 12...16 бит
Микро-ЭВМ	0,5...64 К слов длиной 4...16 бит

Бурное развитие микро-ЭВМ началось после появления однокристалльных микропроцессоров. В связи с быстрым снижением стоимости микропроцессоров они стали применяться не только в качестве простых универсальных вычислительных

<sup>1)</sup> Эта классификация является достаточно условной. — Прим. ред.

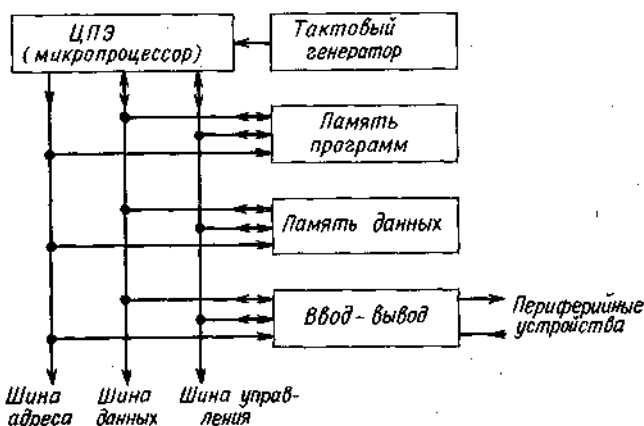


Рис. 21.1. Блок-схема микро-ЭВМ.

устройств, но и в приборостроении, где позволяют решать комплексные задачи, связанные как с вычислениями, так и с управлением по заданной программе. Универсальность микропроцессоров дает возможность решать различные задачи с помощью стандартных аппаратных средств, тогда как задача разработчика сводится к созданию программ. Указанная тенденция наиболее ярко проявляется при переходе к однокристалльным микро-ЭВМ, которые благодаря высокой интеграции элементов наряду с процессором содержат тактовый генератор, устройство управления вводом-выводом, а также небольшие ОЗУ и ПЗУ. Такая микро-ЭВМ работоспособна без подключения дополнительных внешних устройств.

## 21.2. ПРИНЦИП ДЕЙСТВИЯ МИКРОПРОЦЕССОРА

Рассмотрим принцип действия и структуру команд микропроцессора типа MC 6800, разработанного фирмой Motorola. Большинство остальных микропроцессоров имеют подобную структуру и программные средства.

### 21.2.1. БЛОК-СХЕМА

На рис. 21.2 изображена блок-схема микропроцессора MC 6800. Длина адресного слова в нем составляет 16 бит, что дает

возможность адресовать до  $2^{16} = 64 \text{ К} = 65\,536$  слов. Длина слова данных равна 8 битам.

Логические и арифметические операции выполняются в основном с данными, записанными в рабочих регистрах. В начале выполнения программы в программный счетчик заносится начальный адрес. Этот адрес передается по шине адресов в запоминающее устройство. По сигналу считывания, передаваемому по шине управления, содержимое соответствующего регистра появляется на шине данных и запоминается в регистре команд. Затем дешифратор команд инициирует необходимую операцию для выполнения текущей команды. Для этого может понадобиться различное количество тактов (машинных циклов). Дешифратор команд после исполнения команды записывает в программный счетчик адрес следующей команды. Подробно последовательность действий будет рассмотрена на нескольких примерах в следующем разделе.

На рис. 21.3 показаны рабочие регистры микропроцессора MC 6800, доступные для программиста. Большинство арифметических операций выполняется с помощью аккумуляторов А и В. Индексный регистр служит для запоминания адресов, которые используются наиболее часто, указатель стека предназначен для организации подпрограмм. Регистр признаков (Condition Code Register) содержит дополнительную информацию о результате выполнения последней команды.

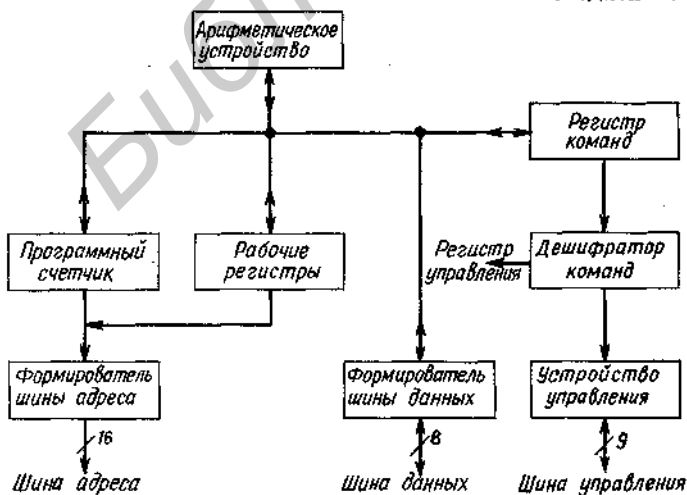


Рис. 21.2. Внутренняя структура микропроцессора MC 6800.

Регистр признаков	8 бит
Аккумулятор А	8 бит
Аккумулятор В	8 бит
Индексный регистр	16 бит
Указатель стека	16 бит
Программный счетчик	16 бит

Рис. 21.3. Рабочие регистры микропроцессора МС 6800, доступные для программиста.

## 21.2. СТРУКТУРА КОМАНД

Как уже упоминалось, микропроцессор МС 6800 обрабатывает адресные слова длиной 16 бит (2 байта) и слова данных длиной 8 бит (1 байт). Такие длинные двоичные комбинации трудны для восприятия программистом. Поэтому используется сокращенный способ записи: каждые 4 бита объединяют в одну цифру. Таким образом можно образовать 16 различных значений. Полученный код называется шестнадцатеричным или сокращенно гексокодом. Для цифр от 0 до 9 используются обычные десятичные цифры. Цифры от десяти до пятнадцать представляются буквами от А до F. Соответствие между различными кодами иллюстрирует табл. 21.1.

Поскольку основание системы счисления 16 является степенью числа 2, то имеются две различные возможности для перевода многозначных шестнадцатеричных чисел в соответствующие десятичные. Во-первых, можно записать число

в соответствии с соотношением

$$Z_{16} = z_{N-1} \cdot 16^{N-1} + z_{N-2} \cdot 16^{N-2} + \dots + z_1 \cdot 16 + z_0.$$

Во-вторых, каждую цифру можно представить в виде двоичного числа и расположить их друг за другом. При этом способе записи получается двоичное число, которое можно преобразовать с помощью приведенного ниже метода. Поясним это на примере:

$$A 148_{16} = 10 \cdot 16^3 + 1 \cdot 16^2 + 4 \cdot 16^1 + 8 = 41288_{10}.$$

$$A 148_{16} = (1010\ 0001\ 0100\ 1000)_{2} = 41288_{10}.$$

Таким образом, для указания адреса двоичные числа, состоящие из 16 разрядов, могут быть представлены в сокращенной форме записи, содержащей 4-разрядные шестнадцатеричные числа, а 8-разрядные слова данных – в виде двухразрядных шестнадцатеричных чисел. Различные команды, которые должен выполнить микропроцессор, записываются на машинном языке (Op Code) с помощью 8-разрядных слов, т.е. двухразрядных шестнадцатеричных чисел. Наряду с этим применяются также символические обозначения (мнемоника), содержащие сокращенные названия команд, удобные для запоминания. Команда ЗАГРУЗИТЬ АККУМУЛЯТОР А, например, сокращенно записывается как LDA А. Однако в такой форме записи микропроцессор не может ее воспринять. Поэтому такую запись необходимо сначала перевести на машинный язык. Для этой цели используют таблицу или специальную программу перевода (ассемблер).

Таблица 21.1

Соответствие между двоичными, шестнадцатеричными и десятичными числами

Двоичные	Шестнадцатеричные	Десятичные	Двоичные	Шестнадцатеричные	Десятичные
0000	0	0	1000	8	8
0001	1	1	1001	9	9
0010	2	2	1010	A	10
0011	3	3	1011	B	11
0100	4	4	1100	C	12
0101	5	5	1101	D	13
0110	6	6	1110	E	14
0111	7	7	1111	F	15

После записи команды LDA A необходимо указать микропроцессору, чем должен быть загружен аккумулятор, т.е. с каким операндом должна использоваться команда.

Для этого имеются различные возможности<sup>1)</sup>.

#### 1) Прямая адресация (extended)

Два байта, следующих за командой, указывают полный 16-разрядный адрес ячейки памяти, содержимое которой необходимо загрузить в аккумулятор A. При этом получается следующая структура:

Функциональное назначение байта	Пример кода
Код команды	B6
Старший байт адреса	A1
Младший байт адреса	48

Машинный код команды LDA A (ext) для микропроцессора MC 6800:  $B6 = 1011\ 0110_2$ . Запишем адрес для приведенного выше примера:

$$A\ 148_{16} = 1010\ 0001\ 0100\ 1000_2.$$

#### 2) Укороченная адресация (direct)

В программе указывается только один младший байт адреса, старшему байту адреса микропроцессором автоматически присваивается нулевое значение. Команде LDA A (dir) соответствует машинный код, равный 96. Этот способ адресации Base Page позволяет затрачивать меньше времени на формирование адресов, которые лежат в пределах от 0000 до 00FF<sub>16</sub> или от 0 до 255<sub>10</sub>. Следовательно, в этой области памяти целесообразно записывать переменные и константы, которые используются наиболее часто. При этом получается следующая структура:

Функциональное назначение байта	Пример кода
Код команды	96
Байт адреса	17

В этом примере считается содержимое ячейки памяти с адресом

$$17_{16} = 0000\ 0000\ 0001\ 0111_2.$$

#### 3) Адресация с индексированием (indexed)

При этом способе адресации считывается содержимое ячейки памяти, адрес которой записан в индексном регистре. Кроме того, с помощью 8-разрядных чисел можно дополнительно задавать величину смещения. Этот способ адресации позволяет вызывать ячейки памяти, адрес которых старше выбранного 16-разрядного кода адреса, записанного в индексном регистре. При этом получается следующая структура:

Функциональное назначение байта	Пример кода
Код команды	A6
Байт, задающий смещение	07

Машинный код для команды LDA A (inx):  $A6_{16} = 1010\ 0110_2$ . Пусть в индексном регистре находится код адреса  $A148_{16}$ . Тогда в приведенном выше примере будет считано содержимое запоминающего устройства по адресу  $A148_{16} + 0007_{16} = A14F_{16}$ .

Величина смещения интерпретируется микропроцессором как положительное 8-разрядное число. Отрицательное смещение не предусмотрено. Следовательно, максимальное смещение составляет

$$1111\ 1111_2 = FF_{16} = 255_{10}.$$

В разд. 21.3.3 (команды перехода) будут рассмотрены другие способы задания величины смещения. Они применяются для реализации относительных переходов. При этом величина смещения интерпретируется как 7-разрядное число со знаком.

#### 4) Непосредственная адресация (immediate)

Согласно этому способу, байт данных следует непосредственно за командой:

Функциональное назначение байта	Пример кода
Код команды	86
Байт данных	3F

<sup>1)</sup> Названия способов адресации приведены в соответствии с терминологией, используемой в отечественной литературе.—Прим. ред.

Машинный код, соответствующий команде LDA A (imm.):  $86_{16}$ . В данном примере число  $3F_{16} = 00111111_2$  загружается в аккумулятор А. В отличие от приведенного примера для непосредственной загрузки индексного регистра и указателя стека необходимо 2 байта данных, так как они являются 16-разрядными.

### 5) Неявная адресация (inherent)

При этом способе адресации операнд подразумевается, но не указывается, так как его определяет команда:

Функциональное назначение байта	Пример кода
Код команды	4F

Пример  $4F_{16} \hat{=} CLRA$  означает: ОЧИСТКА АККУМУЛЯТОРА А. Очевидно, что эта команда может быть выполнена без дальнейшего уточнения.

## 21.2.3. ВЫПОЛНЕНИЕ КОМАНДЫ

Выполнение команды производится, как правило, за несколько машинных циклов. В примере LDA A(ext.)  $\hat{=} B6_{16}$  рассмотрим отдельные этапы, которые последовательно выполняет микропроцессор. Когда программный счетчик вызывает адрес М, по которому в памяти записана команда, запоминающее устройство передает на шину данных код команды, который в данном случае равен  $B6_{16}$ . Микропроцессор дешифрирует команду и определяет, как он должен интерпретировать следующие два байта команды, для того чтобы получить адрес операнда. В случае прямой адресации он передает адрес М + 1 на шину адреса и считывает соответствующий байт из ячейки памяти. В следующем цикле он передает адрес М + 2 и считывает соответствующий байт из следующей ячейки памяти. В четвертом цикле микропроцессор располагает байты друг за другом (т.е. формирует 16-разрядный адрес операнда) на соответствующих адресных линиях и считывает полученное из памяти слово в аккумулятор А.

Таким образом, для выполнения ко-

Обращение к шине адреса и шине данных при выполнении команды LDA A (ext.)

Циклы	Шина адреса	Шина данных
1	Адрес М команды	Код команды
2	Адрес М + 1	Старший байт адреса операнда
3	Адрес М + 2	Младший байт адреса операнда
4	Адрес операнда	Операнд

манды требуется четыре машинных цикла. Они перечислены в табл. 21.2. Аналогично можно показать, что для выполнения команды LDA A (dir.) необходимо три цикла, а для команды LDA A (imm.) 2 цикла.

Количество циклов однозначно определяет время выполнения команды. Для микропроцессора МС 6800 время цикла равно периоду тактовых импульсов. Поэтому при тактовой частоте 1 МГц время цикла составляет 1 мкс, т.е. команда LDA A(ext.) исполняется за 4 мкс.

## 21.3. НАБОР КОМАНД

В этом разделе приведен набор команд микропроцессора МС 6800. Он может выполнять 72 различные операции, большинство из которых можно использовать с различными операндами. Всего с учетом разнообразных способов адресации получается набор из 197 инструкций.

### 21.3.1. ОПЕРАЦИИ ЗАПИСИ

В табл. 21.3 перечислены операции, обеспечивающие обмен данными между различными регистрами. Здесь использованы следующие обозначения:

А – содержимое аккумулятора А;

В – содержимое аккумулятора В;

[М] – содержимое ячейки памяти с адресом М;

Х – содержимое индексного регистра;

Х<sub>H</sub> – старший байт содержимого индексного регистра;

Х<sub>L</sub> – младший байт содержимого индексного регистра;

С – бит, передаваемый в регистр признаков.

Операция	Мнемоника	Способы адресации					Комментарий
		прямо	укороченная	с индексированием	непосредственная	всех	
Загрузка аккумулятора	LDA A	B6	96	A6	86		$[M] \rightarrow A$
	LDA B	F6	D6	E6	C6		$[M] \rightarrow B$
Запись содержимого аккумулятора в память	STA A	B7	97	A7			$A \rightarrow M$
	STA B	F7	D7	E7			$B \rightarrow M$
Дублирование содержимого аккумулятора	TAB					16	$A \rightarrow B$
	TBA					17	$B \rightarrow A$
Очистка	CLR	7F		6F			$00 \rightarrow M$
	CLR A					4F	$00 \rightarrow A$
	CLR B					5F	$00 \rightarrow B$
Загрузка индексного регистра	LDX	FE	DE	EE	CE		$[M] \rightarrow X_H,$ $[M + 1] \rightarrow X_L$
Запись содержимого индексного регистра в память	STX	FF	DF	EF			$X_H \rightarrow M,$ $X_L \rightarrow M + 1$

### 21.3.2. АРИФМЕТИЧЕСКИЕ И ЛОГИЧЕСКИЕ ОПЕРАЦИИ

В табл. 21.4 приведены команды, реализующие арифметические и логические (булевы) операции. Логические операции выполняются независимо над каждым битом слова данных и выдаются в соответствующий разряд результата. Рассмотрим, например, операцию

$$A : 1001 \ 1101$$

$$B : 0110 \ 1011$$

$$A \cdot B : 0000 \ 1001$$

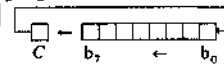
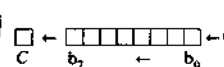

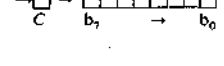

Набор команд для выполнения арифметических операций в обычных микропроцессорах очень ограничен. Он включает команды сложения, вычитания и перевода в дополнительный код. Сложение можно выполнять как в двоично-десятичном коде, так и с использованием команды десятичной коррекции DAA (Decimal Adjust). В последнем случае после окончания операции сложения выполняется коррекция, рассмотренная в разд. 19.5.4. Более сложные

арифметические операции составляют в программах пользователя из указанных основных операций. Только в микропроцессорах новых типов предусмотрены команды умножения и деления.

В качестве примера составим программу сложения двух 16-разрядных чисел. Первое слагаемое должно быть записано в ячейки памяти 0001 и 0002, причем старший байт — в ячейке 0001, а младший — в ячейке 0002. Второе слагаемое записывается в ячейки 0003 и 0004. Результат необходимо записать в ячейки 0005 и 0006.

На первом шаге осуществляется сложение младших байтов двоичных чисел, т.е. содержимого ячеек 0002 и 0004. Так как не нужно учитывать перенос, используется команда ADD A. Результат записывается в ячейку 0006. На втором шаге производится сложение старших байтов с помощью команды ADC A. В этом случае необходимо учитывать возможный перенос, полученный в результате предыдущей операции сложения. Он считывается из регистра признаков ALU. Результат запо-

## Арифметические и логические команды микропроцессора MC 6800

Операция	Мнемоника	Способы адресации					Комментарии
		прямая	укороченная	с индексированием	непосредственная	несная	
Сложение	ADDA	BВ	9В	АВ	8В		$A + [M] \rightarrow A$
	ADDB	FВ	ДВ	ЕВ	СВ		$B + [M] \rightarrow B$
Сложение с переносом	ABA					1В	$A + B \rightarrow A$
	ADCA	В9	99	А9	89		$A + [M] + C \rightarrow A$
	ADCB	F9	Д9	Е9	С9		$B + [M] + C \rightarrow B$
Двоично-десятичная коррекция	DAA					19	А коррекция $\rightarrow A$
Вычитание	SUBA	В0	90	А0	80		$A - [M] \rightarrow A$
	SUBB	F0	Д0	Е0	С0		$B - [M] \rightarrow B$
Вычитание с заемом	SBA					10	$A - B \rightarrow A$
	SBCA	В2	92	А2	82		$A - [M] - C \rightarrow A$
	SBCB	F2	Д2	Е2	С2		$B - [M] - C \rightarrow B$
Образование дополнительного кода двоичного числа	NEG	70		60			$[M]^{(2)} \rightarrow M$
	NEGA					40	$A^{(2)} \rightarrow A$
	NEGB					50	$B^{(2)} \rightarrow B$
Увеличение на 1	INC	7С		6С			$[M] + 1 \rightarrow M$
	INCA					4С	$A + 1 \rightarrow A$
	INCB					5С	$B + 1 \rightarrow B$
	INX					08	$X + 1 \rightarrow X$
Уменьшение на 1	DEC	7А		6А			$[M] - 1 \rightarrow M$
	DECA					4А	$A - 1 \rightarrow A$
	DECB					5А	$B - 1 \rightarrow B$
	DEX					09	$X - 1 \rightarrow X$
Образование обратного кода двоичного числа	COM	73		63			$[M]^{(1)} \rightarrow M$
	COMA					43	$A^{(1)} \rightarrow A$
	COMB					53	$B^{(1)} \rightarrow B$
Операция И	ANDA	В4	94	А4	84		$A \cdot [M] \rightarrow A$
	ANDB	F4	Д4	Е4	С4		$B \cdot [M] \rightarrow B$
Операция ИЛИ	ORAA	ВА	9А	АА	8А		$A + [M] \rightarrow A$
	ORAB	FA	ДА	ЕА	СА		$B + [M] \rightarrow B$
Операция ИСКЛЮЧАЮЩЕЕ ИЛИ	EORA	В8	98	А8	88		$A \oplus [M] \rightarrow A$
	EORB	F8	Д8	Е8	С8		$B \oplus [M] \rightarrow B$
Циклический сдвиг влево	ROL	79		69			$[M]$
	ROLA					49	А 
	ROLB					59	В 
Арифметический сдвиг влево	ASL	78		68			$[M]$
	ASLA					48	А 
	ASLB					58	В 
Циклический сдвиг вправо	ROR	76		66			$[M]$
	RORA					46	А 
	RORB					56	В



Операция	Мнемоника	Способы адресации					Комментарии
		прямая	укороченная	с индексированием	последовательная	нейная	
Арифметический сдвиг вправо	ASR	77		67			
	ASR A				47	A	
	ASR B				57	B	
Сдвиг кода вправо	LSR	74		64			
	LSR A				44	A	
	LSR B				54	B	
Нет операции	NOP				01	Увеличение содержимого программного счетчика на единицу	

минается в ячейке 0005. Составленная программа приведена в табл. 21.5.

Эта программа способна также производить сложение двух 4-разрядных двоично-десятичных чисел. Для этой цели

обе команды отсутствия операций NOP заменяются командами десятичной коррекции DAA.

Таблица 21.5

Программа сложения двух 16-разрядных чисел

Адрес команды (в шестнадцатеричном коде)	Команда (в шестнадцатеричном коде)	Мнемоника	Комментарий
F800	96	LDA A (dir.)02	
F801	02		
F802	9B	ADD A (dir.)04	Сложение двух младших байтов
F803	04		
F804	01	NOP	
F805	97	STA A (dir.)06	
F806	06		
F807	96	LDA A (dir.)01	
F808	01		
F809	99	ADCA (dir.)03	Сложение двух старших байтов
F80A	03		
F80B	01	NOP	
F80C	97	STA A (dir.)05	
F80D	05		
F80E	3E	WAI	

### 21.3.3. КОМАНДЫ ПЕРЕХОДА. РЕГИСТР ПРИЗНАКОВ

Важным преимуществом микропроцессора является возможность выполнения разнообразных логических переходов в программе. Для этого проверяется содержимое различных разрядов регистра признаков (Condition Code Register). Регистр признаков имеет 8 разрядов. Два старших разряда (шестой и седьмой) содержат константу, равную 1. Остальные признаки располагаются следующим образом:

1	1	H	I	N	Z	V	C
							Нулевой разряд

#### ОБОЗНАЧЕНИЯ

- C — признак переноса (Carry);
- V — признак переполнения при операциях с числами в дополнительном двоичном коде (Overflow);
- Z — признак нуля (Zero);
- N — признак знака минус при получении дополнительного двоичного кода отрицательного числа (Negative);

*I* – признак прерывания (Interrupt);  
*H* – дополнительный перенос из третьего разряда (Half Carry).

При выполнении операций обращения к памяти или при вычислениях отдельные признаки устанавливаются либо в единичное, либо в нулевое состояние. Если, например, число загружается в аккумулятор, причем седьмой разряд числа равен единице, то признак *N* устанавливается в 1, так как число в дополнительном коде интерпретируется как отрицательное. Если при сложении или вычитании известно условие переполнения для дополнительного двоичного кода, описанного в разд. 19.5.6, то появляется признак переполнения *O*. Признак нуля устанавливается в том случае, если в операнде содержится всех разрядов от 0 до 7 равно нулю.

В ряде операций результат выдается в виде признаков состояния. Если, например, необходимо определить, что число в регистре *A* больше, чем число в регистре *B*, то с помощью команды вычитания *SBA* можно найти разность  $A - B$  и оценить признак знака *N*. Если этот признак равен 1, то  $A < B$ . При этом результат вычита-

ния записывается в регистр *A*. Если результат вычитания не имеет значения, то вместо команды вычитания *SBA* целесообразнее применить команду сравнения *SBA*. Это дает возможность установить признак знака без запоминания значения разности. После окончания операции сравнения операнды остаются по-прежнему в регистрах *A* и *B*.

Все команды, при которых не запоминается никакого результата, кроме признака, перечислены в табл. 21.6.

### Безусловные переходы

Безусловный переход выполняется без считывания содержимого регистра признаков. При этом различают абсолютную и относительную адресации. При выполнении операции абсолютно адресованного перехода (*Jump*) указывается адрес, на который должен перейти программный счетчик. Для этого можно использовать два рассмотренных выше способа: прямую адресацию и адресацию с индексированием. Адрес следующей команды указывается теми же способами, которые были

Таблица 21.6

Команды микропроцессора MC 6800, воздействующие только на регистр признаков

Операция	Мнемоника	Способы адресации					Комментарии	
		прямая	укороченная	с индексированием	непосредственная	неявная		
Сравнение	<i>CMPA</i>	B1	91	A1	81		$A - [M]$	
	<i>CMPB</i>	F1	D1	E1	C1		$B - [M]$	
	<i>CPX</i>	<i>SBA</i>					11	$A - B$
		<i>BC</i>	9C	AC	8C			$X_H - [M]$ , $X_L - [M + 1]$
Проверка на честность	<i>BIT A</i>	B5	95	A5	85		$A \cdot [M]$	
	<i>BIT B</i>	F5	D5	E5	C5		$B \cdot [M]$	
Проверка памяти	<i>TST</i>	7D		6D			$[M] - 00$	
	<i>TST A</i>					4D	$A - 00$	
	<i>TST B</i>					5D	$B - 00$	
Установка признака переноса	<i>SEC</i>					0D	$1 \rightarrow C$	
Сброс признака переноса	<i>CLC</i>					0C	$0 \rightarrow C$	
Установка признака переполнения	<i>SEV</i>					0B	$1 \rightarrow V$	
Сброс признака переполнения	<i>CLV</i>					0A	$0 \rightarrow V$	
Установка маски прерывания	<i>SEI</i>					0F	$1 \rightarrow I$	
Сброс маски прерывания	<i>CLI</i>					0E	$0 \rightarrow I$	

описаны в разд. 21.2.2. При этом программа имеет следующий вид:

а) Прямая адресация

Адрес	Шестнадцатеричный Мнемоника код	
...	...	...
0107	7F	JMP (ext.) 018F
0108	01	
0109	8F	
↓		
018F		Следующая команда, которую необходимо выполнить

б) Адресация с индексированием

Адрес	Шестнадцатеричный Мнемоника код	
...	...	...
0107	6E	JMP (inx.) 1A
0108	1A	
↓		
X + 1A		Следующая команда, которую необходимо выполнить

При относительно адресуемом переходе (Branch) указывается не абсолютный адрес следующей команды, которую необходимо выполнить, а величина смещения, на которую нужно изменить содержимое программного счетчика. Это удобнее, так как при переходе в другую область адресов изменения программы не потребуются. Величина смещения задается с помощью 7-разрядного числа со знаком в дополнительном двоичном коде, который описан в разд. 19.5.6. Следовательно, область перехода ограничена зоной  $-128 \dots +127$  ша-

гов программы. В этом случае программа имеет следующий вид:

Адрес	Шестнадцатеричный Мнемоника код	
...	...	...
0107	20	BRA OE
0108	OE	
↓		
0109 +		
+ OE =		
= 0117		Следующая команда, которую необходимо выполнить

Отсчет смещения ведется от адреса, следующего за командой и являющегося относительным адресом перехода. Если смещение равно 00, то программа выполняется последовательно без реализации перехода.

Условные переходы

Условные переходы выполняются только тогда, когда установлен соответствующий признак регистра признаков. При этом применяется только относительный способ адресации. Если условие не выполняется, то перехода не происходит и программа выполняет команду, следующую за командой условного перехода с относительным способом адресации. В табл. 21.7 перечислены важнейшие команды условного перехода. В командах, которые относятся к арифметике в дополнительном двоичном коде, знак при переполнении интерпретируется верно, так как производится оценка признака переполнения. Мерой всегда служит операция, указанная в графе «Комментарии». В этой графе приведены тесты по проверке определенных двоичных комбинаций.

Поясним использование команд условного перехода на примере. Пусть необходимо загрузить массив 0, 1, 2, 3 ..

## Команды перехода микропроцессора MC 6800

Операция	Мнемоника	Способы адресации				Комментарии
		относительная	прямая	с индексированием	неявная	
Безусловный переход с прямой или индексной адресацией	JMP		7E	6E		
Безусловный переход с относительной адресацией	BRA	20				
Переход с относительной адресацией, если $\neq 0$	BNE	26			Z = 0	
Переход с относительной адресацией, если = 0	BEQ	27			Z = 1	
Переход с относительной адресацией, если $\geq 0$	BCC	24			C = 0	
Переход с относительной адресацией, если $\leq 0$	BLS	23			C + Z = 1	
Переход с относительной адресацией, если $> 0$	BHI	22			C + Z = 0	
Переход с относительной адресацией, если $< 0$	BCS	25			C = 1	
Переход с относительной адресацией, если V = 0	BVC	28			V = 0	
Переход с относительной адресацией, если V = 1	BVS	29			V = 1	
Переход с относительной адресацией, если $\geq 0$	BGE	2C			$N \oplus V = 0$	
Переход с относительной адресацией, если $\leq 0$	BLE	2F			$Z + (N \oplus V) = 1$	
Переход с относительной адресацией, если $> 0$	BGT	2E			$Z + (N \oplus V) = 0$	
Переход с относительной адресацией, если $< 0$	BLT	2D			$N \oplus V = 1$	
Переход с относительной адресацией, если $b_7 = 0$	BPL	2A			N = 0	
Переход с относительной адресацией, если $b_7 = 1$	BMI	2B			N = 1	
Условный переход к подпрограмме	BSR	8D				
Безусловный переход к подпрограмме	JSR		BD	AD		
Возврат из подпрограммы	RTS				39	
Программное прерывание	SWI				3F	
Возврат из прерывающей программы	RTI				3B	
Ожидание прерывания	WAI				3E	

в область памяти с адресами от 0200 до M-1. При этом старший байт адреса M записывается в ячейку 0000, младший байт – в ячейку 0001.

Приведенная в табл. 21.8 программа начинается с загрузки 16-разрядного числа 0200<sub>16</sub> в индексный регистр и очистки аккумулятора. Затем начинается цикл, в котором содержимое аккумулятора A записывается в память путем применения

адресации с индексированием. После этого содержимое аккумулятора A и индексного регистра увеличивается на 1. Если полученный адрес оказывается меньше M, то программный счетчик возвращается к началу цикла. При этом следующее значение массива запишется в очередную ячейку и т.д. Если X = M, то возврата к началу цикла не происходит и программа останавливается по команде WAI.

Таблица 21.8

Программа загрузки памяти начиная  
с адреса 0200 числовым рядом 0, 1, 2,...

Адрес команды в 16-ричном коде	Ко- ман- да в 16-рич- ном коде	Мнемоника	Комментарий
F800	CE	LDX (imm.) 0200	
F801	02		
F802	00		
F803	4F	CLR A	
F804	A7	STA A (inx.)	Начало ци- кла
F805	00		
F806	4C	INC A	
F807	08	INX	
F808	9C	CPX (dir.) 00	
F809	00		
F80A	26	BNE (rel.) -08 <sub>10</sub>	Возврат, когда X < M
F80B	F8		
F80C	3E	WAI	

### Подпрограммы

Переход к подпрограмме (BSR, JSR) является безусловным переходом, характеризующимся следующим дополнительным свойством: адрес следующей команды запоминается в специальном регистре в качестве адреса возврата из подпрограммы. Благодаря этому можно осуществлять переходы из различных мест основной программы к часто используемым стандартным подпрограммам. С помощью команды (Return from Subroutine) происходит запись адреса возврата в программный счетчик.

Возможен переход от одной подпрограммы к другой, т.е. вложение подпрограмм; для этого необходимо, пока предыдущий возврат еще не произошел, дополнительно запомнить второй адрес возврата. Первый возврат нужно осуществить по адресу, записанному последним, второй — по адресу, записанному предпоследним,

и т.д. Для организации этого процесса служит специальный 16-разрядный регистр ЦПЭ, который называется *указателем стека*.

Для запоминания адресов возврата выделяют специальную область ОЗУ, которая для других целей не используется. Она называется *стеком (Stack)*. Объем стека выбирают в зависимости от числа возможных вложений подпрограмм. После подключения микропроцессора *верхний* адрес этой области загружают в указатель стека ЦПЭ с помощью указанной в табл. 21.9 команды LDS.

Если теперь с помощью команд BSR или JSR осуществить переход к подпрограмме, то код адреса возврата (младший байт) будет автоматически записан в ячейку, адрес которой содержится в указателе стека. Затем содержимое указателя стека уменьшится на единицу и в заданную ячейку будет записан старший байт кода адреса возврата. После этого содержимое указателя стека снова уменьшится на единицу и при этом укажет адрес следующей свободной ячейки области ОЗУ, отведенной под стек.

Если при этом внутри подпрограммы осуществляется переход к следующей подпрограмме, то второй код адреса возврата таким же образом записывается в следующие две более младшие ячейки стека. Следовательно, стек всегда заполняется в направлении убывания адресов ячеек, и тем дальше, чем больше подпрограмм вложен друг в друга.

С помощью команды RTS (Return from Subroutine) последний адрес возврата переписывается из стека в программный счетчик, и содержимое указателя стека увеличивается на два. Таким образом, адреса возврата обрабатываются, как это и требуется, в порядке, обратном их поступлению. Стек можно использовать для промежуточного запоминания содержимого аккумулятора. Для этого служат команды PSH A и PSH B с неявной адресацией, которые осуществляют запоминание содержимого регистров A и B в той ячейке адреса которой задает указатель стека. После этого содержимое стека уменьшается на единицу, так как длина слова данных

## Операции со стеком в микропроцессоре MC 6800

Операция	Мнемоника	Способы адресации					Комментарии
		прямая	укороченная	с индексированием	непосредственная	левая	
Загрузка в стек	PSH A					36	$1 \rightarrow M_{SP}$ , $SP - 1 \rightarrow SP$
	PSH B					37	$B \rightarrow M_{SP}$ , $SP - 1 \rightarrow SP$
Извлечение из стека	PUL A					32	$SP + 1 \rightarrow SP$ , $[M_{SP}] \rightarrow A$
	PUL B					33	$SP + 1 \rightarrow SP$ , $[M_{SP}] \rightarrow B$
Загрузка указателя стека	LDS	BE	9E	AE	8E		$[M] \rightarrow SP_H$ , $[M + 1] \rightarrow SP_L$
Запоминание содержимого указателя стека	STS	BF	9F	AF			$SP_H \rightarrow M$ , $SP_L \rightarrow M + 1$
Увеличение содержимого указателя стека	INS					31	$SP + 1 \rightarrow SP$
Уменьшение содержимого указателя стека	DES					34	$SP - 1 \rightarrow SP$
Пересылка содержимого указателя стека в индексный регистр	TSX					30	$SP + 1 \rightarrow X$
Пересылка содержимого индексного регистра в указатель стека	TXS					35	$X - 1 \rightarrow SP$

в отличие от длины слова адреса составляет всего 8 бит.

С помощью команд PUL A или PUL B данные извлекаются из стека. Ясно, что данные, которые были подвергнуты промежуточному запоминанию в стеке, должны быть снова возвращены в ту же подпрограмму, так как в противном случае адреса возврата и данные перемешаются.

### Прерывания

Прерывающая программа представляет собой особую форму подпрограммы. Она отличается от обычных подпрограмм тем, что выход из текущей программы осуществляется не с помощью команды перехода, которая находится в определенном месте программы, а произвольно по запросу внешнего управляющего сигнала. Этот управляющий сигнал необходимо подать

на вход прерываний *IRQ* (Interrupt Request) ЦПЭ.

Начальный адрес прерывающей программы запоминается в специальных ячейках, находящихся за пределами программы. Для этой цели в микропроцессоре MC 6800 выделены ячейки FFF 8 (старший байт) и FFF 9 (младший байт).

Так как выход может произойти в любом месте текущей программы, то необходимо позаботиться о том, чтобы эта программа безошибочно могла продолжить свою работу после возврата из прерывающей программы. Для этого нужно восстановить первоначальные данные в рабочих регистрах ЦПЭ. С этой целью при прерывании содержимое регистров аккумуляторов A и B, индексного регистра и регистра признаков запоминается в стеке. По команде RTI (Return from Interrupt) эта информация возвращается в ЦПЭ. В качестве

Адрес	Стек	
07FF	Адрес возврата (младший байт)	Первая подпрограмма
07FE	Адрес возврата (старший байт)	
07FD	Аккумулятор А	PSH A
07FC	Аккумулятор В	PSH B
07FB	Адрес возврата (младший байт)	Вторая подпрограмма
07FA	Адрес возврата (старший байт)	
07F9	Адрес возврата (младший байт)	Прерывание
07F8	Адрес возврата (старший байт)	
07F7	Индексный регистр (младший байт)	
07F6	Индексный регистр (старший байт)	
07F5	Аккумулятор А	
07F4	Аккумулятор В	
07F3	Регистр признаков	

Указатель → 07F2  
стека            :

Рис. 21.4. Пример содержимого стека.

примера рассмотрим содержимое стека после прерывания, которое иллюстрирует рис. 21.4. При этом будем исходить из того, что к моменту прерывания выполнялась вторая подпрограмма, а в течение первой подпрограммы еще не законченной, содержимое аккумуляторов А и В запоминается в стеке.

После окончания прерывающей программы осуществляется возврат во вторую подпрограмму, а из нее – в первую подпрограмму. В приведенном примере обе команды PSH необходимо затем дополнить соответствующими командами PUL, которые обеспечат возврат в основную программу. В этом состоянии указатель стека снова задает старший адрес стека (например: 07FF).

### Маска прерываний

С помощью признака прерываний *I* в регистре признаков можно заблокировать вход прерываний *IRQ*. Переход к прерывающей программе происходит только в том случае, если сигнал *IRQ* подается в ЦПЭ и признак *I* установлен в исходное состояние. Поэтому этот признак называется также маской прерываний. Ее можно установить или сбросить с помощью соответствующих команд SEI и CLI, указанных в табл. 21.6. При переходе к прерывающей

программе маска устанавливается автоматически, для того чтобы эту программу нельзя было вызвать снова, прежде чем она закончится. Выполнение программы, которое осуществляется при прерывании, иллюстрирует рис. 21.5.

По управляющей шине *NMI* (Non maskable Interrupt) можно переходить ко второй прерывающей программе, начальный адрес которой записан в ячейках FFFC (старший байт) и FFFD (младший байт). При этом способе прерываний маска прерываний не опрашивается, поэтому обе прерывающие программы тоже можно вложить друг в друга.

Третья прерывающая программа может начинаться командой *SWI* (Software Interrupt). Ее начальный адрес тоже будет записан не в программе, а в ячейках FFFA и FFFB. При этом преимущество (по отношению к обычной команде перехода) состоит в том, что содержимое рабочих регистров без дополнительных команд временно запоминается в стеке. Возврат происходит по команде *RTI*. Маска прерываний не контролируется.

### Повторный пуск

Дополнительную возможность для вмешательства в выполняемую программу с помощью управляющего сигнала предо-

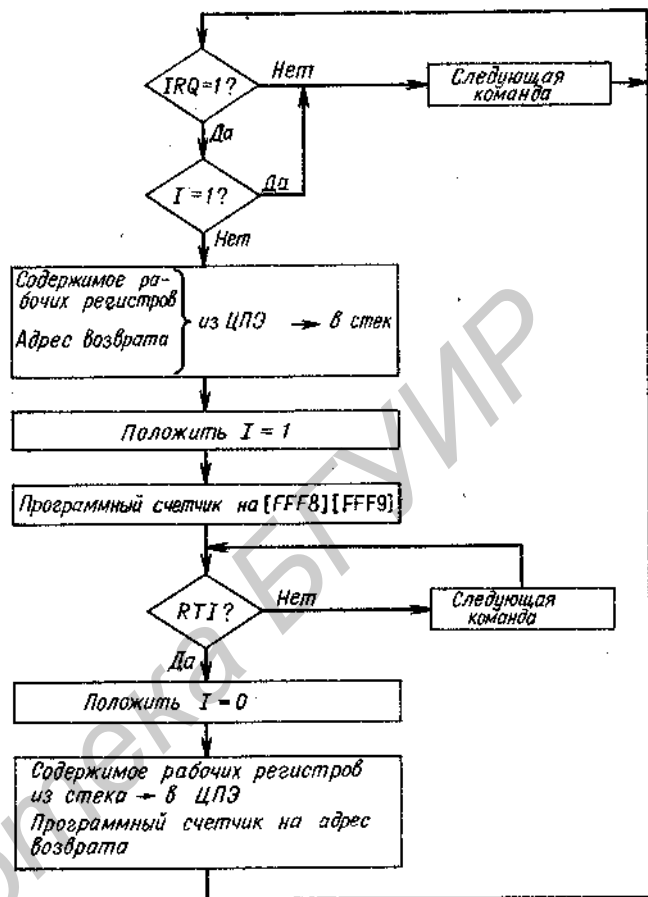


Рис. 21.5. Блок-схема обработки прерывания  $IRQ$  и возврата  $RTI$ .

ставляет вход «Reset» на ЦПЭ. Этот вход используется для пуска машины. Если управляющий сигнал «Reset» воспринят ЦПЭ, то он загружает программный счетчик адресом повторного пуска. Этот адрес должен быть постоянно записан в ячейках

FFFFE и FFFF. Перечень различных начальных адресов приведен на рис. 21.6.

После повторного пуска в указателе стека может быть записано случайное число. Поэтому в начале программы с помощью команды  $LDS$  необходимо загрузи-

Адрес	Содержимое памяти	Условие перехода	Пуск
FFFF	Начальный адрес (младший байт)	Повторный пуск	Вход Reset
FFFFE			
FFFD	Начальный адрес (младший байт)	Немаскируемое прерывание	Вход NMI
FFFC			
FFF8	Начальный адрес (младший байт)	Программное прерывание	Команда SWI
FFFA			
FFF9	Начальный адрес (младший байт)	Запрос прерывания	Вход IRQ
FFF8			

Рис. 21.6. Заполнение ячеек памяти начальными адресами прерывающей программы.



зить определенный адрес в указатель стека, если предусматривается какая-либо операция со стеком.

## 21.4. ОТЛАДОЧНЫЕ СРЕДСТВА

Как уже упоминалось, микро-ЭВМ, как правило, используются не как вычислительные машины с изменяемой программой, а как управляющие вычислительные устройства с постоянной программой. При этом программа записывается в программируемые постоянные запоминающие устройства (ППЗУ).

В предыдущих разделах было показано, как с помощью программирующих таблиц можно составить программу непосредственно в шестнадцатеричном коде. Готовую программу с помощью программатора можно записать в ППЗУ и таким образом ввести ее в структуру микро-ЭВМ, показанную на рис. 21.1. Однако в большинстве случаев такая программа не работает, так как в ней содержатся ошибки. Это объясняется тем, что приведенная структура микро-ЭВМ не дает возможности корректировать программы, а поиск ошибок затруднен и занимает много времени.

В данном разделе излагаются некоторые методы разработки и отладки программ до их записи в ППЗУ.

### 21.4.1. ОТЛАДОЧНАЯ МИКРО-ЭВМ

В связи с тем что на этапе отладки в программу необходимо вносить изменения, она должна быть записана в отладочное ОЗУ. Структура отладочной микро-ЭВМ соответствует рабочей микро-ЭВМ с постоянной программой, но в ОЗУ выделяется область для памяти программ.

Типовое распределение памяти рабочей ЭВМ приведено на рис. 21.7. ПЗУ с записанными программами располагается

в верхней части области памяти так, чтобы можно было разместить адреса повторного пуска и прерываний в соответствии с рис. 21.6. ОЗУ данных целесообразно расположить в нижней части области памяти для того, чтобы иметь возможность использовать укороченную адресацию.

Поскольку при заполнении стека адреса убывают, то по первой команде программы пользователя в указатель стека записывается верхний адрес, назначенный для ПЗУ. В зависимости от количества необходимых подпрограмм и уровней прерываний нужно предусмотреть соответствующее количество зон памяти.

Распределение памяти соответствующей отладочной ЭВМ представлено на рис. 21.8. Память программ располагается в ОЗУ, кроме верхних двух ячеек FFFE и FFFF, в которых хранится адрес повторного пуска. Для повторного пуска можно использовать переключатель, с помощью которого через шину данных опрашивается адреса FFFE и FFFF. В рабочей ЭВМ объем памяти обычно значительно меньше теоретически возможного объема 64 К. Поэтому при распределении памяти средняя ее зона остается свободной (рис. 21.7). В этой зоне отладочной ЭВМ располагают систему монитора. Она состоит из ПЗУ, содержащего сервисную программу, ОЗУ для временного хранения информации, а также программ ввода-вывода. Важнейшей составной частью программы монитора являются программы ввода и вывода информации.

*Программа ввода* осуществляет опрос шестнадцатеричной клавиатуры или считывание знаков телетайпа и загрузку соответствующей комбинации бит в аккумулятор.

*Программа вывода* производит вывод содержимого аккумулятора в 16-ричном коде или в виде знаков телетайпа. Из этих двух программ состоит сервисная программа, которая вызывается с помощью специальной клавиши.

*Индикация содержимого ячейки памяти.* Осуществляется ввод требуемого адреса ячейки  $M$  в виде четырехразрядного шестнадцатеричного числа и индикация со-

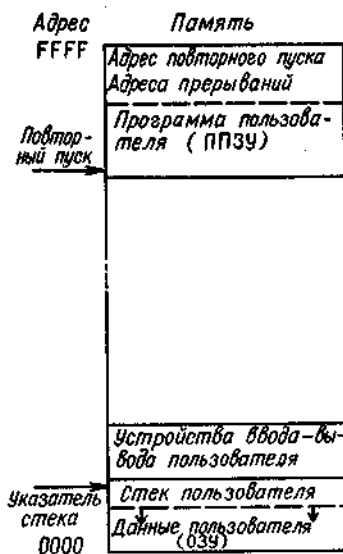


Рис. 21.7. Рабочая микро-ЭВМ.

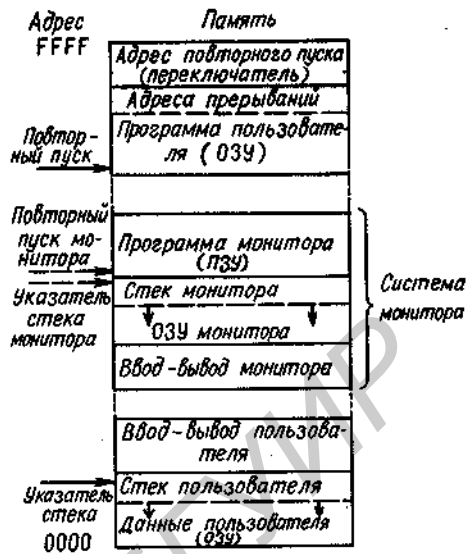


Рис. 21.8. Отладочная микро-ЭВМ.

держимого ячейки в виде двухразрядного шестнадцатеричного числа (рис. 21.9). Это содержимое можно модифицировать путем ввода новых чисел.

**Запись данных в ячейки памяти.** Новое число записывается в вызываемую ячейку. После этого автоматически производится вызов следующей ячейки с большим адресом.

С помощью последних двух команд сервисная программа позволяет записать программу пользователя в отведенную область ОЗУ. После этого производится изменение адреса повторного пуска: начальный адрес сервисной программы заменяется на начальный адрес программы пользователя и дается сигнал сброса.

Однако обычно для начала программы

монитора устанавливается постоянный начальный адрес. Тогда для пуска программы пользователя необходима специальная программа (GO), которая считывает начальный адрес с клавиатуры и записывает его в программный счетчик.

Многие программы монитора дополнительно снабжены командами перфорации (PUNCH) и загрузки (LOAD). Благодаря этим командам можно выводить и вводить программу пользователя с помощью перфоленты через телетайп. Если телетайпа нет, то ее можно с помощью модема записать на магнитную ленту. В настоящее время многие микро-ЭВМ содержат записанную в ПЗУ программу монитора. В качестве примера можно указать EUROCOM-1 фирмы Eltec. GmbH в Майнце, которая уже имеется для DM 350.

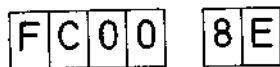


Рис. 21.9. Индикация после вызова адреса ячейки памяти FC00 и ввода числа 8E.

#### 21.4.2. СИСТЕМА ОТЛАДКИ

В предыдущем разделе было показано, что с помощью программы монитора можно создать и проверить программу



Рис. 21.10. Структура системы отладки.

пользователя. Далее задача состоит в том, чтобы с помощью программирующей таблицы перевести программу пользователя из символического кода (Mnemonic Code) в машинный код. Эту работу может выполнить специальная программа перевода — ассемблер. Достоинство ассемблера наряду с переводом команд по принципу один в один заключается в том, что он может дополнительно рассчитывать адреса команд перехода. Их необходимо лишь задать в виде символических меток. Правда, это приводит к тому, что для перевода программы требуется несколько проходов, причем по мере надобности нужно загружать новую часть ассемблера.

Для быстрой и удобной работы с ассемблером необходима дисковая память (например, гибкий диск) с соответствующей операционной системой. Тогда процесс перевода происходит автоматически. Схематично такая система отладки представлена на рис. 21.10. Стоимость ее создания сравнительно высока (от 20 до 50 тыс. западногерманских марок). Дисковая операционная система может также использоваться при компиляции программ с таких языков высокого уровня, как, например, ФОРТРАН, БЭЙСИК, ПАСКАЛЬ.

Наряду с указанной системой отладки имеются и недорогие модификации, которые построены без дисковой памяти. Они работают, как правило, с упрощенным ассемблером, который переводит символическую программу прямо при вводе строки в строку. Благодаря этому обеспечиваются следующие преимущества. Во-первых, программа ассемблера обычно невелика и может быть записана в отдель-

ном ПЗУ. Во-вторых, переводимая в шестнадцатеричный код программа пользователя записывается в ОЗУ в довольно краткой символической форме. Следовательно, для простой отладочной ЭВМ необходима небольшая емкость памяти программ.

С целью коррекции программы пользователя нередко используется дизассемблер, который переводит программу обратно в символическую форму и выдает ее на печать. Такой системой отладки является, например, EVK 300 фирмы AMI. Эта система содержит ПЗУ объемом 2 Кбайт для ассемблера и дизассемблера и обеспечивает возможность программирования ППЗУ. Вместе с пультом управления она стоит около 3000 западногерманских марок.

### Язык ассемблера

Для составления программы в символическом коде используется несколько соглашений, характерных для всех ассемблеров; однако мнемонические сокращения для различных семейств микропроцессоров могут отличаться друг от друга. При символической записи операнд указывается непосредственно за командой, например LDAА 0200. При отсутствии других знаков число интерпретируется как шестнадцатеричный адрес, причем если указывается 4 разряда, то это соответствует прямой адресации, если 2 разряда — то укороченной. В случае непосредственной адресации можно кроме двухразрядного шестнадцатеричного числа использовать также двоичные, десятичные числа или знаки ко-

да ASCII. Применяемые при этом обозначения имеют следующий вид:

Способы адресации		Представление операндов	
Прямая	<input type="checkbox"/> <input type="checkbox"/> <input type="checkbox"/> <input type="checkbox"/>	(Адрес шестнадцатеричный)	
Укороченная	<input type="checkbox"/> <input type="checkbox"/>	(Адрес шестнадцатеричный)	
С индексированием	<input type="checkbox"/> <input type="checkbox"/> X	(Смещение шестнадцатеричное)	
Относительная		Символическая метка, например L1	
Непосредственная	{	# H, <input type="checkbox"/> <input type="checkbox"/>	(Данные в шестнадцатеричном коде)
		# B, <input type="checkbox"/> ... <input type="checkbox"/>	(Данные в двоичном коде)
		# <input type="checkbox"/> <input type="checkbox"/>	(Данные в десятичном коде)
		# ' <input type="checkbox"/>	(Данные в коде ASCII)

Данные по тактовой частоте относятся к стандартному исполнению. Однако боль-

На рис. 21.11 показан пример записи на языке ассемблера программы, которая была приведена ранее в табл. 21.8. Во втором столбце таблицы программа записана в шестнадцатеричном машинном коде, в четвертом — на языке ассемблера. При этом байты, которые относятся к команде, при необходимости приводятся в той же строке. Заданные таким образом адреса всегда относятся к первому байту.

шинство типов микропроцессоров имеет также быстросдействующие модификации, которые работают с удвоенной частотой. В этом случае необходимо использовать быстросдействующую память.

Микропроцессор 6802 представляет собой следующую модификацию модели 6800 и имеет такой же набор команд. Он отличается тем, что содержит внутренний тактовый генератор и ОЗУ объемом 128

Адрес	Машинный код	Метка	Символический код	Комментарии
F800	CE 02 00		LDX #H, 0200	
F803	4F		CLRA	
F804	A7 00	L1	STA A 00,X	Начало цикла
F806	4C		INCA	
F807	08		INX	
F808	9C 00		CPX 00	
F80A	26 F8		BNE → L1	Возврат, если X < M
F80C	3E		WAI	

Рис. 21.11. Язык ассемблера на примере программы загрузки памяти начиная с адреса 0200 на 0, 1, 2.

## 21.5. ОБЗОР МИКРОПРОЦЕССОРОВ РАЗЛИЧНОГО ТИПА

Из множества разнообразных типов микропроцессоров наиболее разработаны два больших семейства. Одно базируется на модели 6800 фирмы Motorola, другое — на модели 8080 фирмы Intel. В табл. 21.10 приведены характеристики семейства микропроцессоров 6800. Они отличаются количеством команд, однако это обусловлено не применением различных способов адресации, а использованием разных рабочих регистров. Следовательно, инструкции LDA A и LDA B рассматриваются как отдельные команды.

байт. Микропроцессор MD 46802 является КМОП-модификацией микропроцессора 6802 и благодаря этому характеризуется низким потреблением тока. Микропроцессор 6809 снабжен дополнительными рабочими регистрами и поэтому имеет гораздо более эффективный набор команд, чем базовая модель 6800.

Микропроцессор типа 68000 относится к новому поколению микропроцессоров. Он имеет 16-разрядную шину данных и обеспечивает возможность работы в 32-разрядном формате. 24-разрядная адресная шина позволяет адресовать память объемом  $2^{24}$  байт = 16 Мбайт. При этом ЦПЭ по производительности приближается к большой управляющей вычисли-

Характеристики семейства микропроцессоров типа 6800

Тип	6800	6802	MD46802	6809	68000
Технология	n-МОП	n-МОП	КМОП	n-МОП	n-МОП
Напряжение питания, В	+5	+5	+5	+5	+5
Потребляемая мощность, мВт	600	600	15	650	1200
Объем адресуемой памяти, байт	64 К	64 К	64 К	64 К	16 М
Разрядность шины данных, бит	8	8	8	8	16
Длина слова, бит	8	8	8	8,16	8, 16, 32
Количество и разрядность регистров, бит	3 × 8	3 × 8	3 × 8	4 × 8	1 × 16
	3 × 16	3 × 16	3 × 16	5 × 16	17 × 32
Число способов адресации операндов	5	5	5	9	14
Количество команд	72	72	72	59	61
Наличие команд перехода с относительной адресацией	Есть	Есть	Есть	Есть	Есть
Умножение	Нет	Нет	Нет	Есть	Есть
Деление	Нет	Нет	Нет	Нет	Есть
Тактовый генератор	Внешний	Внутренний	Внутренний	Внутренний	Внешний
Максимальная тактовая частота (стандартное исполнение), МГц	1	4	4	4	8
Время выполнения коротких операций, мкс	2	2	2	2	0,5
Фирма-изготовитель	Motorola	Motorola	Mitel	Motorola	Motorola
	AMI	AMI		AMI	
	Fairchild	Fairchild		Fairchild	

тельной машине. Набор команд представляет собой комбинацию сравнительно малого количества команд с множеством различных способов адресации. При этом обеспечивается наибольшая простота и эффективность программирования.

Характеристики семейства микропроцессоров 8080 приведены в табл. 21.11. Микропроцессор базового типа 8080 А основан на традиционной технологии, и для его работы требуется три напряжения питания. Процессор этого типа не является однокристалльным, так как наряду с внешним тактовым генератором для него необходим дополнительный кристалл устройства управления. Следующая модель 8085 А имеет одно напряжение питания, равное 5 В. Тактовый генератор и устройство управления находятся внутри кристалла. Этим он напоминает микропроцессор типа 6802. Однако набор команд для микропроцессора 8085 А имеет несколько существенных недостатков. Во-первых, программа, составленная для этого микропро-

цессора, не является перемещаемой. Для того чтобы переписать машинную программу в другую область памяти, нужно изменить коды адресов в командах переходов. Во-вторых, возможны ошибки при выполнении команд, реализующих арифметические действия в дополнительном коде, например, таких, как арифметический сдвиг вправо (Arithmetic Shift Right) или переход при переполнении (Branch If Overflow). Программа выполнения арифметических действий, не имеющая этих недостатков, сложнее. Командами, отсутствующими в модели 6800, дополнен микропроцессор типа Z80. Кроме того, в нем рабочие регистры разрядностью от 8 до 16 бит являются переключаемыми.

Микропроцессор типа 8086 имеет 16-разрядную шину данных и 16-разрядную арифметику; в нем предусмотрена аппаратная реализация операций умножения и деления. Микропроцессор типа 8088 имеет такой же набор команд, как и микропроцессор 8086, но содержит 8-разряд-

Характеристики семейства микропроцессоров типа 8080

Тип	8080	8085 A	Z80	8088	8086	Z8001
Технология	n-МОП	n-МОП	n-МОП	n-МОП	n-МОП	n-МОП
Напряжение питания, В	± 5, +12	+ 5	+ 5	+ 5	+ 5	+ 5
Потребляемая мощность, мВт	780	750	650	1200	1200	1300
Объем адресуемой памяти, байт	64 К	64 К	64 К	64 К	1 М	8 М
Разрядность шины данных, бит	8	8	8	8	16	16
Длина слова, бит	8	8	1, 8, 16	8, 16	8, 16	1, 8, 16, 32
Количество и разрядность регистров, бит	8 × 8 2 × 16	8 × 8 2 × 16	18 × 8 4 × 16	10 × 8 9 × 16	10 × 8 9 × 16	3 × 8 21 × 16
Число способов адресации операндов	5	5	9	10	10	8
Количество команд	78	80	102	104	104	116
Наличие команд перехода с относительной адресацией	Нет	Нет	Есть	Есть	Есть	Есть
Умножение	Нет	Нет	Нет	Есть	Есть	Есть
Деление	Нет	Нет	Нет	Есть	Есть	Есть
Тактовый генератор	Внешний	Внутренний	Внешний	Внешний	Внешний	Внешний
Максимальная тактовая частота (стандартное исполнение), МГц	2	3	2,5	5	5	4
Время выполнения коротких операций, мкс	2	1,3	1,6	0,4	0,4	0,75
Фирма-изготовитель	Intel Siemens	Intel Siemens	Zilog Mostek	Intel	Intel	Zilog AMD

ную шину данных. В связи с этим в тех случаях, когда не требуется высокой скорости обработки информации, можно комбинировать мощный набор команд микропроцессора типа 8086 с малыми аппаратными затратами, характерными для 8-разрядных устройств.

Микропроцессор Z8001 по своим параметрам значительно превосходит модель 8086 и сравним с микропроцессором типа 68000. Однако его структура команд сложнее, чем для микропроцессора типа 68000.

## 21.6. МОДУЛЬНОЕ ПОСТРОЕНИЕ МИКРО-ЭВМ

Ядром микро-ЭВМ являются ЦПЭ, т.е. микропроцессор, а также память программ и данных. В зависимости от назначения до-

бавляется также ряд периферийных адаптеров, обеспечивающих внешние связи. Ниже рассмотрены вопросы аппаратной реализации, важной для построения систем из блоков, допускающих модульное наращивание.

### 21.6.1. ПЛАТА ЦПЭ

На рис. 21.12 изображен корпус с выводами микропроцессора типа MC 6802. Все его входы и выходы совместимы с TTL-схемами. Назначение большинства выводов перечислено ниже и более подробно будет рассмотрено в последующих разделах.

$a_0 \dots a_{15}$   
 $d_0 \dots d_7$

Выдача адреса.  
Двунаправленная шина данных с тремя устойчивыми состояниями.

$R/\bar{W}$	Read/Write, тристабильное переключение «запись—считывание».
VMA	Valid Memory Address. Высокий уровень показывает, что выдан действительный адрес.
BA	Bus Available. Высокий уровень на этом выходе показывает, что микропроцессор находится в состоянии останова (HALT) или ожидания (WAIT), а тристабильные выходы — в отключенном состоянии, характеризующемся высоким выходным сопротивлением.
E	Enable ( $\Phi_2$ ). Выдача тактовых импульсов системы.
EX tal	Вход для внешних тактовых импульсов. Для входа E частота тактовых импульсов системы в 4 раза меньше частоты приложенных сигналов.
X tal	Служит вместе со входом EX tal для подключения внешнего кварцевого резонатора к внутреннему тактовому генератору.
$\overline{HLT}$	Останов. Появление низкого уровня останавливает процессор. Все тристабильные выходы находятся в отключенном состоянии. Кроме того, $BA = 1$ и $VMA = 0$ .
MR	Memory Ready. Низкий уровень блокирует тактовые импульсы и переводит переменную E в единичное состояние. При этом становится возможным обмен данными с медленной памятью. Максимальное гарантируется время ожидания составляет в этом случае 10 мкс.
$\overline{IRQ}$	Входы прерываний.
$\overline{MNI}$	
$\overline{RES}$	
RE	RAM-Enable. Низкий уровень подключает внутреннее ОЗУ.

Как было показано на рис. 21.1, выводы шины данных микро-ЭВМ соединены параллельно с выводами ЦПЭ, запоминающих и периферийных устройств. Такая структура называется магистральной или шинной (BUS). Ясно, что данные всегда необходимо передать на шину только для одного абонента. Для выбора этого абонента служит шина адреса. По шине управления передаются дополнительные сигналы для задания направления передачи данных и синхронизации.

К выходу микропроцессора можно подключить до 10 входов МОП-схем или 5 входов маломощных схем с диодами Шоттки. В связи с этим для создания сложных систем ко всем выходам необходимо подключить буферные усилители. На рис. 21.13 показано, как они подключаются к микропроцессору. Для двунаправленной шины данных необходимо использовать двунаправленные буферные усилители. Эти усилители соединяют параллельно и встречно, причем они имеют выходы с тремя состояниями, которые подключаются попеременно с помощью переключателя направления DIR. Для переключения используется сигнал  $R/\bar{W}$  микропроцессора. Вывод выбора кристалла буферного усилителя CS (Chip-Select) соединен с выходом BA микропроцессора. Благодаря этому шина данных отключается, если микропроцессор остановлен. Такой режим работы необходим для прямого доступа к памяти. Для этой цели к шине данных и выходу  $R/\bar{W}$  тоже подключен буферный усилитель, имеющий выход с тремя состояниями. В микропроцессорной технике наиболее применимы следующие типы буферных усилителей, имеющих выход с тремя состояниями и выполненных на базе

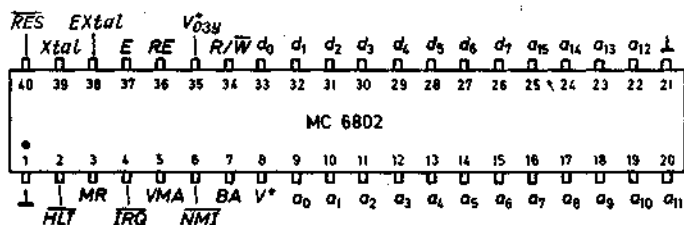


Рис. 21.12. Выводы микропроцессора типа MC 6802.





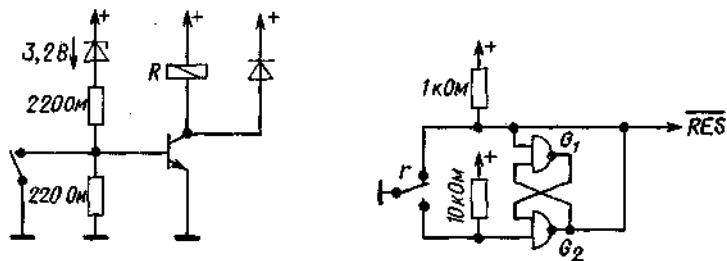


Рис. 21.15. Формирование сигнала сброса без помехи при включении.

включения производится сброс. Когда сигнал сброса исчезает, напряжение питания достигает значения, соответствующего номинальному режиму микропроцессора.

Сразу после включения сигнал сброса нарастает вместе с напряжением питания, т.е. клапан закрыт вследствие низкого напряжения питания. Такое возрастание напряжения может помешать работе схемы. Особенно это проявляется в тех случаях, когда система содержит ОЗУ, выполненное по КМОП-технологии и эксплуатируемое как микромощная память с резервным источником питания. Как мы увидим позже, при этом сигнал сброса должен быть равен нулю до тех пор, пока микро-ЭВМ не восстановит полностью свою работоспособность, поскольку в противном случае может произойти потеря данных. Это условие может быть выполнено, например, с помощью схемы сброса, приведенной на рис. 21.15. Нормально-замкнутый контакт  $r$  реле  $R$  блокирует сигнал сброса  $RES$  путем подачи нулевого потенциала, пока напряжение питания  $V^+$  не превысит значения, равного 4,75 В. При этом  $RS$ -триггеры  $G_1, G_2$  служат для демпфирования контактов реле в соответствии с методом, описанным в разд. 20.6.1.

На рис. 21.6 было показано, что в области памяти, начиная с ячеек FFF8 до FFFF, записываются начальные адреса прерывающих программ. Если в этой области располагается ОЗУ, то туда можно загружать адреса, например программы монитора. Но в начале программы монитора должен быть установлен адрес точки повторного пуска FFFE/FFFF. На рис. 21.16 показана возможность извлечения содержимого обеих ячеек памяти, расположенных в области ОЗУ, и замены их переключателем.

Если микропроцессор выдает адреса FFFE и FFFF, а также сигнал считывания, то провод  $VMA$  через открытый коллектор элемента  $G_2$  соединяется с нулем. Для этого необходимо на плате ЦПЭ в качестве формирователя провода  $VMA$  использовать элемент с открытым коллектором (рис. 21.13). Поскольку  $VMA = 0$ , то адресация производится не к памяти, т.е. не к содержимому ячейки FFFE и FFFF. Вместо этого состояние переключателя подается через буферный усилитель с тремя состояниями на шину данных, а именно: старший байт по адресу FFFE ( $a_0 = 0$ ), а младший байт по адресу FFFF ( $a_0 = 1$ ). Если использовать совокупность переключателей, формирующих двоичный код, то можно задавать адрес повторного пуска непосредственно в шестнадцатеричном коде.

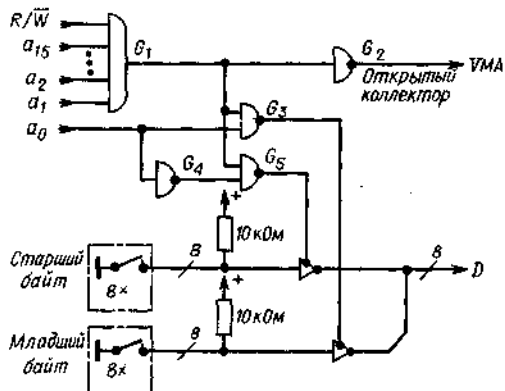


Рис. 21.16. Схема повторного пуска с регулируемым начальным адресом.

### 21.6.2. ПЛАТА ОЗУ

В табл. 21.12 перечислены характеристики ОЗУ, которые являются наиболее подходящими для работы с микро-ЭВМ.

При этом мы ограничились рассмотрением только статических ОЗУ, требующих меньших аппаратных затрат. Основные преимущества динамических ОЗУ проявляются только в системах с очень большим объемом памяти, поскольку регенерация данных требует дополнительных затрат и сокращает скорость вычислений.

При соединении ОЗУ с модульно-расширяемой микро-ЭВМ необходимо принимать во внимание следующие соображения, которые поясним с помощью рис. 21.17. На этом рисунке изображен блок памяти емкостью 4 Кбайт. Если использовать, например, ОЗУ с организацией 4 К × 1 бит, то к каждой линии данных можно подключить от одного до восьми ОЗУ. Для повышения нагрузочной способности по выходу они, как и микропроцессор, должны подсоединяться к шине через двунаправленный формирователь данных. Последний позволяет изменять направление передачи информации. В режиме чтения, когда  $R = 1$ , формирователь данных включается в направлении передачи данных на шину.

Выбор ячейки ОЗУ, имеющего объем памяти 4 К, производится с помощью разрядов  $a_0 - a_{11}$  адреса, которые через отдельные формирователи соединены с линиями шины адреса. С помощью 16-разрядной шины адреса можно адресовать объем памяти до  $2^{16} = 64$  К слов. Следовательно, если разделить ОЗУ на зоны объемом 4 К, то количество таких зон будет равно 16. Переключение зон требует дополнительной дешифрации адреса. Для этой цели каждая плата имеет схему сравнения, к которой подключены старшие четыре разряда шины адреса. Они сравниваются с установленным вручную числом  $Z$ , которое равно одному из значений от 0 до 15 и может непосредственно интерпретироваться как номер платы. При этом получается следующее распределение памяти (все числа в шестнадцатеричном коде):

- $Z = 0: A = 0000 \dots 0FFF$   
 $Z = 1: A = 1000 \dots 1FFF$   
 $Z = 2: A = 2000 \dots 2FFF$   
 ... ..  
 $Z = F: A = F000 \dots FFFF$

Таблица 21.12

Статические ОЗУ на базе МОП-технологии и их типовые параметры

Тип	2112 А	HM6561-9	2102 А	HM6508-9	2114	HM6514-9	2141-5	HM6504-9	MK4118-4	TMS4016
Изготовитель	Intel	Harris	Intel	Harris	Intel	Harris	Intel	Harris	Mostek	Texas Instr.
Объем памяти	1 Кбит	1 Кбит	1 Кбит	1 Кбит	4 Кбит	4 Кбит	4 Кбит	4 Кбит	8 Кбит	16 Кбит
Организация	256 × 4	256 × 4	1024 × 1	1024 × 1	1024 × 4	1024 × 4	4096 × 1	4096 × 1	1024 × 8	2048 × 8
Напряжение питания	5 В	5 В	5 В	5 В	5 В	5 В	5 В	5 В	5 В	5 В
Потребляемая мощность	175 мВт	8 мВт	170 мВт	8 мВт	400 мВт	25 мВт	200 мВт	25 мВт	350 мВт	420 мВт
Мощность покоя	175 мВт	5 мВт	170 мВт	5 мВт	400 мВт	0,5 мкВт	50 мВт	0,5 мкВт	250 мВт	420 мВт
Время выборки	350 нс	160 нс	350 нс	110 нс	400 нс	170 нс	230 нс	170 нс	220 нс	150 нс
Технология	n-МОП	КМОП	n-МОП	КМОП	n-МОП	КМОП	n-МОП	КМОП	n-МОП	n-МОП
Выходы	16	18	16	16	18	18	18	18	24	24
Аналогичный тип	Am9112	IM6561	Am9102	IM6508	TMS4045	IM6514	TMS4044	IM6504	8118	
Фирма-изготовитель	AMD	Intersil	AMD	Intersil	Texas Instr.	Intersil	Texas Instr.	Intersil	EMM	

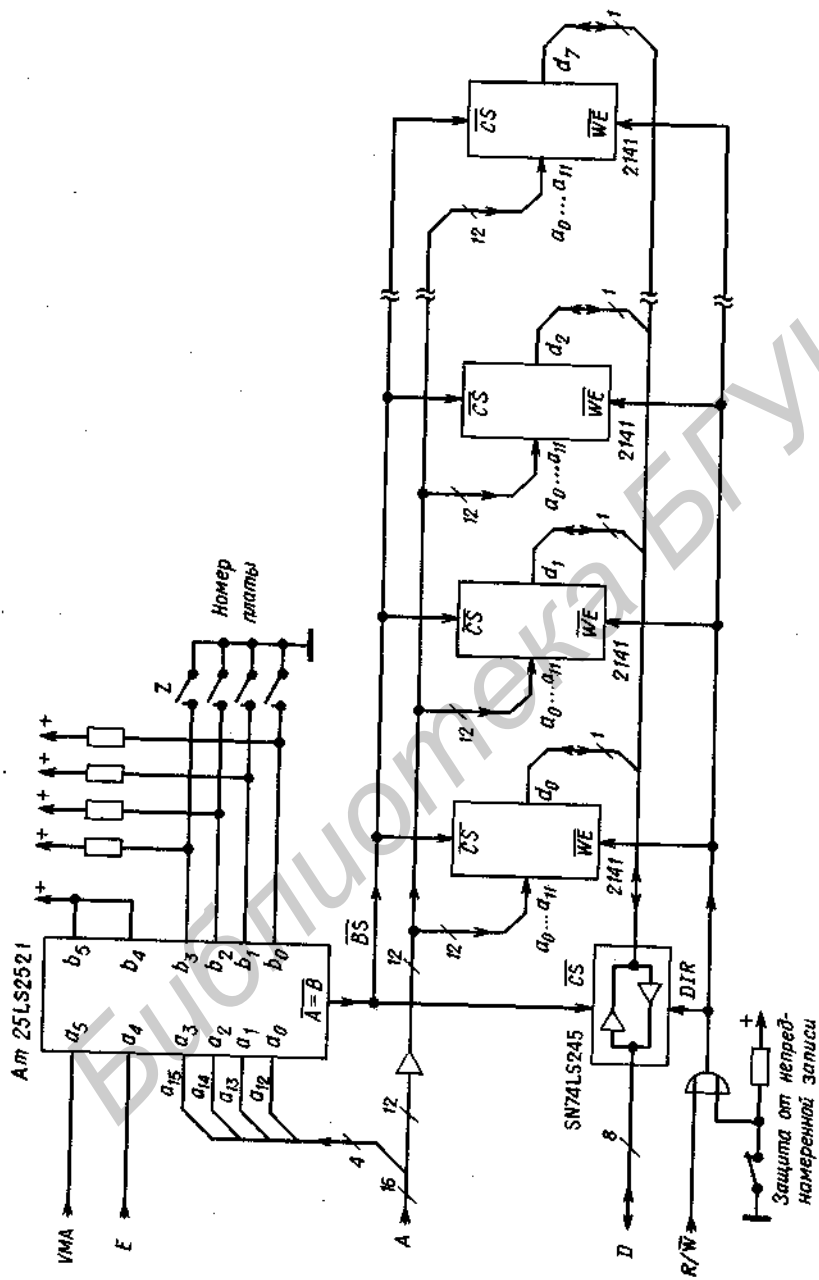


Рис. 21.17. Плата ОЗУ объемом 4 К.

Схема сравнения только тогда выдает сигнал равенства  $\overline{BS} = 0$  (Board Select), когда соответствующий адрес равен адресу заданной зоны. Кроме того, необходимо обеспечить использование соседних адресов. Это случай, когда  $VMA \cdot E = 1$ . Для выполнения этого соотношения можно, как показано на рис. 21.17, использовать два свободных разряда схемы сравнения, тогда как в соседних выводах установлена единица. С появлением сигнала выбора платы подключаются соответствующие интегральные схемы запоминающего устройства и формирователь данных.

Благодаря логической схеме ИЛИ сигнал  $R/\overline{W}$  в линии  $R/\overline{W}$  можно задержать в положении «Считывание». Это дает возможность предохранить зону памяти от непреднамеренной перезаписи, например при отладке новой программы.

При выборе запоминающего устройства важную роль играет время выборки, величина которого существенно влияет на стоимость. На рис. 21.18 приведена временная диаграмма выходного сигнала микропроцессора 6802 в режиме считывания. При определении временных соотношений принято, что частота тактовых импульсов  $E$  системы равна 1 МГц. Микропроцессор считывает получаемые из ОЗУ данные по отрицательному фронту тактового импульса  $E$ . Для этого данные должны быть установлены за 150 нс перед появлением отрицательного фронта. Указанный момент времени обозначен на рис. 21.18. Исходя из этого и учитывая время задержки выход-

ного сигнала микропроцессора, можно определить максимальное время надежной выборки данных из ОЗУ. Адреса устанавливаются в течение 320 нс после окончания отрицательного фронта тактового импульса  $E$ . Сигнал выбора кристалла появляется через 500 нс после окончания отрицательного фронта тактового импульса  $E$ , так как он определяется сигналом  $VMA \cdot E$ . Поэтому ОЗУ должно установить данные не позднее чем через 530 нс после установления адреса и через 350 нс после подачи сигнала выбора кристалла. Второе условие в большинстве случаев выполняется просто, поскольку время выбора кристалла многих ОЗУ значительно меньше времени выборки адреса.

#### Микромощные запоминающие устройства

ОЗУ, выполненные на базе КМОП-технологии, характеризуются тем, что в состоянии покоя, т.е. при постоянных входных сигналах, потребляют ток в пределах микроампер. Следовательно, в этом состоянии длительное время их можно питать от батарей; при этом получается функциональный аналог ПЗУ, который в отличие от репрограммируемых ПЗУ (РПЗУ) обеспечивает более простую процедуру программирования и стирания информации.

Для использования этих преимуществ ОЗУ, выполненных по КМОП-технологии,

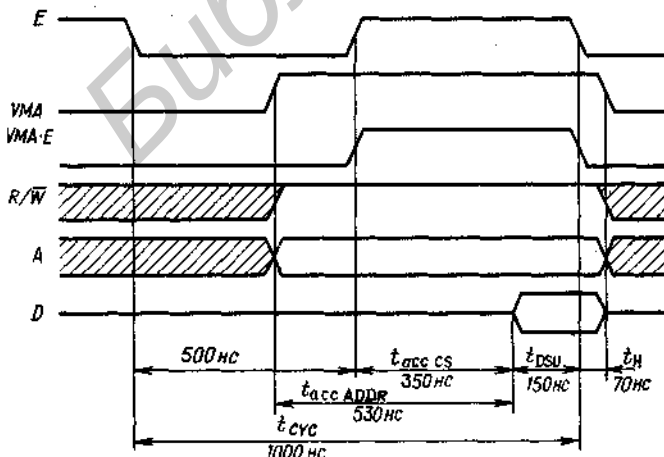
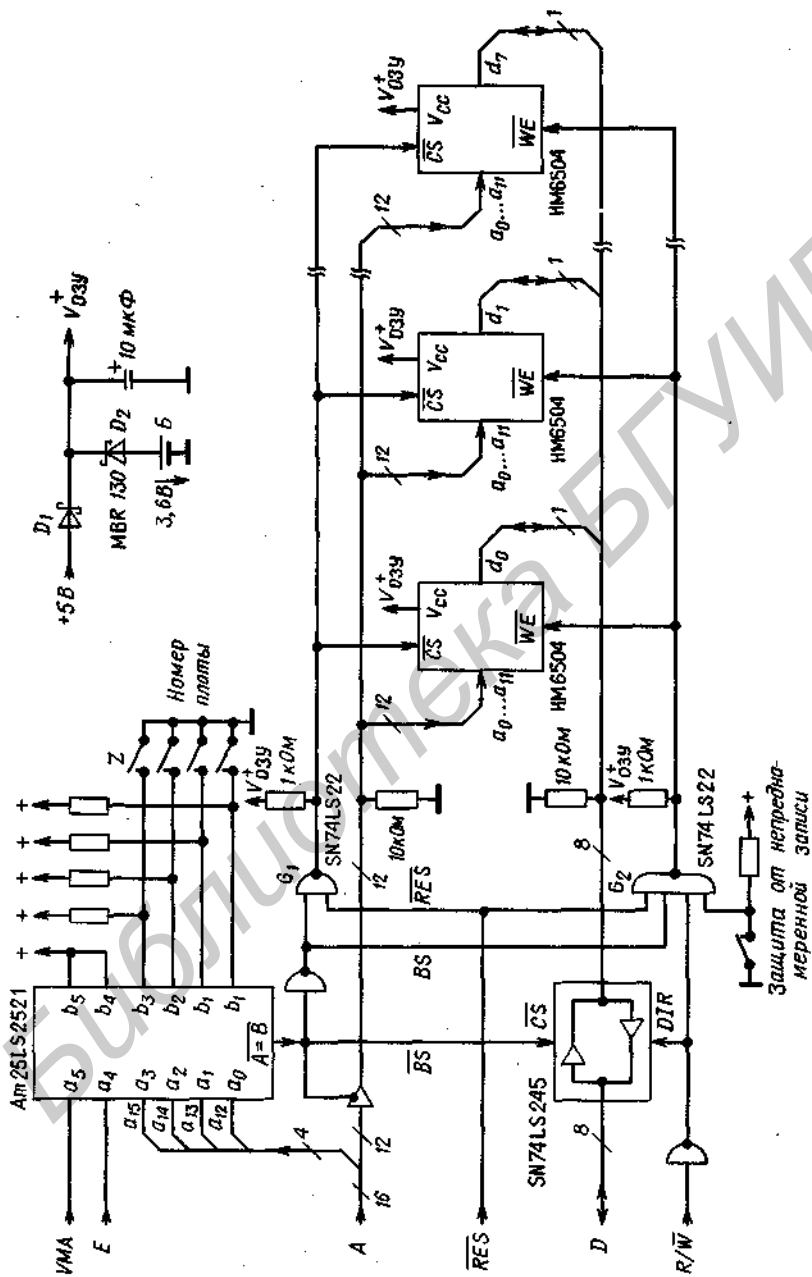


Рис. 21.18. Временная диаграмма процесса считывания информации микропроцессором МС 6802 при тактовой частоте системы, равной 1 МГц.

$t_{cyc}$  — время цикла,  $t_{DSU}$  — время предустановки,  $t_H$  — время хранения,  $t_{acc ADDR}$  — время выборки адреса,  $t_{acc CS}$  — время выбора кристалла.



21.19. Плата ОЗУ объемом 4 К, выполненного по КМОП-технологии и питающегося от источника в буфере с батареей.

необходимо предпринять ряд дополнительных схемотехнических мер (рис. 21.19). Переключение питания между сетью и батареей осуществляется с помощью диодов Шоттки  $D_1$  и  $D_2$ . При снижении питающего напряжения до 3,6 В диод  $D_1$  запирается и питание ОЗУ производится от батареи. При изменении напряжения батареи в пределах 2 В содержимое памяти не теряется.

Однако необходимо все же принять дополнительные меры для сохранения записанных данных. Если напряжение питания меняется от 0 до 4,5 В, то состояние линейных формирователей и микропроцессора не определено. При этом возможна запись неверных данных в ОЗУ. Для того чтобы избежать этого, целесообразно использовать сигнал  $\overline{RES}$ , формируемый платой ЦПЭ (рис. 21.15). Этот сигнал устанавливается в нуль, когда напряжение питания меньше 4,75 В, т.е. до того, как появится неопределенное состояние.

С помощью этого сигнала переключаемый выход  $R/W$  блокируется в положении «Считывание». Однако перечисленных мер оказывается недостаточно. Потеря данных происходит также из-за того, что выводы выбора кристалла могут выдавать неопределенные воздействия. Поэтому сигнал  $\overline{CS}$  во время перехода тоже блокируется сигналом  $\overline{RES}$  с помощью двух логических элементов  $G_1$  и  $G_2$ . При этом необходимо выполнить следующее граничное условие: выходные сигналы при снижении напряжения питания должны быть определены и иметь высокий уровень, если  $\overline{RES} = 0$ . В связи с этим применяют логический элемент И-НЕ с открытым коллектором, в котором выходной транзистор закрыт во всех случаях, когда напряжение на входе равно нулю. Поэтому батарея не остается нагруженной на гасящие резисторы, когда отключается напряжение питания.

Сопротивления на линиях данных и адресов устанавливаются так, что все входы ОЗУ имеют определенный потенциал и после того, как напряжение питания отключается; при этом ОЗУ переходит в режим резерва с малым потреблением тока.

### 21.6.3. ПЛАТА РЕПРОГРАММИРУЕМЫХ ПЗУ (РПЗУ)

Для постоянной записи применяют ПЗУ. При серийном производстве, исчисляемом тысячами экземпляров, программируемые маской ПЗУ являются недорогими, однако при штучном производстве целесообразно применение репрограммируемых ПЗУ. Информацию в РПЗУ можно стирать с помощью ультрафиолетового излучения и снова программировать через внешние выводы. Перечень наиболее употребительных типов РПЗУ представлен в табл. 21.13. Для некоторых из них требуется только одно напряжение питания 5 В; программаторы для таких РПЗУ довольно просты. Как можно увидеть из таблицы, обычно РПЗУ имеют побайтовую организацию. Следовательно, их код адреса состоит из 8 бит. Поэтому РПЗУ имеют меньше адресных входов, чем ЗУ такой же емкости, но с однобитной организацией. В связи с этим необходимо дополнительное кодирование адреса. На рис. 21.20 приведен пример реализации платы РПЗУ объемом 16 Кбайт. Нижние 11 адресных линий подключены параллельно к восьми РПЗУ объемом по 2 Кбайт каждая. Переключение интегральных схем памяти производится тремя разрядами адреса  $a_{11}$ ,  $a_{12}$  и  $a_{13}$  с помощью дешифратора 1 из 8. Для этого целесообразно использовать демультимплексор. Можно также подключить выход схемы сравнения номера платы к входу данных согласно рис. 21.20. При этом на всех выходах появится высокий уровень, если плата не адресуетя при помощи трех старших адресных бит. Поскольку выводы выбора кристалла работают на основе негативной логики (активный уровень — низкий), то в этом случае интегральная схема ЗУ не выбирается.

Подключение выходов ЗУ возможно также через вывод отпирания выхода  $\overline{OE}$ . При управлении РПЗУ через вывод выбора кристалла  $\overline{CE}$  обеспечивается автоматическое переключение в режим резерва, если кристалл не выбран. Потребление тока при этом сокращается на одну четверть.

Схема сравнения номера платы дешифрирует, кроме  $VMA$  и  $E$ , также сигнал за-

### Наиболее употребительные РПЗУ и их типовые параметры

Тип	1702 А	1М6654	2708	2758	2716	2732
Изготовитель	Intel	Intersil	Intel	Intel	Intel	
Объем памяти, бит	2 К	4 К	8 К	8 К	16 К	32 К
Организация	256 × 8	512 × 8	1024 × 8	1024 × 8	2048 × 8	4096 × 8
Напряжение питания, В	-9, +5	+5	±5, +12	+5	+5	+5
Программирующее напряжение, В	-48, -35, +12	-40, +10	+26	+25	+25	+25
Потребляемая мощность, мВт	700	10	730	285	285	425
Мощность покоя	700 мВт	5 мкВт	730 мВт	50 мВт	50 мВт	75 мВт
Время выборки, нс	750	280	280	300	300	300
Технология	p-МОП	КМОП	n-МОП	n-МОП	n-МОП	n-МОП
Выходы	24	24	24	24	24	24
Аналогичный тип	ММ 1702		TMS2708	TMS2508	TMS2516	TMS2532
Фирма-изготовитель	National		Texas Instr.	Texas Instr.	Texas Instr.	Texas Instr.

писи – считывания. Реализации этого способа препятствует то, что при ошибочной команде записи формирователи данных платы ЦПЭ действуют встречно.

## 21.7. ПЕРИФЕРИЙНЫЕ УСТРОЙСТВА

Для того чтобы можно было организовать обмен данными микро-ЭВМ с внешними абонентами, требуются устройства сопряжения, которые организуют обмен информацией с ЦПЭ. Они подключаются так же, как и память, к шине микро-ЭВМ.

### 21.7.1. ПАРАЛЛЕЛЬНЫЙ ИНТЕРФЕЙС

Наиболее просто параллельный ввод данных обеспечивается подключением к шине данных буферного усилителя с тремя устойчивыми состояниями, управляемого с помощью дешифратора адреса (рис. 21.21). При обращении по требуемому адресу данные с внешних устройств появляются на шине данных и считываются микропроцессором. Этот процесс полностью аналогичен обращению к ячейке памяти. Таким образом, операция ввода

отличается от операции записи только заданием соответствующего адреса. Посредством вызова адреса при 8-разрядной шине данных можно параллельно опросить 8 внешних устройств.

Регистр вывода можно реализовать аналогичным образом. При этом данные остаются прежними, пока не выданы новые значения; для перезаписи используется триггер (например, типа SN74LS374), представленный на рис. 21.22. Если микропроцессор сообщает заданный адрес в дешифратор адреса и задается режим записи ( $R/W = 0$ ), то  $\overline{BS} = 0$ . При отрицательном фронте тактового импульса  $E$  опять  $\overline{BS} = 1$  и  $C = 1$ . К этому моменту на входах триггеров устанавливаются данные. При положительном фронте они передаются на их выходы и остаются там до следующего цикла вывода.

#### Адаптер интерфейса периферийных устройств

Для выборочного ввода или вывода можно комбинировать схемы, изображенные на рис. 21.21 и 21.22. Но все же проще использовать для этой цели простые монолитные интегральные двунаправленные интерфейсы, например адаптер интерфейса периферийных устройств

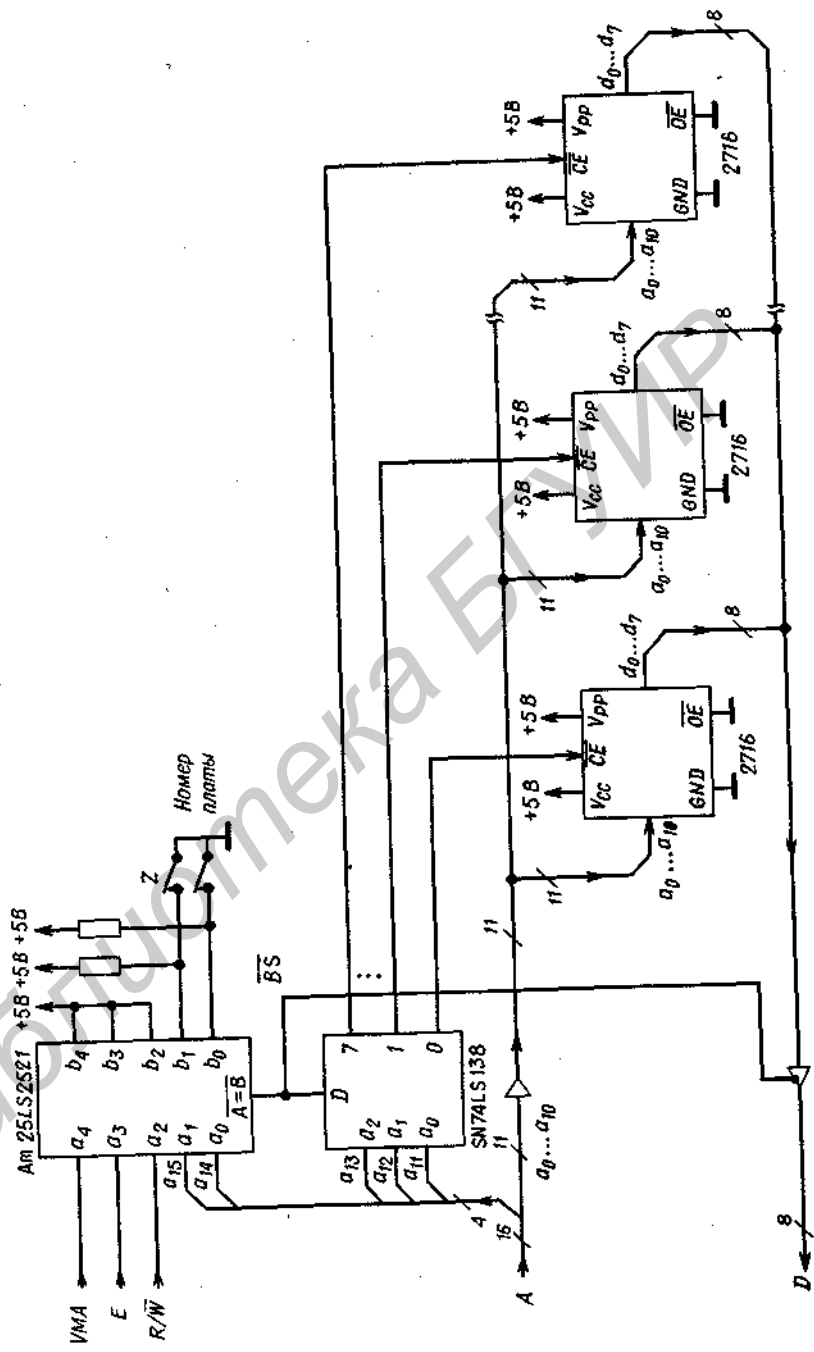


Рис. 21.20. Плата ППЗУ объемом 16 Кбайт.



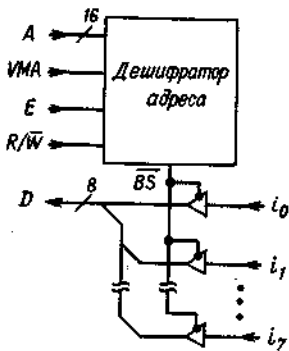


Рис. 21.21. Параллельный 8-разрядный ввод.

(Peripheral Interface Adapter, PIA) типа MC 6821, блок-схема которого представлена на рис. 21.23. Он имеет два 8-разрядных канала ввода-вывода. Выводимые данные записываются в тот или иной регистр вывода. Ему соответствует регистр направления данных, с помощью которого можно для каждой линии задать режим ввода или вы-

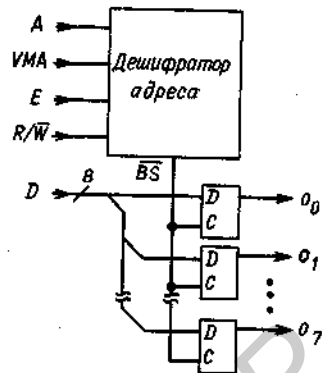


Рис. 21.22. Параллельный 8-разрядный вывод.

вода. Кроме того, каждый канал имеет по контрольному регистру, остальные выходы служат для разрешения или подтверждения запросов прерывания.

Таким образом, адаптер интерфейса периферийных устройств содержит всего шесть 8-разрядных регистров. Однако с помощью двух имеющихся входов адре-

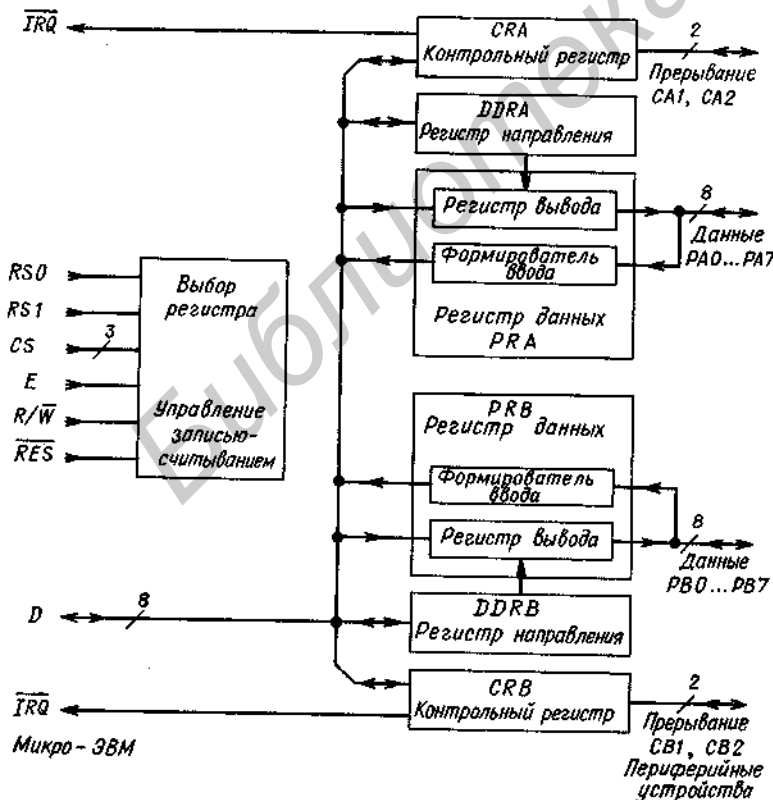


Рис. 21.23. Внутренняя структура адаптера интерфейса периферийных устройств типа MC 6821.

Таблица 21.14

Адресация шести регистров адаптера интерфейса периферийных устройств

Адрес $a_1 a_0$	Переключающий разряд $u$	Регистр
0 0	$u_A = 0$	DDRA Регистр направления A
	$u_A = 1$	PRA Регистр данных A
0 1	$u_A$ - любой	CRA Контрольный регистр A
1 0	$u_B = 0$	DDRB Регистр направления B
	$u_B = 1$	PRB Регистр данных B
1 1	$u_B$ - любой	CRB Контрольный регистр B

са можно выбрать только 4 регистра. Поэтому регистр данных и при необходимости регистр направления вызываются общим адресом. Различение их производится с помощью разряда соответствующего контрольного регистра. Распределение адресов представлено в табл. 21.14.

На рис. 21.24 показано подключение адаптера интерфейса периферийных устройств к шине микро-ЭВМ. В принципе оно аналогично подключению ПЗУ. Отличие состоит в том, что сигнал отпираания  $E$  подается не на дешифратор адреса, а на специальный вход адаптера. Это необходимо потому, что входы прерываний опрашиваются только при разрешающем фронте, но, с другой стороны, должен быть возможен запрос на прерывание, если адаптер не адресован. Кроме того, имеется дополнительный вход сброса, который позволяет установить все регистры в исходное состояние.

Программирование адаптера интерфейса можно пояснить на примере. Пусть в направлении A через выходы PA 3... PA 0 нужно подать двоичную комбинацию 1101. После этого информацию, находящуюся на выводах PA 7... PA 4, нужно переписать в аккумулятор B. Соответствующая программа представлена на рис.

цию 1101. После этого информацию, находящуюся на выводах PA 7... PA 4, нужно переписать в аккумулятор B. Соответствующая программа представлена на рис.

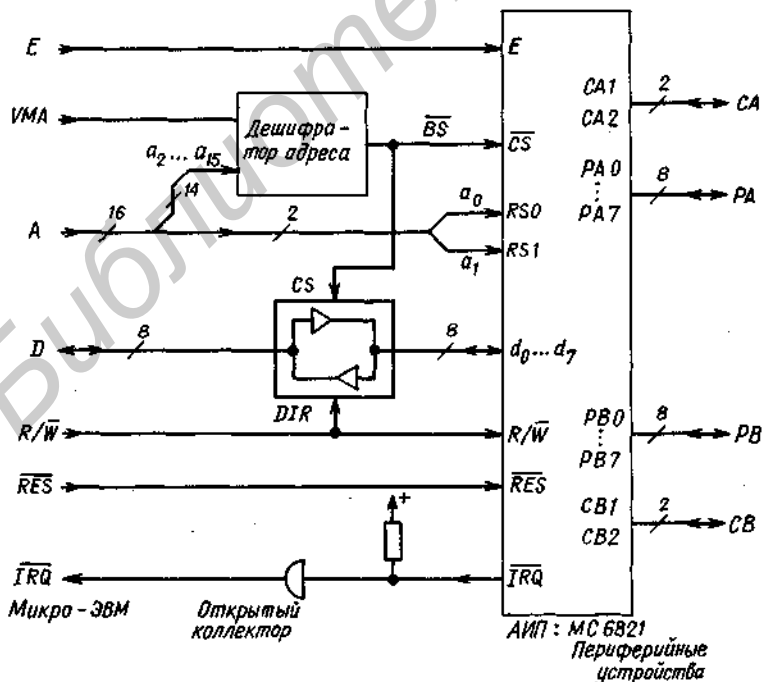


Рис. 21.24. Подключение адаптера интерфейса периферийных устройств к шине микро-ЭВМ.

Адрес	Машинный код	Символический код	Вызываемый регистр	Комментарии
F900	7F 10 01	CLR 1001	CRA	$i=0$ (обращение к DDRA)
F903	86 0F	LDA A #B, 0000 1111	DDRA	PA7... 4 на вбод PA3... 0 на вывод
F905	B7 10 00	STA A 1000		
F908	86 04	LDA A #B, 0000 0100	CRA	$i=1$ (обращение к PRA)
F90A	B7 10 01	STA A 1001		
F90D	86 0D	LDA A #B, 0000 1101	PRA	Вывод числа 1101 на PA3...0
F90F	B7 10 00	STA A 1000		
F912	F6 10 00	LDA B 1000	PRA	Считывание из PA 7...4

Рис. 21.25. Пример программирования адаптера интерфейса периферийных устройств.

21.25. В качестве базового адреса адаптера интерфейса выберем  $1000_{16}$ . В контрольном слове воспользуемся только переключающим битом  $i$ , расположенным на третьем от конца месте. Остальные биты примем равными нулю. При этом все функции прерывания запрещаются. Когда программа выполнена, аккумулятор В содержит следующую информацию:

PA7 PA6 PA5 PA4 1 1 0 1

### 21.7.2. ПОСЛЕДОВАТЕЛЬНЫЙ ИНТЕРФЕЙС

С помощью описанных устройств ввода-вывода можно осуществить также последовательный поразрядный обмен данными в том случае, когда используется только один выход. Для этого нужно программным способом сдвигать передаваемое слово данных на один разряд после каждого цикла выдачи. При вводе необходимо составить слово данных путем пошагового сдвига и сложения. Известно, что последовательный ввод-вывод через универсальный интерфейс характеризуется большим объемом программы и значительным временем обмена. Поэтому целесообразно произвести последовательно-параллельное, а затем параллельно-последовательное преобразования с помощью специальной схемы. Основой такой схемы является регистр сдвига с параллельными входами для записи, описанный в разд. 20.4.3. Кроме того, нужно обеспе-

чить управление этим процессом, которое необходимо для достижения требуемой скорости передачи при выводе 8 бит друг за другом.

С целью контроля синхронизации всю последовательность двоичных символов делят на отдельные группы (циклы передачи), которые маркируют с помощью дополнительных бит сигналов «Старт» и «Стоп». Контроль может быть осуществ-

лен с помощью проверочного бита. При этом производится проверка на четность либо на нечетность. При проверке на четность дополнительный бит имеет такое значение, чтобы число единиц в передаваемом слове, включая проверочный бит четности, всегда было четным, а при проверке на нечетность оно должно быть нечетным.

Пример такой последовательности бит показан на рис. 21.26. Обычно используются следующие циклы передачи:

- 1) 1 бит сигнала «Старт», 8 бит данных, 1 бит четности, 1 бит сигнала «Стоп»,
- 2) 1 бит сигнала «Старт», 7 бит данных, 1 бит четности, 2 бита сигнала «Стоп»

Кроме того, можно заменять проверку на четность проверкой на нечетность или совсем не производить ее.

Ясно, что управление последовательным обменом данных описанным способом требует повышения аппаратурных затрат. Обычно для этой цели используют интегральные схемы, например адаптер интерфейса асинхронной передачи данных (Asynchronous Communications Interface Adapter, ACIA) типа MC 6850, блок-схем

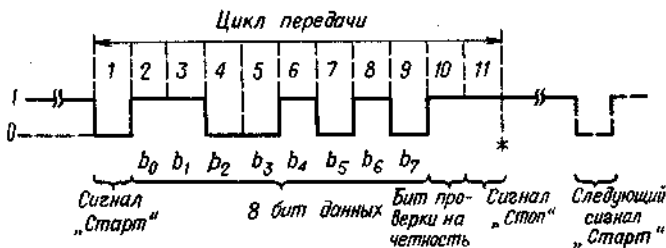


Рис. 21.26. Пример реализации циклической передачи. Звездочкой отмечен наиболее ранний момент возможного появления следующего сигнала «Старт».

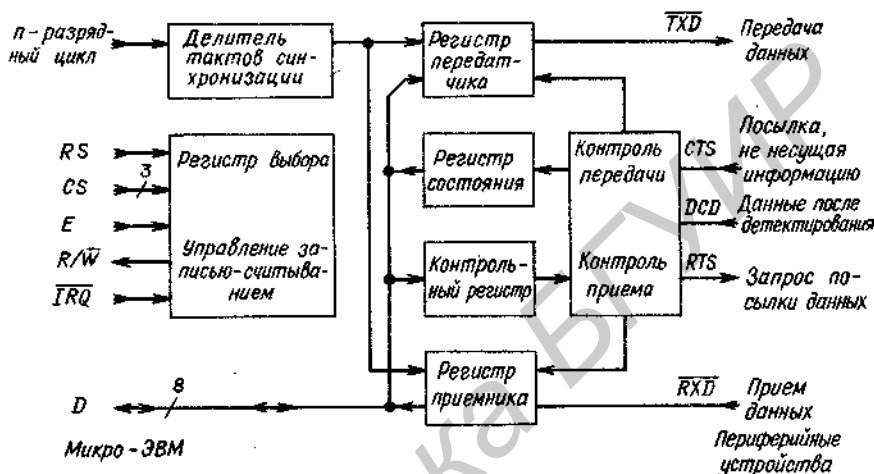


Рис. 21.27. Внутренняя структура адаптера интерфейса асинхронной передачи данных типа MC6850.

которого приведена на рис. 21.27. Он содержит четыре регистра, которые выбираются с помощью адреса входа RS и путем переключения сигнала «запись-считывание» следующим образом:

RS	R/W	
1	0	Регистр передатчика для параллельно-последовательного преобразования
1	1	Регистр приемника для последовательно-параллельного преобразования
0	0	Контрольный регистр для установления режима
0	1	Регистр состояния для индикации рабочего состояния

Такое распределение регистров возможно потому, что регистр приемника и регистр состояния представляют собой два регистра, работающих только в режиме считывания, а регистр передатчика и кон-

трольный регистр — только в режиме записи.

С помощью 8-разрядного контрольного регистра можно выбрать цикл передачи и условия четности. Дополнительно можно определить, при каком условии должно осуществляться прерывание. Кроме того, можно программировать частотное разделение для n-разрядных циклов ( $n = 1, 16, 64$ ). Если задать  $n = 16$  и  $n = 64$ , то при приеме производится автоматическая синхронизация по сигналу «Старт».

После включения напряжения питания необходимо привести адаптер интерфейса в состояние готовности с помощью команды сброса. Так как выводов для аппаратного сброса нет, то эта операция реализуется программно путем записи в контрольный регистр определенной двоичной комбинации.

Если требуется выдать слово данных, то прежде всего опрашивается разряд 1 регистра состояния. Он содержит единицу,

если предыдущее слово данных передано полностью, т.е. если регистр передачи пуст. Если это условие выполняется, то в регистр передачи записывается следующее слово данных. После этого он самостоятельно осуществляет вывод из адаптера интерфейса.

Если ЭВМ ожидает ввода, то опрашивается разряд 0 регистра состояния. Он содержит единицу, если регистр приема заполнен, т.е. если слово данных принято полностью. При выполнении этих условий с помощью соответствующей индикации в контрольном регистре можно осуществить прерывание.

Из следующих битов состояния можно определить, выполнено ли условие четности, или произошла потеря информации при перезаписи регистра приема, связанная с тем, что ЭВМ несвоевременно вызвала предыдущее слово.

### Код ASCII

Наиболее важно применение последовательного способа передачи данных при работе с телетайпом и дисплеем. Для этой цели разработан специальный 7-разрядный

код, обозначаемый как ISO или ASCII (American Standard Code for Information Interchange). Ниже приведена табл. 21.15 соответствия отдельных символов комбинациям бит.

При последовательной передаче этих символов сначала передается разряд 0, а в разряде 7 добавляется бит проверки на четность. Если в адаптере интерфейса асинхронной передачи данных установлен цикл «7 бит + проверка на четность», то старший бит при приеме опрашивается только в связи с проверкой на четность, а на шине данных записывается в виде нуля. В связи с этим независимо от наличия проверки на четность для символов отведено 8-разрядное слово. Сокращенная двухразрядная шестнадцатеричная форма записи представлена в табл. 21.15.

Известно, что цифры 0...9, согласно этой форме записи, соответствуют шестнадцатеричным числам 30...39. Таким образом, двоичные числа, соответствующие цифрам кода ASCII, легко определить путем вычитания числа 30<sub>16</sub>.

Два первых столбца в табл. 21.15 содержат специальные команды обращения к телетайпу. Наиболее важные из них мо-

Таблица 21.15

Код ASCII

16-ричный эквивалент		16-ричный эквивалент							
		0	1	2	3	4	5	6	7
16-ричный эквивалент	$b_6b_5b_4$	000	001	010	011	100	101	110	111
	$b_3b_2b_1b_0$								
0	0 0 0 0	NUL	DLE	SP	0	@	P		p
1	0 0 0 1	SOH	DC1	!	1	A	Q	a	q
2	0 0 1 0	STX	DC2	"	2	B	R	b	r
3	0 0 1 1	ETX	DC3	#	3	C	S	c	s
4	0 1 0 0	EOT	DC4	\$	4	D	T	d	t
5	0 1 0 1	ENQ	NAK	%	5	E	U	e	u
6	0 1 1 0	ACK	SYN	&	6	F	V	f	v
7	0 1 1 1	BEL	ETB	'	7	G	W	g	w
8	1 0 0 0	BS	CAN	(	8	H	X	h	x
9	1 0 0 1	HT	EM	)	9	I	Y	i	y
A	1 0 1 0	LF	SUB	*	:	J	Z	j	z
B	1 0 1 1	VT	ESC	+	;	K	[	k	{
C	1 1 0 0	FF	FS	,	<	L	\	l	
D	1 1 0 1	CR	GS	-	=	M	]	m	~
E	1 1 1 0	SO	RS	.	>	N	^	n	o
F	1 1 1 1	SI	US	/	?	O	_	o	DEL

гут быть заданы с помощью специальных клавиш, например

ВОЗВРАТ КАРЕТКИ, CR (Carriage Return)  $\hat{=} 0D_{16}$ ,

ПЕРЕХОД НА НОВУЮ СТРОКУ, LF (Line Feed)  $\hat{=} 0A_{16}$ .

Остальные команды набираются клавишей Control (CTRL) с указанием соответствующих знаков, расположенных в столбцах 4 и 5. Так, например, символ BEL (ВЫЗОВ)  $\hat{=} 07_{16}$  задается путем нажатия клавиш CTRL и G. Следующий наиболее важный знак задает клавиша пробела SP (Space)  $\hat{=} 20_{16}$ .

Использование адаптера интерфейса асинхронной передачи данных иллюстрирует пример программы, представленный на рис. 21.28. С помощью программы PO произведем основной сброс и установим цикл передачи. При этом контрольное слово  $01_{16}$  указывает следующее:

1 бит сигнала «Старт», 7 бит данных, 1 бит проверки на четность, 2 бита «Стоп»,

кроме того, деление частоты на 16 необходимо для получения частоты цикла и обеспечения отключения запроса прерывания. В качестве базового адреса для адаптера интерфейса асинхронной передачи принят адрес  $1100_{16}$ .

Программа ввода P 1 начинается с ци-

кла ожидания, в котором с помощью разряда O в регистре состояния контролируется, принимает ли адаптер интерфейса асинхронной передачи данных символ кода ASCII. Когда это условие выполняется, содержимое регистра приема загружается в аккумулятор A.

Программа вывода P 2 тоже начинается с цикла ожидания, в котором определяется, полностью ли переданы предыдущие символы. Когда это условие выполняется, содержимое аккумулятора A загружается в регистр передач.

### Передача сигналов телетайпа

Установлена специальная норма уровня на линиях передачи сигналов к телетайпу. Различают токовый интерфейс (Current Loop) и потенциальный интерфейс. Для токового интерфейса единице соответствует прерванный контур тока, а нулю — ток не менее 20 мА.

Для потенциального интерфейса (рекомендация CCITT V.24, стандарт США RS232C, стандарт DIN 66020) высокий уровень соответствует напряжению от +3 до +25 В, низкий — от -3 В до -25 В. Данные передаются в соответствии с отрицательной логикой, управляющие сигналы — в соответствии с положительной логикой. При передаче символа S кода ASCII

Адрес	Машинный код	Метка	Символический код	Вызываемый регистр	Комментарии
FA00	C6 03	P0	LDA B #H. 03		Программа пуска
FA02	F7 11 00		STA B 1100	Контроль	Основной сброс
FA05	C6 01		LDA B #H. 01		
FA07	F7 11 00		STA B 1100	Контроль	Делитель тактов, цикл передачи
FA0A	39		RTS		
FA0B	F6 11 00	P1	LDA B 1100	Состояние	Программа ввода символов кода ASCII
FA0E	56		ROR B		
FA0F	24 FA		BCC → P1		Регистр приема полон?
FA11	B6 11 01		LDA A 1101	Прием	Считать слово
FA14	39		RTS		
FA15	F6 11 00	P2	LDA B 1100	Состояние	Программа вывода символов кода ASCII
FA18	C5 02		BIT B #H. 02		
FA1A	27 F9		BEQ → P2		Регистр передачи пуст?
FA1C	B7 11 01		STA A 1101	Передача	Вывести слово
FA1F	39		RTS		

Рис. 21.28. Пример программирования адаптера интерфейса асинхронной передачи данных.

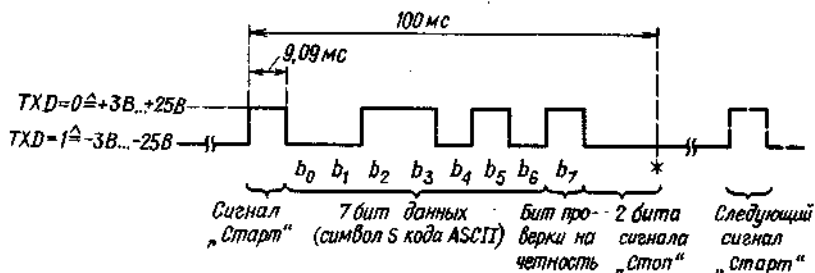


Рис. 21.29. Передача символов кода ASCII согласно стандарту V.24 со скоростью 110 бод. Звездочкой отмечен наиболее ранний момент возможного появления следующего сигнала «Старт».

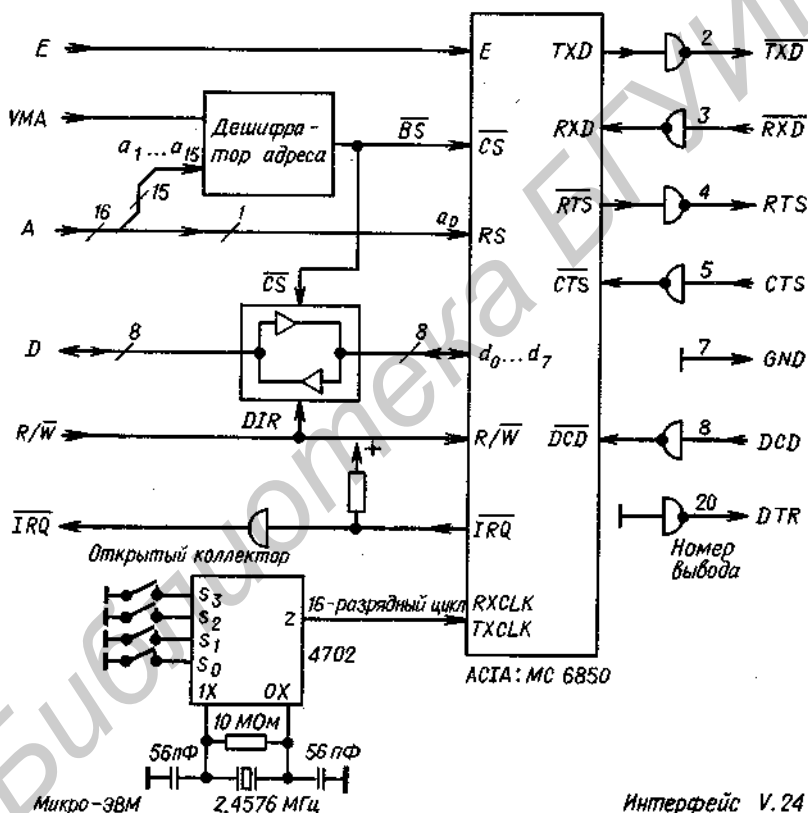


Рис. 21.30. Подключение адаптера интерфейса асинхронной передачи данных к микро-ЭВМ и интерфейсу V.24. Цифры на выводах V.24 указывают номера выводов на 25-выводном разъеме.

получается временная диаграмма, показанная на рис. 21.29.

Уровни обеих полярностей в ТТЛ-схемах не могут быть созданы. Поэтому необходим специальный преобразователь

уровней. Он представляет собой интегральную схему фирмы Motorola, обеспечивающую, например, подключение

4 × ТТЛ к V.24: MC 1488L,

4 × V.24 к ТТЛ: MC 1489L.

Соединение интерфейса V.24 с микро-ЭВМ и адаптером АСИА показано на рис. 21.30. Разрядность цикла можно довольно просто задавать с помощью генератора скорости передачи типа 4702 (Fiarchild, Harris). Он работает с кварцем на частоте 24576 МГц. Кроме того, с помощью четырех переключателей можно установить следующие общепринятые скорости передачи (1 бит/с = 1 бод):

50	150	600	2400
75	200	1200	4800
110	300	1800	9600

Линии управления CTS, DCD и RTS служат для организации обмена данными с внешними устройствами. Вывод RTS (Request-to-Send) является выходом, который с помощью одного разряда в контрольном слове может быть установлен в единицу или нуль. Его можно использовать, например, для того, чтобы запустить или остановить устройство считывания с перфоленты или перфоратор. Два входа CTS (Clear-to-Send) и DCD (Data Carrier Detected) принимают сигналы подтверждения приема или выдачи данных. Если сигнал на входе CTS равен нулю, то адаптер интерфейса асинхронной передачи не выдает данных; если DCD равен нулю, то адаптер не считывает.

Обозначение DCD относится к передаче данных посредством частотной модуляции в области звуковых частот при помощи модема (модулятор-демодулятор). Если модем сообщает по линии DCD, что есть несущая частота, то это означает для ЭВМ, что поступили данные. В таком режиме можно использовать линию и в дру-

гих устройствах. Если сигнал подтверждения не должен использоваться, то необходимо установить сигналы на входах CTS и DCD в неизменное состояние, равное единице; при этом адаптер интерфейса асинхронной передачи данных не будет блокирован.

Если ЭВМ связана с одним дисплеем данных, то необходимо обеспечить стандартные уровни ЭВМ как блока управления, а дисплея — как блока передачи. Часто дисплеи данных имеют устройство сопряжения стандарта V.24 для обеспечения работы модема, т.е. дисплей работает самостоятельно как блок управления. При этом устройство сопряжения ЭВМ нельзя непосредственно соединять с соответствующим дисплеем, так как это привело бы к недопустимому подключению входа к выходу, а выхода к выходу. При потере сигнала подтверждения возможен обмен данными благодаря тому, что ко входам подтверждения постоянно приложена единица и обе линии данных соединены, согласно рис. 21.31, со скрещиванием. Свободный вывод адаптера RTS можно использовать для контроля считывания. Этот сигнал необходим телетайпу при подключении и отключении устройства считывания с перфоленты.

Указанными на рис. 21.31 номерами обозначены выводы разъема в соответствии со стандартом V.25; направление стрелок показывает, что оба устройства в отличие от стандарта преобразованы в управляющие блоки. Логическая единица на линиях управления задается напряжением в пределах от +3 до +25 В. Этот уровень имеется в разъеме на выводе 20.

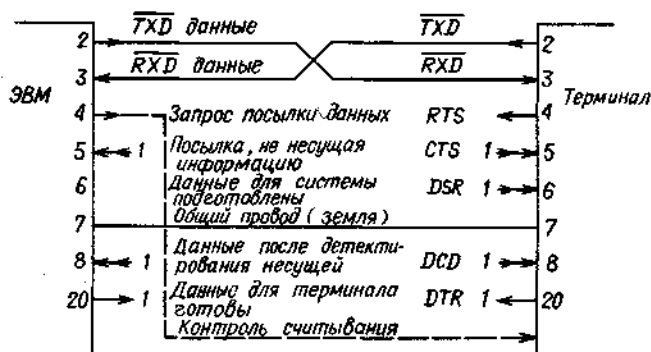


Рис. 21.31. Соединение ЭВМ с терминалом, который имеет вывод на модем.



### 21.7.3. ИНТЕРФЕЙС МАГИСТРАЛИ «ОБЩАЯ ШИНА»

В разд. 21.6 было показано, что с помощью магистрального принципа можно достаточно просто связать друг с другом множество блоков. Этот принцип можно использовать также и для обмена данными между различными устройствами. Для того чтобы можно было соединять устройства различных изготовителей, созданы стандарты для обмена, а именно: в США применяется стандарт IEEE 488-1975, а в Европе — стандарт IEC 66.22, который кратко называют стандартной магистралью «Общая шина». По распределению выводов разъема оба стандарта являются идентичными.

Универсальный адаптер интерфейса (General Purpose Interface Adapter, GPIA) типа MC 68488 представляет собой схему высокой степени интеграции, которая обеспечивает очень простую связь микро-ЭВМ с магистралью «Общая шина». Для того чтобы можно было пояснить принцип его действия, рассмотрим сначала магистраль «Общая шина». Ее блок-схема представлена на рис. 21.32.

Магистраль «Общая шина» состоит из восьми линий данных и восьми линий управления. В отличие от магистрали микро-ЭВМ адреса устройств обмена передаются по линиям данных. Их идентифика-

ция производится с помощью управляющего сигнала *ATN* (Attention). Другое отличие от микро-ЭВМ состоит в том, что передача данных происходит не синхронно с тактовым сигналом, а асинхронно по принципу подтверждения. Для этого служат управляющие сигналы *RFD* (Ready for Data), *DAV* (Data Valid) и *DAC* (Data Accepted). С помощью такого асинхронного способа обмена возможна передача данных от источника к любому необходимому количеству приемников без ограничений по скорости передачи: данные передаются до тех пор, пока их не воспримет самый медленнодействующий приемник.

Рис. 21.33 иллюстрирует эту процедуру обмена. Если на выходе передатчика возникает новый байт, он выдается на магистраль данных и контролируется сигналом *RFD*. Этот сигнал равен единице, если все подключенные устройства готовы к приему данных. При этом, пока передатчик находится в состоянии *DAV* = 1, он выдает данные. Приемник реагирует сигналом *RFD* = 0 для того, чтобы сообщить, что он временно не может обрабатывать следующие данные, и принимает выданный байт данных на вход своего запоминающего устройства. Прием данных всеми адресуемыми приемниками задается с помощью конъюнкции с сигналом *DAC* = 1. После этого передатчик устанавливает

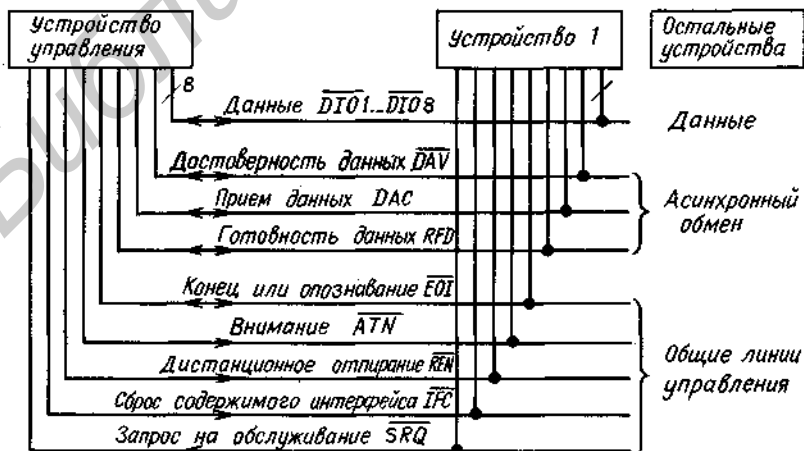
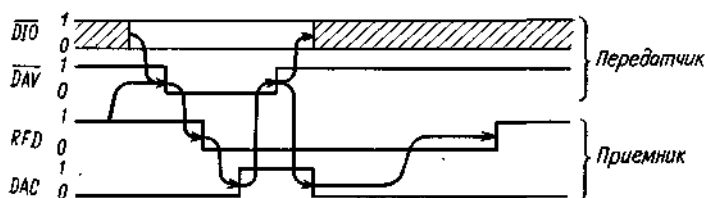
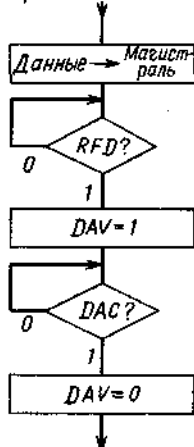


Рис. 21.32. Подключение устройств к магистральной шине «Общая шина». Название линий магистрали указано для дополнительной логики в отличие от стандарта (с целью лучшего понимания).



Передатчик асинхронного обмена



Приемник асинхронного обмена

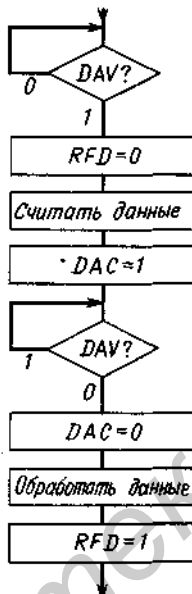


Рис. 21.33. Временная диаграмма и блок-схема асинхронного способа обмена.

$DAV = 0$ . Приемник получает сообщение о том, что принят сигнал  $DAC$ . Поэтому он устанавливается в нулевое состояние.

В этот момент начинается обработка данных. Конец фазы обработки задается управляющим сигналом «Считывание данных». Если все устройства вновь готовы к обмену информацией, то  $RFD = 1$ . Для передатчика информации это является сообщением о том, что может быть передан новый байт. С целью лучшего понимания дополним временную диаграмму двумя блок-схемами, которые показывают участие передатчика и приемника в процессе асинхронного обмена.

Известно, что при передаче данных от передатчика к приемнику не требуется устройства управления. Оно впервые вступает в действие, когда необходимо адресовать новый передатчик или новый приемник. Для этого устройство управления устанавливает  $ATN = 1$  и передает соответствующий адрес по линиям данных. После этого передача при асинхронном

обмене заканчивается. Для обеспечения правильной работы стандартом предусмотрено, что все устройства должны быть готовы к обмену не позднее чем через 200 нс после выдачи сигнала  $ATN = 1$ .

Адреса устройств, участвующих в процессе обмена, согласно стандарту, указываются в виде символов кода ASCII. В качестве адресов приемника допускаются символы, указанные в столбцах 2 и 3 табл. 21.15, в качестве адресов передатчика — символы столбцов 4 и 5. Адреса приемника и передатчика выбираются независимо друг от друга, но должны согласовываться в последних 5 битах. Следовательно, адресу передатчика «Т» соответствует адрес приемника 4. Знак «?» задается постоянно и означает «не выполнять». Это необходимо для отключения всех приемников. Адрес передатчика, обозначенный символом «←», означает «Нет обращения» и служит для отключения действующего передатчика. Обычно эта операция является дополнительной мерой, так как передат-

чик автоматически отключается, как только на шине появляется адрес другого передатчика. Остальные символы кода ASCII определяют специальные команды, например, DC4 соответствует «Сбросу устройства».

На рис. 21.34 показано подключение универсального адаптера интерфейса к микро-ЭВМ. С помощью трех младших разрядов можно обеспечить доступ к 7 регистрам записи и 8 регистрам считывания.

Ввод-вывод данных производится с помощью регистра 7. Остальные регистры служат для задания режима работы и ин-

дикации эксплуатационного состояния. Адрес устройства записывается в регистр 4. В этот регистр он должен быть занесен программным способом. Однако нередко его необходимо задать вручную. Для этого служит адресный переключатель. Если содержимое регистра 4 считывается универсальным адаптером интерфейса, то выходы данных остаются отключенными. Вместо них посредством сигнала  $\overline{ASE}$  подключается тристабильный формирователь переключателя. Благодаря этому адрес появляется на шине данных и может быть считан ЦПЭ. Посредством переключателя

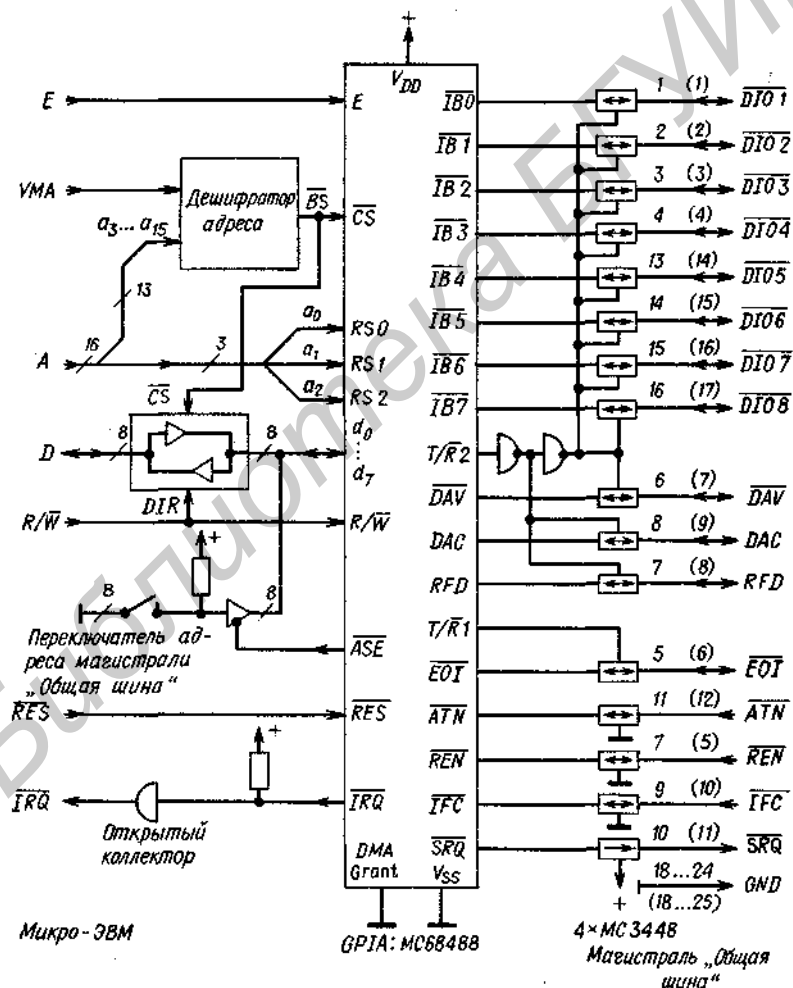


Рис. 21.34. Соединение универсального адаптера интерфейса с микро-ЭВМ и магистралью «Общая шина». Цифры на линиях магистральной «Общая шина» обозначают номера выводов на 24-выводном разъеме IEEE-Amphenol. В скобках указаны номера выводов 25-выводного разъема.

устанавливаются младшие 5 бит адреса в символах кода ASCII. С помощью трех старших бит можно задать особые режимы работы «Только обращение» и «Только выполнение».

Обслуживание универсального адаптера интерфейса осуществляется довольно просто, так как реакция на команды магистрали и развертывание обмена информацией происходит автоматически. Переключение направления передачи формирователя магистрали «Общая шина» тоже осуществляется автоматически в зависимости от того, адресовано ли устройство как приемник или как передатчик. На рис. 21.35 приведен пример программирования универсального адаптера интерфейса. При этом в качестве базового адреса универсального адаптера интерфейса установлен адрес 1200<sub>16</sub>. В программе пуска выбран простейший режим работы. Однако он охватывает многие области применения.

В программе ввода контролируется,

считаны ли символы с магистрали «Общая шина». Если да, то символы загружаются в аккумулятор А. Этот процесс считывания при выбранном режиме работы автоматически устанавливает  $RFD = 1$ ; при этом режим асинхронного обмена данными прекращается. Путем выбора другого режима работы можно установить сигнал  $RFD$  равным нулю и заблокировать магистраль «Общая шина», пока идет обработка символов. В этом случае необходимо в нужный момент установить сигнал  $RFD$  равным единице с помощью специальной команды.

После обработки символов производится возврат к началу программы ввода. Если в заданный интервал времени последующие символы не приходят, то программа ввода заканчивается.

В программе вывода прежде всего контролируется, является ли регистр вывода свободным. Если да, то выводимые символы переписываются из аккумулятора А

Адрес	Машинный код	Метка	Символический код	Комментарии
FB00	F6 12 04	P0	LDA B 1204	<i>Программа пуска</i> Считать положение переключателя адреса Записать адрес устройства Очистить разряд сброса Отключить прерывание
FB03	F7 12 04		STA B 1204	
FB06	7F 12 03		CLR 1203	
FB09	7F 12 00		CLR 1200	
FB0C	C6 80		LDA B #H, 80	
FB0E	F7 12 02		STA B 1202	<i>Нормальный способ адресации</i>
FB11	39		RTS	
FB12	F6 12 00	P1	LDA B 1200	<i>Программа ввода</i>  Символы получены? Получить символы от регистра ввода
FB15	56		ROR B	
FB16	24 08		BCC -M1	
FB18	B6 12 07		LDA A 1207	
FB1B	BD FC 00		JSR -> V1	<i>Обработать символы</i>
FB1E	20 F2		BRA -> P1	
FB20	39	M1	RTS	
FB21	F6 12 00	P2	LDA B 1200	<i>Программа вывода</i>  Регистр вывода свободен? Выставить готовые символы Вывести символы
FB24	C5 40		BIT B #H, 40	
FB26	27 08		BEQ -> M2	
FB28	BD FD 00		JSR -> V2	
FB2B	B7 12 07		STA A 1207	
FB2E	20 F1		BRA -> P2	
FB30	39	M2	RTS	
FB31	8D CD	P3	BSR -> P0	
FB33	8D DD	M3	BSR -> P1	<i>Основная программа</i> Пуск Ввод Вывод Повторение
FB35	8D EA		BSR -> P2	
FB37	20 FA		BRA -> M3	

Рис. 21.35. Пример программирования универсального адаптера интерфейса.

в регистр вывода, а оттуда автоматически посредством асинхронного обмена выдаются в магистраль «Общая шина». О моменте окончания процесса асинхронного обмена свидетельствует то обстоятельство, что регистр вывода снова становится свободным. После этого можно выводить следующие символы. Если их нет, то программа вывода заканчивается.

Основная программа вызывает программы вывода и ввода попеременно. При этом в каждый момент времени устройство для магистрали «Общая шина» является приемником или передатчиком.

#### 21.7.4. ПРОГРАММИРУЕМЫЙ СЧЕТЧИК

В разд. 20.3 было показано, что счетчики с параллельными входами загрузки имеют разнообразные области применения. Для обеспечения взаимосвязи с микро-ЭВМ они в принципе могут подключаться к магистрали ЭВМ через адаптер интерфейса периферийных устройств. Однако можно сэкономить большой объем аппаратных и программных средств, если использовать специальный магистрально-совместимый вычислительный блок, например «программируемый модуль времени» МС 6840. Его блок-схема представлена на рис. 21.36. Он состоит из трех независимых реверсивных двоичных счетчиков с 16-разрядной длиной слов.

Каждый счетчик содержит 16-разрядный регистр, который служит для запоминания числа групп, и контрольный регистр, с помощью которого можно установить режим работы. В непрерывном режиме работы счетчик автоматически загружается числом групп в тот момент, когда содержимое счетчика становится равным нулю. В качестве тактовых импульсов можно произвольно выбрать либо импульсы, подаваемые через внешний вход  $\bar{C}$ , либо такт системы  $E$ . Выходной сигнал  $O$  изменяется каждый раз, когда результат счета проходит через нулевое состояние. Таким образом, получается симметричный сигнал прямоугольной формы, частота которого в зависимости от числа групп на коэффициент от 2 до  $2^{17}$  ниже, чем тактовая частота.

Однократный режим работы (Monoflop) можно реализовать путем подачи на вход  $G$  одиночного выходного импульса, длительность которого регулируется в пределах от  $T$  до  $(2^{16}-1)T$ .

#### 21.7.5. ПОДКЛЮЧЕНИЕ ПЕРИФЕРИЙНЫХ МОДУЛЕЙ СЕМЕЙСТВА 8080 К МАГИСТРАЛЯМ СЕМЕЙСТВА 6800

Номенклатуру периферийных устройств можно значительно расширить, если применить модули из других семейств. Как и в случае использования модулей одного

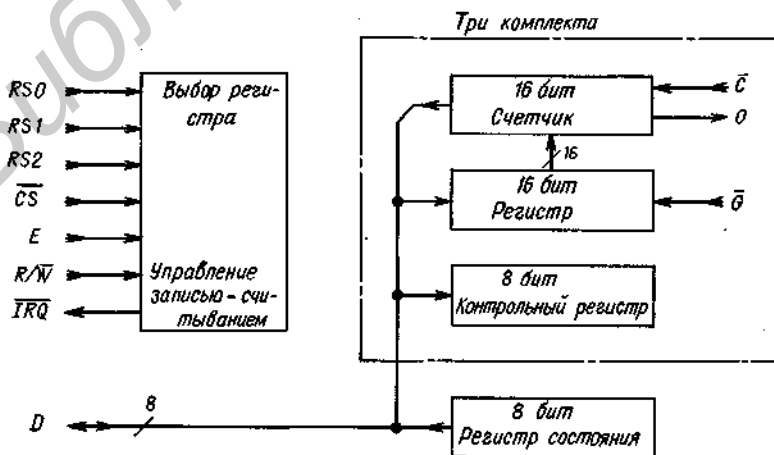


Рис. 21.36. Внутренняя структура программируемого счетчика типа МС 6840.

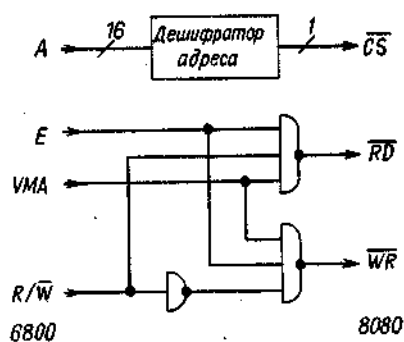


Рис. 21.37. Выработка управляющих сигналов для периферийных устройств семейства 8080 из сигналов магистрали 6800.

семейства 8080, при этом требуется подача управляющих сигналов. Вместо переключения запись-считывание  $R/\bar{W}$  необходимо два управляющих входа: для считывания ( $\bar{RD}$ ) и для записи ( $\bar{WR}$ ). Процесс записи и считывания в этом случае начинается не сразу с сигнала выбора кристалла, как в семействе 6800; сначала необходимо выполнить дополнительное условие, которое заключается в том, чтобы сигнал  $\bar{WR}$  или  $\bar{RD}$  был равен нулю. При этом получается схема перекодирования управляющего сигнала, изображенная на рис. 21.37. Временная диаграмма, приведенная на рис. 21.38, поясняет принцип действия этой схемы.

### 21.7.6. ОБЗОР ПЕРИФЕРИЙНЫХ УСТРОЙСТВ

Наряду с описанными модулями ввода-вывода имеется еще целый ряд спе-

циальных периферийных модулей. В табл. 21.16 приведены характеристики важнейших типов этих модулей.

## 21.8. МИНИМАЛЬНЫЕ СИСТЕМЫ

Микро-ЭВМ, которая имеет память программ объемом 2 Кбайт, ОЗУ объемом 128 байт и устройство ввода-вывода, представляет собой очень мощное устройство, которое способно заменить множество различных аппаратных переключающих схем. Поэтому при решении специфических задач часто отказываются от модульного расширения и благодаря этому добиваются значительного уменьшения аппаратных затрат. Поясним этот принцип построения более подробно.

### 21.8.1. ПОСТРОЕНИЕ ПРОСТОЙ МИКРО-ЭВМ

Если заранее известно, что ЭВМ, которую нужно разработать, должна иметь наименьший объем аппаратных затрат, то в качестве первого упрощения можно отказаться от всех шинных формирователей. Второе упрощение состоит в том, что вместо полной дешифрации адресов достаточно использовать частичную дешифрацию, так как используется лишь незначительная часть памяти. Эту возможность частичной дешифрации продемонстрируем на примере. Допустим, что в качестве памяти программ используется ППЗУ объемом 2 Кбайт, а в качестве памяти данных - ОЗУ объемом 128 байт. Дополнительно необхо-

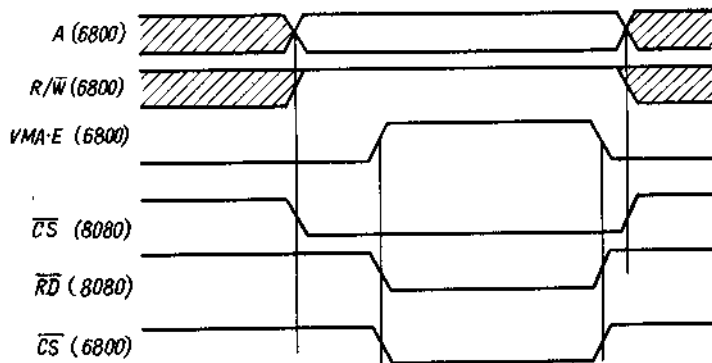


Рис. 21.38. Временная диаграмма управляющего сигнала в процессе считывания.

Характеристики периферийных устройств для микро-ЭВМ

Функция	Семейство 6800		Семейство 8080	
	Тип	Изготовитель	Тип	Изготовитель
Параллельный ввод-вывод	MC 6821	Motorola	8255A	Intel
Ввод-вывод процессора			8741	Intel
Последовательный ввод-вывод	MC 6850	Motorola	8251	Intel
Последовательный ввод-вывод со свободно выбираемым форматом	MC 6854	Motorola	8273	Intel
Программируемый счетчик	MC 6840	Motorola	8253	Intel
Интерфейс магистрали «Общая шина» (передатчик, приемник)	MC 68488	Motorola	8291	Intel
Контроллер магистрали «Общая шина»			8292	Intel
Интерфейс связи с клавиатурой и индикацией			8278	Intel
Интерфейс индикации на светодиодах	ICM 7218	Intersil	MTX-A1	Matrox
Видеовывод	MC 6845	Motorola	ICM7218	Intersil
	S 68047	AMI	8275	Intel
Интерфейс печати			8295	Intel
Модуль управления гибкими дисками	MC 6843	Motorola	8271	Intel
Интерфейс накопителя на магнитной ленте			CCC 3500	SMC
Буферная память типа Fifo			Z 8038	Zilog
Модуль управления прямым доступом к памяти	MC 6844	Motorola	8257	Intel
Модуль управления приоритетными прерываниями	MC 6828	Motorola	Am 9517	AMD
Арифметический процессор	67516	MMI	8259	Intel
			Am 9511	AMD
			Am 9512	AMD
Преобразователь Фурье	S 2814	AMI		
Аналоговый ввод 8 бит			ADC 0804	National
			AD 7574	Analog Dev.
Аналоговый вывод 12 бит	AD 574	Analog Dev.		
Аналоговый вывод 8 бит	Am 6080	AMD	AD 7524	Analog Dev.
Аналоговый вывод 12 бит	Am 6012	AMD		

димо предусмотреть также адаптер интерфейса периферийных устройств для ввода-вывода. Следовательно, общий объем памяти составляет

$$2048 + 128 + 4 = 2180.$$

Для адресации такого объема памяти необходимо 12 разрядов адреса, которые будут дешифрироваться согласно рис. 21.39. Обозначенные буквой  $M_3$  линии адреса  $a_0 \dots a_{10}$  подключены прямо к ППЗУ. Линия  $a_{11}$  характеризует область памяти программ. Она подключается ко входу выбора кристалла ППЗУ.

Область ввода-вывода соответствует комбинации 01, записанной в битах адре-

са  $a_{11}$  и  $a_{10}$ . Внутренние регистры адаптера интерфейса периферийных устройств отличаются битами адреса  $a_0$  и  $a_1$ .

Область ОЗУ обозначается с помощью комбинации 00 в битах адреса  $a_{11}$  и  $a_{10}$ . 128 ячеек различаются с помощью бит адреса  $a_0 \dots a_6$  ( $M_1$ ). Путем дополнительной дешифрации битов  $a_7 \dots a_9$  можно расширить область ОЗУ на 1 Кбайт без изменения первоначальной дешифрации.

Поскольку при использовании частичной дешифрации биты адреса  $a_{12} \dots a_{15}$  не опрашиваются, то каждую ячейку можно адресовать с помощью 16 различных бит адреса. Таким образом, верхнюю границу 4-разрядного шестнадцатеричного числа

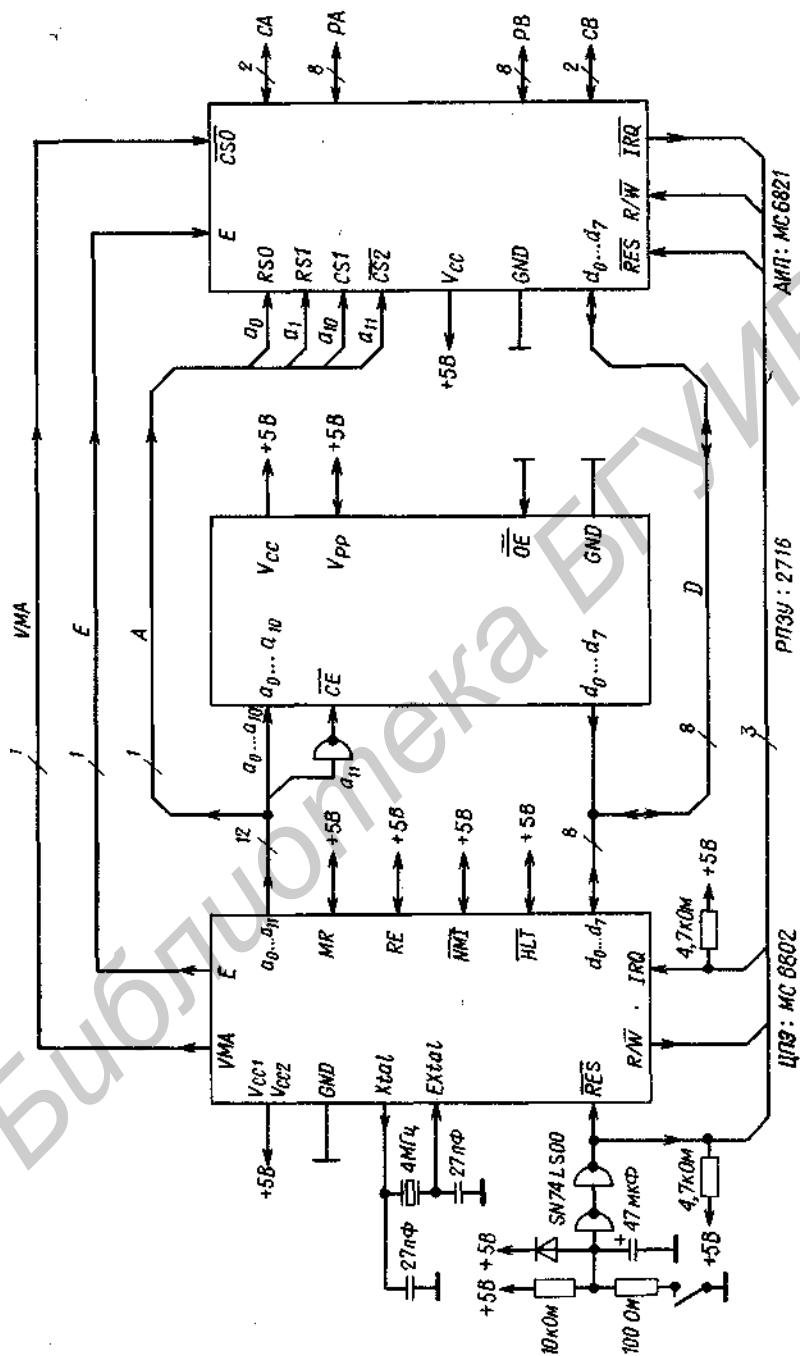


Рис. 21.40. Схема минимальной ЭВМ.



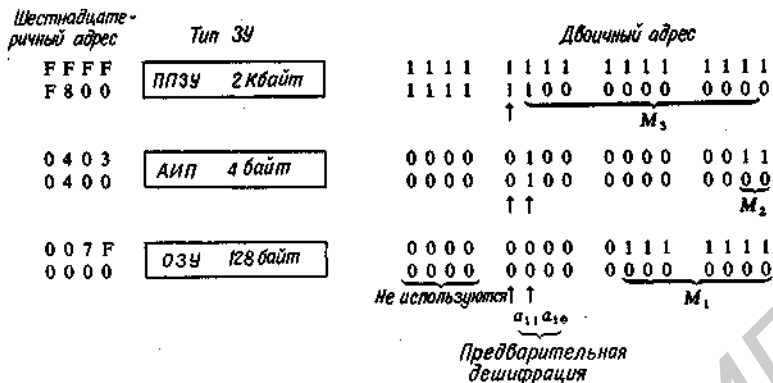


Рис. 21.39. Распределение и дешифрация адресов для минимальной системы.

$M_1, M_2, M_3$  обозначают выходы адреса соответствующих запоминающих устройств. По мере необходимости указываются младшие и старшие адреса отдельных запоминающих устройств.

можно выбрать произвольно. Однако рекомендуется так выбирать адреса в программе, как будто она полностью дешифруется. Для этой цели программу в отладочной ЭВМ также обрабатывают с полной дешифрацией адреса.

На рис. 21.40 показана схема устройства, реализующего указанное распределение адресов. В качестве центрального блока выбран микропроцессор МС 6802, который содержит ОЗУ объемом 128 байт.

### 21.8.2. ОДНОКРИСТАЛЛЬНАЯ МИКРО-ЭВМ

Современная технология производства больших интегральных схем позволяет разместить в кристалле процессора не только ОЗУ, но и ПЗУ, а также ряд периферийных устройств. На этом основано создание однокристалльных микропроцессоров для однокристалльных микро-ЭВМ. В качестве примера на рис. 21.41 представлена блок-схема однокристалльной микро-ЭВМ типа МС 6801. Она содержит программируемое с помощью маски ПЗУ объемом 2 Кбайт. Разновидность БИС этого типа МС 68701 включает также РПЗУ объемом 2 Кбайт.

В качестве ЦПЭ используется улучшенный микропроцессор типа 6800. Он отличается от стандартного варианта тем,

что некоторые его команды требуют меньше машинных циклов. Кроме того, имеется несколько довольно эффективных до-

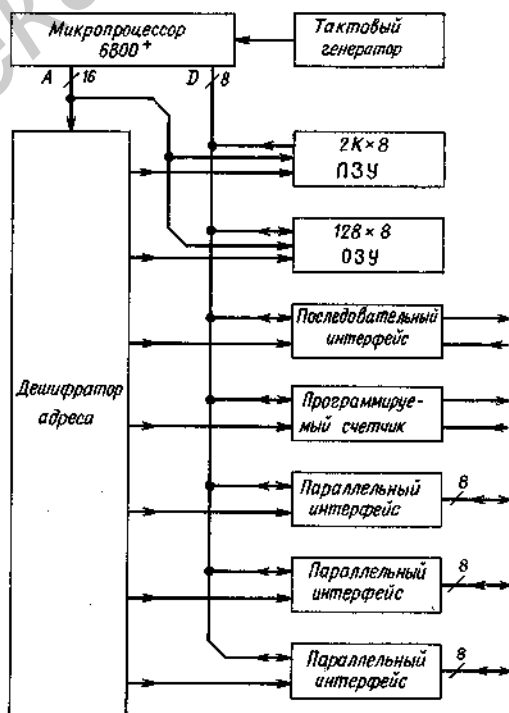


Рис. 21.41. Внутренняя структура однокристалльной микро-ЭВМ типа МС 6801.

Характеристики однокристалльных микро-ЭВМ. Количество линий ввода-вывода не включает входов прерывания

Тип	Память программ	Память данных	Последовательный интерфейс	Количество линий ввода-вывода	Разрядность	Примечания
MC 6801	2 Кбайт ПЗУ	128 байт	Есть	31	16 бит	Расширяемый набор команд
MC 68701	2 Кбайт РПЗУ	128 байт	Есть	31	16 бит	РПЗУ-модификация MC 6801
MC 6805	1 Кбайт ПЗУ	64 байт	Нет	20	8 бит	Сокращенный набор команд
MC 146805	1 Кбайт ПЗУ	64 байт	Нет	20	8 бит	КМОП-модификация MC 6805
8048	1 Кбайт ПЗУ	64 байт	Нет	24	8 бит	Сокращенный набор команд
8748	1 Кбайт РПЗУ	64 байт	Нет	24	8 бит	РПЗУ-модификация 8048
IM 87048	1 Кбайт РПЗУ	64 байт	Нет	24	8 бит	КМОП-модификация 8748
8049	2 Кбайт ПЗУ	128 байт	Нет	24	8 бит	Совместим с 8048
8021	1 Кбайт ПЗУ	64 байт	Нет	20	8 бит	Резко сокращенный набор команд
8022	2 Кбайт ПЗУ	64 байт	Нет	26	8 бит	Содержит 8-разрядный аналого-цифровой преобразователь
Z 8	2 Кбайт ПЗУ	144 байт	Есть	32	2 × 8 бит	Сокращенный набор команд

полнительных команд, например

PSHX – загрузка в индексный регистр,  
PULX – извлечение из индексного регистра,  
MUL – умножение  $8 \times 8$  бит (за 10 циклов).

Для операций с 16-разрядными числами аккумуляторы А и В могут использоваться совместно как единый 16-разрядный регистр.

Наряду с программируемыми счетчиками имеются также три параллельных интерфейса, а также последовательный интерфейс для передачи данных по стандарту V.24. Кроме этого, есть генератор скорости передачи двоичных сигналов. Распределение адресов в памяти показано на рис. 21.42. ОЗУ области ввода-вывода адресуются с помощью укороченного способа адресации. ПЗУ расположено у верх-

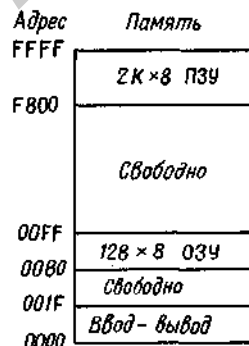


Рис. 21.42. Распределение памяти в микро-ЭВМ типа MC 6801.

ней границы зоны адресов. При этом возможен прямой доступ к адресам повторно-го пуска и прерывания.

В табл. 21.17 приведены характеристики важнейших типов таких микро-ЭВМ.

## 22. Цифровые фильтры

В гл. 13 был рассмотрен ряд возможных реализаций передаточных функций с помощью активных фильтров. Преобразуемым сигналом являлось напряжение, описываемое непрерывной функцией времени. Схемы были построены на основе усилителей, резисторов и конденсаторов.

В последнее время все чаще предпочитают производить обработку сигнала не в аналоговой, а в цифровой форме. Преимущество цифровой обработки заключается как в обеспечении большей точности и воспроизводимости результатов, так и в меньшей чувствительности к помехам. Недостатком является большая сложность схемы, однако значение этого фактора по мере возрастания степени интеграции цифровых схем убывает.

При использовании цифровых фильтров вместо непрерывной величины обрабатывается дискретная цифровая последовательность. Цифровой фильтр содержит арифметический блок и память. При переходе от аналоговых фильтров к цифровым необходимо решить два вопроса:

1) как без потери информации представить непрерывное входное напряжение числовой последовательностью;

2) каким образом необходимо преобразовать числовую последовательность, чтобы добиться реализации искомой передаточной функции.

Эти вопросы будут рассмотрены ниже.

### 22.1. ТЕОРЕМА О ДИСКРЕТИЗАЦИИ (ТЕОРЕМА О ВЫБОРКАХ)

#### 22.1.1. ТЕОРЕТИЧЕСКОЕ РАССМОТРЕНИЕ

Непрерывный входной сигнал может быть преобразован в последовательность дискретных значений, если с помощью эле-

мента выборки-хранения через равные интервалы времени  $t_\mu = \mu T_a$  брать значения входного сигнала. Здесь  $f_a = 1/T_a$  — частота выборки. На рис. 22.1 видно, что соответствующая ступенчатая функция тем ближе к непрерывной входной функции, чем меньше период выборки. Следовательно, увеличивая частоту выборки, можно обеспечить требуемую точность воспроизведения. Однако часто реализовать высокую частоту выборки оказывается затруднительным.

Из теоремы о дискретизации следует, что можно преобразовать входную функцию с помощью выборок, которые производятся на относительно низкой частоте, а затем получить сигнал, близкий к первоначальному, используя соответствующие фильтры. Для этого нужно сделать допущение, что входная функция  $U_1(t)$  имеет ограниченную полосу, т.е. спектр  $|F_1(j\omega)|$  для частот свыше  $f_{\max}$  мало отличается от нуля. Это условие для входного сигнала можно выполнить, пропустив предварительно сигнал через фильтр нижних частот. При этом сигнал не будет заметно искажаться. Ступенчатую функцию, показанную на рис. 22.1, трудно представить в аналитической форме. Как показано на рис. 22.2, ее можно заменить последовательностью импульсов Дирака:

$$\tilde{U}_1(t) = \sum_{\mu=0}^{\infty} U_1(t_\mu) T_a \delta(t - t_\mu). \quad (22.1)$$

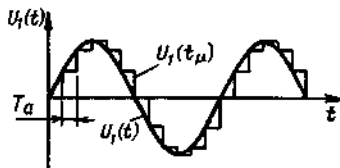


Рис. 22.1. Пример входного сигнала  $U_1(t)$  и значения выборок  $U_1(t_\mu)$ .

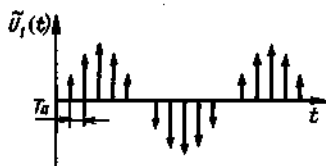


Рис. 22.2. Представление входного сигнала последовательностью импульсов.

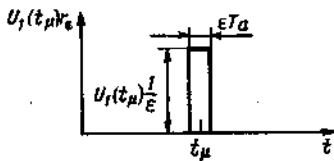


Рис. 22.3. Приближенное представление импульса Дирака посредством конечного импульса напряжения.

Величина  $U_1(t_\mu) T_a$  изображается стрелкой; она является характеристикой импульса, поскольку по определению импульсы Дирака имеют бесконечно большую амплитуду и бесконечно малую длительность. Площадь каждого из этих импульсов имеет, однако, конечное значение; именно она и характеризует импульс. На рис. 22.3 импульс Дирака в первом приближении представлен прямоугольным импульсом  $r_\epsilon$ . При этом справедлив предельный переход

$$U_1(t_\mu) T_a \delta(t - t_\mu) = \lim_{\epsilon \rightarrow 0} U_1(t_\mu) r_\epsilon(t - t_\mu). \quad (22.2)$$

Для того чтобы выяснить, какую информацию содержит записанная в формуле (22.1) последовательность импульсов, рассмотрим их спектр. Используя для выражения (22.1) преобразование Фурье, получаем

$$\tilde{F}_1(jf) = T_a \sum_{\mu=0}^{\infty} U_1(\mu T_a) e^{-2\pi j \mu f T_a}. \quad (22.3)$$

Этот спектр является периодическим с периодом, равным частоте выборки  $f_a$ . Разложив периодическую функцию в ряд Фурье, можно показать, что спектр  $|\tilde{F}_1(jf)|$  в области  $-f_{\max} \leq f \leq f_{\max}$  идентичен исходному спектру  $|F_1(jf)|$  оригинала [22.1]. Следовательно, в нем содержится полная информация, несмотря на то что выбрано лишь

малое число значений функции. Исходный спектр не будет искажен, если частота выборки взята такой, чтобы гармоники спектра не перекрывались. Как видно из рис. 22.4, для этого необходимо выполнить условие

$$f_a \geq 2f_{\max}, \quad (22.4)$$

которое называется теоремой о дискретизации.

#### Восстановление аналогового сигнала

Из анализа рис. 22.4 вытекает правило восстановления аналогового сигнала: используя фильтр нижних частот, необходимо избавиться от спектральных составляющих с частотой выше  $f_{\max}$ . При этом фильтр должен быть настроен так, чтобы ослабление при  $f_{\max}$  отсутствовало, а на частоте  $(f_a - f_{\max})$  было бесконечно большим.

Из изложенного выше можно сделать следующий вывод: исходную функцию можно восстановить с помощью выборочных значений непрерывной, ограниченной по полюсе временной функции, если выполняется условие  $f_a \geq 2f_{\max}$ . Для этого необходимо образовать из выбранных значений последовательность импульсов Дирака и подать их на вход идеального фильтра нижних частот с  $f_g = f_{\max}$ .

Если частоту выборки взять ниже, чем это следует из теоремы о дискретизации, возникает составляющая с разностной частотой  $f_a - f < f_{\max}$ , которая не подавляется фильтром и присутствует на выходе в виде пульсаций.

#### 22.1.2. ПРАКТИЧЕСКИЕ СООБРАЖЕНИЯ

При практическом выполнении фильтров возникает проблема, связанная с не-

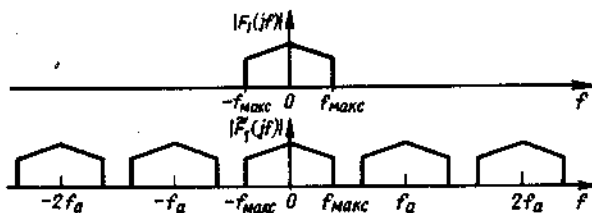


Рис. 22.4. Спектр входного сигнала до выборки (вверху) и после выборки (внизу).

возможностью получения импульсов Дирака. Необходимо, как это иллюстрируется рис. 22.3, формировать импульсы с конечными значениями амплитуды и конечной длительностью, т.е. в этом случае не будет выполняться условие предельного перехода (22.2). Подставляя выражение (22.2) в (22.1), получаем для конечного  $\varepsilon$  приближенную импульсную последовательность

$$\tilde{U}'_1(t) = \sum_{-\infty}^{\infty} U_1(t_n) r_\varepsilon(t - t_n). \quad (22.5)$$

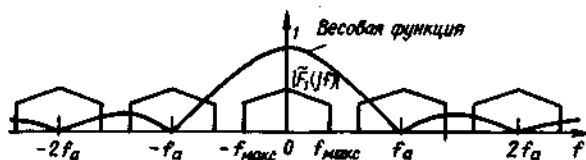
Применяя преобразование Фурье, находим спектр

$$\tilde{F}'_1(jf) = \frac{\sin \pi \varepsilon T_a f}{\pi \varepsilon T_a f} \tilde{F}_1(jf). \quad (22.6)$$

Это тот же спектр, что и для импульсов Дирака, однако с наложением весовой функции, введенной для ослабления высокочастотных составляющих. Особенно интересен случай ступенчатой функции. Для нее длительность импульса  $\varepsilon T_a$  равна длительности выборки  $T_a$ . Отсюда получаем спектр

$$\tilde{F}'_1(jf) = \frac{\sin(\pi f / f_a)}{\pi f / f_a} \tilde{F}_1(jf). \quad (22.7)$$

Весовая функция на рис. 22.5 представлена символическим спектром импульсов Дирака. При частоте выборки  $0,5f_a$  имеет место ослабление сигнала с коэффициентом 0,64; при частоте выборки  $0,2f_a$  ослабление составляет 0,94. Таким образом, искажения спектра до частоты среза  $f_{\max}$  остаются пренебрежимо малыми, если выбрать  $f_a \approx 5f_{\max}$ .



Для восстановления первоначального сигнала необходимо, как показано выше, фильтр нижних частот, который отфильтровывает спектральные составляющие с частотой ниже  $f_{\max}$ . Реальный фильтр имеет спад коэффициента усиления конечной крутизны. Чтобы разделить спектральные составляющие, нужно выбрать частоту  $f_a$  также больше  $2f_{\max}$ . Тогда можно добиться того, что на нижней частоте  $f_a - f_{\max}$  ослабление будет достаточно большим. В этой связи даже целесообразно вместо последовательности импульсов Дирака применить ступенчатую функцию, так как соответствующая весовая функция имеет характер фильтра нижних частот.

Искажения спектра в полосе пропускания можно устранить, несколько увеличив коэффициент усиления фильтра нижних частот вблизи частоты среза. Для того чтобы на частотах выше  $f_{\max}$  добиться достаточного снижения коэффициента усиления, можно рекомендовать выбрать нулевую точку частотной характеристики вблизи частоты  $f_a - f_{\max}$ .

## 22.2. ЦИФРОВАЯ ФУНКЦИЯ ПЕРЕДАЧИ ФИЛЬТРА

В гл. 13 мы видели, что аналоговые фильтры реализуются на основе интеграторов, сумматоров и элементов, задающих значения масштабных коэффициентов. Переход к цифровым фильтрам производится путем замены интегратора элементом задержки. Такой элемент задержки можно построить, например, на основе регистра сдвига, в котором выбранное значение входной функции сдвигается с частотой выборки  $f_a$ . В простейшем случае задержка осуществляется на один временной интервал  $T_a$ . Пример такого цифрово-

Рис. 22.5. Преобразование спектра последовательности Дирака в спектр ступенчатой функции с помощью весовой функции  $|\{\sin \pi f / f_a\} / (\pi f / f_a)\}$ .

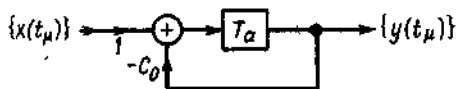


Рис. 22.6. Пример цифрового фильтра первого порядка.

го фильтра первого порядка представлен на рис. 22.6. Рассмотрим его режим работы во временной области.

### 22.2.1. ОПИСАНИЕ ВО ВРЕМЕННОЙ ОБЛАСТИ

Пусть задана временная последовательность  $\{x(t_\mu)\}$ , которая служит в качестве входного сигнала для устройства, показанного на рис. 22.6. Найдем соответствующую выходную последовательность  $\{y(t_\mu)\}$ . В момент времени  $t_\mu$  на входе памяти находится числовое значение  $x(t_\mu) - C_0 y(t_\mu)$ . Со сдвигом на один такт оно появляется на выходе устройства памяти. При этом для выходной последовательности имеем соотношение

$$y(t_{\mu+1}) = x(t_\mu) - C_0 y(t_\mu). \quad (22.8)$$

Это дифференциальное уравнение подобно дифференциальному уравнению для аналоговой системы. Задавая начальное значение  $y(t_0)$ , его можно использовать в качестве рекуррентной формулы для вычисления выходной последовательности. В качестве примера выберем  $y(t_0) = 0$  и найдем переходную характеристику для  $C_0 = -0,75$ . Она приведена на рис. 22.7. Понятно, что схема является фильтром нижних частот.

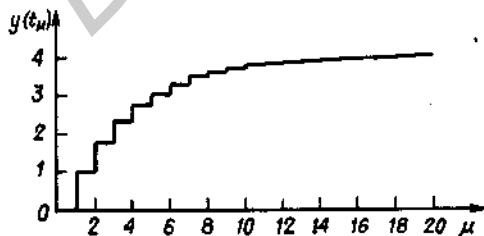


Рис. 22.7. Переходная характеристика цифрового фильтра, показанного на рис. 22.6, для  $C_0 = -0,75$  при переходе входного сигнала из 0 в 1.

### 22.2.2. ОПИСАНИЕ В ЧАСТОТНОЙ ОБЛАСТИ

Для исследования частотной характеристики подадим на вход синусоидальную последовательность  $x(t_\mu) = x_0 \sin \omega t_\mu$ . Если система линейна, на выходе также возникнет синусоида. Отношение амплитуд, как и в аналоговых фильтрах, равно значению передаточной функции  $p = j\omega$ . Линейность цифрового фильтра следует из линейности дифференциального уравнения. Таким образом, согласно формуле (22.8), фильтр на рис. 22.6 линеен.

Передаточная функция может быть получена, как и в случае аналогового фильтра, расчетом с использованием комплексных переменных. Найдем частотную характеристику элемента задержки. Для гармонического входного сигнала

$$x(t_\mu) = x_0 e^{j\omega t_\mu}$$

получается гармонический выходной сигнал

$$y(t_\mu) = x_0 e^{j\omega(t_\mu - T_a)} = x_0 e^{j\omega t_\mu} \cdot e^{-j\omega T_a}$$

и с учетом  $j\omega = p$  передаточная функция имеет вид

$$A(p) = 1 \cdot e^{-pT_a}. \quad (22.9)$$

Эта функция периодическая с периодом  $\omega_a = 2\pi/T_a = 2\pi f_a$ . Здесь  $f_a$  — тактовая частота. Введем обозначение

$$z = e^{pT_a}. \quad (22.10)$$

и получим из формулы (22.9) передаточную функцию в виде

$$\tilde{A}(z) = z^{-1}. \quad (22.11)$$

В гл. 13 уже отмечалось, что передаточная функция  $A(p)$ , связывающая выходной и входной сигналы, имеющие произвольную зависимость от времени, с помощью преобразования Лапласа может быть представлена в виде

$$L\{y(t)\} = A(p) \cdot L\{x(t)\}. \quad (22.12)$$

Это соотношение справедливо и для цифровых систем. Для числовых последовательностей его можно упростить с помощью преобразования передаточной функции (22.11):

$$Z\{y(t_n)\} = \hat{A}(z) \cdot Z\{x(t_n)\}. \quad (22.13)$$

Здесь

$$Z\{x(t_n)\} = X(z) = \sum_{\mu=0}^{\infty} x(t_n) z^{-\mu} \quad (22.14)$$

есть  $Z$ -преобразование входной последовательности. Выходная последовательность получается с помощью соответствующего обратного преобразования [22.2]. Функция  $\hat{A}(z)$  называется *цифровой передаточной функцией*.

Теперь, используя выражение (22.11), можно непосредственно определить передаточную функцию цифрового фильтра, показанного на рис. 22.6. Из соотношения

$$Y(z) = [X(z) - C_0 Y(z)] z^{-1}$$

получаем

$$\hat{A}(z) = 1/(C_0 + z). \quad (22.15)$$

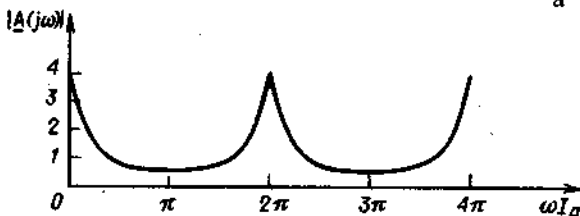
Для определения частотной характеристики  $A(j\omega)$  подставим в формулу (22.15)  $z = e^{j\omega T_a}$ ; в результате получим

$$\begin{aligned} A(j\omega) &= \frac{1}{C_0 + e^{j\omega T_a}} = \\ &= \frac{1}{C_0 + \cos \omega T_a + j \sin \omega T_a}. \end{aligned} \quad (22.16)$$

Функция является периодической с периодом  $2\pi f_a$ . Это свойство — общее для всех цифровых фильтров. Для модуля частотной характеристики имеем

$$|A(j\omega)| = \frac{1}{\sqrt{(C_0 + \cos \omega T_a)^2 + \sin^2 \omega T_a}}$$

График этой функции приведен на рис. 22.8. Видно, что эта амплитудно-ча-



стотная характеристика в области  $0 \leq \omega T_a \leq \pi$ , т.е.  $0 \leq f \leq 1/2 f_a$ , имеет вид характеристики фильтра нижних частот, как мы и ожидали, исходя из переходной характеристики на рис. 22.7.

На основании теоремы о дискретизации для дискретной системы задержки, работающей на частоте  $f_a$ , частота синусоидальной последовательности  $\{x(t_n)\}$  выбирается не больше чем  $1/2 f_a$ . В области частот  $f > 1/2 f_a$  амплитудно-частотная характеристика устройства уже не имеет вида, присущего фильтру. Если все же желательно использовать такое устройство, необходимо заменить цифровой элемент задержки аналоговым элементом задержки (например, линией задержки или фазовым фильтром).

### 22.3. БИЛИНЕЙНОЕ ПРЕОБРАЗОВАНИЕ

Желательно, чтобы цифровые фильтры имели описанную в гл. 13 оптимизированную передаточную функцию аналогового фильтра. Однако, как отмечалось в предыдущем разделе, это невозможно, поскольку цифровой фильтр в отличие от аналогового в диапазоне  $0 \leq f \leq \infty$  обладает периодической передаточной характеристикой. Однако используемая полоса частот ограничена соотношением  $0 \leq f \leq 1/2 f_a$ , поэтому поставленную задачу в дальнейшем можно видоизменить таким образом, чтобы частотная характеристика сохраняла желаемый вид лишь до значения  $1/2 f_a$  и периодически не повторялась в области  $f > 1/2 f_a$ .

Для этого можно модифицировать амплитудно-частотную характеристику аналогового фильтра посредством преобразования оси частот, подобно тому как это было сделано при преобразовании фильтра нижних частот в полосовой фильтр, а именно таким образом, чтобы область

Рис. 22.8. Амплитудно-частотная характеристика цифрового фильтра при  $C_0 = -0,75$ .

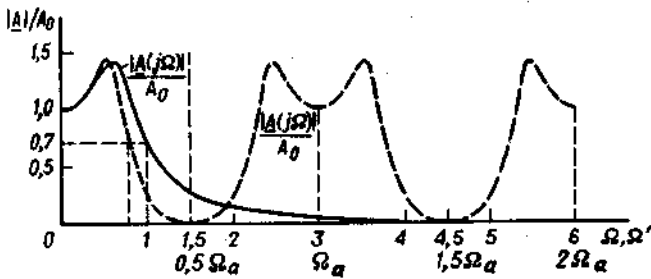


Рис. 22.9. Амплитудно-частотная характеристика в качестве примера характеристики фильтра Чебышева с неравномерностью 3 дБ. Нормированная частота выборки  $\Omega_a = 3$ . Линейное представление.

$0 \leq f \leq \infty$  отображалась в область  $0 \leq \Omega \leq 1/2f_a$  и на высоких частотах периодически повторялась. Для этого введем

$$f = \frac{f_a}{\pi} \operatorname{tg} \frac{\pi f'}{f_a}. \quad (22.17)$$

При  $f \rightarrow \infty$ , как и требуется,  $f' \rightarrow 1/2f_a$ . При  $f' \ll f_a$  имеем  $f \approx f'$ . Искажение частотной оси, следовательно, тем меньше, чем больше тактовая частота  $f_a$  по сравнению с интересующим нас диапазоном частот.

Оптимизированная передаточная функция в гл. 13 всегда представляется через нормированную частоту  $\Omega = ff_0$ . Здесь  $f_0$  — частота среза, или, точнее, резонансная частота фильтра. Для того чтобы это нормированное представление можно было использовать для вычислений, введем нормированную частоту выборки

$$\Omega_a = f_a f_0. \quad (22.18)$$

Используя выражение (22.17), получаем

$$\Omega = \frac{\Omega_a}{\pi} \operatorname{tg} \frac{\pi \Omega'}{\Omega_a}. \quad (22.19)$$

В качестве примера преобразования частотной оси на рис. 22.9 приведена амплитудно-частотная характеристика фильтра

нижних частот Чебышева 2-го порядка. Видно, что это типичная характеристика пропускания. Конечно, произошел сдвиг частоты среза. Чтобы исключить этот эффект, перед преобразованием нужно сместить кривую частотной характеристики в логарифмическом масштабе настолько, чтобы частоты среза после преобразования совпадали.

Из формулы (22.19) получаем

$$\Omega = l \operatorname{tg} \frac{\pi \Omega'}{\Omega_a}, \quad (22.20)$$

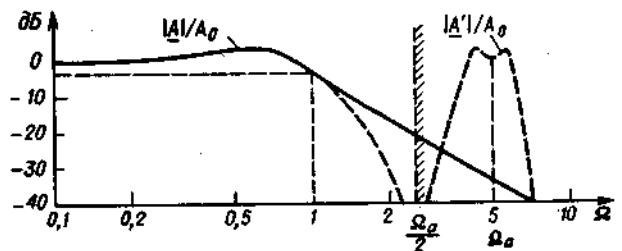
где

$$l = \operatorname{ctg} \frac{\pi}{\Omega_a}. \quad (22.21)$$

При этом  $\Omega' = 1$  при  $\Omega = 1$ . Преобразованная частотная характеристика представлена на рис. 22.10. При этом мы интерпретируем формально введенную частоту  $\Omega'$  как новую переменную  $\Omega$  и обозначаем преобразованную частотную характеристику через  $A'(j\Omega)$ . Очевидно, что полученная характеристика подобна характеристике аналогового фильтра.

Благодаря вышеописанным операциям преобразованная частотная характеристика

Рис. 22.10. Согласование частот среза. В качестве примера приведена характеристика фильтра Чебышева с неравномерностью 3 дБ. Нормированная частота выборки  $\Omega_a = 5$ . Логарифмическое представление.





$A'(j\Omega)$  имеет вид, позволяющий реализовать цифровой фильтр. Для расчета цифровой передаточной функции  $A(z)$  теперь необходимо уравнение преобразования комплексной частотной переменной  $P$ . Подстановка  $P = j\Omega$  в формулу (22.20) дает

$$P = l \operatorname{th} \frac{\pi P'}{\Omega_a} = l \frac{e^{2\pi P'/\Omega_a} - 1}{e^{2\pi P'/\Omega_a} + 1}.$$

Учитывая, что  $\Omega_a = f_a/f_0 = 1/T_d f_0$ ,  $2\pi P' f_0 = = p'$  и  $e^{p'T_d} = z$ , получаем

$$P = l \frac{z - 1}{z + 1} \quad \text{при } l = \operatorname{ctg} \frac{\pi}{\Omega_a}. \quad (22.22)$$

Это соотношение называется билинейным преобразованием.

Таким образом, аналоговый фильтр можно преобразовать в цифровой следующим образом. В выражение для аналоговой передаточной функции  $A(P)$  вместо нормированной комплексной частотной переменной  $P$  подставляем переменную  $l(z - 1)/(z + 1)$  и получаем передаточную функцию  $\tilde{A}(z)$ , которая может быть реализована в цифровом фильтре. Амплитудно-частотная характеристика имеет в этом случае вид, подобный характеристике аналогового фильтра. Характеристика сжимается по частоте  $\Omega$  таким образом, чтобы значение  $|A(j\infty)|$  соответствовало частоте  $1/2\Omega_a$ . Появляющееся при этом ослабление тем меньше, чем больше  $\Omega_a$  по сравнению с представляющим интерес частотным диапазоном  $0 < \Omega < \Omega_{\max}$ .

Фазово-частотная характеристика, естественно, изменяется сильнее. Следовательно, положения, относящиеся к аналоговой технике, нельзя переносить в область цифровых устройств. По этой причине, например, неразумно аппроксимировать ам-

плитудно-частотную характеристику беселевыми фильтрами, поскольку линейность фазы в этом случае нарушается. Такую задачу аппроксимации целесообразно решать непосредственно в  $z$ -области [22.2]. При построении цифровых фильтров, как и для аналоговых фильтров, наиболее просто соединять блоки первого и второго порядка. Поэтому мы произведем пересчет коэффициентов фильтрации. Используя билинейное преобразование, из выражения для аналоговой передаточной функции

$$A(P) = \frac{d_0 + d_1 P + d_2 P^2}{c_0 + c_1 P + c_2 P^2} \quad (22.23)$$

находим цифровую передаточную функцию

$$\tilde{A}(z) = \frac{D_0 + D_1 z + D_2 z^2}{C_0 + C_1 z + C_2 z^2}. \quad (22.24)$$

При этом для фильтра первого порядка ( $d_2 = c_2 = 0$ ) получаем

$$\begin{aligned} D_0 &= \frac{d_0 - d_1 l}{c_0 + c_1 l}; & C_0 &= \frac{c_0 - c_1 l}{c_0 + c_1 l}; \\ D_1 &= \frac{d_0 + d_1 l}{c_0 + c_1 l}; & C_1 &= 1; \\ D_2 &= 0; & C_2 &= 0. \end{aligned} \quad (22.25)$$

Для фильтра второго порядка ( $c_2 \neq 0$ ) находим

$$\begin{aligned} D_0 &= \frac{d_0 - d_1 l + d_2 l^2}{c_0 + c_1 l + c_2 l^2}; & C_0 &= \frac{c_0 - c_1 l + c_2 l^2}{c_0 + c_1 l + c_2 l^2}; \\ D_1 &= \frac{2(d_0 - d_2 l^2)}{c_0 + c_1 l + c_2 l^2}; & C_1 &= \frac{2(c_0 - c_2 l^2)}{c_0 + c_1 l + c_2 l^2}; \\ D_2 &= \frac{d_0 + d_1 l + d_2 l^2}{c_0 + c_1 l + c_2 l^2}; & C_2 &= 1. \end{aligned} \quad (22.26)$$

Для модуля передаточной функции из формулы (22.24) с учетом (22.10) получаем соотношение

$$|A'(j\Omega)| = \sqrt{\frac{\left[ D_0 + D_1 \cos \frac{2\pi\Omega}{\Omega_a} + D_2 \cos \frac{4\pi\Omega}{\Omega_a} \right]^2 + \left[ D_1 \sin \frac{2\pi\Omega}{\Omega_a} + D_2 \sin \frac{4\pi\Omega}{\Omega_a} \right]^2}{\left[ C_0 + C_1 \cos \frac{2\pi\Omega}{\Omega_a} + C_2 \cos \frac{4\pi\Omega}{\Omega_a} \right]^2 + \left[ C_1 \sin \frac{2\pi\Omega}{\Omega_a} + C_2 \sin \frac{4\pi\Omega}{\Omega_a} \right]^2}}. \quad (22.27)$$

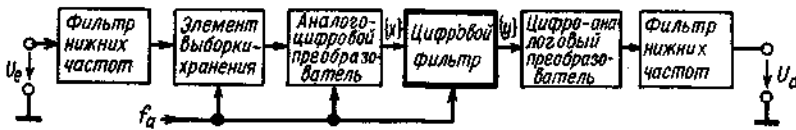


Рис. 22.11. Фильтрация непрерывного сигнала с помощью цифрового фильтра.

Сдвиг фазы составляет

$$\varphi = \operatorname{arctg} \frac{D_1 \sin \frac{2\pi\Omega}{\Omega_a} + D_2 \sin \frac{4\pi\Omega}{\Omega_a}}{D_0 + D_1 \cos \frac{2\pi\Omega}{\Omega_a} + D_2 \cos \frac{4\pi\Omega}{\Omega_a}} - \operatorname{arctg} \frac{C_1 \sin \frac{2\pi\Omega}{\Omega_a} + C_2 \sin \frac{4\pi\Omega}{\Omega_a}}{C_0 + C_1 \cos \frac{2\pi\Omega}{\Omega_a} + C_2 \cos \frac{4\pi\Omega}{\Omega_a}}$$

Обе функции имеют период  $\Omega_a$ . Если выражение для цифровой передаточной функции  $\tilde{A}(z)$  [формула (22.24)] вывести из аналоговой передаточной функции, то модуль и фазу, естественно, значительно проще получить из соотношения (22.23), изменив ось  $\Omega$  в соответствии с формулой (22.20), как уже было показано на рис. 22.10.

## 22.4. РЕАЛИЗАЦИЯ ЦИФРОВЫХ ФИЛЬТРОВ

Как мы видели в предыдущем разделе, с помощью цифрового фильтра входная последовательность  $\{x(t_n)\}$  может быть преобразована в выходную последовательность  $\{y(t_n)\}$  и при этом реализуется желаемая цифровая передаточная функция  $\tilde{A}(z)$ . Отсюда получается блок-схема, показанная на рис. 22.11. Для того чтобы выполнялись положения теоремы о дискретизации, ограничим полосу частот с помощью аналогового фильтра нижних частот. Посредством элемента выборки-хранения берутся выборки из ограниченного по полосе сигнала с интервалом  $T_a = 1/f_a$ . Эти выборки с помощью аналого-цифрового преобразователя преобразуются в числовую последовательность  $\{x(t_n)\}$  и подаются на вход цифрового фильтра. Выходная последовательность  $\{y(t_n)\}$  мо-

жет быть обработана далее в цифровой форме или с помощью цифро-аналогового преобразователя и фильтра нижних частот преобразована в непрерывный сигнал. При этом необходимо принять во внимание положения, изложенные в разд. 22.1.

### 22.4.1. СТРУКТУРА ЦИФРОВЫХ ФИЛЬТРОВ ПЕРВОГО ПОРЯДКА

На рис. 13.44 мы познакомились с аналоговым фильтром, для которого все коэффициенты общей передаточной функции второго порядка могут быть определены в соответствии с формулой (13.42) или (22.23). Так как выражение (22.24) для цифровой передаточной функции  $\tilde{A}(z)$  имеет такой же вид, фильтр может быть реализован в той же самой структурной схеме, если интегратор заменить элементом задержки. Для фильтра первого порядка необходим лишь один элемент задержки (рис. 22.12). Передаточную функцию  $\tilde{A}(z)$  можно найти способом, описанным в разд. 22.2.2. Из формулы (22.11) для цепи задержки получаем Z-преобразованную выходную последовательность

$$Y(z) = D_1 X(z) + z^{-1} [D_0 X(z) - C_0 Y(z)].$$

Отсюда находим цифровую передаточную функцию

$$\tilde{A}(z) = \frac{Y(z)}{X(z)} = \frac{D_0 + D_1 z}{C_0 + z}. \quad (22.28)$$

Если вывести  $\tilde{A}(z)$  из специальной аналоговой передаточной функции, то по неко-

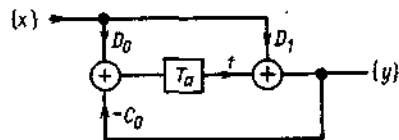


Рис. 22.12. Цифровой фильтр первого порядка.

торым отличительным свойствам полученных коэффициентов можно непосредственно, как и в случае аналоговых фильтров, найти способ построения фильтра. Используя выражения (22.25), получаем следующие соотношения:

Для фильтра нижних частот

$$A(P) = \frac{d_0}{c_0 + c_1 P} \Rightarrow \tilde{A}(z) = D_0 \frac{1+z}{C_0+z}, \quad (22.29)$$

для фильтра верхних частот

$$A(P) = \frac{d_1 P}{c_0 + c_1 P} \Rightarrow \tilde{A}(z) = D_0 \frac{1-z}{C_0+z}. \quad (22.30)$$

Фильтры нижних частот характеризуются, таким образом, соотношением  $D_1 = D_0$ , а для фильтров верхних частот  $D_1 = -D_0$ . Отсюда понятно, почему схема, приведенная на рис. 22.6, не является истинным фильтром нижних частот, а обладает лишь похожей характеристикой: коэффициент  $D_1$  в формуле (22.28) не равен  $D_0$ . Это означает, что коэффициент  $d_1$  соответствующего аналогового фильтра не равен нулю. Поэтому затухание на высоких частотах остается конечным.

#### 22.4.2. СТРУКТУРА ЦИФРОВЫХ ФИЛЬТРОВ ВТОРОГО ПОРЯДКА

Если к схеме на рис. 22.12 прибавить звено задержки, то получится фильтр второго порядка, который представлен на рис. 22.13. Существует, кроме того, возможность дальнейшего наращивания схемы [22.2], которую здесь, однако, мы не будем рассматривать подробно. Фильтр более высокого порядка может быть реализован добавлением следующего элемента задержки. Наиболее просто осуществ-

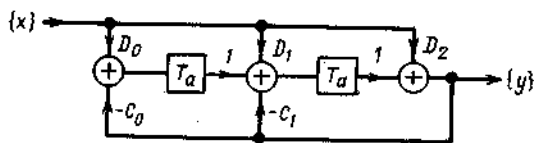


Рис. 22.13. Цифровой фильтр второго порядка.

лять каскадирование фильтров первого и второго порядка. Необходимая для этого факторизованная форма передаточной функции легко может быть получена подстановкой коэффициентов, приведенных на рис. 13.14, в формулы (22.26).

Передаточная функция  $\tilde{A}(z)$  блока фильтрации на рис. 22.13 получена тем же способом, что и для фильтра первого порядка. Анализируя схему на рис. 22.13, можно записать

$$Y = D_2 X + z^{-1} \times [D_1 X - C_1 Y + z^{-1}(D_0 X - C_0 Y)].$$

Отсюда следует

$$\tilde{A}(z) = \frac{Y(z)}{X(z)} = \frac{D_0 + D_1 z + D_2 z^2}{C_0 + C_1 z + z^2}. \quad (22.31)$$

С помощью этой схемы можно реализовать любую искомого передаточную функцию фильтра второго порядка.

Теперь, как и в случае фильтров первого порядка, рассмотрим некоторые специфические свойства коэффициентов. Применяя формулы пересчета (22.26) для различных способов фильтрации, можно получить следующие выражения:

для фильтра нижних частот

$$A(P) = \frac{d_0}{c_0 + c_1 P + c_2 P^2} \Rightarrow \tilde{A}(z) = D_0 \frac{1+2z+z^2}{C_0+C_1z+z^2}; \quad (22.32)$$

для фильтра верхних частот

$$A(P) = \frac{d_2 P^2}{c_0 + c_1 P + c_2 P^2} \Rightarrow \tilde{A}(z) = D_0 \frac{1-2z+z^2}{C_0+C_1z+z^2}; \quad (22.33)$$

для полосового фильтра

$$A(P) = \frac{d_1 P}{c_0 + c_1 P + c_2 P^2} \Rightarrow \tilde{A}(z) = D_0 \frac{1-z^2}{C_0+C_1z+z^2}. \quad (22.34)$$

Выбор параметров схемы проиллюстрируем числовым примером. Рассмотрим фильтр Чебышева нижних частот второго порядка с неравномерностью 0,5 дБ и затуханием 3 дБ на частоте среза  $f_g = 100$  Гц. Аналоговый сигнал занимает полосу 3,4 кГц, а частота выборки  $f_a = 10$  кГц. Отсюда получается нормированная частота выборки

$$\Omega_a = f_a/f_g = 10 \text{ кГц}/100 \text{ Гц} = 100.$$

Используя формулу (22.21), определяем нормированный коэффициент

$$l = \operatorname{ctg} \frac{\pi}{\Omega_a} = 31,82.$$

Из табл. 13.6 получаем непрерывную передаточную функцию

$$A(P) = \frac{1}{1 + 1,3614 P + 1,3827 P^2}.$$

Сравнивая найденное выражение с формулой (22.23), определяем значения коэффициентов

$$d_0 = 1, \quad d_1 = d_2 = 0, \quad c_0 = 1, \quad c_1 = 1,3614, \\ c_2 = 1,3827.$$

Подстановка этих значений в формулы (22.26) дает

$$D_0 = 6,923 \cdot 10^{-4}, \quad C_0 = 0,9400, \\ C_1 = -1,937.$$

Из формулы (22.32) находим цифровую передаточную характеристику

$$\hat{A}(z) = 6,923 \cdot 10^{-4} \cdot \frac{1 + 2z + z^2}{0,9400 - 1,937z + z^2},$$

которая может быть реализована по схеме, приведенной на рис. 22.13.

Отношение частоты выборки к частоте среза для выбранных параметров составляет 100. Частота среза пропорциональна частоте выборки. Следовательно, частотой среза можно управлять с помощью частоты выборки. Это особенность всех цифровых фильтров.

В качестве второго примера рассмо-

трим полосовой фильтр. Частота выборки, как и в предыдущем примере, составляет 10 кГц. Резонансная частота  $f_r = 1$  кГц. Следовательно,

$$\Omega_a = \frac{f_a}{f_r} = 10.$$

При добротности 10 непрерывная передаточная характеристика определяется из формулы (13.24):

$$A(P) = \frac{0,1P}{1 + 0,1P + P^2}.$$

Отсюда с учетом формулы (22.26) при  $l = \operatorname{ctg} \frac{\pi}{\Omega_a} = 3,078$  находим цифровую передаточную функцию

$$\hat{A}(z) = -2,855 \cdot 10^{-2} \cdot \frac{1 - z^2}{0,9429 - 1,572z + z^2}.$$

При добротности 100 имеем

$$\hat{A}(z) = -2,930 \cdot 10^{-3} \cdot \frac{1 - z^2}{0,9941 - 1,613z + z^2}.$$

Рассмотрим теперь случай  $Q = 10$  и  $\Omega_a = 100$ . При этом получается

$$\hat{A}(z) = -3,130 \cdot 10^{-3} \cdot \frac{1 - z^2}{0,9937 - 1,990z + z^2}.$$

С возрастанием добротности и частоты выборки коэффициент  $D_0$  всегда уменьшается, тогда как  $C_0 \rightarrow 1$  и  $C_1 \rightarrow -2$ . Параметры фильтра очень близки к 1 и -2 соответственно. Это усиливает требования к точности коэффициентов, т.е. нужна большая длина слова в фильтре. Чтобы ограничить аппаратные затраты, необходимо выбирать частоту выборки по возможности малой.

#### 22.4.3. ПРАКТИЧЕСКИЕ СООБРАЖЕНИЯ

При разработке цифровых фильтров основные затраты связаны с реализацией элементов задания масштабных коэффициентов, которые обеспечивают умножение сигнала на заданный коэффициент. Длина слова в фильтре должна быть выбрана

большой, чем входной или выходной сигналы, на число разрядов коэффициентов, с тем чтобы при умножении не произошло существенной потери информации. В противном случае характеристика фильтра будет зависеть от амплитуды. Это ведет к искажениям.

Требования к точности множителя для коэффициентов, стоящих в знаменателе, тем больше, чем ближе  $C_0$  к 1 и  $C_1$  к  $-2$ . В данном случае можно, однако, ослабить эти требования посредством следующего преобразования:

$$C_0 u = (1 - C'_0) u = u - C'_0 u.$$

Здесь  $C'_0 = 1 - C_0$  и, очевидно, меньше 1. Этот коэффициент имеет значительно меньше значащих разрядов, чем  $C_0$ . Чаше всего для фильтра первого порядка достаточно 4 разряда, а для фильтра второго порядка — 8 разрядов. Дополнительные аппаратные затраты для схемы вычитания малы по сравнению с экономией в множителе. Подобным же образом можно представить коэффициент  $C_1$ :

$$C_1 u = (-2 + C'_1) u = -2u + C'_1 u,$$

где  $C'_1 = 2 + C_1$ .

### Простой пример реализации цифрового фильтра

В качестве примера рассмотрим фильтр верхних частот первого порядка. Его частота среза должна составлять 100 Гц, ширина полосы входного сигнала 3,4 кГц. Выберем  $f_a = 10$  кГц, т.е.  $\Omega_a = 100$ . Из выражения

$$A(P) = P/(1 + P)$$

с учетом формулы (22.25) получим

$$\begin{aligned} \tilde{A}(z) &= -0,9695 \frac{1 - z}{-0,9391 + z} = \\ &= -0,9695 \frac{1 - z}{(-1 + \underbrace{0,0609}_{C'_0}) + z}. \end{aligned}$$

Для того чтобы можно было оперировать в двоичной системе, преобразуем  $C'_0$  в двоичную дробь:

$$(0,0609)_{10} = (0,000011111001\dots)_2.$$

Это число близко к  $2^{-4} = 0,0625$ . Можно значительно уменьшить затраты на вычисление произведения  $C'_0 u$ , если  $C'_0$  будет точно равняться целочисленной степени двух, в рассматриваемом случае  $C'_0 = 2^{-4}$ . Тогда умножение выполняется просто сдвигом  $u$  на четыре двоичных разряда.

Из анализа формул (22.25) можно заключить, что поставленное условие может быть выполнено путем незначительного изменения нормировочного коэффициента  $l$ , т.е. изменением  $\Omega_a$ ; из выражения  $C_0 = -1 + 2^{-4}$  следует

$$l = \frac{2 - 2^{-4}}{2^{-4}} = 31, \text{ т.е. } \Omega_a = 97,423.$$

Это означает, что при частоте выборки 10 кГц частота среза  $f_g$  возрастает со 100 до 102,6 Гц. Коэффициенту  $D_0$  также придаем приближенное значение

$$D_0 = -1 + 2^{-5} = -0,9687\dots$$

Так как этот параметр влияет только на коэффициент усиления, для дальнейшего упрощения схемы будем считать его равным  $-1$ , т.е. коэффициент усиления на высоких частотах стремится к значению  $(1 + l)/l = 1,0323$ . После этих упрощений получаем блок-схему, приведенную на рис. 22.14, с цифровой передаточной характеристикой

$$\tilde{A}(z) = \frac{-1 + z}{(-1 + 2^{-4}) + z}.$$

Схемотехническая реализация с 4-разрядным входным кодом показана на рис. 22.15. Для того чтобы иметь возможность оперировать и с положительными, и с отрицательными числами, используется

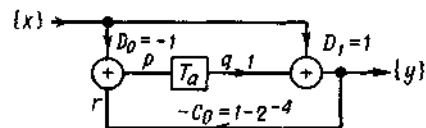


Рис. 22.14. Цифровой фильтр верхних частот первого порядка.

Частота среза  $f_g = f_a/\Omega_a = f_a/97,42$ .

Коэффициент усиления  $A_\infty = 1 + (1/l) = 1,032$ .

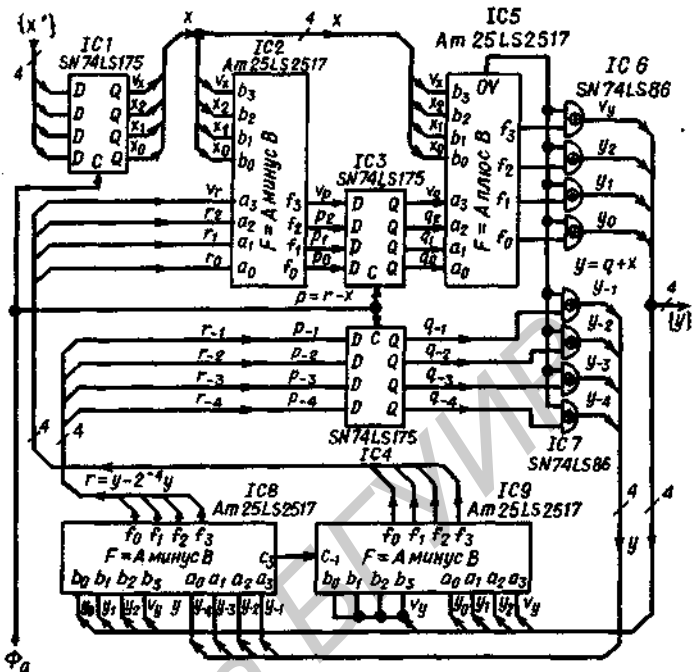


Рис. 22.15. Схема цифрового фильтра верхних частот.

предложенное в разд. 19.5.6 двоичное дополнительное представление. Старший разряд, таким образом, является знаковым. Поскольку умножение можно выполнять посредством сдвига, необходимы еще только суммирующие схемы. Для этого воспользуемся 4-разрядным арифметикологическим устройством типа Am 25LS2517. Оно может служить вычитателем, если на управляющие входы поданы соответствующие сигналы. Таким образом, образование двоичного дополнительного кода для коэффициентов  $D_0 = -1$  и  $-C_0 = 1 - 2^{-4}$  может быть перенесено в сумматор. При помощи ИС 8 и ИС 9 образуется выражение

$$r = -C_0 y = y - 2^{-4} \cdot y.$$

Умножение  $y$  на  $2^{-4}$  достигается тем, что  $y$  сдвигается на четыре разряда в вычитателе. При этом длина слова увеличивается с 4 до 8 бит.

Знаковый разряд  $v$ , должен быть у всех независимых разрядов, для того чтобы умножение  $y$  на  $2^{-4}$  осуществлялось правильно и для положительных, и для отрицательных значений  $y$ . Это иллюстрирует-

ся следующим числовым примером:

$$\begin{array}{r}
 +48 \quad 0 \ 011 \ 0000 \\
 \quad \quad \downarrow \downarrow \downarrow \downarrow \\
 \cdot 2^{-4} = 0 \ 000 \ 0011 = 3, \\
 -48 \quad 1 \ 101 \ 0000 \\
 \quad \quad \downarrow \downarrow \downarrow \downarrow \\
 \cdot 2^{-4} = 1 \ 111 \ 1101 = -3.
 \end{array}$$

Решающий блок ИС 2 соответствует первому сумматору на рис. 22.14, а ИС 5 – второму. Задержка на длительность такта обеспечивается с помощью ИС 3 и 4, которые содержат по четыре D-триггера, срабатывающих по фронту импульса. Триггеры в ИС 1 служат для синхронизации входного сигнала.

Логические элементы ИСКЛЮЧАЮЩЕЕ ИЛИ в ИС 6 и ИС 7 служат для защиты от перегрузки. Как было показано в разд. 19.5.6, при превышении диапазона положительных чисел происходит скачок с +127 до -128, так как старший разряд является знаковым. Из-за нежелательной перемены знака при перегрузке фильтр может стать нестабильным и при известных обстоятельствах больше уже не возвра-

щается в нормальный режим работы. Такой эффект в точности соответствует «захлопыванию», известному и в аналоговых схемах. Этого можно избежать, если, например, на выходе сумматора при положительной перегрузке число равняется +127, а при отрицательной -128. Однако при этом необходимо отдельно декодировать положительное и отрицательное переполнения.

Той же цели можно достичь, если при перегрузке выходные коды инвертируются. В этом случае характеристика имеет вид, показанный на рис. 22.16. Для ее получения с помощью логических элементов ИСКЛЮЧАЮЩЕ ИЛИ, подсоединенных, как показано на рис. 22.15, к выходам  $f_i$ , коммутируется тот вычислительный блок, в котором возникает перегрузка. При этом происходит инверсия, когда  $OV = 1$ . Вычислительные блоки Am 25LS2517 по сравнению со стандартными блоками SN 74181 имеют то преимущество, что в них формируется сигнал переполнения  $OV$ .

Способ действия фильтра хорошо иллюстрируется осциллограммой реакции на импульс, приведенной на рис. 22.17.

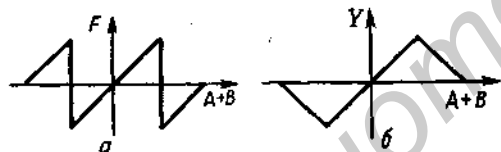


Рис. 22.16. Выходная характеристика решающего блока при перегрузке.

*a* - без ограничивающего логического устройства;  
*b* - с ограничивающим логическим устройством.



Рис. 22.17. Переходная характеристика цифрового фильтра, представленного на рис. 22.15.

### Последовательная обработка сигнала

Из рассмотрения схемы, приведенной на рис. 22.15, видно, что аппаратные затраты существенны, хотя был выбран простейший пример. Поэтому возникает вопрос, в каких случаях окупаются большие аппаратные затраты по сравнению с относительно простой аналоговой реализацией. Пример такого рода - обработка сигналов с экстремально низкой частотой. Она без труда осуществляется с помощью цифровых схем, если выбрать низкую частоту выборки. Напротив, в аналоговых системах в этом случае требуются экстремально большие постоянные времени, которые не всегда могут быть реализованы.

При низких частотах выборки цифровой фильтр можно значительно упростить, выполняя все операции последовательно в одном и том же арифметическом устройстве. Промежуточные результаты запоминаются в буферной памяти до следующего тактового импульса. Для выполнения подобных операций очень удобно применить микро-ЭВМ. Для примера на рис. 22.18 приведена блок-схема программы, соответствующая структурной схеме на рис. 22.14. Для того чтобы сле-

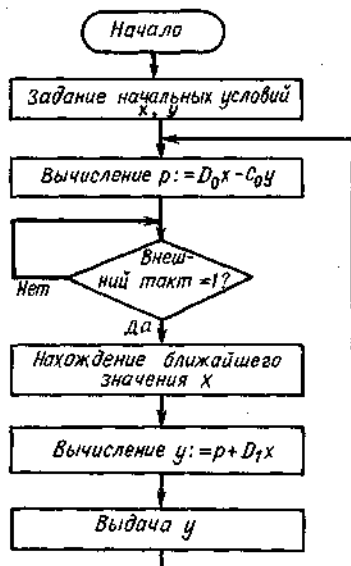


Рис. 22.18. Блок-схема программы для моделирования цифрового фильтра первого порядка на микро-ЭВМ.

дующее значение  $x$  фактически могло быть подано на вход устройства, длительность  $T_d$  такта фильтра должна быть больше, чем время обработки сигнала в устройстве. Для фильтра первого порядка при 8-разрядной длине слова с помощью стандартных систем (8080, 6800) можно получить времена обработки порядка 100 мкс. В этом случае максимальная частота выборки составляет, следовательно, 10 кГц. Для фильтров более высокого порядка и при большей длине слова она меньше. Поэтому для построения цифровых фильтров целесообразно использовать 16-разрядные микропроцессоры.

Особенно выгодно применять специальный процессор-фильтр, как, например, модель 2920 фирмы Intel. Он содержит аналого-цифровой и цифро-анало-

говый преобразователь с 9-разрядной дискретизацией. Для обработки сигнала имеется ЗУПВ емкостью 40 слов по 25 бит и 25-разрядное арифметическое устройство. Программа реализации фильтра хранится в запрограммированном соответствующим образом ЭППЗУ на 192 слова по 24 разряда. При такой длине командного слова с помощью одной команды можно задать не только код операции, но и адрес источника и адрес передачи данных, как только будет проведено умножение на целое двоичное число. Отсюда следует, что для программирования фильтра второго порядка необходимо лишь 10 команд. Выполнение команды занимает 0,4 мкс. Поэтому даже при максимальной длине программы (192 команды) частота выборки составляет еще 13 кГц.

Библиотека БГУИР



## 23. Передача данных и индикация

### 23.1. СОЕДИНИТЕЛЬНЫЕ ЛИНИИ

В предыдущих главах предполагалось, что сигналы от одной интегральной схемы к другим передаются без искажений. Однако при крутом фронте сигнала влиянием соединительных линий пренебречь нельзя. На практике принято считать, что простой провод можно использовать в качестве соединительной линии в случае, если время прохождения сигнала по нему на порядок меньше, чем время нарастания сигнала на выходе схемы. Отсюда получается следующее ограничение: максимальная длина соединения должна составлять 10 см на наносекунду фронта сигнала. Если длина проводника будет большей, возникнут существенные искажения формы импульса, отражения и слабо- или сильнозатухающие колебания. Такие ошибки могут быть исключены введением линий с определенным волновым сопротивлением (коаксиальные кабели, полосковые линии), которые нагружаются на согласованную нагрузку. Их волновое сопротивление обычно лежит в диапазоне 50–300 Ом.

Полосковые линии могут быть реализованы, например, следующим образом: соединительные дорожки выполняются на нижней стороне платы, а сторона, на которой расположены компоненты, полностью металлизирована. Конечно, должны быть предусмотрены небольшие участки для изоляции выводов компонентов. При этом все соединительные дорожки, расположенные на нижней стороне платы, являются полосковыми линиями. Если проводящая плата имеет относительную диэлектрическую постоянную  $\epsilon_r = 5$  и толщину  $d = 1,2$  мм, то при ширине проводящей дорожки  $w = 1$  мм волновое сопротивление составляет 75 Ом [23.1].

Для соединения одной платы с другой можно использовать коаксиальную линию. Однако она обладает существенным недостатком: ее сложно подводить к разъемам. Значительно проще передавать сигнал по

двум скрученным простым, изолированным проводам, которые можно подключить к двум соседним контактам разъема. Если число витков составляет 100 на метр, то волновое сопротивление равно 110 Ом [23.1].

Простейшая возможность передачи данных по витой линии показана на рис. 23.1. Из-за требуемого низкого конечного сопротивления передающий элемент должен обеспечивать соответственно большой выходной ток. Такие элементы, изготовленные в интегральном виде, известны как формирователи, работающие на линию. В качестве приемника целесообразно применять логические элементы типа триггера Шмитта (элементы

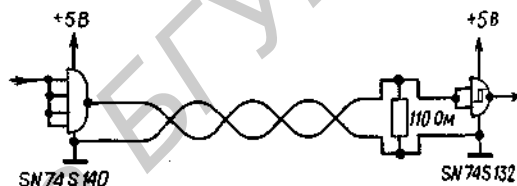


Рис. 23.1. Передача данных по скрученной проводной линии с несимметричным управлением.

с гистерезисом) для восстановления фронтов импульса.

Несимметричная линия передачи сигнала, представленная на рис. 23.1, относительно восприимчива к внешним помехам, например к импульсам напряжения на земляном (общем) проводе. По этой причине в большинстве систем выгоднее использовать симметричные линии передачи сигнала, подобные показанной на рис. 23.2. При этом на обоих проводах витой линии формируется парафазный сигнал, а в качестве приемного устройства служит компаратор. Информация различается не по абсолютному значению уровня напряжения, а по полярности дифференциального напряжения. Импульсная помеха вызывает лишь синфазное отклонение, которое благодаря использованию компаратора не нарушает работы.

При формировании парафазного сигнала необходимо исключить возможность возникновения временного сдвига обоих сигналов относительно друг друга. По этой причине при использовании ТТЛ-схем вместо простых инверторов применяют специальные схемы с парафазным выхо-

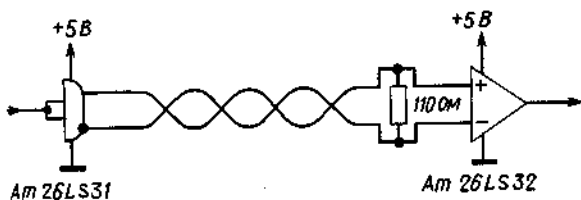


Рис. 23.2. Передача данных по скрученной проводной линии с симметричным управлением.

дом (например, Am 26LS31 фирмы Advanced Micro Devices).

В ЭСЛ-элементах часто используется парафазный выход. Поэтому их очень удобно использовать для симметричной передачи сигнала. Чтобы в полной мере реализовать их высокое быстродействие, в качестве компаратора применяют простой дифференциальный усилитель, который по входу совместим с ЭСЛ-схемами. Его называют приемником линии. Соответствующая схема показана на рис. 23.3.

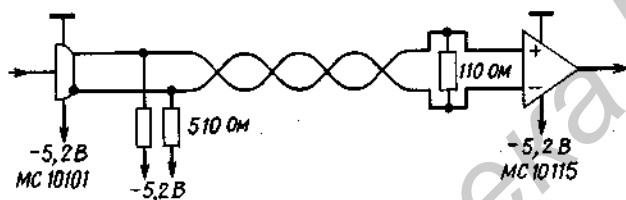


Рис. 23.3. Передача данных в ЭСЛ-устройстве по скрученной проводной линии с симметричным управлением.

Функционирование линии парафазной передачи с помощью компаратора на рис. 23.2 и 23.3 возможно только тогда, когда не превышает диапазон изменения синфазного сигнала. Если возникает очень большая разность потенциалов (например, в цифровых вольтметрах с плавающей землей), дифференциальный способ можно реализовать с помощью оптрона (рис. 23.4). Используя фототранзистор в качестве приемника, можно получить выходной сигнал, совместимый с ТТЛ-схемами. В этом случае скорость передачи ограничена значением порядка 100 кбит/с. Используя в качестве приемника фотодиод, можно достичь значительно большей ско-

рости. Однако из-за малой величины фототока необходимо вводить последовательно с фотоприемником усилитель. Такая оптическая связь с интегральным усилителем позволяет повысить скорость передачи до 20 Мбит/с (например, в модели 5082-4364 фирмы Hewlett-Packard).

## 23.2. ЗАЩИТА ДАННЫХ

При передаче или хранении данных нельзя полностью исключить возможность появления ошибок. Поэтому часто исполь-

зуют методы передачи, при которых фиксируется возникновение ошибок. Для этой цели к информационным разрядам добавляется один или более контрольных разрядов. Чем больше вводится контрольных разрядов, тем больше ошибок можно определить или даже исправить.

### 23.2.1. КОНТРОЛЬНЫЙ РАЗРЯД ПРОВЕРКИ НА ЧЕТНОСТЬ

Простейший способ распознавания ошибок заключается в передаче разряда проверки на четность  $p$ . При этом из информационных разрядов образуются сло-

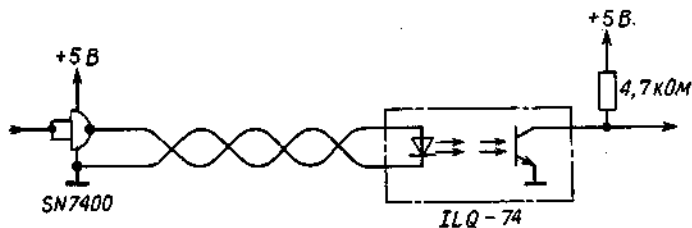


Рис. 23.4. Передача данных между схемами, находящимися под различными потенциалами. (Пригоден, например, оптрон ILQ-74 фирмы Litronix.)

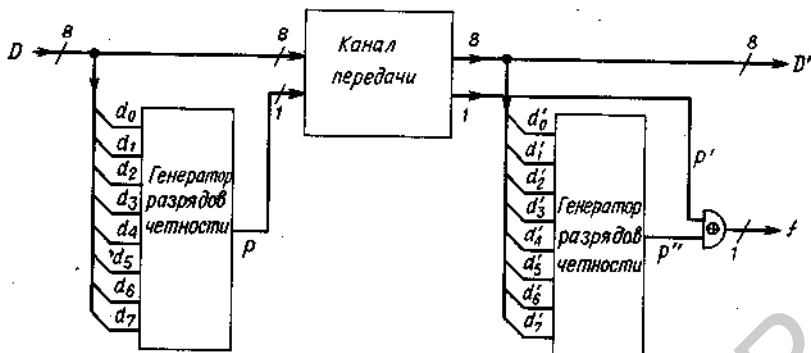


Рис. 23.5. Передача данных при проверке на четность (для 8-разрядного слова).

ва, которые передаются или параллельно, или последовательно. Сигнал четности можно сформировать двумя способами. При проверке на четность в дополнительный разряд четности записывается нуль, если число единиц в информационном слове четное. Если оно нечетное, то в контрольном разряде записывается единица. При этом общее количество передаваемых единиц в информационном слове, включая контрольный разряд, всегда оказывается четным. При проверке на нечетность картина обратная.

На принимающей стороне контрольный разряд вычисляется тем же способом для информационных разрядов слова и сравнивается с переданным контрольным разрядом. При несовпадении фиксируется ошибка передачи. При таком способе может быть обнаружена каждая единичная ошибка. Однако исправление ее невозможно, так как неправильный бит нельзя локализовать. Если нарушено несколько разрядов, то можно обнаружить лишь нечетное число ошибок.

Блок-схема для защиты данных с помощью проверки на четность представлена на рис. 23.5. Сравнение переданного контрольного разряда с вычисленным на приемной стороне производится с помощью элемента ИСКЛЮЧАЮЩЕЕ ИЛИ. Если они различаются, вырабатывается сигнал ошибки  $f = 1$ .

Реализация генератора разряда четности при проверке на четность представлена на рис. 23.6. Благодаря использованию элемента ИСКЛЮЧАЮЩЕЕ ИЛИ требуемый сигнал  $p = 1$  вырабатывается, если число единиц в информационном слове не-

четное. Такие генераторы разряда четности изготавливаются в интегральном виде:

8 бит: SN 74180 (ТТЛ),

9 бит: SN 74S280 (ТТЛ),

12 бит: МС 10160 (ЭСЛ), МС 14531 (КМОП).

Так как последовательность соединения элементов ИСКЛЮЧАЮЩЕЕ ИЛИ произвольная, число входов можно увели-

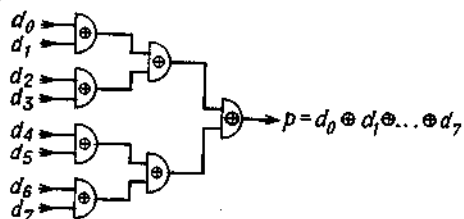


Рис. 23.6. Генератор разрядов четности при проверке на четность (на восемь входов).

чить, объединив несколько генераторов разряда четности. Переход к проверке на нечетность можно осуществить посредством инвертирования выходных сигналов или совсем просто — подачей логической «1» на дополнительный вход. Внешний вентиль ИСКЛЮЧАЮЩЕЕ ИЛИ, показанный на рис. 23.5, при сравнении переданных разрядов четности  $p'$  с вычисленными на приемной стороне  $p''$  может быть введен в генератор разряда четности посредством подачи на дополнительный вход.

Помехоустойчивое кодирование имеет значение не только при передаче данных, но и особенно при их хранении.

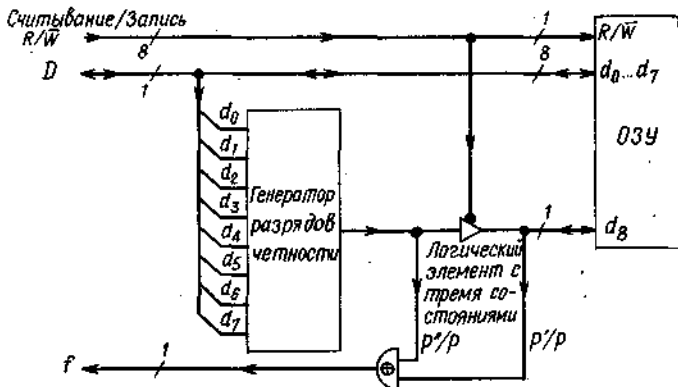


Рис. 23.7. ЗУ с проверкой на четность. (Пример для 8-разрядного слова.)

Отличие состоит в том, что в последнем случае передатчик и приемник идентичны. Поэтому можно исключить один из двух генераторов разряда четности. Для того чтобы иметь возможность сравнить при операции считывания ожидаемое и фактическое значения разряда четности, линию разряда четности разделяют с помощью элемента с тремя устойчивыми состояниями, как показано на рис. 23.7.

Способ обнаружения ошибок с помощью контрольных разрядов поясним на примере 16-разрядного числа. Для того чтобы обеспечить защиту комбинации в 16 бит, необходимо, как следует из табл. 23.1.

Таблица 23.1

Минимально-необходимое число контрольных разрядов для обнаружения и коррекции единичной ошибки в зависимости от длины информационного слова

### 23.2.2. КОД ХЕММИНГА

Принцип кода Хемминга состоит в том, что путем преобразования нескольких контрольных разрядов удается не только обнаружить единичную ошибку, но и локализовать ее. Если для двоичного кода определяется точное расположение неправильного разряда, то его можно скорректировать путем инвертирования.

На вопрос о требуемом для этой цели числе контрольных разрядов можно ответить так: используя  $k$  контрольных разрядов, можно задать  $2^k$  различных комбинаций. При  $m$  информационных разрядах получается общая длина слова  $m + k$ . Дополнительные комбинации контрольных разрядов необходимы для определения, правилен ли полученный информационный код. Отсюда следует условие

$$2^k \geq m + k + 1.$$

Результаты расчета важных для практики вариантов сведены в табл. 23.1. Понятно, что доля контрольных разрядов в общей длине слова тем меньше, чем больше длина слова.

Число информационных разрядов $m$	1...4	5...11	12...16	27...57	58...120	121...247
Число контрольных разрядов $k$	3	4	5	6	7	8

пять контрольных разрядов; следовательно, общая длина слова составляет 21 бит. По методу Хемминга отдельные контрольные разряды соответствуют различным частям информационного слова. В данном случае необходимо, таким образом, пять генераторов четности. Если теперь какой-либо информационный бит передан неправильно, то ошибка обнаруживается для тех контрольных разрядов, с которыми связан этот разряд. Вместо сообщения об ошибке по четности  $f$  в этом случае мы получаем 5-разрядный код ошибки, который может принимать 32 различных значения, определяющих выбор не-

правильного разряда. Понятно, что для единичной ошибки выбор однозначен тогда, когда каждому разряду соответствует своя комбинация. Если приемник обнаруживает различие лишь в *одном* контрольном разряде четности, то неправильным может быть только *сам* контрольный разряд четности, потому что при выбранной схеме подключения для одного неправильного информационного разряда различие должно было бы обнаружиться по меньшей мере в *двух* контрольных разрядах четности. Если все информационные и контрольные разряды четности переданы без искажения, то для приемника расчетные и переданные контрольные разряды четности совпадают.

Полезный пример сопоставления пяти контрольных разрядов четности с отдельными информационными разрядами представлен в табл. 23.2. В соответствии с таблицей информационный разряд  $d_0$  связан с контрольными разрядами четности  $p_0$  и  $p_2$  и т.д. Видно, что каждому информационному разряду поставлена в соответствие своя комбинация контрольных разрядов четности. Для упрощения схемы можно так распределить комбинации, чтобы каждый генератор разрядов четности работал на восемь входов.

Варианты подсоединения на приемной стороне приведены в табл. 23.3. Для одно-разрядного способа проверки на четность получаем

$$f_i = p_i \oplus p'_i.$$

При этом  $p'_i$  определяется для переданного информационного кода по той же схеме, что и для передатчика, и сравнивается с переданным  $p_i$ . Соответствующая схема представлена на рис. 23.8.

Контрольное слово  $F = (f_4 \cdot f_3 \cdot f_2 \cdot f_1 \cdot f_0)$  декодируется в ПЗУ. Если обнаружена ошибка в информационном разряде, то на выходах  $y_0 \dots y_3$  появляется двоичный номер неправильного разряда и дешифратор типа «1 из 16» запускается подачей сигнала с выхода  $y_4$ . Выбранный элемент ИСКЛЮЧАЮЩЕЕ ИЛИ инвертирует нарушенный бит информации, т.е. производит коррекцию.

При обнаружении ошибки в контрольном разряде на выходе  $y_5$  устанавливается

единица. Двоичный номер неправильного контрольного разряда появляется на выходах  $y_0 \dots y_3$ . Каждая обнаруженная ошибка вызывает появление «1» на выходе  $y_7$ . Из 32 возможных кодовых комбинаций, которые может принимать контрольное слово, в рассматриваемом случае используется 22. Остальные 10 комбинаций могут возникнуть только тогда, когда нарушено не-

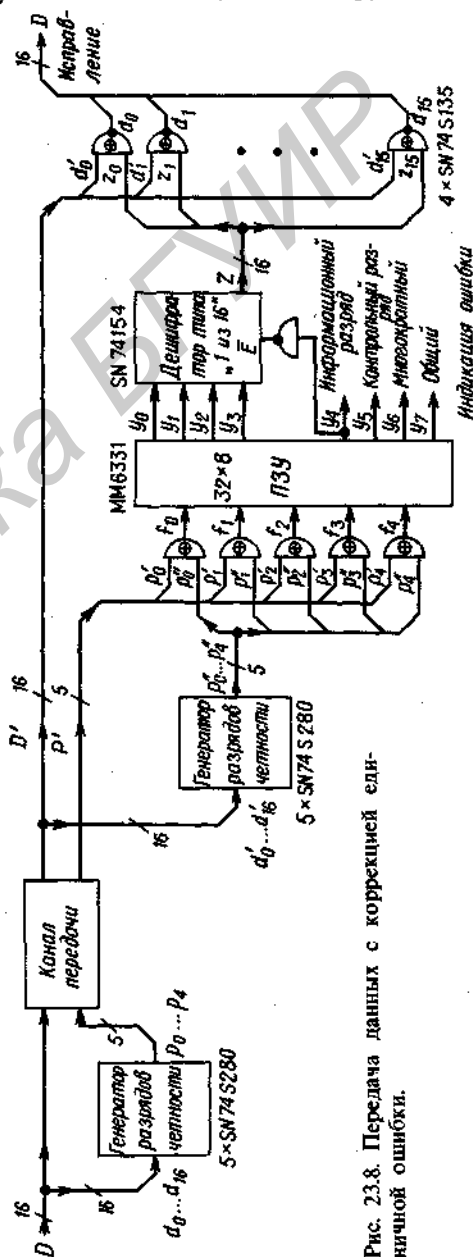


Рис. 23.8. Передача данных с коррекцией единичной ошибки.

Пример образования контрольных разрядов по Хеммингу для 16-разрядного слова

Контрольные разряды четности	Информационные разряды $d_i$															
	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
$P_0$	x	x	x	x							x	x	x		x	
$P_1$	x					x	x	x			x	x	x	x		
$P_2$		x			x				x	x	x			x	x	
$P_3$			x			x			x			x		x	x	
$P_4$				x	x	x		x		x	x		x		x	

Таблица 23.3

Образование кода ошибки

Код ошибки	Информационные разряды $d_i$																Контрольные разряды $P_i$				
	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	0	1	2	3	4
$f_0$	x	x	x	x						x	x	x	x			x					
$f_1$	x				x	x	x			x	x	x	x				x				
$f_2$		x			x			x	x	x		x	x	x				x			
$f_3$			x			x		x		x		x	x	x					x		
$f_4$				x	x	x		x	x	x		x	x	x						x	

Таблица 23.4

Коды ошибок и их декодирование

Код ошибки	Декодированная ошибка	Дефектный разряд	Род ошибки
0 0 0 0 0	0 0 0 0 0 0 0 0 0		Без ошибки
0 0 0 1 1	1 0 0 1 0 0 0 0	$d_0$	Ошибка данных
0 0 1 0 1	1 0 0 1 0 0 0 1	$d_1$	
1 1 0 0 1	1 0 0 1 0 0 1 0	$d_2$	
1 0 0 0 1	1 0 0 1 0 0 1 1	$d_3$	
1 0 1 1 0	1 0 0 1 0 1 0 0	$d_4$	
0 1 0 1 0	1 0 0 1 0 1 0 1	$d_5$	
1 0 0 1 0	1 0 0 1 0 1 1 0	$d_6$	
0 1 1 0 0	1 0 0 1 0 1 1 1	$d_7$	
1 0 1 0 0	1 0 0 1 1 0 0 0	$d_8$	
1 1 0 0 0	1 0 0 1 1 0 0 1	$d_9$	
0 0 1 1 1	1 0 0 1 1 0 1 0	$d_{10}$	
0 1 0 1 1	1 0 0 1 1 0 1 1	$d_{11}$	
1 0 0 1 1	1 0 0 1 1 1 0 0	$d_{12}$	
0 1 1 1 0	1 0 0 1 1 1 0 1	$d_{13}$	
0 1 1 0 1	1 0 0 1 1 1 1 0	$d_{14}$	
1 1 1 0 0	1 0 0 1 1 1 1 1	$d_{15}$	
0 0 0 0 1	1 0 1 0 0 0 0 0	$P_0$	Ошибка в контрольном разряде
0 0 0 1 0	1 0 1 0 0 0 0 1	$P_1$	
0 0 1 0 0	1 0 1 0 0 0 1 0	$P_2$	
0 1 0 0 0	1 0 1 0 0 1 0 0	$P_3$	
1 0 0 0 0	1 0 1 0 0 1 0 0	$P_4$	
0 0 1 1 0	1 1 0 0 0 0 0 0		Множественная ошибка (не исправляется)
0 1 0 0 1	1 1 0 0 0 0 0 0		
0 1 1 1 1	1 1 0 0 0 0 0 0		
1 0 1 0 1	1 1 0 0 0 0 0 0		
1 0 1 1 1	1 1 0 0 0 0 0 0		
1 1 0 1 0	1 1 0 0 0 0 0 0		
1 1 0 1 1	1 1 0 0 0 0 0 0		
1 1 1 0 1	1 1 0 0 0 0 0 0		
1 1 1 1 0	1 1 0 0 0 0 0 0		
1 1 1 1 1	1 1 0 0 0 0 0 0		

сколько бит информации. Такая многократная ошибка обозначается единицей на выходе  $у_6$ . Этот способ не позволяет ее скорректировать. Аппаратурные затраты на исправление таких ошибок, естественно, значительно больше [23.2.3]. Таблица истинности ПЗУ 23.4 для реализации описанных функций может быть непосредственно получена из таблицы 23.3.

Как видно из схемы 23.8, защита данных по Хеммингу благодаря возможности параллельной работы требует сравнительно небольших аппаратурных затрат и не приводит к большой потере скорости. По этой причине такой метод часто применяется для защиты данных в памяти вычислительных систем. Особое преимущество его состоит в том, что возникающие в памяти ошибки могут быть зарегистрированы, несмотря на то что из-за коррекции они могли бы остаться незамеченными. Можно своевременно определить дефектную ИС и заменить ее. Таким образом, надежность вычислительных машин значительно повышается [23.4].

### 23.3. СТАТИЧЕСКИЕ ЦИФРОВЫЕ ИНДИКАТОРЫ

Существует множество разновидностей оптических индикаторов, например на основе лампочек накаливания, ламп тлеющего разряда, светодиодов, жидких кристаллов. Наибольшее распространение из них имеют индикаторы на светодиодах, так как они совместимы с ТТЛ ИС и более надежны.

#### 23.3.1. ДВОИЧНЫЕ ИНДИКАТОРЫ НА СВЕТОДИОДАХ

Для обеспечения хорошей видимости при дневном свете необходимо, чтобы ток, протекающий через светодиод, имел величину  $5 \div 20$  мА. Ток порядка 15 мА можно получить с помощью стандартного ТТЛ-элемента при высоком напряжении на выходе, если, как показано на рис. 23.9, светодиод подключить непосредственно на выход. Конечно, уровень напряжения при этом понижается и уже не годен для дальнейшей обработки в логических ИС. На

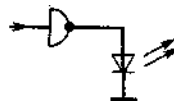


Рис. 23.9. Управление светодиодом по высокому уровню ТТЛ ИС.

рис. 23.10 показано управление светодиодом при низком уровне напряжения на выходе. В этом режиме необходимо вводить резистор для установления требуемой величины тока. Существуют светодиоды с встроенными ограничителями тока (например, типа RLC201 фирмы Litronix).

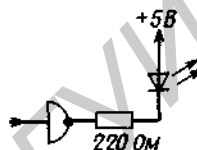


Рис. 23.10. Управление светодиодом по низкому уровню ТТЛ ИС.

Другая возможность управления светодиодом заключается в применении специальных элементов управления с токовым выходом. Модель DM 8859 фирмы National содержит шесть формирователей, выходные токи которых могут регулироваться одновременно с помощью дополнительного вывода. Этим достигается возможность изменения тока диода, например в зависимости от освещенности окружающей среды.

#### 23.3.2. ДЕКАДНЫЕ ИНДИКАТОРЫ

Для вывода чисел желательны, как правило, декадные индикаторы. Чтобы реализовать эту возможность, необходимо, исходя из двоично-десятичной формы представления чисел, записать каждую десятичную цифру в коде «1 из 10». Для этого можно, например, по мере необходимости поджигать один из 10 расположенных друг за другом катодов в газоразрядной трубке, причем катоды выгибаются в форме десятичных цифр. Недостатком этого способа является необходимость высокого напряжения питания ( $\sim 200$  В).

Целесообразнее так расположить на плоскости несколько светодиодов, чтобы из них можно было образовать все деся-

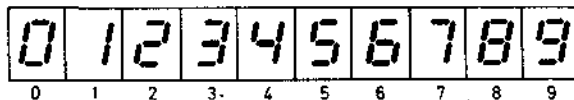


Рис. 23.11. 7-сегментный индикатор.

тичные цифры. Наиболее широко распространены *семисегментные индикаторы*. При этом применяют семь балочных сегментов от *a* до *g*, которые расположены так, как показано на рис. 23.11. Если светятся все сегменты, получается цифра 8. Если светятся сегменты *b* и *c*, то образуется единица. Другие цифры также представлены на рис. 23.11. Функции индикации для отдельных сегментов, естественно, несколько сложнее, чем код «1 из 10», поскольку они должны принимать значение «1» для нескольких цифр. Закон функционирования двоично-десятичного 7-сегментного дешифратора иллюстрируется таблицей истинности 23.5. Читая таблицу слева направо, можно определить, какие сегменты должны светиться для различных десятичных цифр. В соответствии с рис. 23.11 для цифры 5, например, это сегменты *a*, *c*, *d*, *f* и *g*.

Таблица 23.5

Таблица истинности для двоично-десятичного 7-сегментного дешифратора

Цифра	Двоично-десятичный вход				7-сегментный выход						
	$2^3$	$2^2$	$2^1$	$2^0$	<i>a</i>	<i>b</i>	<i>c</i>	<i>d</i>	<i>e</i>	<i>f</i>	<i>g</i>
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	0	0	0	0
2	0	0	1	0	1	1	0	1	1	0	1
3	0	0	1	1	1	1	1	1	0	0	1
4	0	1	0	0	0	1	1	0	0	1	1
5	0	1	0	1	1	0	1	1	0	1	1
6	0	1	1	0	1	0	1	1	1	1	1
7	0	1	1	1	1	1	1	0	0	0	0
8	1	0	0	0	1	1	1	1	1	1	1
9	1	0	0	1	1	1	1	0	1	1	1

Двоично-десятичные 7-сегментные дешифраторы выпускаются в виде интегральных схем. Модель SN 74247 имеет выходы со свободным коллектором. Она подходит для управления индикаторным блоком с общим анодом (рис. 23.12). Чтобы обеспечить желаемые токи диодов, необходимо семь внешних резисторов.

Для некоторых применений желательно управлять яркостью индикатора с помощью электронных схем. Простейшая

возможность осуществления такого управления заключается в периодическом включении и выключении индикатора при

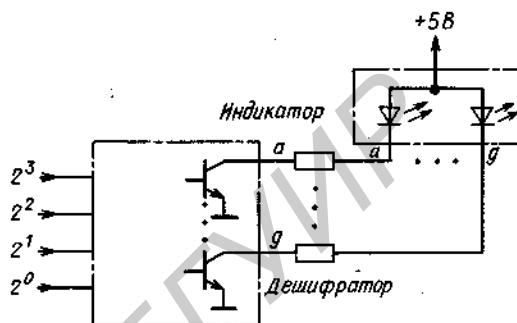


Рис. 23.12. Соединение дешифратора с 7-сегментным индикатором с общим анодом.

изменяемой скважности импульсов управления. Поэтому большинство двоично-десятичных 7-сегментных дешифраторов имеют вход *бланкирования BI*, с помощью которого все выходные транзисторы закрываются.

Для представления многозначных чисел желательно автоматическое диафрагмирование имеющихся нулей. Для этого дешифратор имеет вход *фонового бланкирования RBI* и выход *фонового бланкирования RBO*. Если на вход *RBI* подан низкий уровень, то прекращается индикация десятичной цифры 0 для ввода, а на выходе *RBO* высокий уровень изменяется на низкий. Соединяя эти выходы с входом *RBI* следующего младшего разряда, как показано на рис. 23.13, добиваются диафрагмирования в последнем разряде тогда, когда в старшем разряде также установлен нуль. Нуль указывается лишь в том случае, когда какой-нибудь старший разряд не равен нулю.

Двоично-десятичные 7-сегментные дешифраторы выпускаются совместно с блоком индикации в виде интегральных схем. При этом, как правило, в них встраивается и буферная память для хранения входных переменных (например, TIL 308 фирмы Texas Instruments). Входные данные за-



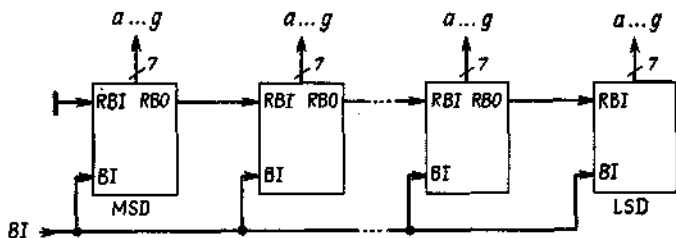


Рис. 23.13. Использование общих входов и выходов для 7-сегментных дешифраторов (например, SN 74247).

BI — вход для управления яркостью; RBI, RBO — линия для диафрагмирования.

писываются, если на *стробирующий* вход подан низкий уровень. Подав на него высокий уровень, обеспечивают их хранение.

### 23.3.3. ИНДИКАЦИЯ

#### В ШЕСТНАДЦАТЕРИЧНОМ КОДЕ

В шестнадцатеричной системе дополнительные цифры от 10 до 15 обычно обозначаются строчными буквами от A до F. Такое представление не реализуется с помощью 7-сегментного индикатора. Из рис. 23.11 следует, что букву B нельзя было бы отличить от цифры 8, а букву D от цифры 0. Однако прописные буквы *b* и *d* были бы ясно различимы, как показано на верхней строке рис. 23.14. Дешифратором подобного типа является, например, модель 8T75 фирмы Signetics.

Существуют блоки индикации с встроенным дешифратором, в которых вместо семи сегментов используется 20 точек. С их помощью можно представить строчные буквы от A до F, причем их нельзя спутать с какими-либо цифрами, что иллюстрирует нижняя строка на

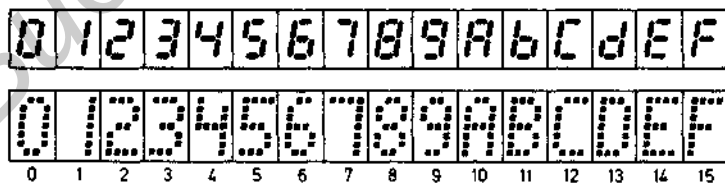


Рис. 23.14. Сверху: представление шестнадцатеричных чисел с помощью 7-сегментного индикатора. Внизу: представление шестнадцатеричных чисел с помощью 20-точечного индикатора.

рис. 23.14. Такими индикаторами являются модели TIL 311 фирмы Texas Instruments и 5082-7359 фирмы Hewlett-Packard.

## 23.4. МУЛЬТИПЛЕКСНЫЕ ИНДИКАТОРЫ

Действие многоразрядных индикаторов, работающих по вышеописанному способу, имеет тот недостаток, что для каждой цифры необходимы собственный дешифратор и очень сложные соединения. Поэтому такие индикаторы функционируют, как правило, последовательно, а не параллельно. Используя матричное объединение отдельных сегментов и мультиплексный режим, можно существенно сократить число соединительных проводов.

### 23.4.1. МНОГОРАЗРЯДНЫЕ 7-СЕГМЕНТНЫЕ ИНДИКАТОРЫ

Чтобы построить параллельный 8-разрядный 7-сегментный индикатор, в каждом разряде которого аноды сегментов включены параллельно, необходима общая анодная шина для подведения напряжения питания и  $8 \times 7$  катодных шин, которые управляются восемью двоично-десятичными 7-сегментными дешифраторами. Таким образом, всего требуется 57 соединительных проводов.

При использовании мультиплексирования, напротив, семь выводов катодов *a, b, ..., g* отдельных разрядов соединяются параллельно. Чтобы не все сегменты светились одновременно, при выборе разряда

тальных проводов.

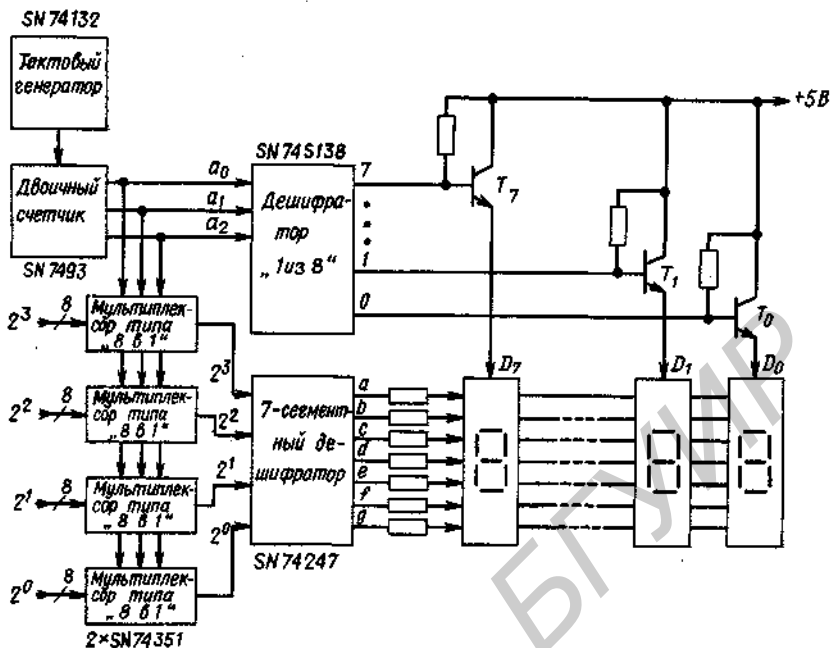


Рис. 23.15. Пример мультиплексного управления восемью 7-сегментными индикаторами.

через восемь ключевых элементов в анодных цепях напряжение питания подается только на один из восьми разрядов. Эта матричная организация иллюстрируется рис. 23.15. Как видно, при таком способе необходимы лишь  $8 + 7 = 15$  соединительных проводников и один дешифратор.

Когда переключение между восемью разрядами производится достаточно быстро, у наблюдателя создается впечатление, что все разряды светятся одновременно. При частоте цикла выше 60 Гц индикация не воспринимается глазом человека.

Циклическое переключение производится с помощью двоичных счетчиков и дешифраторов типа «1 из 8». Двоичное число с выхода счетчика одновременно через четыре мультиплексора поступает на вход 7-сегментного дешифратора. Таким образом на дешифратор подается та двоично-десятичная комбинация, которая соответствует искомому разряду. Так как каждый разряд включен только в течение одного из восьми периодов тактового сигнала, необходимо так выбрать резистор на выходе дешифратора, чтобы ток сегмента был в восемь раз больше выбранной средней величины.

Устройства, включающие сегментные и разрядные формирователи, выпускаются в виде монолитных интегральных схем на 8 разрядов. Модель ICM 7218С фирмы Intersil вместо мультиплексоров содержит буферную память ввода в виде ОЗУ на восемь слов, для которой допускается одновременная запись и считывание по различным адресам. При помощи встроенного двоичного счетчика содержимое ячеек памяти циклически считывается и передается на 7-сегментный дешифратор. При вводе информации номер разряда в двоичном коде подается на адресные входы. Затем при поступлении импульса записи двоично-десятичный код вводится в соответствующую ячейку памяти. В модель ICM 7216 в качестве источника данных введен 8-разрядный десятичный счетчик.

### 23.4.2. МАТРИЦА ТОЧЕК

Когда кроме десятичных цифр требуется представлять полный алфавит, разделение на семь сегментов недостаточно. Для такой алфавитно-цифровой индикации используется, как правило, матрица точек

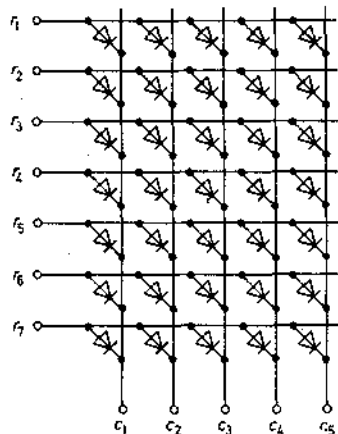


Рис. 23.16. Построение матрицы точек  $5 \times 7$  на светодиодах.

$5 \times 7$  (рис. 23.16). Управление ею, как и в многоразрядных 7-сегментных индикаторах, производится последовательно, например построчно. Для этого с помощью

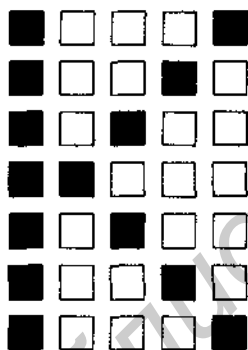


Рис. 23.17. Символическое представление матрицы.

счетчика и дешифратора типа «1 из 8» анодное напряжение подается последовательно на выводы строк  $r_i$ ; для включения в строке искомого светодиода соответствующий вывод столбца  $c_i$  через резистор подключается к нулевой точке. Для показанной в качестве примера на рис. 23.17 буквы К в первой строке должны выбираться столбцы  $c_1$  и  $c_5$ , во второй —  $c_1$  и  $c_4$  и т.д.

Эти коды столбца лучше всего формировать с помощью ПЗУ, которые изготавливаются в качестве *знакогенератора* и программируются с помощью маски (фотошаблона). ПЗУ MM 6061 фирмы Monolithic Memory, например, содержит коды для всех 128 ASCII<sup>11</sup> символов. Эти символы выбираются в соответствии с рис. 21.20 при помощи 7 адресных разрядов от  $a_3$  до  $a_9$ . Визуально плохо различимые специальные знаки заменяются другими символами, например отобранными буквами греческого алфавита. Выбираемые номера строк  $i = 1, \dots, 7$  кодируются в двоичной системе с помощью адресных разрядов  $a_0, a_1, a_2$ . Для примера ниже приведена часть таблицы истинности ПЗУ для символа К в положительной логике. При этом ноль соответствует низкому уровню сигнала и, следовательно, выборке столбца.

Схемотехническая реализация управления описанным знакогенератором представлена на рис. 23.18. Для построения многоразрядных индикаторов можно, например, подключить параллельно соответствующие строки всех разрядов и применить поразрядное управление столбцами отдельных знакогенераторов. Экономичнее, однако,

Таблица 23.6

Части таблицы истинности ПЗУ знакогенератора для представления знака К

Номер строки $i$	ASCII — „К“							$i$			Код столбца				
	$a_9$	$a_8$	$a_7$	$a_6$	$a_5$	$a_4$	$a_3$	$a_2$	$a_1$	$a_0$	$c_1$	$c_2$	$c_3$	$c_4$	$c_5$
1	1	0	0	1	0	1	1	0	0	1	0	1	1	1	0
2	1	0	0	1	0	1	1	0	1	0	0	1	1	0	1
3	1	0	0	1	0	1	1	1	0	1	1	0	1	0	1
4	1	0	0	1	0	1	1	0	1	0	0	0	0	1	1
5	1	0	0	1	0	1	1	1	0	1	0	1	0	1	1
6	1	0	0	1	0	1	1	1	1	0	0	1	1	0	1
7	1	0	0	1	0	1	1	1	1	1	0	1	1	1	0

<sup>11</sup> ASCII — Американский стандартный код для обмена информацией. — Прим. ред.

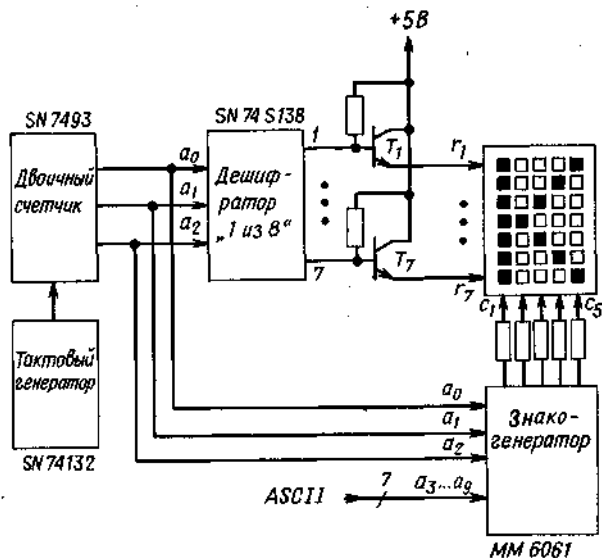


Рис. 23.18. Схема для управления матрицей  $5 \times 7$  точек.

использовать один общий для всех разрядов знакогенератор в мультиплексном режиме и для каждого разряда код столбца записывать в буферную память построчно.

Следует учитывать, что некоторые ИС этого типа, например 4-разрядный матричный индикатор HDSP-2000 фирмы

Hewlett-Packard, обладают дополнительным преимуществом: они содержат встроенную буферную память в виде регистра сдвига. Передача знаковых кодов при этом осуществляется по одной шине данных. Выпускаются следующие знакогенераторы: MCM 6670G...66790 (фирма Motorola).

## 24. Цифро-аналоговые и аналого-цифровые преобразователи

Если непрерывный сигнал необходимо представить в цифровой форме, то аналоговую входную величину следует преобразовать в соответствующее число. Эту задачу выполняет аналого-цифровой (АЦ) преобразователь. Для обратного преобразования числа в пропорциональное ему напряжение или ток используют цифро-аналоговый (ЦА) преобразователь. В следующих разделах будут рассмотрены важнейшие схемотехнические принципы этих преобразователей.

### 24.1. СХЕМОТЕХНИЧЕСКИЕ ПРИНЦИПЫ ЦА-ПРЕОБРАЗОВАТЕЛЕЙ

#### 24.1.1. СУММИРОВАНИЕ ВЕСОВЫХ ТОКОВ

На рис. 24.1 представлена простая схема преобразования двоичного числа в пропорциональное ему напряжение. Сопротивления резисторов выбирают такими, чтобы при замкнутых ключах через них протекал ток, соответствующий весу разряда. Ключ должен быть замкнут тогда, когда в соответствующий разряд поступает логическая единица. Благодаря тому что операционный усилитель с помощью резистора  $R_N$  охвачен петлей отрицательной обратной связи, узел суммирования остается под нулевым потенциалом. При этом исключается взаимное влияние составляющих токов при суммировании. Выходное напряжение представляется в виде

$$U_a = -U_{\text{опорн}} (R_N/R_0)(8z_3 + 4z_2 + 2z_1 + z_0), \quad (24.1)$$

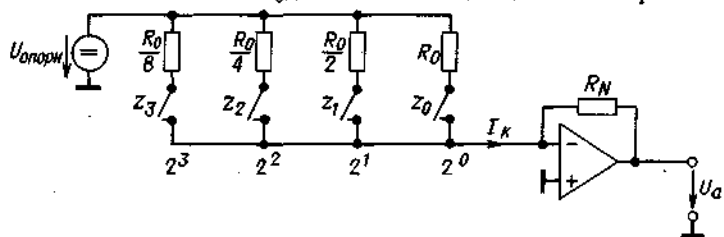


Рис. 24.1. Принципиальная схема ЦА-преобразователя.

$$U_a = -U_{\text{опорн}} \frac{R_N}{R_0} Z.$$

$$U_a = -U_{\text{опорн}} (R_N/R_0)z \text{ при } 0 \leq Z \leq 15. \quad (24.2)$$

Чтобы увеличить число разрядов двоичного числа, следует подключить параллельно соответствующее количество резисторов  $1/16R_0$ ,  $1/32R_0$  и т.д. Наиболее жесткие требования предъявляются к точности резисторов старших разрядов, поскольку разброс токов в них не должен превышать тока младшего разряда. Поэтому разброс сопротивления в  $2^n$ -разряде должен быть меньше, чем

$$\Delta R/R = 1/2^{n+1}.$$

Из этого условия следует, что разброс сопротивления резистора в  $2^4$ -разряде не должен превышать 3%, а в  $2^{10}$ -разряде — 0,05%. Для двоично-десятичного счета наращивание разрядности можно провести, добавляя на каждую декаду четыре резистора, сопротивления которых соответственно в 10 раз меньше, чем у четырех предыдущих.

#### 24.1.2. ЦА-ПРЕОБРАЗОВАТЕЛЬ С ПЕРЕКИДНЫМИ КЛЮЧАМИ

Недостатком рассмотренного в предыдущем разделе ЦА-преобразователя является то, что на ключи подается напряжение с большой амплитудой. Поэтому использование электронных ключей в этом случае затруднительно. Кроме того, из-за влияния паразитных емкостей частота переключения оказывается низкой. Эти трудности можно преодолеть, если ввести, как показано на рис. 24.2, трехпозиционные ключи, которые подключаются либо к узлу суммирования токов, либо к общей нулевой точке. При этом ток, протекающий через каждый резистор, не меняется. Следовательно, нагрузка источника опорного напряжения постоянна. Внутреннее сопротивление этого источника в отличие от рассмотренной ранее схемы не обя-

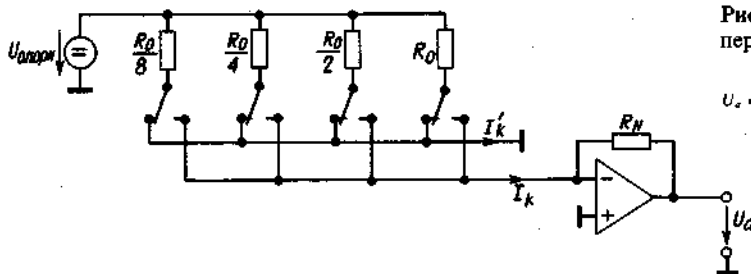


Рис. 24.2. ЦА-преобразователь с перекидными ключами.

$$U_a = -U_{\text{опорн}} \frac{R_N}{R_0} Z.$$

зательно должно быть малым. Входное сопротивление цепи (а следовательно, и сопротивление нагрузки для источника опорного напряжения) составляет

$$R_e = R_0 \parallel \frac{R_0}{2} \parallel \frac{R_0}{4} \parallel \frac{R_0}{8} = \frac{1}{15} R_0. \quad (24.3)$$

### 24.1.3. РЕЗИСТИВНАЯ МАТРИЦА ПОСТОЯННОГО ИМПЕДАНСА (МАТРИЦА ТИПА R-2R)

При разработке интегральных ЦА-преобразователей наибольшие трудности представляет реализация высокоточных резисторов, сильно различающихся по величине. Поэтому задание весовых коэффициентов ступеней часто осуществляют посредством последовательного деления напряжения с помощью резистивной матрицы (рис. 24.3). Основной элемент такой матрицы представляет собой делитель напряжения (рис. 24.4), который должен удовлетворять следующему условию: если он нагружен на сопротивление  $R_p$ , то сопротивление на входе  $R_e$  также должно принимать значение  $R_p$ . Коэффициент ослаб-

ления цепи  $\alpha = U_2/U_1$  при этой нагрузке должен иметь заданное значение. При выполнении этих условий получаем следующие выражения для сопротивлений:

$$R_1 = \frac{(1-\alpha)^2}{\alpha} R_p, \quad R_p = \frac{(1-\alpha)}{\alpha} R_q. \quad (24.4)$$

В случае двоичного кодирования  $\alpha = 0,5$ . Если положить  $R_q = 2R$ , то

$$R_1 = R \text{ и } R_p = 2R \quad (24.5)$$

в соответствии с рис. 24.3.

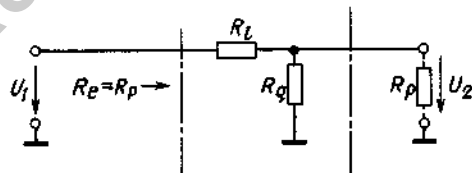


Рис. 24.4. Построение ступени матрицы постоянного импеданса.

Источнику опорного напряжения нагружен на постоянное сопротивление

$$R_e = 2R \parallel 2R = R.$$

Выходное напряжение суммирующего уси-

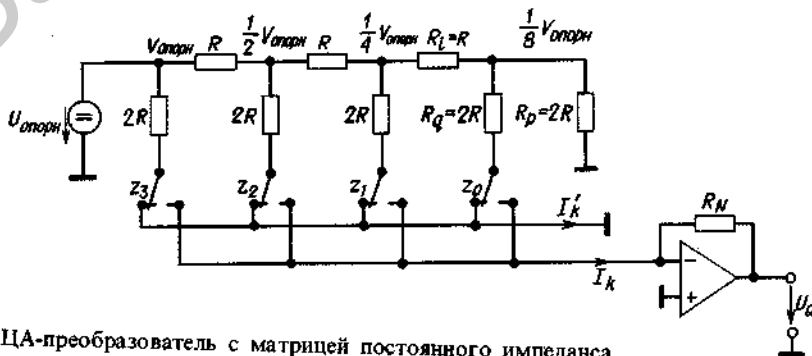


Рис. 24.3. ЦА-преобразователь с матрицей постоянного импеданса.

$$U_a = -\frac{U_{\text{опорн}}}{16} \frac{R_N}{R} Z.$$

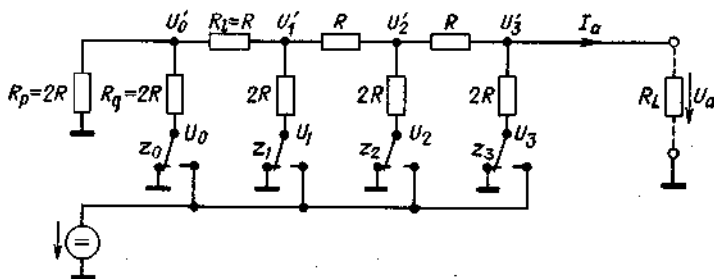


Рис. 24.5. Инверсное включение резистивной матрицы постоянного импеданса.

$$U_a = \frac{U_{\text{опорн}}}{16} \frac{R_L}{R + R_L} Z.$$

лителя определяется выражением

$$\begin{aligned} U_a &= -R_N I_k = \\ &= -U_{\text{опорн}} \frac{R_N}{16R} (8z_3 + 4z_2 + 2z_1 + z_0) = \\ &= -U_{\text{опорн}} \frac{R_N}{16R} Z. \end{aligned} \quad (24.6)$$

Иногда, как показано на рис. 24.5, используют матрицу с обратным подключением входа и выхода по отношению к матрице на рис. 24.3, так как в этом случае усилитель для суммирования не нужен. При этом, конечно, следует принимать во внимание ранее упомянутые недостатки схемы: большое падение напряжения на ключах и изменяющуюся нагрузку источника опорного напряжения.

Для расчета выходного напряжения необходимо найти связь между напряжением питания  $U_i$  и узловым напряжением  $U'_i$ . Воспользуемся принципом суперпозиции, т.е. будем считать равными нулю все приложенные напряжения питания, кроме рассматриваемого напряжения  $U_i$ . Если подключить справа и слева к рассматриваемой цепи сопротивления  $R_p$ , то в соответствии с предположением для каждого узла нагрузки и справа и слева будут равны  $R_p$ . Отсюда с учетом формул (24.4) получим удельную составляющую напряжения

$$\Delta U'_i = \frac{1 - \alpha}{1 + \alpha} \Delta U_i. \quad (24.7)$$

Суммируя все составляющие при  $\alpha = 1/2$ , получаем выходное напряжение

$$U_a = 1/3 (U_3 + 1/2 U_2 + 1/4 U_1 + 1/8 U_0), \quad (24.8)$$

$$U_a = \frac{U_{\text{опорн}}}{24} Z \quad \text{с} \quad 0 \leq Z \leq 15. \quad (24.9)$$

Так как внутреннее сопротивление цепи независимо от преобразуемого числа имеет постоянную величину

$$R_i = R_p \parallel R_q = (1 - \alpha) R_q = R, \quad (24.10)$$

то значения весовых коэффициентов сохраняются и в случае, когда для нагрузочного резистора  $R_L$  не выполняется условие  $R_p = 2R$ . Из эквивалентной схемы на рис. 24.6 с помощью соотношения (24.9)

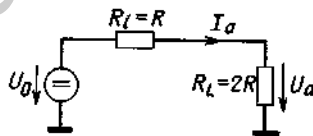


Рис. 24.6. Эквивалентная схема для расчета напряжения холостого хода и тока короткого замыкания.

можно непосредственно определить напряжение холостого хода и ток короткого замыкания:

$$U_{a0} = \frac{U_{\text{опорн}}}{16} Z, \quad I_{ak} = \frac{U_{\text{опорн}}}{16R} Z.$$

#### 24.1.4. РЕЗИСТИВНАЯ МАТРИЦА ДЛЯ ДЕКАДНЫХ ПРЕОБРАЗОВАТЕЛЕЙ

Резистивная матрица на рис. 24.3 может быть расширена для преобразования двоичных чисел любой длины. Для преобразования двоично-десятичных чисел можно применить подобную схему, моди-

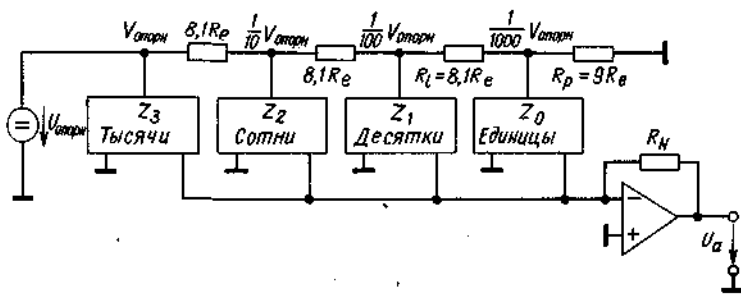


Рис. 24.7. Резистивные матрицы для декадных преобразователей.

фицировав ее в соответствии с рис. 24.7. При этом для представления каждого десятичного разряда применяется 4-разрядный ЦА-преобразователь (рис. 24.2 или 24.3). Эти преобразователи соединяются в цепь, в которой от ступени к ступени происходит ослабление с коэффициентом  $\alpha = 1/10$ . Заменяв в формулах (24.4)  $R_0$  входным сопротивлением  $R_e$  ступени ЦА-преобразователя, получим для сопротивления связи выражение

$$R_1 = 8,1R_e \quad (24.11)$$

и для окончного сопротивления

$$R_p = 9R_e. \quad (24.12)$$

При этом входные напряжения каскадов ЦА-преобразователей различаются по величине в 10 раз, и получаем, например, для напряжения на выходе четырех декад

$$U_a = -\frac{U_{\text{опора}} R_N}{16R} \cdot 10^{-3} (10^3 Z_3 + 10^2 Z_2 + 10 Z_1 + Z_0), \quad (24.13)$$

если для каждой декады используем резистивную матрицу, выполненную по схеме рис. 24.3.

## 24.2. ПОСТРОЕНИЕ ЦА-ПРЕОБРАЗОВАТЕЛЕЙ С ЭЛЕКТРОННЫМИ КЛЮЧАМИ

Выше при описании принципов работы ЦА-преобразователей рассматривались гипотетические механические ключи. Однако входной цифровой сигнал, как правило, является электрическим. В этом случае необходимы электронные ключи.

### 24.2.1. ЦА-ПРЕОБРАЗОВАТЕЛИ С КМОП-КЛЮЧАМИ

Низкоомные КМОП-ключи весьма удобно использовать при ЦА-преобразованиях, так как они не имеют напряжения смещения. При малом числе разрядов можно воспользоваться принципом, который иллюстрируется рис. 24.1, и в качестве ключей, как показано на рис. 24.8, применить выходные цепи стандартных КМОП-логических элементов. В этом слу-

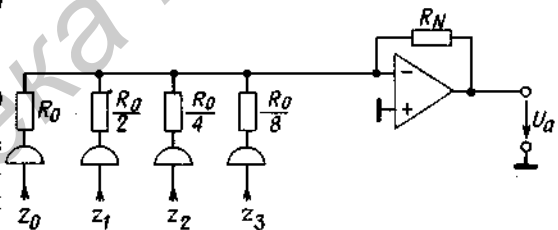


Рис. 24.8. Реализация ЦА-преобразователя с КМОП-вентильми в качестве ключей.

$$U_a = -V^+ (R_N/R_0) Z$$

чае напряжение питания используется в качестве опорного напряжения. Для повышения точности при расчете весовых коэффициентов нужно учесть выходное сопротивление логического элемента при высоком уровне напряжения на выходе. При напряжении питания 5 В оно составляет около 1 кОм, а при 10 В — около 500 Ом.

Для ЦА-преобразования с высоким разрешением на МОП-ключях особенно целесообразно использовать резистивную матрицу, представленную на рис. 24.3, так как в этом случае падение напряжения на ключах практически равно нулю. Подключение узла суммирования к нулевой шине можно осуществить, как показано на



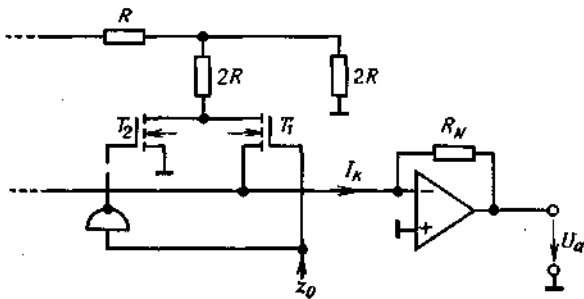


Рис. 24.9. Реализация резистивной матрицы с МОП-переключными ключами.

рис. 24.9, с помощью двух нормально закрытых  $n$ -канальных полевых транзисторов, один из которых управляется через инвертор.

При поступлении высокого уровня напряжения на управляющий вход  $z_0$  транзистор  $T_1$  открывается, а  $T_2$  закрыт. Потенциал стока равен нулю. Поэтому для получения достоверного результата вполне достаточно низковольтного логического сигнала независимо от величины опорного напряжения. Если на вход управления подать нулевое напряжение, транзистор  $T_1$  закрывается. Потенциал стока в этом случае также остается равным нулю, так как теперь проводит транзистор  $T_2$ . Естественно, что транзистор  $T_1$  закрыт тогда, когда опорное напряжение отрицательно. ЦА-преобразователи, выполненные по КМОП-технологии:

- 8 бит: AD 7527, Analog Devices,
- 10 бит: AD 7533, Analog Devices,
- 12 бит: AD 7541, Analog Devices.

Время нарастания для них составляет 0,5 мкс.

Опорное напряжение может изменяться в широком диапазоне от  $-10$  В до  $+10$  В. Соотношение

$$U_a \sim ZU_{\text{опорн}}$$

справедливо для любого аналогового напряжения на опорном входе. Поэтому такие ЦА-преобразователи называются *умножающими*. Их можно успешно использовать в качестве цифровых регулируемых пропорциональных элементов, например в активных фильтрах.

### 24.2.2. ЦА-ПРЕОБРАЗОВАТЕЛЬ С ТОКОВЫМИ КЛЮЧАМИ

В ранее описанных ЦА-преобразователях точность определения токов сильно зависит от падения напряжения на ключах. От этого недостатка можно избавиться, применив источники постоянного тока, как показано на рис. 24.10. При поступлении на управляющий вход положительного напряжения входной диод открывается, а другой запирается. Постоянный ток течет через входной диод. Подав отрицательное входное напряжение, мы запираем входной диод, а второй открываем. Постоянный ток течет, следовательно, через узел суммирования. Если токи имеют соответствующие весовые значения, то выходное напряжение будет пропорционально заданному двоичному числу.

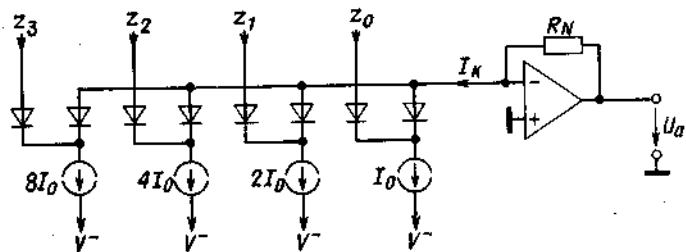
Так как токи обеспечиваются источниками тока, можно исключить суммирующий усилитель, заменив его нагрузочным резистором  $R_L$ . Конечно, допустимое падение напряжения на собирательной цепи ограничивается, как правило, уровнем 1 В.

Принцип токовых ключей используется преимущественно в ЦА-преобразователях, реализуемых по биполярной технологии. Рассматриваемый пример иллюстрируется рис. 24.11. Весовые токи собираются с помощью резистивной матрицы на рис. 24.3. Для того чтобы транзисторы от  $T_1$  до  $T_6$ , несмотря на различие в величине тока, имели одинаковое напряжение база-эмиттер, площади их эмиттеров делают различными в соответствии с весовыми коэффициентами.

Так как при этом требуется плавающая цепь резисторов, то окончательный резистор  $R_p$  подключают не к нулевой шине, а к эмиттеру дополнительного транзистора. Точнее

Рис. 24.10. ЦА-преобразователь с управляемым переключением токов.

$$U_a = R_N I_0 Z.$$



говоря, этот транзистор служит в качестве источника тока для преобразования младшего разряда. Через оконечный резистор

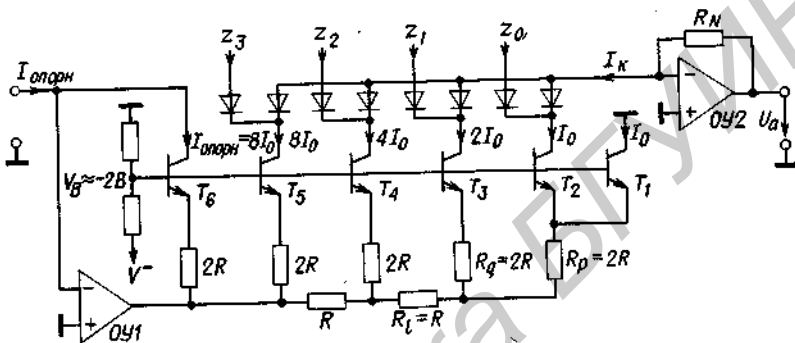


Рис. 24.11. Построение источников тока на биполярных транзисторах.

$$U_a = \frac{1}{8} R_N I_{\text{опорн}} Z.$$

$R_p$  и параллельно включенный ему резистор  $R_q$  протекают одинаковые токи. Поэтому для дальнейшего деления на два параллельно транзистору  $T_2$  включен транзистор  $T_1$ .

Входное напряжение для резистивной матрицы создается с помощью опорного транзистора  $T_6$  и операционного усилителя ОУ 1, выходное напряжение которого устанавливается таким, что коллекторный ток транзистора  $T_6$  принимает значение  $I_{\text{опорн}}$ . При  $8I_0 = I_{\text{опорн}}$  получаем выходной ток

$$I_k = \frac{I_{\text{опорн}}}{8} Z \quad \text{при } 0 \leq Z \leq 15.$$

#### Типы ИС

- 8 бит, 300 нс: MC 1408 (Motorola),
- 8 бит, 160 нс: Am 6080 (AMD),
- 10 бит, 250 нс: MC 3410 (Motorola),
- 10 бит, 30 нс: TDC 1016J-10 (TRW),
- 12 бит, 200 нс: AD 566 (Analog Devices),
- 12 бит, 250 нс: Am 6012 (AMD).

#### Дифференциальный усилитель как токовый ключ

Очень быстрые токовые ключи могут быть построены на дифференциальных усилителях. Для переключения тока от одного транзистора на другой достаточно перепада напряжения менее 1 В. Так как транзисторы не попадают в режим насыщения, время переключения мало.

Возможность реализации подобных ключей на стандартных ЭСЛ-элементах иллюстрируется рис. 24.12. Дифференциальный каскад  $T_3 - T'_3$  образован из выходных эмиттерных повторителей двух вентилях, расположенных на разных кристаллах. В рассмотренном случае оказывается удобным то обстоятельство, то коллектор выходного эмиттерного повторителя подключен к точке  $M_1$ . Ток  $I_k$ , протекающий через этот вывод, служит выходным сигналом.

Если на вход  $z$  подается высокое напряжение, то транзистор  $T_3$  открывается, а  $T'_3$  закрывается. Выходной ток определяется

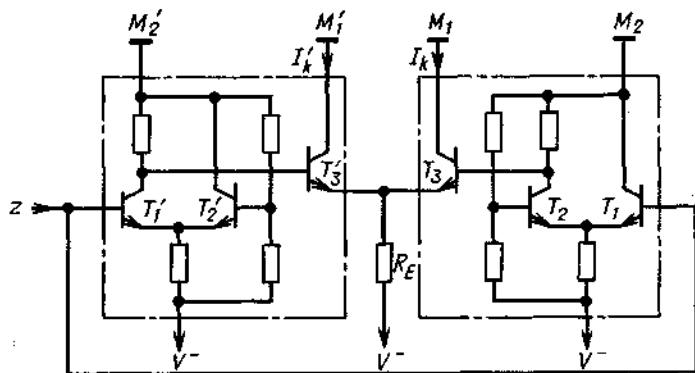


Рис. 24.12. Реализация дифференциальных усилителей-переключателей тока на основе стандартных ЭСЛ-вентилей.

выражением

$$I_k \approx \frac{|V^-| - 0,9 \text{ В}}{R_E} \quad (24.14)$$

Если на входе  $z$  низкий уровень напряжения, то  $I_k = 0$ . С двумя ЭСЛ-кристаллами можно построить подобным образом очень быстрый 4-разрядный ЦА-преобразователь, в котором внешние эмиттерные резисторы  $R_E$  для соседних разрядов отличаются по величине в два раза. Подобная схема представлена на рис. 24.13. Чтобы потенциал на выводе  $M_1$  не становился отрицательным, в схему введен резистивный делитель для создания положительного потенциала покоя  $V_0$ . Таким образом, получаем выходное напряжение

$$U_a = V_0 - R_i I_k. \quad (24.15)$$

Здесь  $R_i$  — сопротивление резистивного делителя. Путем суммирования четырех составляющих тока с учетом формулы (24.14)

получаем

$$U_a = V_0 - \frac{R_i}{R_0} (|V^-| - 0,9 \text{ В}) (8z_3 + 4z_2 + 2z_1 + z_0).$$

Время установления составляет только несколько наносекунд, выходное напряжение 2,5 В на нагрузке 75 Ом.

Точность значительно повышается, если внешний резистор заменить источником постоянного тока. По этому принципу работает 8-разрядный ЦА-преобразователь МС 10318 фирмы Motorola.

## 24.3. ЦА-ПРЕОБРАЗОВАТЕЛИ ДЛЯ СПЕЦИАЛЬНЫХ ПРИМЕНЕНИЙ

### 24.3.2. ОБРАБОТКА ЧИСЕЛ, ИМЕЮЩИХ ЗНАК

До сих пор при описании ЦА-преобразователей цифровая входная информация

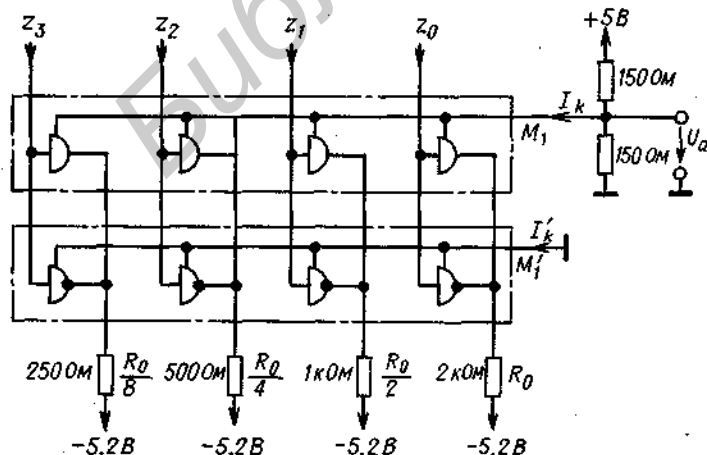


Рис. 24.13. Четырехразрядный ЦА-преобразователь на основе двух ЭСЛ-ИС. Можно использовать, например, вентиль МС 10101.



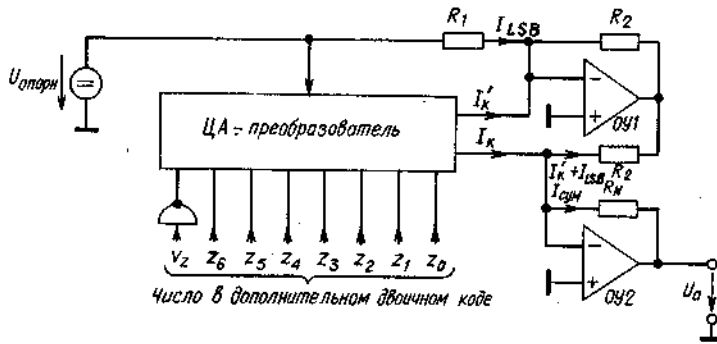


Рис. 24.15. ЦА-преобразователь для чисел в двоичном дополнительном коде с улучшенной стабильностью нуля.

$$U_a = -2R_N \frac{I_{k \text{ макс}}}{255} Z \text{ при } -128 \leq Z \leq 127.$$

ший усилитель, получаем выходной ток

$$I'_k = I_{k \text{ макс}} - I_k.$$

Этот ток с помощью усилителя ОУ 1 (рис. 24.15) увеличивается на единицу  $I_{LSB} = (1/255)I_{k \text{ макс}}$  и инвертируется. Затем с помощью суммирующего усилителя ОУ 2 получаем

$$I_{\text{сум}} = I_k - \left( I_{k \text{ макс}} - I_k + \frac{1}{255} I_{k \text{ макс}} \right) = 2 \left( I_k - \frac{128}{255} I_{k \text{ макс}} \right). \quad (24.17)$$

Это выражение аналогично формуле (24.16). Если пренебречь малым членом  $I_{LSB}$ , то в отличие от предыдущей схемы абсолютная величина резистора  $R_2$  не будет играть роли; резисторы должны быть лишь идентичны по величине.

### 24.3.2. ЦА-ПРЕОБРАЗОВАТЕЛЬ ДЛЯ ДЕЛЕНИЯ

В разд. 24.2.1 мы видели, что ЦА-преобразователь с КМОП-ключами может применяться для умножения аналогового входного напряжения на заданное число. Такой преобразователь может быть использован и для деления входного аналогового напряжения на заданное число. Для этого его охватывают, как показано на рис. 24.16, цепью отрицательной обратной связи, использующей операционный усилитель. Опорное напряжение  $V_{\text{опорн}}$  выбирают таким, что

$$I_k = -U_e/R_1.$$

С учетом уравнения преобразования

$$I_k = (V_{\text{опорн}}/R_w) Z$$

получаем выходное напряжение

$$U_a = V_{\text{опорн}} = \frac{I_k R_w}{Z} = -\frac{R_w}{R_1} \frac{U_e}{Z}.$$

Используя этот простой способ деления,

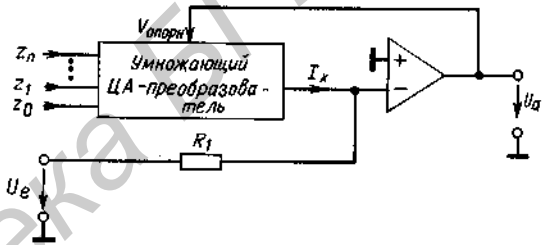


Рис. 24.16. ЦА-преобразователь для деления.

$$U_a = -\frac{R_w}{R_1} \frac{U_e}{Z}.$$

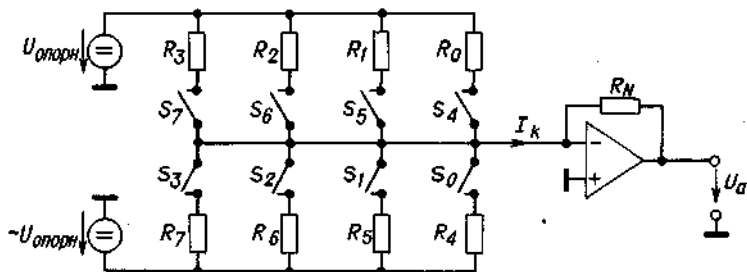
часто можно избежать применения аналогового или цифрового деления, всегда связанных, если требуется большая точность, с серьезными трудностями.

### 24.3.3. ЦА-ПРЕОБРАЗОВАТЕЛЬ КАК ГЕНЕРАТОР ФУНКЦИЙ

В обычных ЦА-преобразователях выходное напряжение  $U_a$  пропорционально заданному числу  $Z$ :  $U_a = aZ$ . Если обеспечить возможность реализации любой зависимости  $U_a = f(Z)$ , то можно прежде всего представить в цифровой функциональной схеме функцию  $X = f(Z)$  (см. разд. 19.7) и ввести число  $X$  в обычный ЦА-преобразователь.

При отсутствии жестких требований к точности решения представляется значительно более простая возможность реализации подобного устройства. На входы

Рис. 24.17.  
ЦА-преобразователь  
для произвольного взвешивания.



перемножителя подают ту аналоговую величину, которая должна быть преобразована двоичным числом  $K$ . Для каждой аналоговой величины необходим, конечно, ключ. Поэтому достижимый уровень дискретизации обеспечивается приблизительно 16 каскадами. Возможность реализации иллюстрируется рис. 24.17. В отличие от обычных ЦА-преобразователей лишь один из ключей  $S_0 - S_7$  всегда закрыт. Поэтому выходное напряжение определяется соотношениями

$$U_a(Z) = \begin{cases} + U_{опорн} \frac{R_N}{R_Z} & \text{при } Z = 0, \dots, 3, \\ - U_{опорн} \frac{R_N}{R_Z} & \text{при } Z = 4, \dots, 7. \end{cases}$$

Важной областью применения этого принципа является цифровая генерация синусоидальных колебаний. Путем деления частоты можно получить колебания различной частоты, согласованные во времени. Однако их применению в аналоговых системах препятствует наличие в генерируемых этим способом сигналах прямоугольных искажений. Можно получать синусоидальные колебания, в которых основное колебание отфильтровывается узко- или широкополосным фильтром. Эти фильтры должны быть настроены на соответствующую частоту.

Описанный ЦА-преобразователь, напротив, генерирует частотно-независимые синусоидальные колебания. В соответствии с рис. 24.18 в качестве входного сигнала

требуются эквидистантные возрастающие и убывающие числовые последовательности. Этот входной сигнал соответствует входному напряжению треугольной формы при формировании синусоидальных колебаний аналоговой функциональной схемой, которая была рассмотрена в разд. 11.7.4.

Если для абсолютной величины и знака выбирается цифровое представление, то числовую последовательность с желаемыми свойствами можно реализовать достаточно просто, используя замкнутый (циклически функционирующий) двоичный счетчик [24.1]. При этом старший разряд счетчика определяет знак. Второй по старшинству разряд определяет направление изменения числовых значений младших разрядов, соответствующие выходы которых подключены ко входам логических элементов ИСКЛЮЧАЮЩЕЕ ИЛИ-НЕ. Эти разряды представляют абсолютную величину. Используя 4-разрядный двоичный счетчик, получаем схему, представленную на рис. 24.19. Формируемая числовая последовательность иллюстрируется табл. 24.2. При 3-разрядном коде на входе аналогового перемножителя выбираются четыре положительные ступени +0, 1, 2, 3 синусоидальной функции и со-

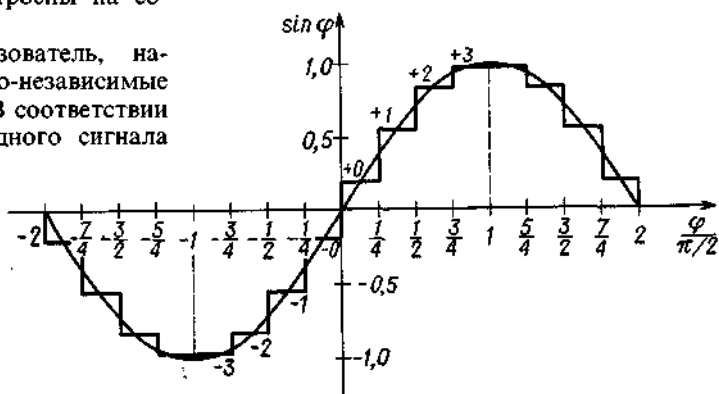


Рис. 24.18. 16-ступенчатая  
аппроксимация синусоиды.

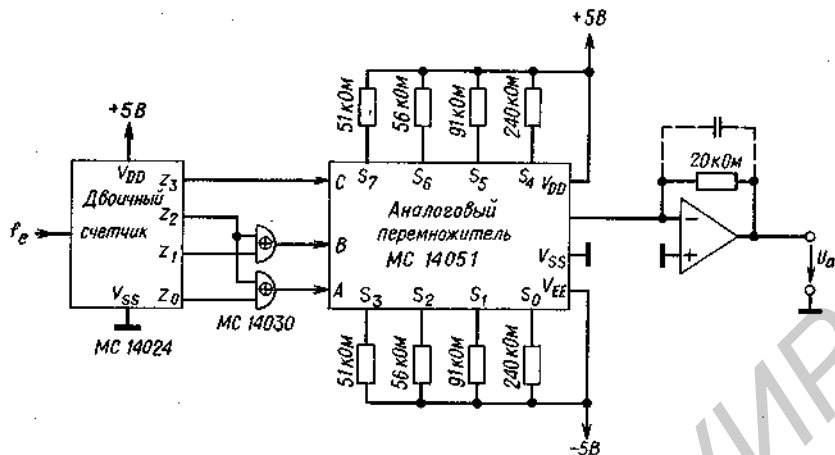


Рис. 24.19. Схема для формирования синусоидальных колебаний.

$$U_a = 2V \sin 2\pi \frac{f_c}{16} t.$$

ответственно четыре отрицательные ступени  $-0, -1, -2, -3$ . Распределяя ступени так, как показано на рис. 24.18, получаем представленные в табл. 24.2 значения функции и соответствующие значения сопротивлений. При таком грубом квантовании вполне достаточно, если используется ближайшее нормированное значение.

Так как в течение периода полное синусоидальное колебание проходит каждую ступень дважды, получается разделение на 16 ступеней. В соответствии с этим необхо-

димо выбрать входную частоту  $f_c$  счетчика в 16 раз большей, чем частота синусоидальных колебаний.

#### 24.4. ОСНОВНЫЕ ПРИНЦИПЫ АЦ-ПРЕОБРАЗОВАНИЯ

Задача АЦ-преобразователя состоит в преобразовании входного напряжения в пропорциональное ему число. При этом можно выделить три принципиально раз-

Таблица 24.2

Сопоставление числовых последовательностей и формируемых напряжений

Z	Выходы счетчика				Выходы мультимплексора			Замкнутый ключ	№ ступени	Выходное напряжение $U_a / \bar{U}_a$
	$z_3$	$z_2$	$z_1$	$z_0$	C	B	A			
0	0	0	0	0	0	0	0	$S_0$	+0	0,20
1	0	0	0	1	0	0	1	$S_1$	+1	0,56
2	0	0	1	0	0	1	0	$S_2$	+2	0,83
3	0	0	1	1	0	1	1	$S_3$	+3	0,98
4	0	1	0	0	0	1	1	$S_3$	+3	0,98
5	0	1	0	1	0	1	0	$S_2$	+2	0,83
6	0	1	1	0	0	0	1	$S_1$	+1	0,56
7	0	1	1	1	0	0	0	$S_0$	+0	0,20
8	1	0	0	0	1	0	0	$S_4$	-0	-0,20
9	1	0	0	1	1	0	1	$S_5$	-1	-0,56
10	1	0	1	0	1	1	0	$S_6$	-2	-0,83
11	1	0	1	1	1	1	1	$S_7$	-3	-0,98
12	1	1	0	0	1	1	1	$S_7$	-3	-0,98
13	1	1	0	1	1	1	0	$S_6$	-2	-0,83
14	1	1	1	0	1	0	1	$S_5$	-1	-0,56
15	1	1	1	1	1	0	0	$S_4$	-0	-0,20

личных метода: параллельный, весовой, числовой<sup>1)</sup>.

В первом случае входное напряжение одновременно сравнивают с  $n$  опорными напряжениями и точно определяют, между какими двумя уровнями оно лежит. При этом результат получают в один шаг. Конечно, аппаратные затраты в этом случае очень велики, так как для каждого возможного числа необходим компаратор. Для области измерений от 0 до 1 с единичным шагом необходимо, следовательно, 100 компараторов.

При весовом методе результат не может быть получен за один шаг, поскольку на каждом шаге определяется лишь один разряд двоичного числа. Сначала устанавливают, превышает ли входное напряжение опорное напряжение старшего разряда. Если оно выше, то старший разряд получает значение «1» и из входного напряжения вычитается опорное. Остаток сравнивают с соседним младшим разрядом и т. д. Очевидно, что для этого необходимо столько шагов сравнения, сколько разрядов в числе и сколько опорных напряжений.

Простейший метод — числовой. В этом случае подсчитывается число суммированных опорного напряжения младшего разряда, необходимое для получения входного напряжения. Если максимальное число, которое может быть представлено, равно  $n$ , то необходимо, следовательно, максимум

Таблица 24.3

Сравнение различных методов АЦ-преобразования

Метод	Число шагов	Число источников опорного напряжения	Примечание
Параллельный	1	$n$	Большие аппаратные затраты, быстрый
Весовой	$\lg n$	$\lg n$	
Числовой	$n$	1	Простой, медленный

<sup>1)</sup> Последние два способа в отечественной литературе часто называют методом поразрядного взвешивания и методом последовательного счета соответственно. — *Прим. перев.*

и шагов для получения результата. В табл. 24.3 приведены важнейшие характеристики всех способов. На практике часто используют комбинации различных способов.

## 24.5. ТОЧНОСТЬ АЦ-ПРЕОБРАЗОВАТЕЛЕЙ

### 24.5.1. СТАТИЧЕСКАЯ ОШИБКА

При преобразовании аналоговой величины в число с конечным количеством разрядов возникает систематическая ошибка, которая называется ошибкой квантования. Согласно рис. 24.20, она составляет  $\pm 1/2 U_{LSB}$  т. е. имеет величину, равную половине приращения входного напряжения, которое необходимо для изменения кода в младшем разряде.

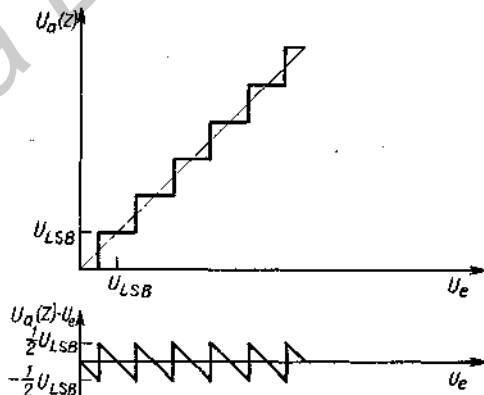


Рис. 24.20. Возникновение шумов квантования. Напряжение  $U_a(Z)$  получается посредством ЦА-преобразования числа  $Z$ , которое формируется на выходе АЦ-преобразователя.

Если с помощью ЦА-преобразователя произвести обратное преобразование полученного числа в напряжение, обнаруживается ошибка квантования в виде накладывающегося шума. Как следует из работы [24.2], эффективная величина этого напряжения составляет

$$U_{r\text{эфф}} = \frac{U_{LSB}}{\sqrt{12}} \quad (24.18)$$

При синусоидальной форме управляющего



сигнала эффективное значение выходного напряжения для  $N$ -разрядного преобразователя

$$U_{s\text{эфф}} = \frac{1}{\sqrt{2}} \cdot \frac{1}{2} \cdot 2^N \cdot U_{LSB}$$

Отсюда получаем отношение сигнал/шум

$$S = 20 \text{ дБ} \cdot \lg \frac{U_{s\text{эфф}}}{U_{r\text{эфф}}} = N \cdot 6 \text{ дБ} + 1,8 \text{ дБ}. \quad (24.19)$$

Наряду с систематической ошибкой квантования имеет место и более или менее значительная ошибка, обусловленная схемой. Если середины ступеней идеальной ломаной линии передачи, показанной на рис. 24.20, соединить, то получится прямая с единичным наклоном, выходящая из начала координат (штриховая линия). В реальных АЦ-преобразователях эта прямая не проходит через нуль (ошибка сдвига) и ее наклон отличается от единицы (ошибка усиления). Ошибка усиления в диапазоне преобразования сигнала вызывает постоянное *относительное* отклонение выходной величины от истинного значения, а ошибка сдвига, напротив, обуславливает постоянную *абсолютную* погрешность. Обе эти ошибки, как правило, можно устранить посредством стабилизации нуля и полного отклонения. Останутся ошибки вследствие дрейфа параметров и их нелинейности.

Систематическая ошибка квантования может привести к нелинейности характеристик в случае, когда ступени не равны. При определении ошибки линейности сначала корректируют положение нуля и усиление и находят максимальное отклонение входного напряжения от идеальной прямой.

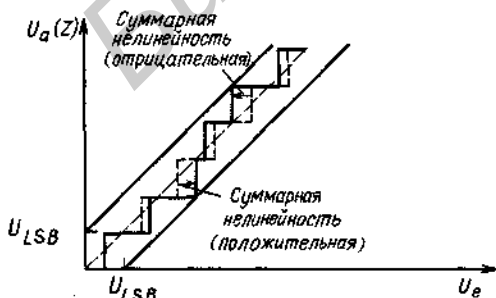


Рис. 24.21. Переходная характеристика АЦ-преобразователя с ошибками линейности.

Эта величина за вычетом ошибки квантования  $1/2 U_{LSB}$  представляет суммарную *нелинейность*. Она составляет дробные доли от  $U_{LSB}$ . В примере, который иллюстрируется рис. 24.21, она равна  $\pm 1/2 U_{LSB}$ .

Другой мерой ошибки линейности является *дифференциальная нелинейность*. Она указывает, насколько ширина отдельной ступеньки отличается от заданного значения  $U_{LSB}$ . Если эта ошибка превышает  $U_{LSB}$ , то при измерении некоторые числа могут быть пропущены. При еще больших погрешностях число  $Z$  при увеличении входного напряжения может даже убывать.

#### 24.5.2. ДИНАМИЧЕСКАЯ ОШИБКА

Можно выделить две области применения АЦ-преобразователей: 1) в цифровых вольтметрах и 2) при обработке сигналов. В первом случае исходят из того, что входное напряжение в течение времени преобразования постоянно. При обработке сигналов, напротив, входное напряжение непрерывно изменяется. При цифровой обработке через равные промежутки времени берутся выборки изменяющегося напряжения с помощью элементов выборки-хранения. Эти данные переводятся в цифровую форму АЦ-преобразователем. Как было показано в разд. 22.1, соответствующая числовая последовательность только тогда достаточно точно представляет непрерывный входной сигнал, когда выполняется теорема о дискретизации. Частота выборки  $f_a$  должна по меньшей мере вдвое превышать наибольшую частоту сигнала  $f_{\text{макс}}$ . Поэтому время преобразования АЦ-преобразователя должно быть меньше  $1/2 f_{\text{макс}}$ .

В этой области применения для оценки точности параметры АЦ-преобразователя и элемента выборки-хранения необходимо рассматривать совместно (см. разд. 17.4). Например, не имеет смысла использовать 12-разрядный АЦ-преобразователь с элементом выборки-хранения, который за время срабатывания не реагирует на величину, равную  $1/4096 \approx 0,025\%$  диапазона измерений.

Другая динамическая погрешность вы-

зывается временной неопределенностью (апертурой)  $\Delta t_A$  точек опроса и возникающей при этом неопределенностью значения  $\Delta U$  опрашиваемого напряжения (рис. 24.22). Время апертуры вызывает только постоянное запаздывание. При расчете максимальной ошибки  $\Delta U$  предположим, что входной сигнал синусоидальный

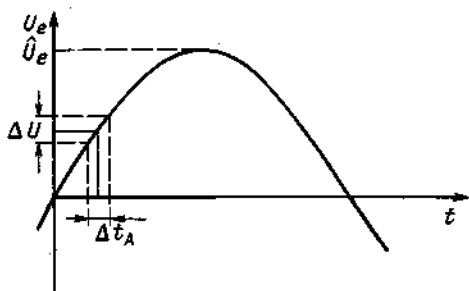


Рис. 24.22. Эффект апертуры.

с максимально допустимой частотой  $f_{\text{макс}}$ . Наибольший наклон кривой имеет место при прохождении через нуль:

$$\left. \frac{dU}{dt} \right|_{t=0} = \dot{U}_{\omega_{\text{макс}}}.$$

Отсюда получаем погрешность амплитуды

$$\Delta U = \dot{U}_{\omega_{\text{макс}}} \Delta t_A.$$

Если она должна быть меньше величины ступени квантования  $U_{\text{LSB}}$  АЦ-преобразователя, то условие для времени апертуры имеет вид

$$\Delta t_A < \frac{U_{\text{LSB}}}{\dot{U}_{\omega_{\text{макс}}}} = \frac{U_{\text{LSB}}}{1/2 U_{\text{макс}} \omega_{\text{макс}}}. \quad (24.20)$$

При высоких частотах сигнала это условие выполнить очень трудно, что подтверждает следующий числовой пример: для 8-разрядного преобразователя  $U_{\text{LSB}}/U_{\text{макс}} = 1/255$ . Если максимальная частота сигнала 10 МГц, то, как следует из формулы (24.20), время неопределенности должно быть меньше 125 нс.

## 24.6. ПОСТРОЕНИЕ АЦ-ПРЕОБРАЗОВАТЕЛЕЙ

### 24.6.1. ПАРАЛЛЕЛЬНЫЙ СПОСОБ

На рис. 24.23 показана реализация параллельного способа для 3-разрядного числа. С помощью трех разрядов можно представить восемь различных чисел, включая нуль. Необходимо, следовательно, семь компараторов. Семь соответствующих эквидистантных опорных напряжений образуются с помощью делителя.

Если приложенное входное напряжение не выходит за пределы диапазона от  $3/2 U_{\text{LSB}}$  до  $7/2 U_{\text{LSB}}$ , то компараторы с 1-го до 3-го устанавливаются в состояние «1», а компараторы с 4-го по 7-й — в состояние «0». Необходимы логические схемы, преобразующие эти состояния в число 3. В табл. 24.4 представлена зависимость между состояниями компараторов и соответствующим двоичным числом. Как показывает сравнение с разд. 19.7, необходимое преобразование можно произвести, используя шифратор приоритета, который был описан в разд. 19.1.1.

Однако приоритетный шифратор нельзя подсоединять непосредственно к выходам компараторов. Если входное напряжение изменяется, может быть получен ошибочный результат. Рассмотрим, например, переход от трех к четырем, следовательно, в двоичном коде от 011 к 100. Если старший разряд вследствие меньшего времени задержки изменит свое состояние раньше других разрядов, то временно возникнет число 111, т.е. семь. Величина ошибки соответствует половине измеряемого диапазона. Так как результаты АЦ-преобразования записываются, как правило, в запоминающее устройство, существует, таким образом, определенная вероятность получить полностью неверную величину. Решить эту проблему можно, например, предотвратив с помощью схемы выборки-хранения изменение входного напряжения в течение времени измерения. Однако при этом способе ограничивается допустимая частота входного напряжения, так как для установки схемы выборки-хранения необходимо время. Кроме того, вероятность изменения выходных состояний компара-

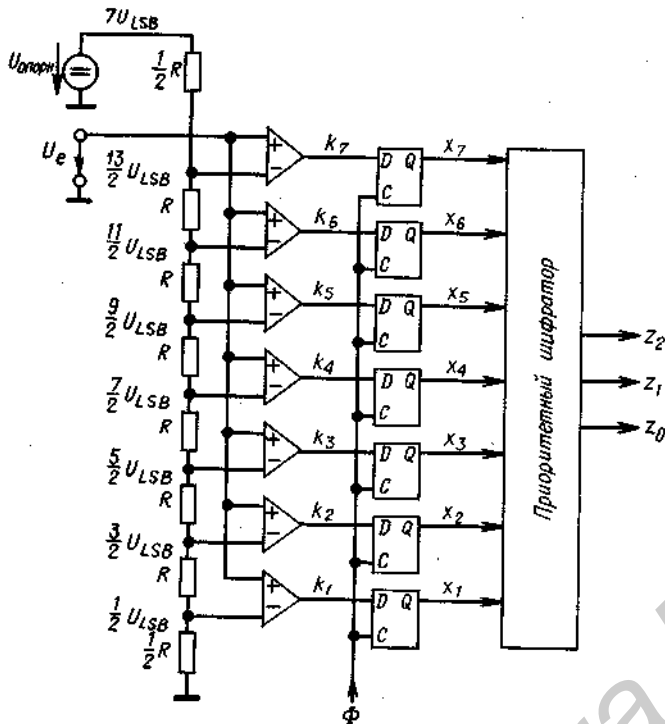


Рис. 24.23. АЦ-преобразователь, работающий по параллельному методу.

$$Z = \frac{U_e}{U_{LSB}} = 7 \frac{U_e}{U_{опорн}}$$

Таблица 24.4

Переменные состояния в параллельном АЦ-преобразователе в зависимости от входного напряжения

Входное напряжение	Состояния компараторов	Двоичное число	Десятичный эквивалент
$U_e/U_{LSB}$	$k_7 k_6 k_5 k_4 k_3 k_2 k_1$	$z_2 z_1 z_0$	$Z$
0	0 0 0 0 0 0 0	0 0 0	0
1	0 0 0 0 0 0 1	0 0 1	1
2	0 0 0 0 0 1 1	0 1 0	2
3	0 0 0 0 1 1 1	0 1 1	3
4	0 0 0 1 1 1 1	1 0 0	4
5	0 0 1 1 1 1 1	1 0 1	5
6	0 1 1 1 1 1 1	1 1 0	6
7	1 1 1 1 1 1 1	1 1 1	7

торов полностью не исключается, поскольку быстрые схемы выборки-хранения обладают заметным дрейфом.

Этот недостаток можно устранить, если, как показано на рис. 24.23, после каждого компаратора в качестве промежуточной памяти ввести схему запоминания аналоговой величины — срабатывающий по фронту триггер, который при воздействии тактового сигнала запускает следующие последовательностные схемы. В этом случае обеспечивается сохранение стационар-

ного состояния на выходе приоритетного шифратора при действии фронта импульса, запускающего триггер.

Как видно из табл. 24.4, компараторы устанавливаются в состояние «1» по очереди — снизу вверх. Такая очередность не гарантируется при крутых фронтах импульса, так как из-за различия во временах задержки компараторы могут переключаться в другом порядке. Это переходное состояние при определенных обстоятельствах может быть записано в триггерах,

а именно тогда, когда фронт импульса, запускающего триггеры, и фронт сигнала совпадают. Приоритетное кодирование, однако, позволяет этого избежать благодаря тому, что единицы в младших разрядах, согласно разд. 19.7, не принимаются во внимание.

Время выборки должно быть меньше времени задержки компаратора, а ее начало определяется фронтом запускающего импульса. Различие во временах задержки обуславливает временную неопределенность (апертуру) результата. Чтобы снизить ее величину до обоснованного в предыдущем разделе уровня, целесообразно применить компараторы с возможно меньшим временем задержки. Благодаря параллельной работе каскадов описанный способ АЦ-преобразования самый быстрый. При использовании ЭСЛ-схем можно обрабатывать сигналы с частотой до 50 МГц.

#### Типы ИС

Компаратор	Память	Приоритетный шифратор
ТТЛ: NE 521 ЭСЛ: Am 687	SN 74S273 (со встроенной памятью)	SN 74148 МС 10165

#### Устройства с памятью и приоритетным шифратором

4 бит, 10 нс: Am 6688 (AMD); 6 бит, 30 нс: TDC 1014 (TRW); 8 бит, 30 нс: TDC 10073 (TRW).

#### 24.6.2. МОДИФИЦИРОВАННЫЙ ПАРАЛЛЕЛЬНЫЙ МЕТОД

Недостаток параллельного метода состоит в том, что число компараторов экс-

поненциально возрастает с длиной слова. Для 8-разрядного преобразователя требуется, например, уже 255 компараторов. Можно значительно уменьшить аппаратные затраты, снизив скорость преобразования. Для этого комбинируют параллельный и весовой методы.

При построении 8-разрядного преобразователя по модифицированному методу в первом шаге параллельно преобразуются четыре старших разряда кода (рис. 24.24). Результат представляет собой грубо квантованное значение входного напряжения. С помощью ЦА-преобразователя образуется соответствующее аналоговое напряжение, которое вычитается из входного напряжения. Остаток представляется в цифровой форме вторым 4-разрядным АЦ-преобразователем.

Если разность между грубо приближенным значением и входным напряжением усилить в 16 раз, можно использовать два АЦ-преобразователя с одним и тем же диапазоном входного напряжения. Различие между обоими преобразователями заключается, конечно, в требовании к точности: у первого АЦ-преобразователя она должна быть почти такой же, как у 8-разрядного преобразователя, так как иначе полученная разность не будет иметь смысла.

Грубо приближенная и точная выходные величины должны, естественно, соответствовать одному и тому же входному напряжению  $U_e(t_j)$ . Из-за наличия задержки сигнала в первой ступени возникает, однако, временное запаздывание. Поэтому при использовании этого способа входное напряжение с помощью схемы выборки-хранения поддерживается постоянным до тех пор, пока не будет получено все число.

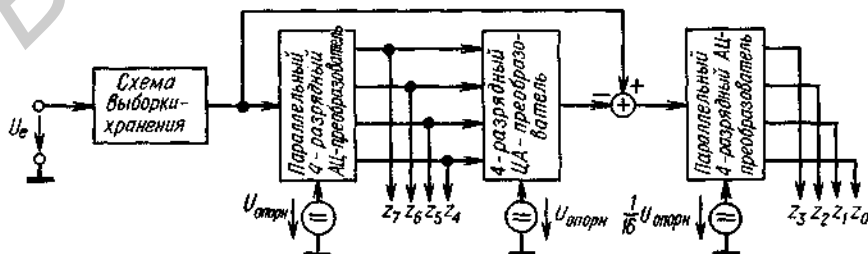


Рис. 24.24. АЦ-преобразователь, реализующий модифицированный параллельный метод.

$$Z = \frac{U_e}{U_{LSB}} = 255 \frac{U_e}{U_{опорн}}$$

Обзор модулей и приборов, построенных по описанному методу, можно найти в работе [24.3].

### 24.6.3. ВЕСОВОЙ МЕТОД

На рис. 24.25 представлен АЦ-преобразователь, который работает в соответствии с весовым методом. Логическое устройство управления (например, микрокомпьютер [24.4]) перед началом измерения записывает в память нули (производит стирание информации). Непосредственно за этим в старшем разряде устанавливается «1», т.е. здесь  $z_7 = 1$ . Благодаря этому напряжение на выходе ЦА-преобразователя составляет

$$U(Z) = 2^7 U_{LSB}.$$

Это половина возможного диапазона преобразуемых сигналов. Если входное напряжение  $U_e$  больше, чем эта величина, то должно быть  $z_7 = 1$ . Если меньше, то  $z_7 = 0$ . Устройство управления, должно, следовательно, переключить  $z_7$  обратно в состояние нуля, если выходная переменная  $k$  компаратора принимает значение 0. Непосредственно вслед за этим остаток

$$U_e - z_7 \cdot 2^7 \cdot U_{LSB}$$

таким же образом сравнивается с ближайшим младшим разрядом и т.д. После восьми подобных выравнивающих шагов в память записывается двоичное число  $Z$ , из которого после цифро-аналогового преобразования получается напряжение, соответствующее

$$U_e = Z \cdot U_{LSB};$$

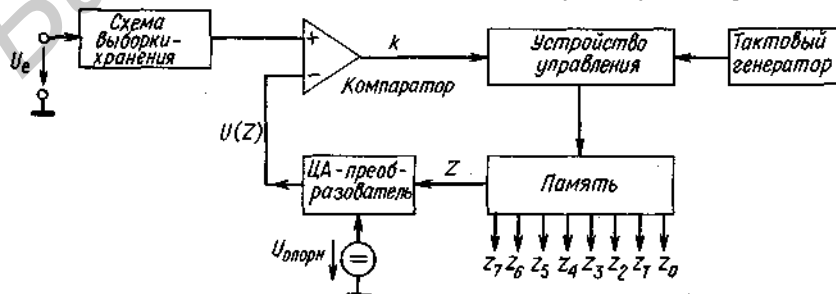


Рис. 24.25. АЦ-преобразователь, работающий по весовому методу.  
 $Z = U_e / U_{LSB}$ .

следовательно,

$$Z = U_e / U_{LSB}. \quad (24.21)$$

Если входное напряжение в течение времени преобразования изменяется, необходима схема выборки-хранения для промежуточного запоминания значения функции, чтобы все разряды были образованы из одного и того же входного напряжения

#### Типы ИС

- 8 разрядов в 15 мкс: AD 7574 (Analog Devices),
- 8 разрядов в 0,4 мкс: TDC 1001J (TRW),
- 10 разрядов в 20 мкс: AD 7570L (Analog Devices),
- 10 разрядов в 1 мкс: TDC 1013J (TRW),
- 12 разрядов в 25 мкс: AD 574 (Analog Devices).

### 24.6.4. ЧИСЛОВОЙ МЕТОД

АЦ-преобразование, осуществляемое по этому методу, требует незначительных аппаратных затрат. При этом используются простые средства и достигается высокая точность. Конечно, время преобразования оказывается значительно большим, чем при других методах. Как правило, оно составляет 1–100 мс. Для многих применений этого вполне достаточно. Поэтому числовой метод наиболее широко распространен и осуществляется в большинстве схемных вариантов. Важнейшие из них описываются ниже.

#### Компенсационный метод

Компенсационный АЦ-преобразователь, представленный на рис. 24.26, очень похож на ранее рассмотренные схемы. Су-

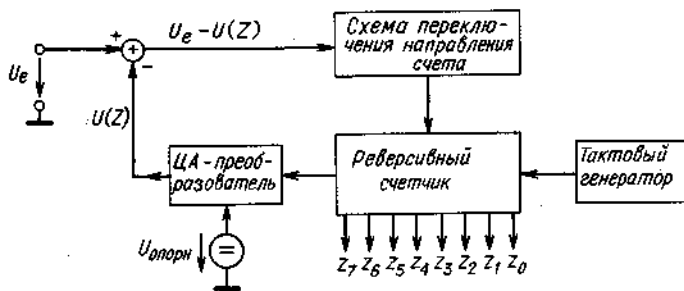


Рис. 24.26. Построение АЦ-преобразователя по компенсационному методу с постоянным выравнением.

$$Z = U_e / U_{LSB}$$

шественное отличие состоит в том, что здесь память представляет собой счетчик. При этом можно значительно упростить устройство управления.

С помощью вычитателя входное напряжение  $U_e$  сравнивается с компенсирующим напряжением  $U(Z)$ . Если разность  $U_e - U(Z) > 1/2 U_{LSB}$ , счетчик работает в суммирующем режиме. Благодаря этому  $U(Z)$  приближается к входному напряжению. Если разность  $U_e - U(Z) < 1/2 U_{LSB}$ , счетчик является вычитающим. При этом компенсирующее напряжение всегда отслеживает входное напряжение. Исходя из этого, такую схему называют *отслеживающим АЦ-преобразователем*.

Если разность  $U_e - U(Z)$  меньше  $1/2 U_{LSB}$ , счетчик останавливается. Это делается для предотвращения дальнейшей работы счетчика при достижении выравнивания в последнем разряде.

В отличие от весового метода здесь число на выходе может быть достаточно просто представлено в двоично-десятичной форме. Для этого вместо двоичного счетчика применяют двоично-десятичный. Упрощение устройства управления по сравнению с весовым методом достигается ценой существенного снижения скорости преобразования, так как компенсированное напряжение изменяется ступенями (шагами)  $U_{LSB}$ . В случае когда входное напряжение изменяется медленно, все же можно получить малые времена срабатывания,

так как благодаря свойству отслеживания аппроксимация носит непрерывный характер, а не начинается каждый раз с нуля, как при весовом методе.

#### Метод пилообразного напряжения

В представленном на рис. 24.27 АЦ-преобразователе с использованием пилообразного напряжения нет ЦА-преобразователя. Принцип его работы основан прежде всего на представлении входного напряжения пропорциональным ему временем интегрирования. Для этого используется генератор пилообразного напряжения и компараторы К 1 и К 2.

Пилообразное напряжение возрастает от отрицательного значения до положительного по закону

$$V_s = \frac{U_{опор}}{\tau} t - V_0.$$

На выходе логического элемента ИСКЛЮЧАЮЩЕЕ ИЛИ сохраняется состояние «1» до тех пор, пока напряжение пилы находится в диапазоне от 0 до  $U_e$ . Соответствующее время составляет

$$\Delta t = \frac{\tau}{U_{опор}} U_e.$$

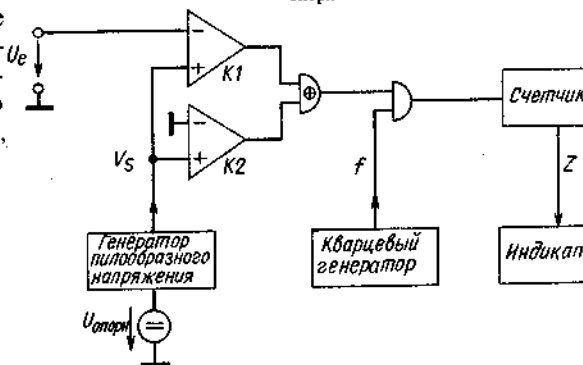


Рис. 24.27. АЦ-преобразователь, работающий по методу пилы.

$$Z = \frac{f}{U_{опор}} U_e.$$

Для его определения подсчитывают число колебаний, генерируемых кварцевым генератором. Если перед началом измерений перевести счетчик в состояние «0», то при превышении верхнего порога компаратора в счетчик будет записан код

$$Z = \frac{\Delta t}{T} = \frac{\tau f}{U_{\text{опорн}}} U_e. \quad (24.22)$$

Если на вход приложено отрицательное напряжение, то сначала пилообразное напряжение достигает значения входного, а затем проходит через нуль. По этой последовательности можно определить знак измеряемого напряжения. Длительность измерения такая же, как в случае положительного сигнала; она зависит только от амплитуды измеряемого напряжения. После каждого измерения счетчик сбрасывается в «0» и пилообразное напряжение принимает начальное отрицательное значение. Чтобы обеспечить постоянную выдачу данных, предыдущий числовой результат обычно запоминается, пока формируется новый. При непрерывно выравнивающем компенсационном методе это не обязательно, потому что после выравнивания состояние счетчика не изменяется, если  $U_e$  постоянно.

Как следует из формулы (24.22), разброс постоянной времени  $\tau$  непосредственно влияет на точность измерений. Так как она определяется RC-цепью, то на нее воздействует температурный и временной дрейф емкости конденсатора. По этой причине трудно обеспечить точность выше 0,1%.

### Метод двойного интегрирования

Второй метод измерений, при котором интегрируется не только опорное, но и входное напряжение, иллюстрируется рис. 24.28. В состоянии покоя ключи  $S_1$  и  $S_2$  разомкнуты, а ключ  $S_3$  замкнут. Выходное напряжение интегратора равно нулю.

Когда начинаются измерения, ключ  $S_3$  открывается, а  $S_1$  замыкается. Поэтому входное напряжение интегрируется. Время интегрирования входного напряжения постоянно; в качестве таймера используется счетчик времени измерения. К моменту окончания интегрирования  $t_1$  выходное напряжение интегратора составляет

$$U_1(t_1) = -\frac{1}{\tau} \int_0^{t_1} U_e dt = -\frac{U_e n_1 T}{\tau}, \quad (24.23)$$

где  $n_1$  — число тактовых импульсов, определяемое счетчиком времени интегрирования, и  $T$  — период тактового генератора. После окончания измерений для определения числового значения ключ  $S_1$  размыкается и через  $S_2$  опорное напряжение поступает на интегратор. При этом выбирается опорное напряжение, противоположное по знаку входному напряжению. Таким образом, выходное напряжение опять уменьшается, как показано на рис. 24.29.

С помощью компаратора и счетчика результата определяется интервал времени, по окончании которого выходное напряже-

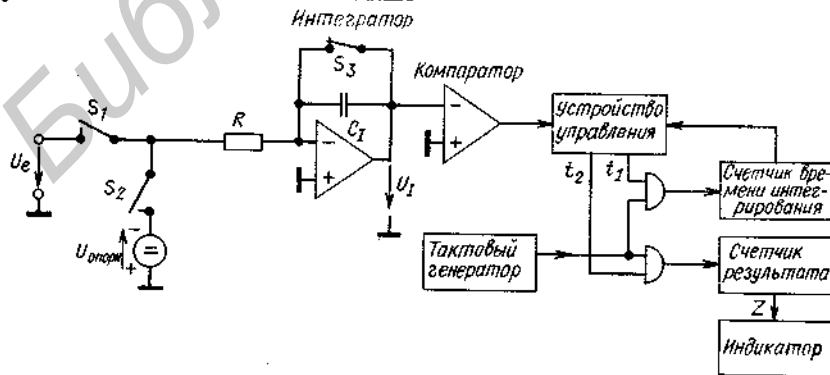


Рис. 24.28. АЦ-преобразователь, реализующий метод двойного интегрирования.

$$Z = \frac{U_e}{U_{\text{опорн}}} n_1.$$

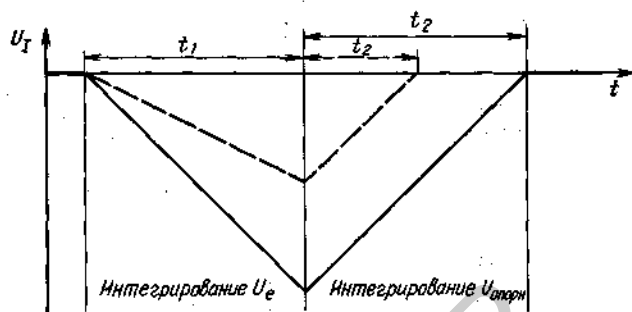


Рис. 24.29. Временной ход выходного напряжения интегратора для различных входных напряжений.

ние становится равным нулю:

$$t_2 = n_2 T = \frac{\tau}{U_{\text{опорн}}} |U_I(t_1)|. \quad (24.24)$$

С учетом формулы (24.23) получаем результат

$$Z = n_2 = \frac{U_e}{U_{\text{опорн}}} n_1. \quad (24.25)$$

Из этой формулы следует, что отличительной особенностью метода двойного интегрирования является то, что ни тактовая частота  $1/T$ , ни постоянная интегрирования  $\tau = RC_I$  не влияют на результат. Необходимо только потребовать, чтобы тактовая частота в течение времени  $t_1 + t_2$  оставалась постоянной. Это можно обеспечить при использовании простого тактового генератора. Отсюда ясно, что при помощи данного метода можно легко получить точность до 0,01% [24.5].

При выводе предыдущих выражений мы видели, что в окончательный результат входят не мгновенные значения измеряемого напряжения, а только значения, усредненные за время измерения  $t_1$ . Поэтому переменное напряжение ослабляется тем сильнее, чем выше его частота. Переменное напряжение, частота которого равна целочисленному кратному от  $1/t_1$ , подавляется совершенно. Поэтому целесообразно выбрать частоту тактового генератора такой, чтобы величина  $t_1$  либо равнялась периоду колебаний сетевого напряжения, либо была кратна ему. В этом случае уничтожаются все сетевые наводки.

Так как с помощью метода двойного интегрирования простыми средствами можно обеспечить высокую точность и подавление помех, его предпочитают использовать в цифровых вольтметрах. Относительно большие времена преобразова-

ния не препятствуют такому использованию.

#### Автоматическая корректировка нуля

При описании метода двойного интегрирования было отмечено, что постоянная времени  $\tau = RC_I$  и тактовая частота  $f = 1/T$  не влияют на результат. Следовательно, точность в значительной степени определяется разбросом значений опорного напряжения и смещением нуля интегратора и компаратора. Смещение нуля можно устранить автоматической корректировкой. Для этого нормально замкнутый ключ  $S_3$  (рис. 24.28) заменяют регулирующей цепью, как показано на рис. 24.30, с помощью которой интегратор устанавливается в нужное начальное состояние.

В состоянии покоя ключ  $S_3$  замкнут. Поэтому интегратор и предусилитель на входе компаратора образуют повторитель напряжения, выходное напряжение которого  $U_k$  подается на конденсатор нулевой точки  $C_N$ . Для корректировки нуля замыкают ключ  $S_4$  и на вход интегратора подается нулевое напряжение. В результате к  $U_k$  прибавляется корректирующая величина  $U_{01} - I_B R$ . Здесь  $U_{01}$  — напряжение сдвига интегратора, а  $I_B$  — входной ток покоя. В установившемся состоянии благодаря компенсации ток через  $C_I$ , как в идеальном интеграторе, равен нулю.

При интегрировании входного напряжения ключи  $S_3$  и  $S_4$  размыкаются, а  $S_1$  замыкается. Так как в течение этого времени напряжение  $U_k$  на конденсаторе  $C_N$  запоминается, положение нуля в течение фазы интегрирования корректируется. При этом дрейф нуля определяется только кратковременной стабильностью.



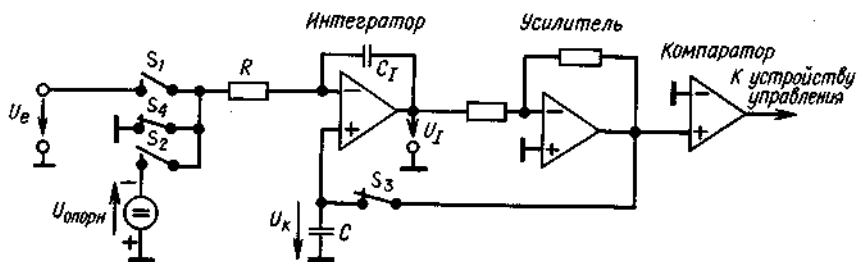


Рис. 24.30. Метод двойного интегрирования с автоматическим выравниванием нуля.

Ошибка смещения компаратора также может быть в значительной степени скорректирована. В состоянии покоя выходное напряжение интегратора  $U_I$  устанавливается не в нуль, как в ранее рассмотренных схемах, а сдвигается на напряжение смещения предусилителя, т. е. непосредственно на пороговое напряжение переключения схемы.

Так как в компенсационном контуре последовательно включены два усилителя, то легко могут возникнуть колебания. Для стабилизации последовательно с конденсатором  $C_N$  можно включить резистор. Кроме того, целесообразно ограничить коэффициент усиления предусилителя на уровне ниже 100. Благодаря этому также проще получить малые времена задержки, необходимые для работы компаратора.

Интегральные АЦ-преобразователи изготавливаются в виде монолитных КМОП-схем. Можно различить две главные группы: схемы с параллельными выходами для общего применения (особенно для переработки данных совместно с микрокомпьютерами) и схемы с мультиплексными двоично-десятичным выходами для управления индикаторами.

Типы ИС с двоичными параллельными выходами

- 8 ... 12 разрядов: ADC-EK8B ... 12B (Datel),
- 12 разрядов: ICL 7109 (Intersil),
- 13 разрядов: AD 7550 (Analog Devices).

Типы ИС с параллельными двоично-десятичными выходами

- 3 разряда: ADC-EK12D (Datel).

Типы ИС с мультиплексными двоично-десятичными выходами

- $3\frac{1}{2}$  цифры: HEF 4739V (Valvo),
- $3\frac{1}{2}$  цифры: MC 14433 (Motorola),
- $3\frac{1}{2}$  цифры: LD 131 (Siliconix),
- $3\frac{3}{4}$  цифры: ADC 3711 (National).

Типы ИС с параллельными 7-сегментными выходами

- $3\frac{1}{2}$  цифры LCD: ICL 7106 (Intersil),
- $3\frac{1}{2}$  цифры LED: ICL 7107 (Intersil).

Типы ИС с 7-сегментными мультиплексными выходами

- $3\frac{1}{2}$  цифры LED: ADD 3500 (National),
- $3\frac{3}{4}$  цифры LED: ADD 3701 (National).

## 25. Измерительные схемы

В предыдущих разделах был рассмотрен ряд методов аналоговой и цифровой обработки сигналов. Однако во многих случаях, прежде чем использовать аналоговое решающее устройство или АЦ-преобразователь, необходимо преобразовать сам электрический сигнал. Для этого требуются измерительные схемы, формирующие выходной сигнал, источник которого имеет малое внутреннее сопротивление, в виде напряжения, отсчитываемого относительно земли.

### 25.1. ИЗМЕРЕНИЕ НАПРЯЖЕНИЙ

#### 25.1.1. ПРЕОБРАЗОВАТЕЛИ ИМПЕДАНСА

Чтобы измерить напряжение на выходе высокоомного источника сигнала и при этом не внести заметной погрешности, можно использовать для преобразования импеданса электрометрический усилитель (рис. 12.3). При этом нужно, однако, учитывать, что высокоомная входная линия связи очень чувствительна к емкостным наводкам. Такая линия, как правило, экранируется, что приводит к большой емкостной нагрузке источника относительно общей шины (корпуса) (30–100 пФ/м). При внутреннем сопротивлении источника, например, 1 ГОм и емкости кабеля 100 пФ верхняя граничная частота измеряемого сигнала равна 1,6 Гц.

Другая проблема — изменения величины этой емкости во времени, вызванные, например, механическими перемещениями. Это может привести к возникновению очень большого шумового напряжения. Если на проводник подано напряжение 10 В, то из-за колебаний величины емкости порядка 1% получаются скачки напряжения до 100 мВ!

Для преодоления этих трудностей, т.е. для уменьшения разности потенциалов между внутренним проводником и экраном, используют электрометрический усилитель, причем экран соединяют не с корпусом, а с выходом усилителя, как показано

на рис. 25.1. В этом случае влияние емкости уменьшается благодаря дифференциальному усилению операционного усилителя. Емкостные шумы значительно со-

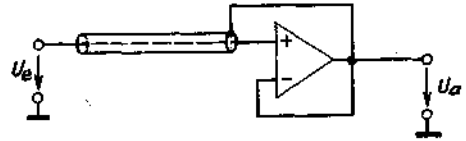


Рис. 25.1. Уменьшение емкости экрана и шумов экранирования посредством привязки потенциала экрана к измеряемому потенциалу.

кращаются, поскольку теперь разность потенциалов между проводниками определяется лишь напряжением смещения операционного усилителя.

#### Увеличение диапазона управляемого напряжения

Максимально допустимое напряжение питания выпускаемых операционных усилителей составляет  $\pm 18$  В. Поэтому диапазон управляемого напряжения ограничивается  $\pm 15$  В. Это ограничение снимается, если для подачи напряжения питания на операционный усилитель ввести специальную (бутстрепную) связь с выходным потенциалом. Для этого служат оба эмиттерных повторителя, показанные на рис. 25.2. С их помощью разности потенциалов  $V_1 - U_a$  и  $U_a - V_2$  стабилизируются на значении  $U_Z - 0,7$  В. Благодаря стабильности источника постоянного тока и малому выходному сопротивлению эмиттерных повторителей диапазон управляемых напряжений возрастает.

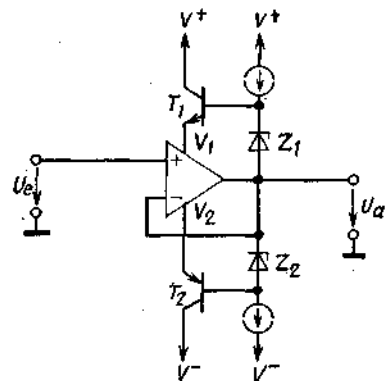


Рис. 25.2. Повторитель напряжения для высокового входного напряжения.

### 25.1.2. ИЗМЕРЕНИЕ РАЗНОСТИ ПОТЕНЦИАЛОВ

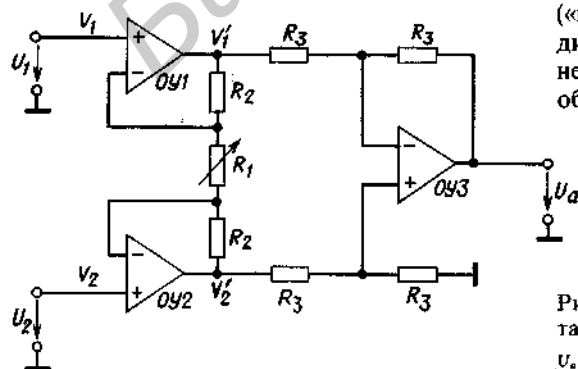
Измерение разности потенциалов можно в принципе осуществить с помощью вычитателя, описанного в разд. 11.3. Как было показано в разд. 11.2.2, подавление синфазной составляющей определяется главным образом точностью соотношений пар сопротивлений  $\alpha_N$  и  $\alpha_P$ . В эти соотношения входит, однако, и внутреннее сопротивление источника сигнала. При построении схем в вычислительной технике в качестве источника сигнала применяют, как правило, операционный усилитель с отрицательной обратной связью, обладающий очень малым выходным сопротивлением, поэтому его влиянием можно пренебречь.

В измерительной технике достаточно малое сопротивление источника обеспечивается с помощью повторителя напряжения. Для иллюстрации этого положения обратимся к универсальной схеме дифференциального усилителя (потенциометрического), показанной на рис. 25.3. При  $R_1 = \infty$  ОУ 1 и ОУ 2 работают как повторители напряжения.

Достоинством схемы является также и то, что, варьируя сопротивление одного резистора, можно регулировать дифференциальный коэффициент усиления. Как следует из рис. 25.3, разность потенциалов на резисторе  $R_1$  составляет  $V_2 - V_1$ . Отсюда

$$V_2' - V_1' = \left(1 + \frac{2R_2}{R_1}\right)(V_2 - V_1).$$

Эта разность с помощью вычитателя



усилителя ОУ 3 передается на заземленный выход.

При полностью синфазном управлении ( $V_1 = V_2 = V_{GI}$ ) будет выполняться условие  $V_1' = V_2' = V_{GI}$ . Усиление синфазного сигнала ОУ 1 и ОУ 2 также не зависит от выбранного дифференциального коэффициента усиления и имеет величину 1. Учитывая формулу (11.6), получаем для коэффициента ослабления синфазного сигнала выражение

$$G = \left(1 + \frac{2R_2}{R_1}\right) \frac{2\alpha}{\Delta\alpha}.$$

Здесь  $\Delta\alpha/\alpha$  — относительный разброс значений сопротивлений пары резисторов  $R_3$ .

### 25.1.3. ИЗОЛИРОВАННЫЙ УСИЛИТЕЛЬ

Диапазон управляемого напряжения вычитающего усилителя, описанного в предыдущем разделе, ограничен напряжением питания. С помощью схемы, показанной на рис. 25.2, он может быть расширен до  $\pm 100$  В.

Однако во многих случаях требуется измерить напряжение порядка нескольких киловольт, т.е. значительно превышающее допустимое синфазное напряжение. Для решения этой задачи измерительную схему разбивают, как показано на рис. 25.4, на две гальванически изолированные части. Передающая часть работает под измеряемым потенциалом, а приемная — под нулевым. Для реализации подобного устройства необходимо, чтобы передающая часть имела отдельный, изолированный от земли источник тока, общая точка которого («плавающая» земля) является одним из дифференциальных входов. Не нужно, конечно, забывать, что такое подключение обеспечивает лишь гальваническую развяз-

Рис. 25.3. Электрометрический вычитатель.

$$U_a = [1 + (2R_2/R_1)](V_2 - V_1)$$

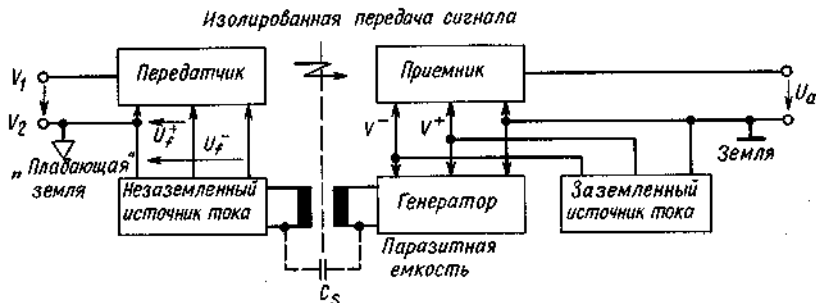


Рис. 25.4. Принцип измерения напряжения с помощью гальванически изолированного усилителя.

ку от нулевого потенциала, а емкостная связь остается. Эта связь осуществляется главным образом через емкость  $C_s$  трансформатора в источнике тока (рис. 25.4). Чтобы уменьшить эту емкость, целесообразно применить вместо силового трансформатора высокочастотный трансформатор с полосой около 100 кГц, который запускается генератором синусоидальных колебаний.

Когда обе точки, в которых производится измерение, высокоомные, то даже небольшой емкостной шумовой ток может внести заметную погрешность в измерение напряжения на клемме «плавающей» земли. В таких случаях целесообразно подсоединить клемму «плавающей» земли к третьей точке и определять разность потенциалов между обеими точками с помощью электрометрического вычитающего усилителя, представленного на рис. 25.3. Тогда оба измерительных проводника обесточены. Электрометрический вычитатель подключается к изолированному от земли источнику тока. При этом синфазное на-

пряжение по отношению к «плавающей» земле, подключенной к соответствующей точке измеряемого объекта, не превышает чаще всего 10 В.

Передача результата измерения на электрически изолированную приемную часть также связана с определенными трудностями. Существуют две возможности передачи: с помощью трансформатора или оптической связи. При передаче с помощью трансформатора необходимо применить модуляцию достаточно высокой несущей частоты (амплитудную или частотную). При оптической связи, напротив, можно непосредственно передавать постоянное напряжение. При высоких требованиях к точности можно преобразовать аналоговый сигнал на передающей части в цифровую форму и передавать числовую величину на приемную часть с помощью оптической связи, как показано на рис. 25.4. При этом нелинейность оптической связи не играет роли.

Возможность оптической передачи аналогового сигнала иллюстрируется

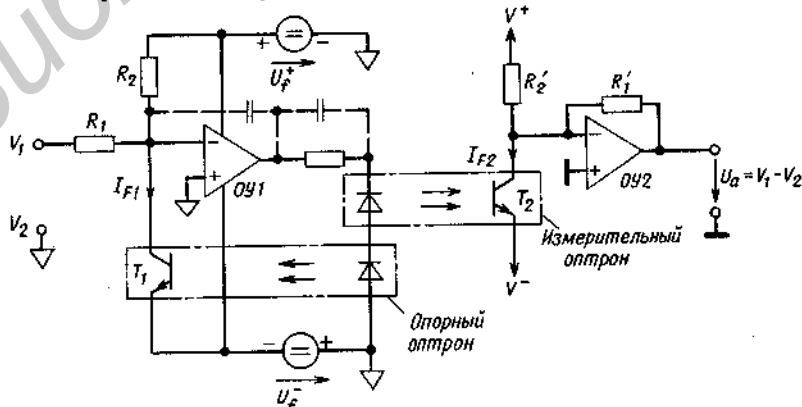


Рис. 25.5. Оптическая передача аналоговой величины.

рис. 25.5. Для того чтобы компенсировать линейные искажения, вносимые оптронами, ток светодиода регулируется с помощью операционного усилителя ОУ 1 так, чтобы фототок опорного приемника  $T_1$  равнялся заданной величине. Петля отрицательной обратной связи при этом замыкается через опорный оптрон, и мы получаем

$$I_{F1} = \frac{U_f^+}{R_2} + \frac{V_1 - V_2}{R_1}$$

Так как фототок не может изменять знак, введена постоянная составляющая  $U_f^+/R_2$  для того, чтобы можно было обрабатывать разнополярные входные сигналы. Когда оба оптрона обладают идентичными характеристиками, на приемной стороне выполняется условие  $I_{F2} = I_{F1}$  и мы получаем выходное напряжение

$$U_a = \frac{R'_1}{R_1}(V_1 - V_2) \text{ при } \frac{U_f^+}{R_2} = \frac{V^+}{R'_2}$$

Изолированные усилители с трансформаторной или оптической связью поступают в продажу в виде готовых модулей. На передающей стороне расположены электрометрический или фазоинверсный усилитель, а также электрометрический вычитатель. Большинство типов модулей содержит встроенный в передающую часть преобразователь постоянного напряжения для незаземленного источника тока, так

что снаружи необходимо подключить только заземленный источник тока. Допустимая разность потенциалов между передающей и приемной частями составляет, как правило, несколько киловольт. В табл. 25.1 приведены некоторые данные часто применяемых модулей.

## 25.2. ИЗМЕРЕНИЕ ТОКА

### 25.2.1. ИЗОЛИРОВАННЫЕ ОТ ЗЕМЛИ АМПЕРМЕТРЫ С МАЛЫМ ПАДЕНИЕМ НАПРЯЖЕНИЯ

В разд. 12.2 был рассмотрен преобразователь ток-напряжение, который почти идеально подходит для применения в качестве амперметра вследствие своего экстремально низкого входного напряжения. Конечно, можно измерять только ток, который непосредственно течет в общую точку (на корпус).

Изолированный от земли амперметр можно реализовать при помощи электрометрического вычитателя, показанного на рис. 25.3, подключив между его входами токоизмерительный резистор. Разумеется, из-за введения этого резистора теряется такое важное преимущество усилителя, как малое входное сопротивление. Однако если, как показано на рис. 25.6, в цепь отрицательной обратной связи входных усили-

Таблица 25.1

Примеры изолированных усилителей

Тип	3650	3456	275
Изготовитель	Burr-Brown	Burr-Brown	Analog Devices
Связь	Оптическая	Частотная модуляция	Амплитудная модуляция
Ширина полосы	15 кГц	2,5 кГц	1,5 кГц
Нелинейность	0,1%	0,01%	0,1%
Ослабление синфазной составляющей на частоте 60 Гц	100 дБ	130 дБ	120 дБ
Входная схема	Точка суммирования	Электрометрический вычитатель	Электрометрический усилитель
Напряжение пробоя изоляции	2 кВ	2 кВ	2 кВ
Незаземленный источник тока	Внешний	Внутренний	Внутренний

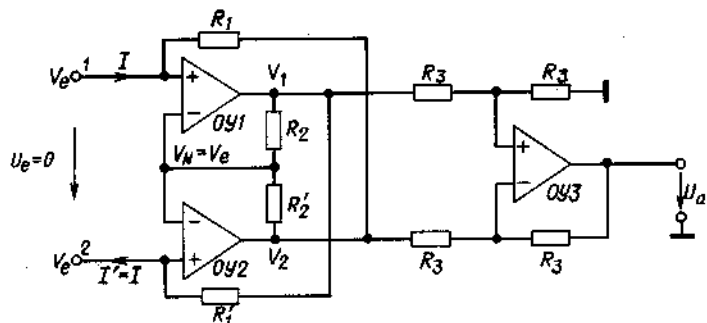


Рис. 25.6. Незаземленный амперметр с пренебрежимо малым падением напряжения  $U_a = 2RI$  при  $R_1 = R'_1 = R_2 = R'_2$ .

телей включить измерительный резистор, падение напряжения на изолированном амперметре будет очень мало.

Благодаря отрицательной обратной связи через резисторы  $R_2$  и  $R'_2$  потенциал  $V_N$  устанавливается равным  $V_e$ . Разность потенциалов между входами 1 и 2 также равна нулю. Предположим теперь, что через точку 1 втекает ток  $I$ . Тогда выходной потенциал ОУ 2 благодаря отрицательной обратной связи будет равен

$$V_2 = V_e - IR_1. \quad (25.1)$$

При  $V_N = V_e$  отсюда следует

$$V_1 = V_2 + \left(1 + \frac{R_2}{R'_2}\right)(V_e - V_2) = V_e + \frac{R_1 R_2}{R'_2} I. \quad (25.2)$$

Величина тока, вытекающего через точку 2, определяется соотношением

$$I' = \frac{V_1 - V_e}{R'_1} = \frac{R_1 R_2}{R'_1 R'_2} I. \quad (25.3)$$

Если схема по обоим входам изолирована от земли, то должно выполняться условие  $I' = I$ . В противном случае разностный ток  $\Delta I = I' - I$  стекает с выходов операционных усилителей на корпус. Из этого следует условие выравнивания

$$R_1/R'_1 = R'_2/R_2. \quad (25.4)$$

На вычитающий усилитель ОУ 3 поступает разность  $V_1 - V_2$ . В соответствии с формулами (25.1) и (25.2) его выходное напряжение составляет

$$U_a = R_1 \left(1 + \frac{R_2}{R'_2}\right) I. \quad (25.5)$$

Это напряжение пропорционально протекающему току.

### 25.2.2. ИЗМЕРЕНИЕ ТОКА ПРИ ВЫСОКОМ ПОТЕНЦИАЛЕ

Рассмотренная в предыдущем разделе схема пригодна для измерения тока при напряжении, не превышающем напряжение питания. Для измерения тока при высоком потенциале подходит простая схема, описанная в разд. 12.5, если изолированный усилитель подключить к «плавающей» земле. Выходное напряжение с помощью изолированного усилителя определяется относительно нуля.

Аппаратурные затраты могут быть существенно сокращены, если при измерении тока можно допустить падение напряжения от 1 до 2 В (например, в анодной цепи высоковольтных радиоламп). В этом случае измеренный ток может просто протекать через светодиод оптической пары. При этом не нужен изолированный от земли источник тока. Для линеаризации передаточной характеристики можно, как показано на рис. 25.7, на приемной стороне ис-

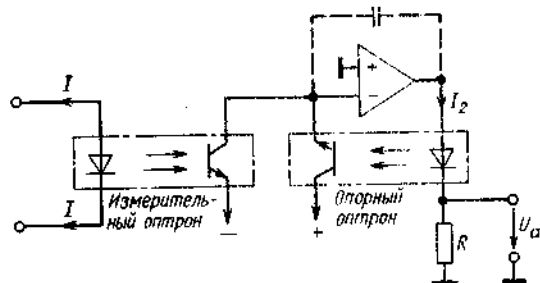


Рис. 25.7. Простой изолированный усилитель для измерения тока.  $U_a = RI$ .

пользовать опорную оптическую связь (пару). Ее входной ток  $I_2$  с помощью операционного усилителя устанавливается таким, чтобы фототоки опорной и измерительной пар взаимно уничтожались. Если обе связи хорошо согласованы, то  $I_2 = I$ . Этот ток может быть измерен по создаваемому на заземленном резисторе  $R$  падению напряжения.

### 25.3. ИЗМЕРИТЕЛЬНЫЙ ВЫПРЯМИТЕЛЬ

Переменный ток принято характеризовать различными параметрами: арифметическим средним значением, эффективным значением, а также положительным и отрицательным амплитудными значениями.

#### 25.3.1. ИЗМЕРЕНИЕ СРЕДНЕГО АБСОЛЮТНОГО ЗНАЧЕНИЯ

Для определения модуля переменного напряжения нужна схема, знак усиления которой изменялся бы в зависимости от полярности входного напряжения. Следовательно, ее передаточная характеристика должна иметь вид, представленный на рис. 25.8.

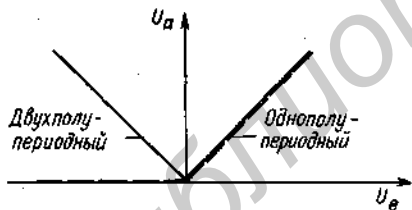


Рис. 25.8. Характеристики однополупериодного и двухполупериодного выпрямителей.

Такое двухполупериодное выпрямление можно реализовать посредством диодной мостовой схемы. Однако достижимая точность ограничивается падением напряжения на диодах. Этот эффект можно устранить, если использовать диодный мостовой выпрямитель с управляемым источником тока. Простой вариант подобной схемы представлен на рис. 25.9. Операционный усилитель служит в качестве управляемого по напряжению источника тока, который был рассмотрен в разд. 12.8.

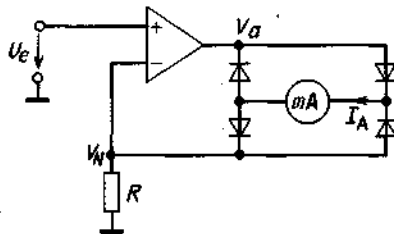


Рис. 25.9. Двухполупериодный выпрямитель для индикаторного устройства.  
 $I_A = |U_e|/R$ .

Поэтому ток не зависит от падения напряжения на диодах:

$$I_A = |U_e|/R.$$

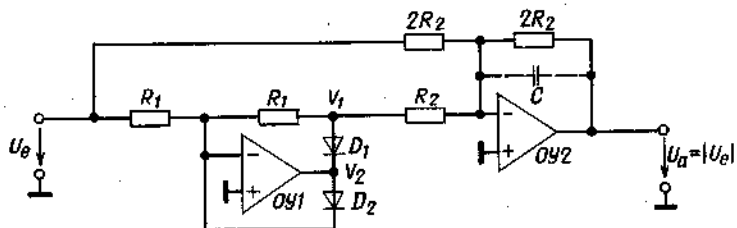
Для определения среднего значения этого тока можно, например, использовать амперметр магнитоэлектрической системы. Подобный метод часто применяют в аналоговых мультиметрах.

Если выходной потенциал не выходит за пределы диапазона  $-2U_D < V_a < 2U_D$ , то усилитель не охватывается отрицательной обратной связью, так как все диоды закрыты. В течение времени, когда  $V_a$  меняется от значения  $2U_D$  на величину  $-2U_D$ ,  $V_N$  остается постоянным. Это — «мертвое» время в цепи регулирования. «Мертвое» время может привести к любому фазовому сдвигу, что создает особые трудности для стабилизации операционного усилителя. В связи с этим предпочтение отдают усилителям с высокой скоростью нарастания входного сигнала, что обеспечивает сокращение времени запаздывания. Кроме того, нужно использовать сильную частотную коррекцию в виде линейной отрицательной связи.

#### Двухполупериодный выпрямитель с заземленным выходом

Ранее рассмотренную схему можно использовать, изолируя ее от земли. Если же сигнал в дальнейшем должен обрабатываться (например, представляться в цифровой форме), необходимо отсчитывать выходное напряжение относительно земли. Ток  $I_A$  может быть представлен в форме выходного напряжения, например с помощью преобразователя ток-напряжение.

Рис. 25.10. Двухполупериодный детектор с заземленным выходом.



Простой способ такого преобразования иллюстрируется рис. 25.10.

Прежде всего рассмотрим принцип работы ОУ 1. При положительном входном напряжении он работает как инвертирующий усилитель. В этом случае напряжение  $V_2$  отрицательно, т.е. диод  $D_1$  проводит, а  $D_2$  закрыт. Поэтому  $V_1 = -U_e$ . При отрицательном входном напряжении  $V_2$  положительно, т.е. диод  $D_1$  закрыт,  $D_2$  проводит и замыкает цепь отрицательной обратной связи усилителя, которая препятствует возбуждению ОУ 1. Поэтому точка суммирования остается под нулевым потенциалом. Поскольку диод  $D_1$  закрыт, напряжение  $V_1$  также равно нулю. Справедливы соотношения

$$V_1 = \begin{cases} -U_e & \text{при } U_e \geq 0, \\ 0 & \text{при } U_e \leq 0. \end{cases} \quad (25.6)$$

Следовательно, усилитель ОУ 1 работает как инвертирующий однополупериодный выпрямитель.

Двухполупериодный выпрямитель реализуется при подключении усилителя ОУ 2. Он формирует напряжение

$$U_a = -(U_e + 2V_1). \quad (25.7)$$

Учитывая формулу (25.6), получаем

$$U_a = \begin{cases} U_e & \text{при } U_e \geq 0, \\ -U_e & \text{при } U_e \leq 0. \end{cases} \quad (25.8)$$

Это и есть искомая функция двухполупериодного выпрямителя. Ее реализация иллюстрируется рис. 25.11.

С помощью конденсатора  $C$  можно преобразовать усилитель ОУ 2 в фильтр нижних частот первого порядка. Если его частота среза выбрана малой по сравнению с минимальной частотой сигнала, на выходе получается постоянное напряжение

$$U_a = |\bar{U}_e|.$$

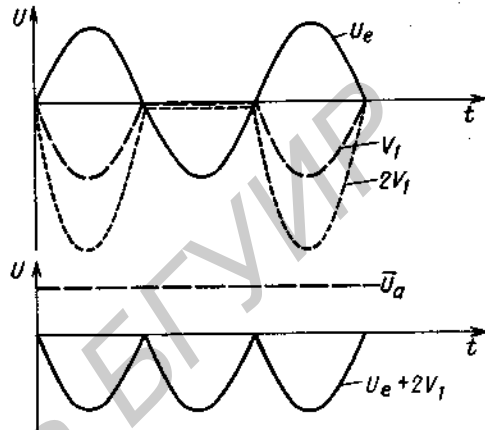


Рис. 25.11. Эпюры напряжений при синусоидальном входном напряжении.

Усилитель ОУ 1 должен обладать, как и предыдущая схема, большой скоростью срабатывания, чтобы время запаздывания из-за переключения схемы с одного диода на другой было возможно меньшим.

### Широкополосный двухполупериодный выпрямитель

Дифференциальный усилитель имеет прямой и инверсный выходы и может быть использован в качестве быстродействующего двухполупериодного выпрямителя. С помощью эмиттерных повторителей  $T_3$  и  $T_4$  с объединенными эмиттерами (рис. 25.12) положительные коллекторные потенциалы передаются на выход. Зенеровский диод позволяет компенсировать коллекторный потенциал покоя так, чтобы потенциал покоя на выходе был равен нулю.

Этот метод обеспечивает хорошую линейность при выпрямлении переменного напряжения в диапазоне до 100 МГц. При выборе параметров могут быть использованы рекомендации, данные в разд. 14.5



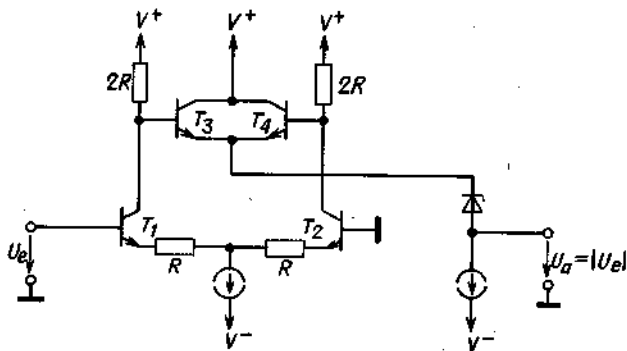


Рис. 25.12. Широкополосный двух-полупериодный детектор.

для широкополосных дифференциальных усилителей.

### 25.3.2. ИЗМЕРЕНИЕ ЭФФЕКТИВНОГО ЗНАЧЕНИЯ

В отличие от арифметического среднего абсолютного значения

$$|\bar{U}| = \frac{1}{T} \int_0^T |U| dt \quad (25.9)$$

эффективное значение определяется как среднеквадратичное значение:

$$U_{\text{эфф}} = \sqrt{\overline{U^2}} = \sqrt{\frac{1}{T} \int_0^T U^2 dt}. \quad (25.10)$$

Здесь  $T$  — длительность измерения. Ее выбирают большей по сравнению с наибольшим периодом колебаний сигнала. В этом случае результат не зависит от времени измерения. При строго периодической функции достаточно усреднения по одному периоду.

Для синусоидального переменного напряжения

$$U_{\text{эфф}} = \hat{U} / \sqrt{2}.$$

Следовательно, измерение эффективного значения можно свести к определению максимального значения. Для кривых другой формы этот способ может внести погрешность любой величины, особенно для напряжений с большими пиковыми значениями, т.е. с большим коэффициентом формы  $\hat{U}/U_{\text{эфф}}$ .

Если измерение эффективного значения свести к измерению среднего абсолютного значения, получаются малые погрешности.

При синусоидальной форме сигнала справедливо соотношение

$$|\bar{U}| = \frac{\hat{U}}{T} \int_0^T |\sin \omega t| dt = \frac{2}{\pi} \hat{U}. \quad (25.11)$$

Учитывая, что  $U_{\text{эфф}} = \hat{U} / \sqrt{2}$ , получаем

$$U_{\text{эфф}} = \frac{\pi}{2\sqrt{2}} |\bar{U}| \approx 1,11 \cdot |\bar{U}|. \quad (25.12)$$

Соотношение величин иллюстрируется рис. 25.13. Коэффициент формы 1,11 используется в большинстве измерителей

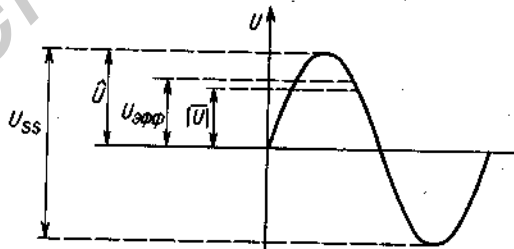


Рис. 25.13. Относительные величины амплитудного, эффективного и абсолютного среднего значений для синусоидального сигнала.

среднего абсолютного значения. Они показывают эффективное значение для сигналов синусоидальной формы, хотя фактически измеряют среднее абсолютное значение. Для сигналов другой формы это вносит более или менее значительные погрешности в измерение истинного эффективного значения. При треугольной форме сигнала  $U_{\text{эфф}} = (2/\sqrt{3}) |\bar{U}|$ , а при белом гауссовом шуме  $U_{\text{эфф}} = \sqrt{\pi/2} |\bar{U}|$ . Для постоянного напряжения  $U_{\text{эфф}} = |\bar{U}|$ . В зависимости от формы сигнала получаются следующие погрешности:

Постоянный ток, прямоугольная форма:  
 11% и больше.  
 Треугольная форма: менее 4%.  
 Белый шум: менее 11%.

*Измерение «истинного» эффективного значения*

Для измерения «истинного» эффективного значения, зависящего от формы сигнала, можно использовать формулу (25.10) либо воспользоваться измерением мощности.

Схема, представленная на рис. 25.14, работает в соответствии с формулой (25.10). Для получения среднего значения квадратурного входного напряжения применяют простой фильтр нижних частот первого порядка (интегрирующее звено), частота среза которого выбирается малой по сравнению с наименьшей частотой сигнала.

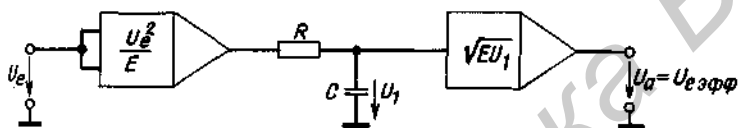


Рис. 25.14. Измерение эффективного значения с помощью решающих схем.

Недостаток схемы состоит в ее малом динамическом диапазоне. Если входное напряжение равно, например, 10 мВ, для обычного квадратора с 10 В-выходом получаем напряжение 10 мкВ. Эта величина лежит уже в диапазоне шумов устройства для извлечения квадратного корня.

Целесообразно применять схему, показанную на рис. 25.15. В этой схеме извлечение корня на выходе заменяется делением на входе. На выходе фильтра нижних частот напряжение составляет

$$U_a = \overline{(U_e^2/U_a)}.$$

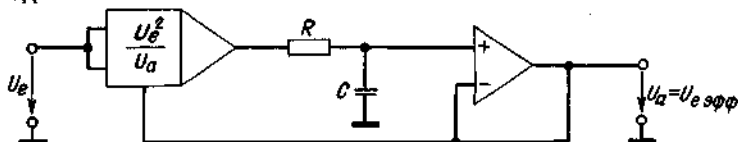
Для стационарных сигналов  $U_a = \text{const}$ . Отсюда

$$U_a = \overline{(U_e^2)} / U_a;$$

следовательно,

$$U_a = \sqrt{\overline{(U_e^2)}} = U_{\text{эфф}}.$$

Рис. 25.15. Измерение эффективного значения с увеличенным динамическим диапазоном.



Преимуществом этого метода является то, что входное напряжение  $U_e$  умножается не на коэффициент  $U_e/E$ , который при малых входных напряжениях много меньше единицы, а на коэффициент  $U_e/U_a$ , который по порядку величины близок к единице. Поэтому получается значительно больший динамический диапазон. Конечно, это справедливо при условии, что отношение  $U_e/U_a$  воспроизводится с большой точностью и при малых сигналах. Для получения требуемой точности лучше всего подходит логарифмический делитель (рис. 11.42). Может быть использован также перемножитель/делитель (рис. 11.39), однако его недостаток является возможность работы только с положительными входными сигналами. По этой причине необходимо ввести прецизионный двухполупериодный выпрямитель. Этот принцип реализован, например, в монолитном инте-

гральном RMS-преобразователе AD 536 фирмы Analog Devices. Так как вычисления осуществляются при помощи логарифмов, этот прибор имеет дополнительный выход, калиброванный в децибелах. Точность составляет 0,2% на 20 кГц и 1% на 100 кГц.

*Термическое преобразование*

Связь между измерениями эффективного значения и мощности позволяет использовать термопреобразователь. В этом случае нагрев проволочных резисторов вызывает изменение напряжения на выходе термоэлементов. Естественно, что измерять очень малые термонапряжения совсем непросто.

Другая возможность термоизмерения реализуется в схеме, показанной на рис. 25.16: входное напряжение  $U_e$ , воздействуя на резистор, приводит к его нагреву;

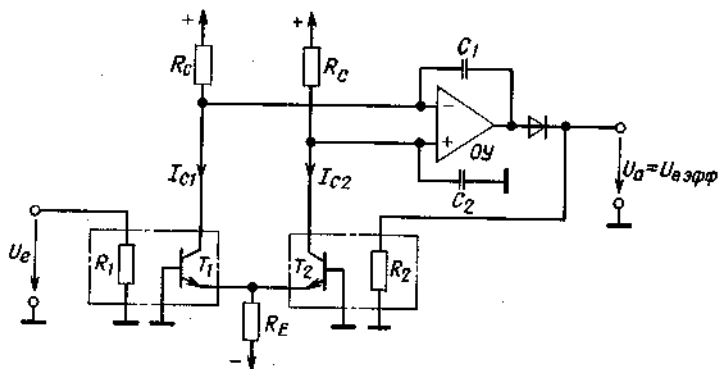


Рис. 25.16. Измерение эффективных значений с термическим преобразователем.

температура определяется по изменению напряжения  $U_{BE}$ -транзистора. Для того чтобы исключить влияние окружающей среды и параметров транзисторов, применяют второй измерительный элемент  $R_2$ ,  $T_2$  с возможно более близкими параметрами. Резистор  $R_2$  нагревается положительным постоянным напряжением  $U_a$ , которое формирует управляющим усилителем ОУ. Из-за термической связи нагревается транзистор  $T_2$  и его коллекторный ток возрастает, что вызывает снижение потенциала  $U_a$ . Следовательно, имеется термическая отрицательная обратная связь. Выходное напряжение устанавливается таким, что

$$I_{C2} = I_{C1}, \text{ т. е. } U_{BE2} = U_{BE1}.$$

Тогда температуры обоих нагреваемых резисторов, а значит, и мощности нагрева равны, и получаем соотношение

$$U_a = U_{эфф}.$$

Обе измерительные пары должны быть хорошо термозолированы, чтобы исключалась перекрестное воздействие нагревания  $T_1$  на  $R_2$  и  $T_2$  на  $R_1$ .

Диод на выходе управляющего усилителя предотвращает нагрев резистора  $R_2$  под воздействием отрицательного напряжения, поскольку в этом случае возникла бы термическая положительная обратная связь, которая может дестабилизировать схему.

Конденсаторы  $C_1$  и  $C_2$  обеспечивают дополнительную частотную коррекцию для согласования управляющей схемы с термической постоянной времени. Усилитель интегрирует разность коллекторных токов  $I_{C1}$  и  $I_{C2}$ . Следовательно, он работает как И-регулятор (см. гл. 26).

Так как мощность нагрева пропорциональна квадрату  $U_a$ , получается, что коэффициент усиления контура также пропорционален  $U_a^2$ . Этот эффект обуславливает нелинейности переходной характеристики: постоянная времени при выключении значительно больше, чем при включении. Можно значительно улучшить характеристики прибора, используя дополнительную квадратичную отрицательную обратную связь по переменному напряжению [1].

Описанный способ используется в измерителе эффективного значения 4130 фирмы Vugr-Brown. Его точность составляет 0,05% на 100 кГц и 2% на 10 МГц.

### 25.3.3. ИЗМЕРЕНИЕ АМПЛИТУДНЫХ ЗНАЧЕНИЙ

Для измерения пиковых значений достаточно в цепь заряда конденсатора ввести диод. Компенсировать падение напряжения на открытом диоде можно, если включить его в цепь отрицательной обратной связи повторителя напряжения, как показано на рис. 25.17. Пока входное напря-

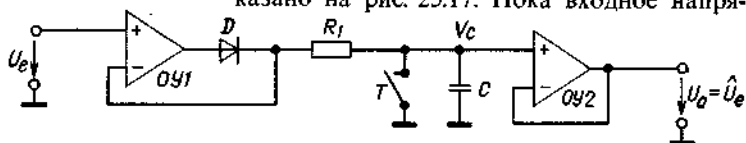


Рис. 25.17. Измеритель амплитудных значений.

жение  $U_e < V_C$ , диод закрыт. При  $U_e > V_C$  диод проводит и благодаря наличию отрицательной обратной связи  $V_C = U_e$ . В соответствии с этим конденсатор  $C$  заряжается до максимального значения входного напряжения. Следующий повторитель напряжения практически не нагружает конденсатор, так что пиковое значение запоминается на очень длительное время. С помощью ключа  $T$  конденсатор разряжается перед новым измерением.

Усилитель ОУ 1 работает на емкостную нагрузку, поэтому возможно возникновение колебаний. Этот эффект устраняется с помощью демпфирующего резистора  $R_1$ . Конечно, время установления из-за введения резистора возрастает, так как напряжение на конденсаторе приближается к стационарному значению асимптотически. Кроме того, недостатком схемы является также то, что ОУ 1 не управляется при  $U_e < V_C$ . Диапазон работы этой схемы ограничен низкими частотами.

От обоих недостатков свободен измеритель пиковых значений, представленный на рис. 25.18. Здесь использован инвертирующий ОУ 1. Если  $U_e$  превышает  $-V_C$ , напряжение  $V_1$  становится отрицательным и диод  $D_1$  начинает проводить. Благодаря отрицательной обратной связи, охватывающей оба усилителя,  $V_1$  устанавливается таким, что  $U_a = -U_e$ . При этом исключается влияние падения напряжения на диоде  $D_1$ , а также и напряжения смещения преобразователя импеданса ОУ 2. Если входное напряжение опять снижается, напряжение  $V_1$  нарастает. Диод  $D_1$  закрывается и разрывает цепь отрицательной обратной связи, осуществляемой через  $R_2$ . Напряжение  $V_1$  нарастает до тех пор, пока диод  $D_2$  начнет проводить и усилитель ОУ 1 будет охвачен обратной связью. Этим исключается неуправляемое состояние.

Инвертированное положительное пиковое значение  $U_e$  запоминается на конденса-

торе  $C$ , так как он практически не разряжается ни через  $D_1$ , ни через повторитель напряжения ОУ 2. После окончания измерений конденсатор  $C$  разряжается через ключ  $T$ . Для измерения отрицательного пикового значения полярность диодов должна быть обратной.

#### Измерение мгновенных пиковых значений

Для непрерывного измерения пиковых значений можно заменить ключ  $T$  в описанном устройстве высокоомным резистором. Его величина выбирается такой, чтобы между двумя максимумами напряжения не было заметного разряда конденсатора  $C$ . Недостатком этого устройства является то, что для регистрации уменьшения амплитуды требуется очень большой промежуток времени.

Для ряда применений, особенно в устройствах управления, важно, чтобы определение амплитуды производилось с возможно меньшим временем запаздывания. При использовании описанного устройства время измерения составляет по меньшей мере период входного сигнала. При сигналах синусоидальной формы амплитуду можно рассчитать для каждого момента по тригонометрической формуле

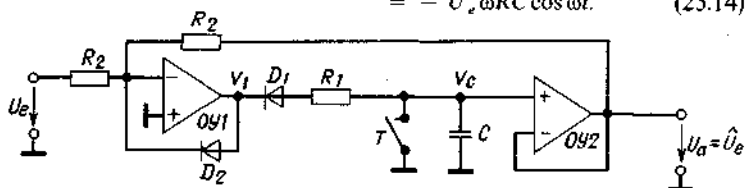
$$\hat{U} = \sqrt{\hat{U}^2 \sin^2 \omega t + \hat{U}^2 \cos^2 \omega t}. \quad (25.13)$$

Это соотношение уже использовалось для управления амплитудой генератора, показанного на рис. 18.24. Управление в рассматриваемом случае реализуется особенно просто, поскольку в устройстве получают функции  $\sin \omega t$  и  $\cos \omega t$ .

При измерении неизвестного синусоидального напряжения нужно получить для входного напряжения функцию  $\cos \omega t$ . Для этого можно применить дифференциатор. На его выходе получаем

$$\begin{aligned} V_1(t) &= -RC \frac{dU_e(t)}{dt} = -\hat{U}_e RC \frac{d \sin \omega t}{dt} = \\ &= -\hat{U}_e \omega RC \cos \omega t. \end{aligned} \quad (25.14)$$

Рис. 25.18. Усовершенствованный измеритель амплитудных значений.



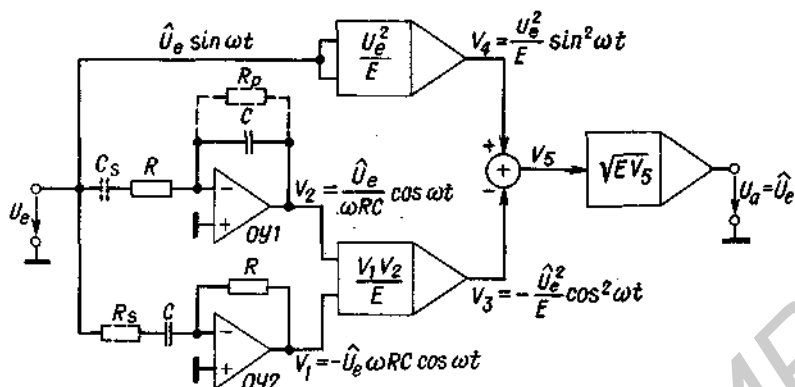


Рис. 25.19. Схема для измерения мгновенных амплитудных значений синусоидального сигнала.

При известной частоте можно считать параметр  $\omega RC$  равным единице. Следовательно, в нашем распоряжении имеется искомым член для дальнейших вычислений по формуле (25.13). После возведения в квадрат и сложения  $U_e(t)$  и  $V_1(t)$  без использования фильтров находим амплитудное значение.

При переменной частоте в устройство необходимо ввести интегратор для получения члена  $\cos^2 \omega t$  с частотно-независимой амплитудой (рис. 25.19). Выходной потенциал интегратора составляет

$$V_2(t) = -\frac{1}{RC} \int U_e(t) dt = -\frac{1}{RC} \int \hat{U}_e \sin \omega t dt = \frac{\hat{U}_e}{\omega RC} \cos \omega t. \quad (25.15)$$

Постоянная интегрирования во включенном состоянии приводится к нулю с помощью резистора  $R_p$ . Перемножая  $V_1$  и  $V_2$ , получаем

$$V_3(t) = -\frac{\hat{U}_e^2}{E} \cos^2 \omega t.$$

После образования разности  $V_4 - V_3$  и извлечения корня находим выходное напряжение  $U_a = \hat{U}_e$ .

Таким образом, для каждого момента времени оно равно пиковому значению входного напряжения. Резкое изменение амплитуды сигнала приводит к запаздыванию выходного сигнала, определяемому временем, необходимым для того, чтобы интегратор вновь установился в среднее

значение (нуль). Следует отметить, что выходное напряжение сразу же изменяется в соответствующем направлении, поэтому подключенная к выходу устройства схема, например управляющий усилитель, получает правильную команду.

#### 25.3.4. СИНХРОННЫЙ ДЕТЕКТОР

В синхронном детекторе знак усиления определяется не полярностью входного напряжения, а внешним управляющим напряжением  $U_{упр}(t)$ . Для реализации такого устройства можно использовать ключ, описанный в разд. 17.3.2 и 17.3.3.

Синхронный детектор может быть использован в измерительном устройстве (рис. 25.20) для того, чтобы выделять из спектра входных сигналов амплитуду того колебания, частота которого равна управляющей частоте и положение фазы  $\varphi$  постоянно относительно фазы управляющего сигнала. Частный случай  $f_e = f_{упр}$  и  $\varphi = 0$  иллюстрируется рис. 25.21. Очевидно, что синхронный детектор здесь работает как двухполупериодный выпрямитель. Если  $\varphi \neq 0$  или  $f_e \neq f_{упр}$ , то наряду с положительным выходным напряжением появляется и отрицательное. Среднее значение выходного напряжения в этих случаях всегда меньше, чем в рассмотренном.

Найдем зависимость выходного напряжения от частоты и фазы. Входное напряжение  $U_e$  умножается на  $+1$  или  $-1$  в зависимости от управляющей частоты. Это утверждение математически может быть

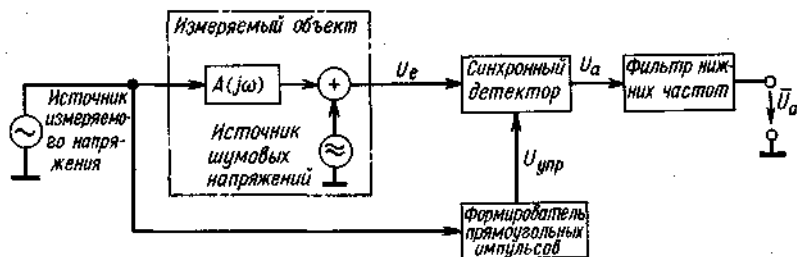


Рис. 25.20. Введение синхронного детектора для измерения сигнала, искаженного шумами.

представлено следующим образом:

$$U_a = U_e(t) \cdot S(t). \quad (25.16)$$

При этом

$$S(t) = \begin{cases} 1 & \text{при } U_{упр} > 0, \\ -1 & \text{при } U_{упр} < 0. \end{cases}$$

Применяя разложение в ряд Фурье, получаем отсюда

$$S(t) = \frac{4}{\pi} \sum_{n=0}^{\infty} \frac{1}{2n+1} \sin(2n+1)\omega_{упр} t. \quad (25.17)$$

Пусть входное напряжение имеет синусоидальную форму, частоту  $f_e = m \cdot f_{упр}$  и фазовый сдвиг  $\varphi_m$  по отношению к управ-

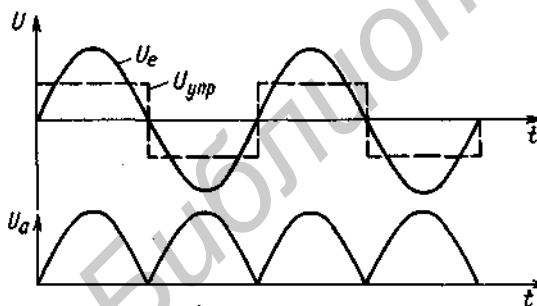


Рис. 25.21. Принцип действия синхронного детектора.

ляющему напряжению. Тогда с учетом формул (25.16) и (25.17) получаем выходное напряжение

$$U_a(t) = \hat{U}_e \sin(m\omega_{упр} t + \varphi_m) \frac{4}{\pi} \sum_{n=0}^{\infty} \frac{1}{2n+1} \sin(2n+1)\omega_{упр} t. \quad (25.18)$$

С помощью последовательно включенного фильтра нижних частот формируется среднее арифметическое значение. Используя вспомогательную формулу

$$\frac{1}{T_0} \int_0^T \sin(m\omega_{упр} t + \varphi_m) dt = 0$$

и соотношение ортогональности

$$\frac{1}{T_0} \int_0^T \sin(m\omega_{упр} t + \varphi_m) \sin l\omega_{упр} t dt = \begin{cases} 0 & \text{при } m \neq l, \\ 1/2 \cos \varphi_m & \text{при } m = l, \end{cases}$$

из уравнения (25.18) получаем

$$\bar{U}_a = \begin{cases} \frac{2}{\pi m} \hat{U}_e \cdot \cos \varphi_m & \text{при } m = 2n+1, \\ 0 & \text{при } m \neq 2n+1. \end{cases} \quad (25.19)$$

Здесь  $n = 0, 1, 2, 3, \dots$

Если входной сигнал представляет собой произвольный набор частот, то вклад в усредненное значение выходного напряжения вносят только те составляющие, частота которых равна управляющей частоте или является ее нечетной кратной. Поэтому синхронный детектор подходит для селективного измерения амплитуды. Так как среднее значение выходного напряжения, кроме того, зависит от сдвига фаз между соответствующей составляющей входного напряжения и управляющим напряжением, синхронный детектор называют также и *фазочувствительным детектором*. При  $\varphi_m = 90^\circ$  величина  $\bar{U}_a$  равна нулю в том случае, когда выполняются соответствующие частотные условия. В рассматриваемом примере на рис. 25.21  $m = 1$  и  $\varphi_m = 0$ . В этом случае из формулы (25.19) получаем

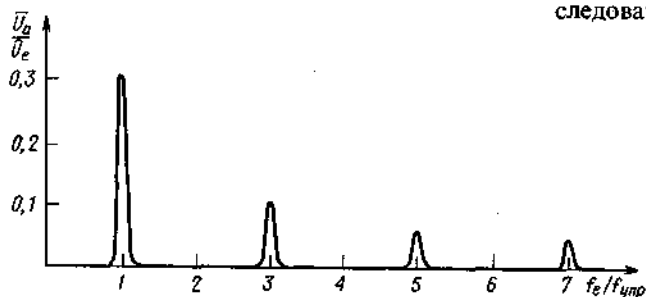
$$\bar{U}_a = (2/\pi) \hat{U}_e.$$

Но это есть среднее арифметическое значение синусоидального напряжения после двухполупериодного выпрямления. Этот результат можно было бы непосредственно получить из рассмотрения рис. 25.21.

Из анализа формулы (25.19) мы уже заключили, что в выходное напряжение вносят вклад лишь те составляющие, частота которых равна частоте управляющего сигнала или является ее нечетной кратной. Но это справедливо только в том случае, когда постоянная времени фильтра нижних частот бесконечно большая. На практике такое условие не реализуется и, более того, совсем нежелательно, поскольку тогда верхняя граничная частота была бы равна нулю и выходное напряжение не могло бы изменяться со временем. Если  $f_g > 0$ , синхронный детектор отфильтровывает из входного напряжения уже не дискретные частоты, а отдельные полосы частот. Ширина полосы этого полосового фильтра равна  $2f_g$ . На рис. 25.22 наглядно представлена эта характеристика фильтра.

Наиболее нежелательные составляющие входного сигнала — нечетные высшие гармоники — могут быть исключены, если в качестве синхронного детектора использовать *аналоговый перемножитель*. Тогда можно умножить выходное напряжение не на прямоугольную функцию  $S(t)$ , а на синусоидальную  $U_{\text{упр}} = \hat{U}_{\text{упр}} \sin \omega t$ . Поскольку эта синусоидальная функция не содержит высших гармоник, то выражение (25.19) имеет смысл только при  $n = 0$ . Если амплитуду управляющего напряжения выбрать равной масштабной единице  $E$  перемножителя, то вместо формулы (25.19) получается следующий результат:

$$\bar{U}_a = \begin{cases} 1/2 \hat{U}_e \cos \varphi & \text{при } f_e = f_{\text{упр}}, \\ 0 & \text{при } f_e \neq f_{\text{упр}} \end{cases} \quad (25.20)$$



Согласно этой формуле, синхронный детектор определяет не амплитуду  $\hat{U}_e$ , а действительную часть  $\hat{U}_e \cos \varphi$  комплексной амплитуды  $\underline{U}_e$ . Для установления ее модуля  $|\underline{U}_e| = \hat{U}_e$  с помощью фазовращателя можно так сдвинуть фазу управляющего напряжения, чтобы выходное напряжение синхронного детектора стало максимальным. Тогда напряжения  $U_e(t)$  и  $U_{\text{упр}}(t)$  будут в фазе, и из формулы (25.20) получим

$$\bar{U}_a = 1/2 \hat{U}_e = 1/2 |\underline{U}_e|_{f_e = f_{\text{упр}}}$$

Если для сдвига управляющего напряжения использовать точный фазовращатель, то можно непосредственно определить фазовый сдвиг, вызываемый измеряемым объектом.

Часто интересуются лишь амплитудой определенной спектральной составляющей входного напряжения. В этом случае можно отказаться от синхронизации управляющего напряжения, если воспользоваться, как на рис. 25.23, двумя синхронными детекторами, которые запускаются двумя сдвинутыми на  $90^\circ$  друг относительно друга управляющими напряжениями:

$$V_1(t) = E \sin \omega_{\text{упр}} t, \quad V_2(t) = E \cos \omega_{\text{упр}} t.$$

Здесь  $E$  — масштабная единица перемножителя, используемого в качестве синхронного детектора. Для формирования обоих этих управляющих напряжений особенно хорошо подходит, например, генератор, схема которого представлена на рис. 18.24.

В выходные напряжения обоих синхронных детекторов вносит вклад только спектральная составляющая входного напряжения с частотой  $f_{\text{упр}}$ . Она имеет фазовый сдвиг по отношению к  $V_1$ , и, следовательно,

$$U_e = \hat{U}_e \sin(\omega_{\text{упр}} t + \varphi).$$

Рис. 25.22. Характеристики фильтрации синхронного детектора.

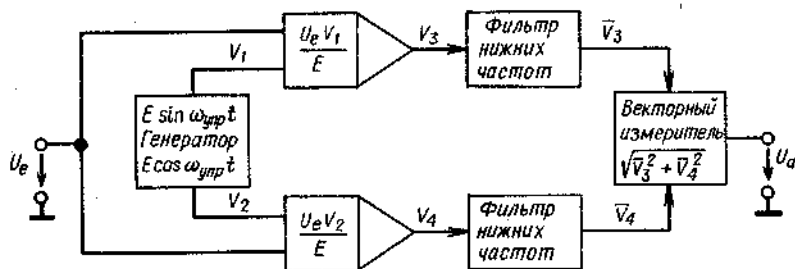


Рис. 25.23. Схема синхронного детектора, не чувствительного к фазе.

$$U_d = 1/2 U_e \text{ при } f_{упр} = f_e.$$

Согласно формуле (25.20), на выходе верхнего синхронного детектора напряжение составляет

$$\bar{V}_3 = 1/2 \hat{U}_e \cos \varphi. \quad (25.21)$$

Соответствующее решение для нижнего детектора имеет вид

$$\bar{V}_4 = 1/2 \hat{U}_e \sin \varphi. \quad (25.22)$$

После квадрирования и сложения получаем не зависящее от фазы выходное напряжение:

$$\bar{U}_d = 1/2 \hat{U}_e \sqrt{\sin^2 \varphi + \cos^2 \varphi} = 1/2 \hat{U}_e. \quad (25.23)$$

Таким образом, схема может служить настраиваемым селективным вольтметром. Ширина его полосы всегда равна удвоенной частоте среза фильтра нижних частот. Достижимая добротность фильтра значительно выше, чем для традиционных активных фильтров. Например, достаточно просто можно фильтровать сигнал с граничной частотой 1 МГц и шириной полосы 1 Гц. Это соответствует добротности  $Q = 10^6$ .

Если частоту управляющего сигнала регулировать непрерывно, то схема работает как анализатор Фурье.



## 26. Электронные регуляторы

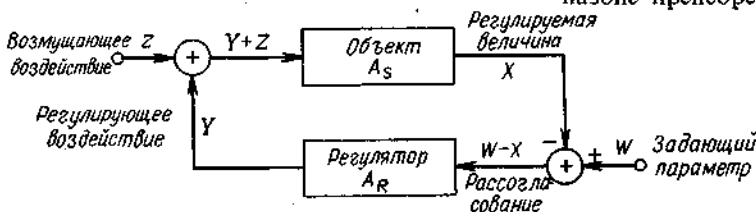
### 26.1. ОСНОВНЫЕ ПОЛОЖЕНИЯ

Назначение регуляторов состоит в том, чтобы устанавливать и поддерживать на заданном уровне  $W$  (задающий параметр) определенную физическую величину  $X$  (регулируемую величину). Для этого регулятор должен определенным образом противодействовать воздействию возмущений.

Принципиальная блок-схема простого контура регулирования представлена на рис. 26.1. Регулятор влияет на регулируемую величину  $X$  с помощью регулирующего воздействия  $Y$  так, чтобы рассогласование регулирования  $W - X$  было возможно меньшим. Воздействующее на объект регулирования возмущение формально можно представить величиной помехи  $Z$ , аддитивно накладывающейся на задающий параметр. Ниже мы будем исходить из предположения, что регулируемая величина является электрическим напряжением и что объект настраивается электрическим способом. Поэтому можно использовать электронный регулятор.

Простейшим примером такого регулятора служит усилитель, на вход которого подается отклонение регулируемой величины  $W - X$ . Если регулируемая величина  $X$  превышает заданное значение  $W$ , разность  $W - X$  становится отрицательной. Благодаря этому регулирующее воздействие  $Y$  уменьшается в соответствии увеличенном масштабе. Это уменьшение компенсирует разность  $W - X$ . В установившемся состоянии остаточное рассогласование тем меньше, чем выше коэффициент усиления  $A_R$  регулятора. Для линейной системы, представленной на рис. 26.1, справедливы соотношения

$$Y = A_R(W - X) \text{ и } X = A_S(Y + Z). \quad (26.1)$$



Отсюда получаем выражение для определения регулируемой величины  $X$ :

$$X = \frac{A_R A_S}{1 + A_R A_S} W + \frac{A_S}{1 + A_R A_S} Z. \quad (26.2)$$

Понятно, что способность системы следовать за изменением задающего параметра  $\partial X / \partial W$  тем ближе к 1, чем выше коэффициент усиления цепи обратной связи:

$$g = A_R A_S = \frac{\partial X}{\partial(W - X)}. \quad (26.3)$$

Переходная характеристика при возмущении  $\partial X / \partial Z$  тем ближе к нулю, чем больше коэффициент усиления  $A_R$  регулятора. Однако при этом следует учитывать то обстоятельство, что коэффициент усиления цепи обратной связи нельзя сделать сколь угодно большим, так как тогда неизбежный сдвиг фазы в контуре регулирования приведет к возникновению колебаний. С подобной проблемой мы уже встречались при рассмотрении вопросов коррекции частотной характеристики операционных усилителей. Задача регулирования заключается в том, чтобы, несмотря на указанные ограничения, обеспечить возможно меньшее рассогласование регулирования и хорошую переходную характеристику. С этой целью к линейному усилителю добавляют интегратор и дифференциатор и получают таким образом вместо пропорционального регулятора (П-регулятора) ПИ- или ПИД-регулятор. Реализации такого регулятора с помощью электронных схем посвящены следующие разделы.

### 26.2. ТИПЫ РЕГУЛЯТОРОВ

#### 26.2.1. П-РЕГУЛЯТОР

П-регулятор — это линейный усилитель, фазовый сдвиг которого в частотном диапазоне пренебрежимо мал, а коэффициент

Рис. 26.1. Блок-схема контура регулирования.

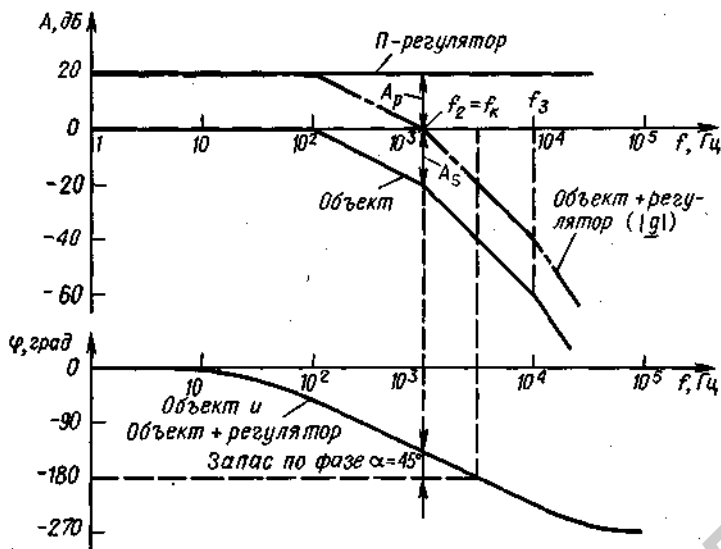


Рис. 26.2. Пример диаграммы Бode объекта с П-регулятором.

усиления  $g$  в цепи обратной связи контура регулирования больше единицы. Примером такого П-регулятора является операционный усилитель с резистивной цепью отрицательной обратной связи.

Для определения максимально возможного коэффициента линейного усиления  $A_p$  рассмотрим диаграмму Бode типичного управляемого объекта. Она представлена на рис. 26.2. На частоте  $f = 3,3$  кГц отставание по фазе составляет  $180^\circ$ . На этой частоте отрицательная обратная связь превращается в положительную, или, другими словами, выполняется условие (18.3) возникновения автоколебательного режима. Выполняется ли к тому же и условие для амплитуд (18.2), определяется коэффициентом линейного усиления  $A_p$ . В примере, показанном на рис. 26.2, коэффициент усиления объекта  $|A_S|$  на частоте 3,3 кГц составляет  $0,01 \hat{=} -40$  дБ. Если бы мы выбрали  $A_p = 100 \hat{=} +40$  дБ, коэффициент усиления цепи обратной связи  $|g| = |A_S| A_p$  на этой частоте был бы равен 1, т.е. амплитудное соотношение для генератора выполнялось бы, и возникли бы незатухающие колебания с частотой 3,3 кГц. При  $A_p > 100$  возникают колебания с экспоненциально нарастающей амплитудой. В случае  $A_p < 100$  возникают затухающие колебания.

Вопрос заключается в том, насколько

нужно уменьшить  $A_p$ , чтобы получить оптимальный переходный процесс. Приближенная величина, определяющая затухание процесса установления колебаний, может быть получена непосредственно из диаграммы Бode в виде *запаса (устойчивости) по фазе  $\alpha$* , представляющего собой оставание по фазе, которое на *критической частоте  $f_k$*  еще не достигает  $180^\circ$ . Критическая частота — это частота, при которой коэффициент усиления цепи отрицательной связи  $|g|$  становится равным единице. Отсюда запас по фазе

$$\begin{aligned} \alpha &= 180^\circ - |\varphi_g(f_k)| = \\ &= 180^\circ - |\varphi_S(f_k) + \varphi_R(f_k)|. \end{aligned} \quad (26.4)$$

В случае П-регулятора по определению  $\varphi_R(f_k) = 0$ , и мы получаем

$$\alpha = 180^\circ - |\varphi_S(f_k)|. \quad (26.5)$$

Запас по фазе  $\alpha = 0^\circ$  обеспечивает незатухающие колебания, так как в этом случае удовлетворяются как амплитудное, так и фазовое условия генерации. Условие  $\alpha = 90^\circ$  соответствует границе апериодического режима. При  $\alpha \approx 65^\circ$  на переходной характеристике появляется 4%-выброс. Время установления минимально. Этот запас по фазе для большинства практических случаев является оптимальным. На рис. 26.3 представлены осциллограммы,



Рис. 26.3. Зависимость переходной характеристики от запаса по фазе при постоянной критической частоте  $f_k$ .

Сверху вниз:  $\alpha = 90^\circ$ ,  $\alpha = 65^\circ$ ,  $\alpha = 45^\circ$ .

иллюстрирующие различные случаи переходных процессов.

В примере, представленном на рис. 26.2, запас по фазе  $\varphi_S$  на частоте  $f_2 = 1$  кГц составляет  $-135^\circ$  и коэффициент усиления объекта  $A_S = 0,1 \hat{=} -20$  дБ. Если выбрать коэффициент усиления  $A_P$  ПИ-регулятора равным  $+20$  дБ, то коэффициент усиления объекта на этой частоте будет равен 1, а запас по фазе составит  $45^\circ$ . Таким образом,  $A_P = 10$  — наибольшее значение, при котором еще получается приемлемый переходный режим. Нижнее граничное значение коэффициента усиления цепи обратной свя-

зи составляет при этом

$$g = A_S A_P = 1 \cdot 10.$$

С учетом формулы (26.2) находим для установившегося режима относительное отклонение регулируемой величины:

$$\frac{W - X}{W} = \frac{1}{1 + g} \approx 9\%.$$

Произвольно большой коэффициент линейного усиления может быть выбран лишь для таких объектов, которые ведут себя как фильтр нижних частот первого порядка, потому что для них запас по фазе на любой частоте превышает  $90^\circ$ .

### 26.2.2. ПИ-РЕГУЛЯТОР

В предыдущем разделе мы показали, что коэффициент усиления пропорционального регулятора по соображениям его устойчивости не может быть сделан произвольно большим. Улучшить точность регулирования можно, увеличив коэффициент усиления цепи обратной связи на низких частотах (рис. 26.4). Понятно, что вблизи критической частоты  $f_k$  частотная характеристика этого коэффициента не изменяется. Переходная характеристика, таким образом, остается неизменной. Остаточное рассогласование при этом равно нулю,

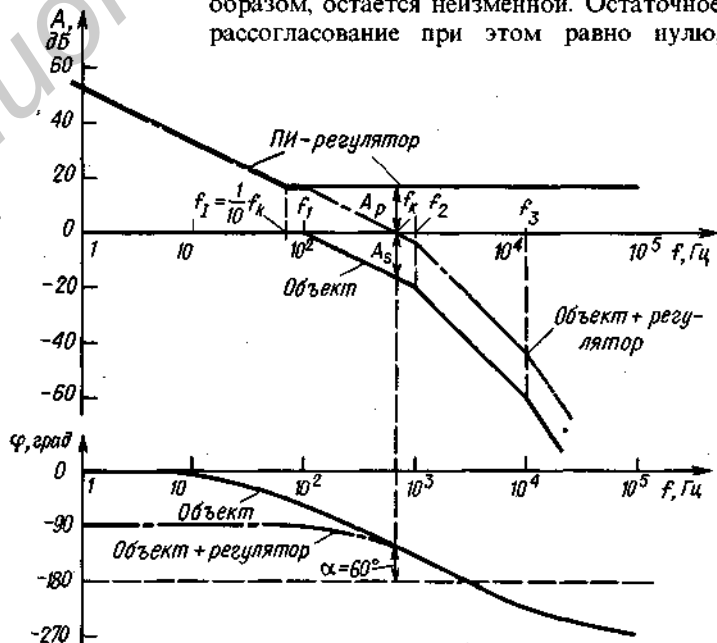


Рис. 26.4. Пример диаграммы Бode объекта с ПИ-регулятором.

поскольку

$$\lim_{f \rightarrow 0} |g| = \infty.$$

Для реализации такой частотной характеристики параллельно П-регулятору включается интегратор (рис. 26.5). На

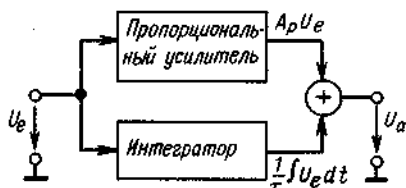


Рис. 26.5. Блок-схема ПИ-регулятора.

рис. 26.6 приведена диаграмма Бode полученного ПИ-регулятора. ПИ-регулятор на низких частотах ведет себя как интегратор, а на высоких — как линейный усилитель.

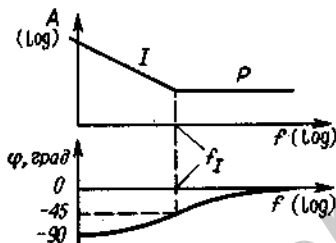


Рис. 26.6. Диаграмма Бode ПИ-регулятора.

Переход от одного режима к другому характеризуется граничной частотой  $f_I$  ПИ-регулятора. На этой частоте фазовый сдвиг составляет  $-45^\circ$ , а коэффициент усиления регулятора  $|A_R|$  превышает  $A_P$  на 3 дБ.

Для расчета граничной частоты  $f_I$  из формулы (26.5) находим комплексный коэффициент усиления регулятора:

$$\underline{A}_R = A_P + \frac{1}{j\omega\tau_I} = A_P \left( 1 + \frac{1}{j\omega\tau_I A_P} \right).$$

Отсюда следует

$$\underline{A}_R = A_P \left( 1 + \frac{\omega_I}{j\omega} \right), \text{ где } \omega_I = 2\pi f_I = \frac{1}{\tau_I A_P}. \quad (26.6)$$

ПИ-регулятор может быть реализован также с помощью одного операционного усилителя. Соответствующая схема приве-

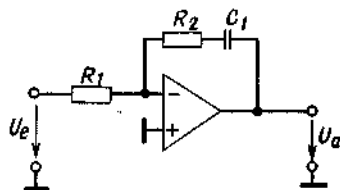


Рис. 26.7. ПИ-регулятор.

$$A_P = -\frac{R_2}{R_1}, \quad f_I = \frac{1}{2\pi C_1 R_2}.$$

дена на рис. 26.7. Комплексный коэффициент усиления определяется следующим выражением:

$$\underline{A}_R = -\frac{R_2 + 1/j\omega C_1}{R_1} = -\frac{R_2}{R_1} \left( 1 + \frac{1}{j\omega C_1 R_2} \right). \quad (26.7)$$

Приравняв выражения (26.5) и (26.6), получаем

$$A_P = -\frac{R_2}{R_1} \text{ и } f_I = \frac{1}{2\pi C_1 R_2}. \quad (26.8)$$

Теперь на примере, представленном на рис. 26.4, более подробно рассмотрим выбор оптимальной граничной частоты интегрирования  $f_I$ . Сначала, не учитывая интегральную составляющую, увеличим коэффициент усиления  $A_P$  настолько, насколько позволяет требование к затуханию. Из рис. 26.4 видно, что фазовый сдвиг данного объекта на частоте 700 Гц равен  $-120^\circ$  и соответствующий коэффициент усиления  $|A_S| = 0,14 \hat{=} -17$  дБ. Таким образом, для обеспечения запаса по фазе  $60^\circ$  следует выбрать  $A_P \hat{=} +17$  дБ. Этот случай иллюстрируется на рис. 26.4. Критическая частота при выбранных параметрах составляет  $f_k \approx 700$  Гц.

Как уже отмечалось, необходимо выбрать граничную частоту интегрирования  $f_I$  малой по сравнению с  $f_k$ , чтобы не увеличивать фазовый сдвиг вблизи  $f_k$ . С другой стороны, однако, неразумно выбирать ее меньшей, чем необходимо, поскольку это увеличивает время, за которое рассогласование интегратора становится нулевым. Верхняя граница  $f_I$  равна  $0,1f_k$ . Такие параметры используются на рис. 26.4. Соответствующий переходный процесс установления ошибки регулирования иллюстрируют

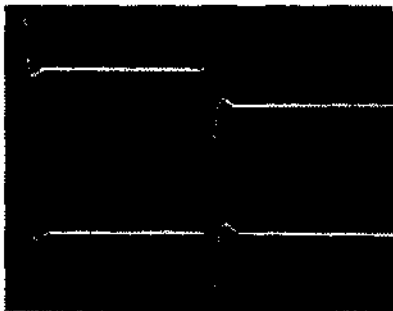


Рис. 26.8. Рассогласование.

Сверху: П-регулятор; внизу: ПИ-регулятор с оптимальной установкой  $f_I$ .

осциллограммы на рис. 26.8. Из нижней кривой видно, что ПИ-регулятор при таком оптимальном выборе параметров обеспечивает нулевое рассогласование за то же время, за которое П-регулятор дает ошибку  $1/(1+g) = 1/8 = 12,5\%$ .

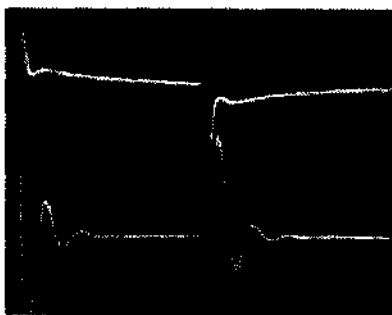


Рис. 26.9. Рассогласование ПИ-регулятора.

Сверху:  $f_I$  мало; внизу:  $f_I$  велико.

Эффект не совсем оптимальной установки  $f_I$  показан на рис. 26.9. Для верхней кривой  $f_I$  была выбрана меньшей: в результате время установления возросло. Для нижней кривой частота  $f_I$  была выбрана большей: уменьшился запас по фазе.

### 26.2.3. ПРОПОРЦИОНАЛЬНО-ИНТЕГРАЛЬНО-ДИФФЕРЕНЦИАЛЬНЫЙ РЕГУЛЯТОР

ПИД-регулятор можно построить на основе ПИ-регулятора, если в последний ввести дифференцирующее звено (рис. 26.10). Эта схема на частотах выше граничной частоты дифференцирования  $f_D$  ведет себя как дифференцирующее звено. Как следует из диаграммы Боде на

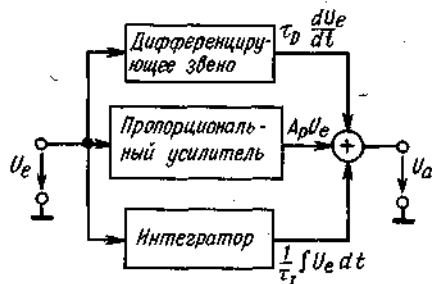


Рис. 26.10. Блок-схема ПИД-регулятора.

рис. 26.11, фазовый сдвиг возрастает до  $90^\circ$ . Это фазовое опережение на высоких частотах может использоваться для того, чтобы отчасти скомпенсировать фазовое отставание объекта вблизи  $f_k$ . При этом можно установить большой коэффициент линейного усиления и получить высокую критическую частоту  $f_k$ , благодаря чему уменьшится длительность переходного процесса.

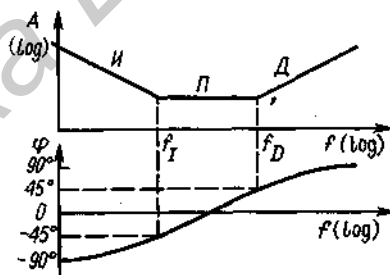


Рис. 26.11. Диаграмма Боде ПИД-регулятора.

Расчет параметров опять проиллюстрируем на примере: повысим коэффициент усиления  $A_p$  до значения, при котором запас по фазе составляет только  $15^\circ$ . Из рис. 26.12 в этом случае выбираем  $A_p = 50 \approx 34$  дБ и  $f_k = 2,2$  кГц по сравнению с 700 Гц в случае ПИ-регулятора. Если выбрать теперь граничную частоту дифференцирования  $f_D \approx f_k$ , то фазовый сдвиг регулятора на частоте  $f_k$  составит  $45^\circ$ , т.е. запас по фазе возрастет с 15 до  $60^\circ$ , и получится требуемая переходная характеристика. Граничную частоту интегрирования  $f_I$  можно определить таким же образом, как и для ПИ-регулятора; следовательно,  $f_I \approx 1/10 f_k$ . Отсюда находим частотную характеристику коэффициента усиления в цепи обратной связи, представленную на

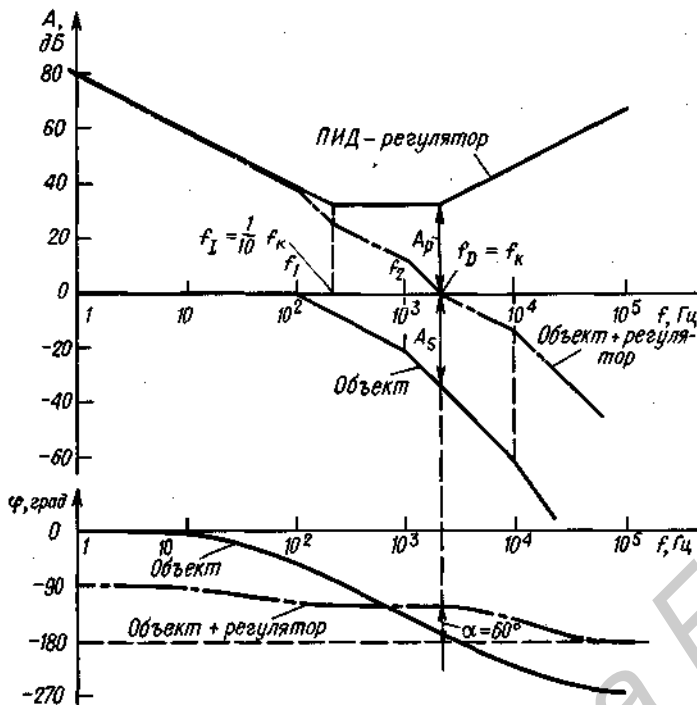


Рис. 26.12. Пример диаграммы Бode объекта с ПИД-регулятором.

рис. 26.12. Сокращение времени установления по отношению к ПИ-регулятору можно увидеть, если сравнить осциллограммы, приведенные на рис. 26.13.

При схемотехнической реализации ПИД-регулятора будем исходить из блок-схемы на рис. 26.10. Комплексный коэффициент усиления

$$\begin{aligned} \underline{A}_R &= A_p + j\omega\tau_D + \frac{1}{j\omega\tau_I} = \\ &= A_p \left[ 1 + j \left( \frac{\omega}{\omega_D} - \frac{\omega_I}{\omega} \right) \right]. \end{aligned} \quad (26.9)$$

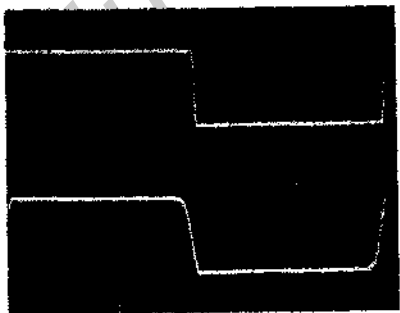


Рис. 26.13. Сравнение переходных характеристик для объекта с ПИ-регулятором (сверху) и ПИД-регулятором (внизу).

При этом

$$f_D = A_p / 2\pi\tau_D \text{ и } f_I = 1 / 2\pi A_p \tau_I. \quad (26.10)$$

Схема с частотной характеристикой, соответствующей уравнению (26.9), может быть построена на одном операционном усилителе, как показано на рис. 26.14. Ее комплексный коэффициент усиления

$$\underline{A}_R = - \left[ \frac{R_2}{R_1} + \frac{C_D}{C_I} + j\omega C_D R_2 + \frac{1}{j\omega C_I R_I} \right].$$

При  $C_D/C_I \ll R_2/R_1$  отсюда получаем

$$\underline{A}_R = - \frac{R_2}{R_1} \left[ 1 + j \left( \omega C_D R_1 - \frac{1}{\omega C_I R_2} \right) \right] \quad (26.11)$$

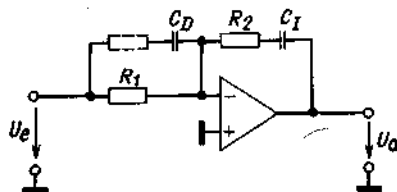


Рис. 26.14. ПИД-регулятор.

$$A_p = -\frac{R_2}{R_1}, \quad f_I = \frac{1}{2\pi C_I R_2}, \quad f_D = \frac{1}{2\pi C_D R_1}$$

Приравнявая коэффициенты уравнений (26.9) и (26.11), находим параметры регулятора:

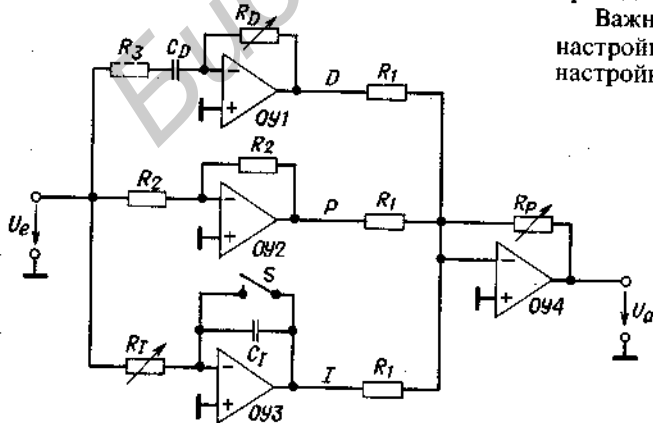
$$A_P = -\frac{R_2}{R_1}, \quad f_D = \frac{1}{2\pi C_D R_1}, \quad f_I = \frac{1}{2\pi C_I R_2}. \quad (26.12)$$

#### 26.2.4. НАСТРАИВАЕМЫЕ ПИД-РЕГУЛЯТОРЫ

При определении регуляторов различного типа мы исходим из того, что параметры объекта регулирования известны. Однако часто, особенно для «медленных» объектов, эти параметры измерить сложно. Как правило, эта цель достигается быстрее, если оптимизация регулятора производится экспериментально. Для этого необходима схема, для которой регулируемые параметры  $A_P$ ,  $f_I$  и  $f_D$  можно варьировать *независимо* друг от друга. Как видно из (26.12) и (26.10), этим требованиям не удовлетворяют ни схема на рис. 26.14, ни схема на рис. 26.10, так как в них изменение  $A_P$  приводит к изменению граничных частот  $f_I$  и  $f_D$ .

Напротив, в схеме, представленной на рис. 26.15, возможна независимая установка всех параметров. Комплексный коэффициент усиления для этой схемы записывается в виде

$$\underline{A}_R = \frac{R_P}{R_1} \left[ 1 + j \left( \omega C_D R_D - \frac{1}{\omega C_I R_1} \right) \right]. \quad (26.13)$$



С помощью формулы (26.9) находим параметры регулятора:

$$A_P = \frac{R_P}{R_1}, \quad f_D = \frac{1}{2\pi C_D R_D}, \quad f_I = \frac{1}{2\pi C_I R_1}. \quad (26.14)$$

Настройку регулятора опять проиллюстрируем на примере объекта на рис. 26.15. Вначале ключ  $S$  нужно замкнуть, чтобы интегратор был выключен. Резистор  $R_D$  выводится на нуль, и дифференциатор также не функционирует, схема работает как чистый П-регулятор.

Теперь подадим на задающий вход прямоугольный сигнал и рассмотрим поведение регулируемой величины  $X$  в переходном режиме. Величина  $A_P$  возрастает от нуля до уровня, при котором процесс установления происходит с незначительным затуханием (см. верхнюю осциллограмму на рис. 26.16). Это соответствует выбранному на диаграмме рис. 26.12 запасу по фазе в  $15^\circ$  без учета дифференциальной составляющей.

На втором этапе, увеличивая  $R_D$ , уменьшают граничную частоту дифференциатора  $f_D$  от бесконечности до значения, при котором достигается требуемое затухание (см. нижнюю кривую на рис. 26.16).

На третьем этапе анализируют переходный режим отклонения регулируемой величины  $W - X$ . После размыкания ключа  $S$  граничную частоту интегрирования  $f_I$  увеличивают до тех пор, пока время установления не станет минимальным. Соответствующие осциллограммы уже были приведены на рис. 26.8 и 26.9.

Важным преимуществом этого способа настройки является то, что оптимальная настройка регулятора достигается непо-

Рис. 26.15. ПИД-регулятор с отдельно задаваемыми коэффициентами:

$$A_P = \frac{R_P}{R_1}, \quad f_I = \frac{1}{2\pi C_I R_1},$$

$$f_D = \frac{1}{2\pi C_D R_D}$$

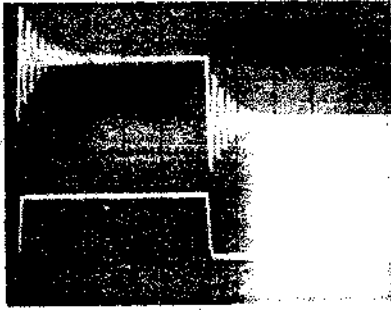


Рис. 26.16. Экспериментальная настройка линейного и дифференциального звеньев.

средственно без итераций (рис. 26.12). С помощью полученных таким образом параметров регулятора можно рассчитать и простой ПИД-регулятор на рис. 26.14.

## 26.3. УПРАВЛЕНИЕ НЕЛИНЕЙНЫМИ ОБЪЕКТАМИ

### 26.3.1. СТАТИЧЕСКАЯ НЕЛИНЕЙНОСТЬ

До сих пор мы исходили из того, что объект регулирования описывается уравнением

$$X = A_5 Y,$$

т. е. что он линеен. Для многих устройств это условие не выполняется. В общем случае справедливо равенство

$$X = f(Y).$$

Однако при малых отклонениях относительно заданной рабочей точки  $X_0$  любой объект можно считать линейным, если его характеристика в окрестности этой точки постоянна и непрерывно дифференцируема. В этом случае используют дифферен-

циальный коэффициент усиления

$$a_5 = dX/dY.$$

Для диапазона малых сигналов справедливо соотношение

$$x \approx a_5 y$$

при  $x = (X - X_0)$  и  $y = (Y - Y_0)$ . Теперь можно оптимизировать описанным способом регулятор для выбранной рабочей точки. Если, однако, изменения задающего параметра  $W$  велики, возникают осложнения: поскольку дифференциальный коэффициент усиления устройства  $a_5$  зависит от положения рабочей точки, переходный процесс изменяется в зависимости от  $W$ .

Эту проблему можно решить, если перед объектом включить функциональную схему для линеаризации его характеристики, описанную в разд. 11.7.5. Соответствующая блок-схема показана на рис. 26.17. Если с помощью функциональной схемы реализуется функция  $Y = f^{-1}(Y')$ , то получается линейное уравнение устройства:

$$X = f(Y) = f[f^{-1}(Y')] = Y',$$

что и требуется. Если объект описывается, например, экспоненциальной зависимостью

$$X = Ae^{Y'},$$

необходимо использовать в качестве функциональной схемы логарифматор, для которого

$$Y = f^{-1}(Y') = \ln \frac{Y'}{A}.$$

### 26.3.2. ДИНАМИЧЕСКАЯ НЕЛИНЕЙНОСТЬ

Второй вид нелинейности регулируемого объекта может быть вызван тем, что максимальная скорость нарастания сигнала

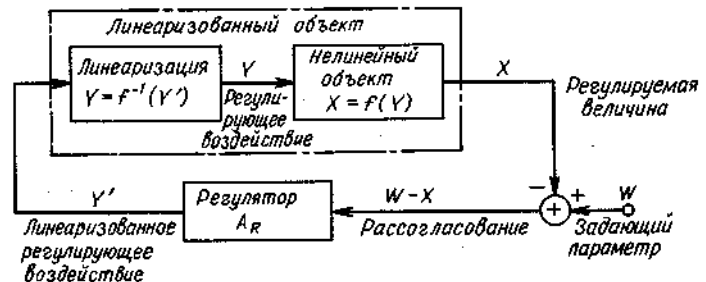


Рис. 26.17. Линеаризация статического нелинейного объекта.



ла ограничивается значением, которое нельзя превысить из-за возрастания задающего параметра. Этот эффект ограничения скорости нарастания уже рассматривали в разделе, посвященном операционным усилителям.

В случае применения регуляторов с интегрирующим звеном при больших скачках управляющего сигнала могут появиться медленно спадающие выбросы большой амплитуды.

Возникновение выброса можно объяснить следующим образом. Для оптимально отрегулированной интегрирующей части при малых скачках напряжения на выходе интегратора напряжение практически моментально достигает установившегося значения, при котором рассогласование равно нулю. Если удвоить амплитуду скачка, в линейном случае удваивается и скорость нарастания сигнала как на выходе объекта, так и на выходе интегратора. Более высокие значения достигаются за то же время.



Рис. 26.18. Переходные характеристики регулируемой величины для объекта с ограниченной крутизной нарастания сигнала.

Верхняя кривая: характеристика для малого сигнала;  
средняя кривая: характеристика для большого сигнала;  
нижняя кривая: характеристика для большого сигнала при заданном параметре с ограниченной крутизой.

Если, однако, сигнал объекта имеет ограниченную скорость нарастания, удваивается лишь скорость нарастания сигнала

Рис. 26.19. Схема для ограничения скорости нарастания задающего параметра. Резисторы  $R_2$ ,  $R_3$  ограничивают усиление ОУ 1 и служат для коррекции схемы по частоте.

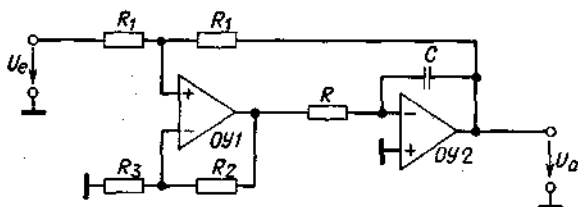
Стационарное выходное напряжение  $U_a = -U_e$ .  
Максимальная скорость нарастания  $dU_a/dt = -U_{\text{макс}}/RC$ .

на выходе интегратора. При этом сигнал на выходе регулируемого объекта достигает заданного значения значительно позже, и напряжение на выходе интегратора к этому моменту превышает нужное значение. В результате регулируемая величина оказывается значительно большей, чем заданное значение. Последующий спад длится тем дольше, чем сильнее было превышение стационарного значения на выходе интегратора. Время спада в таком нелинейном режиме возрастает с увеличением амплитуды перепада.

Чтобы воспрепятствовать этому, можно настолько увеличить постоянную времени интегрирования (следовательно, понизить  $f_i$ ), что даже при больших скачках сигнала выбросы не будут появляться. Однако в области малых сигналов это приводит к существенному возрастанию времени установления (см. нижнюю кривую на рис. 26.9).

Значительно выгоднее ограничить скорость нарастания задающего сигнала максимально возможным значением скорости нарастания сигнала на выходе объекта. При этом мы остаемся в линейном диапазоне работы, и возможное появление выбросов надежно исключается. Время установления для большого сигнала не возрастает, поскольку регулируемый параметр не может изменяться быстрее. Этот эффект очень ясно виден на осциллограммах рис. 26.18.

Для ограничения скорости нарастания сигнала в принципе можно использовать фильтр нижних частот. Но при этом уменьшилась бы ширина полосы для малых сигналов. Более благоприятная возможность иллюстрируется рис. 26.19. Когда на вход поступает скачок напряжения, выходной сигнал усилителя ОУ 1 достигает граничного значения диапазона регулирования  $U_{\text{макс}}$ . Выходное напряжение



ОУ 2 при этом возрастает со скоростью

$$dU_a/dt = U_{\max}/RC$$

до тех пор, пока благодаря результирующей отрицательной обратной связи достигнет значения  $-U_e$ . Таким образом, импульс напряжения прямоугольной формы превращается в трапециевидный импульс. Если скорость нарастания входного напряжения меньше, чем граничное значение, сигнал передается без искажений. В отличие от варианта, использующего фильтр нижних частот, ширина полосы для малых сигналов в этом случае не меняется.

#### 26.4. ОТСЛЕЖИВАЮЩАЯ СИНХРОНИЗАЦИЯ (АВТОПОДСТРОЙКА)

Важнейшей областью применения устройств автоматического регулирования в технике связи является синхронизация генераторов с автоматической подстройкой их частоты. При этом необходимо устанавливать частоту  $f_2$  генератора такой, чтобы она согласовывалась с частотой  $f_1$  опорного генератора с точностью до неизменного фазового сдвига. Структурная схема цепи автоподстройки представлена на рис. 26.20.

Частота отслеживающего генератора управляется с помощью напряжения  $U_f$  в соответствии с соотношением

$$f_2 = f_0 + k_f U_f. \quad (26.15)$$

Такие управляемые напряжением генераторы уже были рассмотрены в гл. 18. Для низких частот можно использовать схемы, рассмотренные в разд. 18.3.2, или генераторы функций из разд. 18.4.2. На высоких частотах пригодны мультивибратор с эмиттерной связью, показанный на рис. 18.43, а также LC-генератор, в котором параллельно колебательному контуру

включен диод с накоплением. В этом случае линейное уравнение (26.15) справедливо лишь для малых отклонений относительно рабочей частоты  $f_0$ , так как дифференциальная постоянная регулирования  $k_f = df_2/dU_f$  зависит от положения рабочей точки.

Выходное напряжение фазового детектора определяется фазовым сдвигом  $\varphi$  между отслеживаемым переменным напряжением  $U_2$  и эталонным переменным напряжением  $U_1$ :

$$U_\varphi = k_\varphi \varphi.$$

Отметим следующую особенность поведения регулируемого объекта: если частота  $f_2$  отстает от эталонной частоты  $f_1$ , фазовый сдвиг возрастает пропорционально периоду и превышает все ограничения (объект без саморегулирования). При этом даже при ограниченном усилении регулятора рассогласование в замкнутом контуре возрастает до тех пор, пока обе частоты не будут точно согласованы. Остаточное рассогласование по частоте становится, следовательно, нулевым.

Остаточное рассогласование по фазе, однако, как правило, отлично от нуля. Для схемы на рис. 26.20 справедливо равенство

$$U_\alpha - U_\varphi = U_f/A_R.$$

Отсюда получается

$$\alpha - \varphi = \frac{f_1 - f_0}{A_R k_f k_\varphi}. \quad (26.16)$$

Здесь  $f_0$  — частота управляемого по напряжению генератора при  $U_f = 0$ . Если при этом важно, чтобы фазовый сдвиг не только оставался постоянным, но и точно равнялся заданному значению  $\alpha$ , нужно применить ПИ-регулятор. Во многих случаях осуществляют регулирование при постоянном сдвиге фазы  $\alpha$ , т.е. управляющий вход  $U_\alpha$  отсутствует. Тогда  $U_\varphi$  представляет рассогласование регулирования.

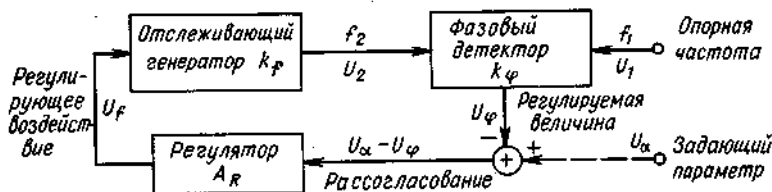


Рис. 26.20. Структурная схема цепи автоподстройки.

Для выбора параметров регулятора необходимо знать частотную характеристику объекта. Как уже отмечалось, объект фазового регулирования обладает интегральной характеристикой. Для фазового сдвига справедливо соотношение

$$\varphi = \int_0^t \omega_2 dt - \int_0^t \omega_1 dt = \int_0^t \Delta\omega dt. \quad (26.17)$$

Чтобы определить частотную характеристику объекта, мы модулируем частоту  $\omega_2$  синусоидальной модулирующей частотой  $\omega_m$  относительно среднего значения  $\omega_1$ . Следовательно,

$$\Delta\omega(t) = \Delta\hat{\omega} \cos \omega_m t.$$

Подстановка в формулу (26.17) дает

$$\varphi(t) = \frac{\Delta\hat{\omega}}{\omega_m} \sin \omega_m t.$$

Принимая во внимание отставание по фазе в  $90^\circ$ , приходим к равенству

$$\frac{\varphi}{\Delta\omega} = 1/j\omega_m, \quad (26.18)$$

т.е. к передаточной функции интегратора. Отсюда находим комплексный коэффициент усиления объекта

$$\underline{A}_S = \frac{U_\varphi}{U_f} = \frac{2\pi k_f k_\varphi}{j\omega_m} = \frac{k_f k_\varphi}{j\omega_m}. \quad (26.19)$$

Как мы уже видели, фазовый сдвиг может быть измерен только при заметном запаздывании в контуре регулирования. В случае когда  $k_\varphi$  — комплексная величина, фазовый сдвиг может заметно возрасти.

Качество контура регулирования фазы существенно зависит от использованного фазового детектора. Важнейшие типы детекторов рассмотрены ниже.

#### 26.4.1. ЭЛЕМЕНТЫ ВЫБОРКИ-ХРАНЕНИЯ В КАЧЕСТВЕ ФАЗОВОГО ДЕТЕКТОРА

Фазовый сдвиг  $\varphi$  между напряжениями  $U_1$  и  $U_2$  можно определить, измерив с помощью элемента выборки-хранения мгновенное значение  $U_1$  для момента, в который  $U_2$  проходит через нуль в положительном направлении. Для этой цели на-

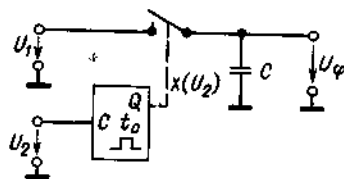


Рис. 26.21. Элемент выборки-хранения в качестве фазового детектора.

пряжение  $U_2$  подается на вход срабатывающего по фронту одновибратора (рис. 26.21), который вырабатывает им-

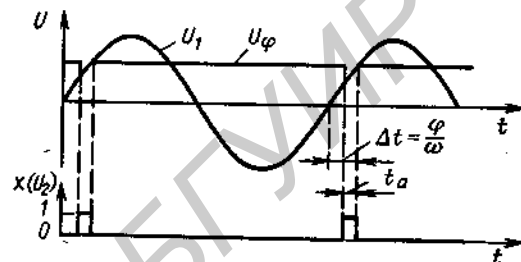


Рис. 26.22. Эпюра напряжения в фазовом детекторе. Воздействия на  $U_\varphi$  при включении в значительной степени исчезают, если выбранное  $t_0$  имеет тот же порядок величины, что и постоянная времени элемента выборки-хранения.

пульс опроса для элемента выборки-хранения. Как видно из рис. 26.22, выходное напряжение элемента выборки-хранения

$$U_\varphi \approx \hat{U}_1 \sin \varphi. \quad (26.20)$$

Вблизи рабочей точки  $\varphi = 0$  характеристика детектора близка к линейной согласно соотношению

$$U_\varphi \approx \hat{U}_1 \varphi.$$

Отсюда находим постоянную преобразования фазового детектора

$$k_\varphi = \hat{U}_1. \quad (26.21)$$

Как видно из рис. 26.23, следующая рабочая точка находится при  $\varphi = \pi$ . Тогда  $k_\varphi = -\hat{U}_1$ . Какую из двух рабочих точек выбрать, зависит от знака коэффициента усиления регулятора. Следующая устойчивая рабочая точка сдвигается на  $2\pi$ . Это означает, что фазовый детектор не различает сдвиг на полное колебание.

Если вместо синусоидального входного напряжения  $U_1$  используют напряжение

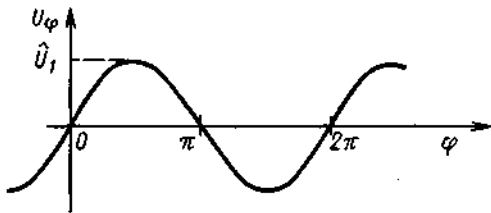


Рис. 26.23. Передаточная характеристика элемента выборки-хранения, используемого в качестве фазового детектора.

треугольной формы, получается треугольная характеристика детектора. Для прямоугольных входных импульсов такую схему применять нельзя.

### Динамическая характеристика

Описанный фазовый детектор определяет новое значение фазового сдвига только один раз за период. Он ведет себя как звено с запаздыванием. В зависимости от того, в какой момент происходит изменение фазы, запаздывание составляет от 0 до  $T_2 = 1/f_2$ . Усредненное запаздывание, следовательно, равно  $1/2 T_2$ . Для дальнейшего расчета необходимо найти комплексное значение постоянной преобразования при высоких частотах фазовой модуляции  $f_m$ :

$$\underline{k}_\varphi = k_\varphi e^{-j\omega_m \cdot 1/2 T_2} = \hat{U}_1 e^{-j\pi f_m / f_2}. \quad (26.22)$$

С помощью формулы (26.19) получаем комплексный коэффициент усиления всего объекта:

$$\underline{A}_S = \frac{k_f k_\varphi}{j f_m} = \frac{k_f \hat{U}_1}{j f_m e^{j\pi f_m / f_2}}$$

следовательно,

$$|\underline{A}_S| = \frac{|\underline{U}_\varphi|}{|\underline{U}_f|} = \frac{k_f \hat{U}_1}{f_m} \quad \text{и} \quad \varphi_m = -\frac{\pi}{2} - \frac{\pi f_m}{f_2}. \quad (26.23)$$

### Расчет регулятора

В качестве регулятора целесообразно использовать схему без дифференцирующего устройства, так как выходное напряжение элемента выборки-хранения изме-

няется только скачком. Из формул (26.23) следует, что фазовый сдвиг  $\varphi_m$  между  $\underline{U}_\varphi$  и  $\underline{U}_f$  на частоте  $f_m = 1/4 f_2$  составляет  $-135^\circ$ . Таким образом, получаем запас по фазе  $45^\circ$ , если коэффициент линейного усиления  $A_p$  выбран так, что критическая частота  $f_k = 1/4 f_2$ . По определению при  $f_m = f_k$  должно выполняться условие

$$|g| = |\underline{A}_S| \cdot |\underline{A}_R| = 1.$$

С учетом равенства  $\underline{A}_R = A_p$  и выражения (26.23) находим

$$A_p = f_k / k_f k_\varphi = f_2 / 4 k_f \hat{U}_1.$$

Рассмотрим типичный числовой пример:  $f_2 = 10$  кГц,  $k_f = 5$  кГц/В и  $k_\varphi = U_1 = 10$  В. Отсюда получаем  $A_p = 0,05$ . В этом случае регулятор можно выполнить в виде делителя напряжения.

Для уменьшения остаточной фазовой ошибки [см. формулу (26.16)] можно увеличить коэффициент усиления на низких частотах с помощью интегрирующего звена ( $f_l = 1/10 f_k = 1/40 f_2$ ). Целесообразно, однако, ограничить низкочастотную граничную величину коэффициента усиления конечным значением  $A_l$ , так как иначе интегратор в состоянии покоя объекта дрейфует к границе диапазона управления. При этом управляемый напряжением генератор может быть так сильно рассогласован, что контур фазового регулирования не действует.

Пассивный делитель напряжения легко можно преобразовать в ПИ-регулятор с ограниченным усилением  $A_l$ , если, как показано на рис. 26.24, последовательно с резистором  $R_2$  включить конденсатор. Параметры регулятора в этом случае будут определяться следующими соотношениями:

$$A_p = R_2 / (R_1 + R_2), \quad f_l = 1 / 2\pi R_2 C_1,$$

$$A_l = 1.$$

После включения, как правило, имеет место смещение частот  $\Delta f = f_1 - f_0$ . Вследствие этого фазовый сдвиг возрастает пропорционально времени. При этом, согласно рис. 26.23, на выходе фазового детектора возникает переменное на-

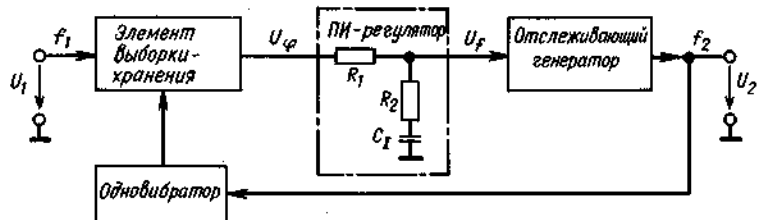


Рис. 26.24. Контур регулирования фазы с элементом выборки-хранения в качестве фазового детектора.

пряжение с частотой  $\Delta f$  и амплитудой  $\hat{U}_\varphi = U_1$ . По этой причине на вход отслеживающего генератора поступает частотно-модулированное напряжение

$$U_f = A_p \hat{U}_1 \sin \Delta \omega t.$$

Существует, следовательно, момент, когда частоты совпадают и контур регулирования не работает. Для этого необходимо выполнение условия, чтобы сдвиг частоты  $\Delta f = f_1 - f_0$  был меньше, чем приращение частоты:

$$\Delta f_{2\text{макс}} = \pm k_f A_p \hat{U}_1. \quad (26.24)$$

Этот максимальный допустимый сдвиг называется *областью захвата*, которая представляет собой нормальную рабочую область. Для рассмотренного числового примера она составляет  $\pm 2,5$  кГц, или  $\pm 25\% f_0$ .

#### 26.4.2. СИНХРОННЫЙ ВЫПРЯМИТЕЛЬ В КАЧЕСТВЕ ФАЗОВОГО ДЕТЕКТОРА

В разд. 25.3.4 было рассмотрено использование перемножителя в качестве фазочувствительного выпрямителя. Если в качестве входных сигналов использовать два синусоидальных сигнала с близкими по величине частотами и амплитудой  $E$ , то получим выходное напряжение

$$U_a = (E/2) \cos \varphi \cos (\omega_2 - \omega_1) t + (E/2) \cos [(\omega_1 + \omega_2) t - \varphi].$$

При  $\omega_1 = \omega_2$  его среднее значение в соответствии с уравнением (25.20) составляет

$$U_\varphi = \bar{U}_a = (E/2) \cos \varphi. \quad (26.26)$$

На рис. 26.25 представлен график зависимости  $E_\varphi$  от  $\varphi$ . Сразу же ясно, что это напряжение вблизи точки  $\varphi = 0$  нельзя

использовать в качестве регулируемой величины, поскольку в этом случае знак расхождения регулирования неизвестен. В качестве рабочей точки целесообразно

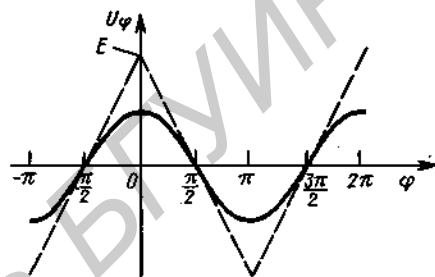


Рис. 26.25. Среднее арифметическое значение выходного напряжения умножителя для входного напряжения синусоидальной формы с амплитудой  $E$ .

Штриховая линия — характеристика для прямоугольных входных сигналов с амплитудным значением  $\pm E$ .

выбрать  $\pm \pi/2$ , потому что тогда напряжение  $U_\varphi$  проходит через нуль. Какую из двух точек предпочесть, зависит от знака коэффициента усиления. Следующая устойчивая рабочая точка сдвинута на  $2\pi$ . Это означает, что такой фазовый детектор не различает сдвиг на полное колебание.

В интервале  $\pm \pi/4$  от устойчивой точки  $\varphi_0$  характеристика фазового детектора близка к линейной; при  $\varphi = \varphi_0 + \theta$  имеем

$$U_\varphi = (E/2) \cos (\varphi_0 + \theta) = \pm (E/2) \sin \theta \approx \pm (E/2) \theta. \quad (26.27)$$

Его чувствительность составляет, следовательно,

$$k_\varphi = U_\varphi / \theta = \pm E/2. \quad (26.28)$$

Если вместо двух синусоидальных колебаний использовать две последовательно прямоугольных импульсов с амплитудой  $\pm E$ , получается колебание треугольной формы, которое представлено на

рис. 26.25 штриховой линией. Устойчивые рабочие точки можно найти из соотношения  $\varphi_0 = \pm (\pi/2) \pm n \cdot 2\pi$ . Чувствительность в этом случае составляет

$$k_\varphi = \pm 2E/\pi. \quad (26.29)$$

Для прямоугольных входных сигналов, естественно, нельзя применять аналоговый перемножитель. В этом случае значительно более высоких частот можно достичь с помощью транзисторного модулятора, представленного на рис. 17.16.

Если пульсации  $U_\varphi$  должны быть сглажены, необходимо после перемножителя включить фильтр нижних частот, частота среза которого  $f_g$  в соответствии с формулой (26.25) мала по сравнению с  $2f_1$ . Это решающий недостаток по сравнению с предыдущей схемой, потому что необходимо выбрать коэффициент линейного усиления столь малым, чтобы критическая частота  $f_k \approx f_g$ . На этой частоте суммарный сдвиг фазы объекта и фильтра составляет  $-135^\circ$ . Однако при  $f_k \approx f_g \ll f_1$  получается практически непригодный медленно действующий контур регулирования. Можно было бы в принципе повысить его быстродействие, применив в регуляторе дифференциатор. При этом, однако, действие фильтра нижних частот исключается, т.е. возрастают пульсации.

Добиться расширения полосы регулирования ценой появления пульсаций  $U_\varphi$  можно, используя П-регулятор и исключив фильтр нижних частот. В этом случае для каждого коэффициента линейного усиления представляется фазовый запас в  $90^\circ$ , т.е. контур регулирования демпфируется аperiодически.

Однако благодаря отрицательной обратной связи пульсации  $U_\varphi$  модулируются по частоте отслеживающим генера-

тором с удвоенной частотой сигнала. Это приводит к искажению формы синусоиды. Для прямоугольных импульсов искажается их скважность. Чтобы эти искажения не выходили из приемлемых границ, не следует выбирать коэффициент линейного усиления большим. В качестве ориентировочного можно привести условие  $f_k \leq 1/3f_1$ .

Структурная схема устройства представлена на рис. 26.26. Подобные устройства изготавливаются в виде интегральных АП-схем. При этом перемножитель, как правило, заменяется модулятором, показанным на рис. 17.16. В качестве примера можно назвать модели NE 5600 ... 566 фирмы Signetics.

Вариант схемы без фильтра нижних частот применим в случаях, когда важно поддерживать частоту  $f_2$  на уровне  $f_1$ , а форма сигнала и точность положения фаз не играют роли. Такой областью является, например, демодуляция частотно-модулированных колебаний. При этом опорное колебание используется в качестве входного сигнала. Если частота  $f_2$  управляемого по напряжению генератора линейно зависит от  $U_\varphi$ , это напряжение пропорционально изменению частоты  $\Delta f_1$ . Накладывающиеся пульсации отфильтровываются вне контура регулирования с помощью фильтра нижних частот.

### 26.4.3. ЧАСТОТНО-ЧУВСТВИТЕЛЬНЫЙ ФАЗОВЫЙ ДЕТЕКТОР

Недостатком описанных фазовых детекторов является то, что они обладают ограниченной областью захвата, т.е. не функционируют в случае, когда первоначальный сдвиг частоты превышает определенное значение. Это происходит потому, что сигнал измерения фазы для различения частот является переменным напряжением, симметричным относительно ну-

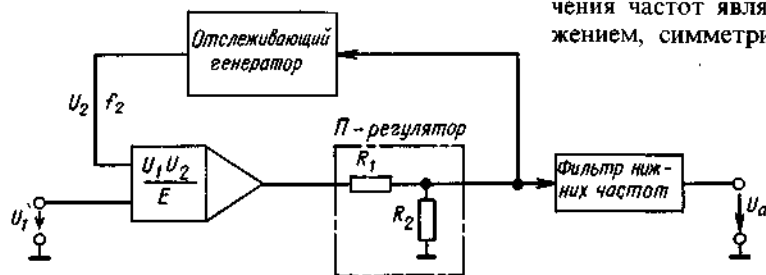


Рис. 26.26. Контур фазового регулирования с умножителем в качестве детектора для демодуляции частотно-модулированного сигнала.

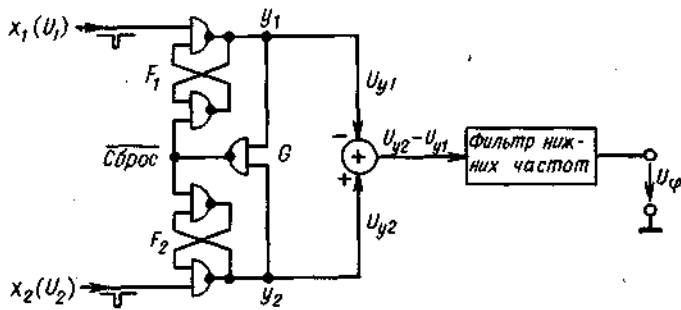


Рис. 26.27. Фазовый детектор с запоминанием знака.

ля. Управляющее напряжение  $U_f$  осуществляет, следовательно, только периодическую частотную модуляцию отслеживающего генератора, но без систематической расстройки в правильном направлении.

В отличие от этого фазовый детектор на рис. 26.27 при любом сдвиге фаз формирует сигнал с правильным знаком. Он состоит в основном из двух RS-триггеров. Два коротких управляющих импульса отрицательной полярности  $x_1$  и  $x_2$  образуются из входных напряжений  $U_1(t)$  и  $U_2(t)$  при переходе переднего фронта каждого из них через нуль.

$x_2$  поступает после импульса  $x_1$ , т.е. когда  $\varphi < 0$ , формируется последовательность отрицательных импульсов. Этот режим можно представить в виде диаграммы состояний (рис. 26.29).

Длительность выходного импульса равна интервалу между моментами времени, в которые напряжения  $U_1(t)$  и  $U_2(t)$  проходят через нуль (по нарастающему фронту). Отсюда находим среднее значение выходного напряжения:

$$U_\varphi = \dot{U} \frac{\Delta t}{T} = \dot{U} \frac{\varphi}{2\pi}. \quad (26.30)$$

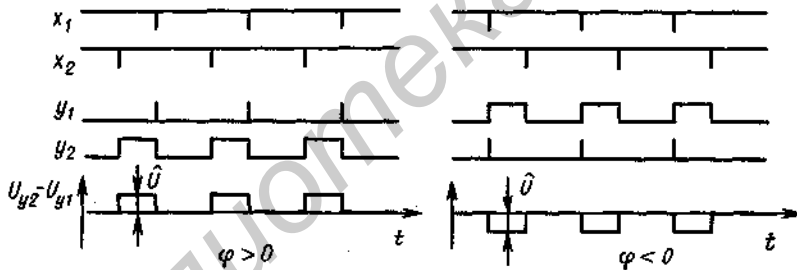


Рис. 26.28. Входные и выходные сигналы фазового детектора.

Теперь предположим, что оба триггера установлены в нулевое состояние. Если напряжение  $U_2$  опережает напряжение  $U_1$  ( $\varphi > 0$ ), то сначала получаем импульс  $x_2$ . В результате триггер  $F_2$  переключается. Он остается в этом состоянии, пока следующий импульс  $x_1$  не переключит триггер  $F_1$ . Состояние, когда в обоих триггерах записаны единицы, существует только в течение времени задержки, так как они благодаря связи через вентиль  $G$  сбрасываются вместе в нуль. Как видно из рис. 26.28, на выходе вычитателя получается последовательность положительных прямоугольных импульсов. В случае когда импульс

Так как время  $\Delta t$  пропорционально  $\varphi$  (в пределах  $\pm 360^\circ$ ), то получается линейная область измерения фазы  $\pm 360^\circ$ , при выходе за пределы которой выходное напряжение переходит через нуль и далее нарастает, сохраняя первоначальный знак. По-

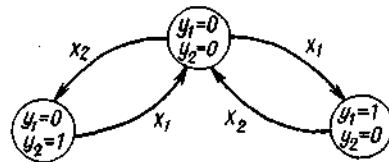


Рис. 26.29. Диаграмма состояний фазового детектора.

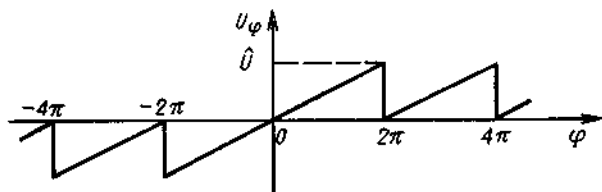


Рис. 26.30. Характеристика детектирования фазового детектора.

этому получается пилообразная характеристика, приведенная рис. 26.30.

Эта характеристика отличается от ранее приведенных главным образом тем, что  $U_\phi$  при  $\phi > 0$  всегда положительно, а для  $\phi < 0$  — всегда отрицательно. Этим и объясняется частотная чувствительность такого детектора. Если, например, частота  $f_2$  больше, чем  $f_1$ , фазовый сдвиг возрастает пропорционально времени всегда в положительном направлении. При этом получается пилообразное напряжение  $U_\phi$  с положительным средним значением. Если этот детектор ввести в контур регулирования фазы, то регулирующий усилитель зафиксирует несовпадение фаз. Для регулятора с И-компонентом отслеживаемая частота  $f_2$  при этом понижается до тех пор, пока не совпадет с  $f_1$ . По этой причине диапазон захвата теоретически бесконечно большой, а на практике ограничивается только диапазоном регулирования управляемого напряжением генератора (УНГ).

Как было показано в разд. 26.4.2, использование фильтра нижних частот для получения среднего значения очень затрудняет выбор параметров регулятора. Для этой схемы, как правило, его также не применяют. Если (с помощью интегратора) устанавливают  $\phi = 0$ , то фазовые искажения не возникают, поскольку в этом случае и без фильтрации  $U_\phi = 0$ . При этом на выходах обоих триггеров импульсы не формируются.

Недостатком схемы является то, что она не может зафиксировать очень малое рассогласование по фазе. Для этого триггеры должны были бы формировать очень короткие выходные импульсы. Но это невозможно из-за конечного времени переключения триггера. При этом возникают фазовые шумы, несколько большие по величине, чем в детекторе выборки-хранения.

Если требуется отслеживание с большой областью захвата и малыми фазовы-

ми шумами, целесообразно эту схему объединить с детектором выборки-хранения.

Описанный фазовый детектор изготавливается в виде монолитной интегральной цифровой схемы. Однако вместо триггеров, запускаемых импульсами, применяются триггеры, срабатывающие по фронту. В качестве входного сигнала можно использовать прямоугольные импульсы.

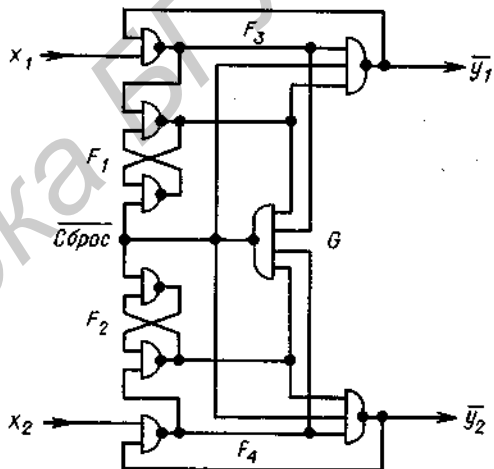


Рис. 26.31. Срабатывающий по фронту фазовый детектор с запоминанием знака.

Для этой цели в схему вводятся два RS-триггера, как показано на рис. 26.31. Кроме того, они подавляют показанные на рис. 26.28 нежелательные импульсы переходов.

Типы ИС

МС 4044 (ТТЛ) до 20 МГц,

МС 12040 (ЭСЛ) до 80 МГц

#### 26.4.4. ФАЗОВЫЙ ДЕТЕКТОР С ПРОИЗВОЛЬНО УВЕЛИЧИВАЕМЫМ ДИАПАЗОНОМ ИЗМЕРЕНИЙ

С помощью описанных ранее фазовых детекторов невозможно обнаружить сдвиг



более чем на одно колебание, поскольку область измерения фазы ограничена величиной  $2\pi$ . Однако существуют области применения, для которых необходимо осуществить сдвиг на несколько периодов. Для этой цели подходит фазовый детектор, представленный на рис. 26.32. Он разработан на основе нечувствительного к совпадениям реверсивного счетчика, схема которого приведена на рис. 20.10.

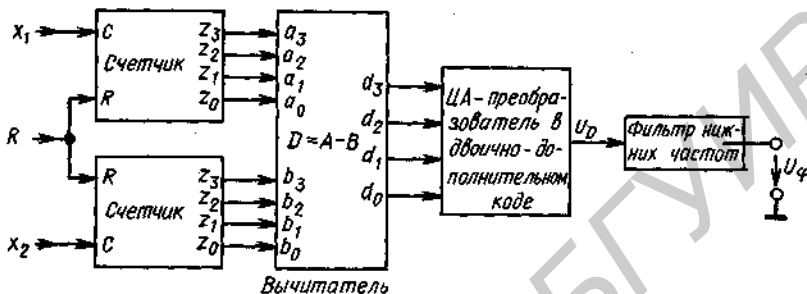
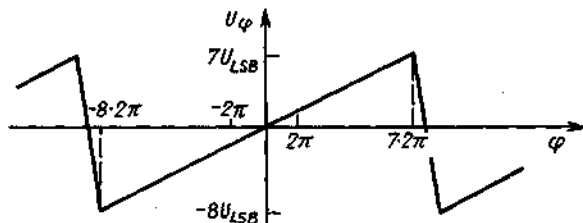


Рис. 26.32. Фазовый детектор с произвольно расширяемой областью измерений.

Вблизи нуля детектор ведет себя точно так же, как предыдущая схема: если  $x_2$  опережает по фазе  $x_1$ , то формируются положительные импульсы с амплитудой  $U_{LSB}$ , длительность которых равна интервалу между моментами времени прохождения этими сигналами нуля. Отставание по фазе вызывает появление отрицательных импульсов. Среднее значение этих импульсов составляет

$$U_{\varphi} = \bar{U}_D = U_{LSB} \frac{\Delta t}{T} = U_{LSB} \frac{\varphi}{2\pi}.$$

Если сдвиг фаз достигает  $2\pi$ , время  $\Delta t$  сначала изменяется от  $T$  до 0. В отличие от предыдущей схемы при этом выходное напряжение не равно нулю, а остается равным  $U_{LSB}$ , так как одновременно разность  $D$  повышается на 1. Поэтому в общем случае выходное напряжение состав-



вляет

$$U_{\varphi} = U_{LSB} \left( D + \frac{\Delta t}{T} \right) = U_{LSB} \frac{\varphi}{2\pi}.$$

При этом выражение  $D + \Delta t/T$  определяет, на сколько периодов оба сигнала сдвинуты относительно друг друга. Соответствующая характеристика детектора для четырех разрядов представлена на рис. 26.33. Диапазон измерений может

быть произвольно расширен увеличением числового диапазона.

## 2 ГОР В КАЧЕСТВЕ ПЕРЕМНОЖИТЕЛЯ ЧАСТОТ

Особенно важной областью применения фазорегуляторов являются перемножители частот. Для реализации подобных устройств достаточно ко входам фазового детектора подключить по делителю частоты (рис. 26.34). Тогда частота отслеживающего генератора устанавливается такой, что

$$f_1/n_1 = f_2/n_2.$$

Таким образом, частота отслеживающего генератора  $f_2$  определяется соотношением

$$f_2 = (n_2/n_1)f_1,$$

Рис. 26.33. Характеристика детектирования фазового детектора.

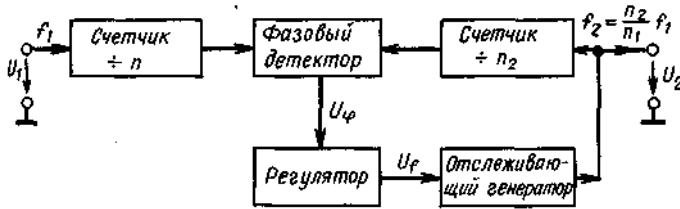


Рис. 26.34. Умножение частоты с помощью контура фазового регулирования.

где  $f_1$  — опорная частота.

Так как при этом фазовый детектор иногда работает на значительно меньшей частоте, чем отслеживающий генератор, то нужно, чтобы управляющее напряжение  $U_\phi$

не содержало пульсаций, иначе вместо описанных в разд. 26.4.2 искажений формы выходного сигнала имеет место нежелательная частотная модуляция.

Библиотека БГУИР

# Литература

- 1.1. Weyh U., Benzinger H., Die Grundlagen der Wechselstromlehre, München u. Wien, R. Oldenbourg, 1967.
- 1.2. Brophy J.J., Basic Electronics for Scientists, New York, McGraw-Hill, 1977.
- 2.1. Unbehauen R., Elektrische Netzwerke. Eine Einführung in die Analyse, Berlin, Heidelberg, New York, Springer, 1972.
- 2.2. Schüssler H.W., Elektrische Netzwerke und Systeme I, Mannheim, Bibliographisches Institut, 1971.
- 3.1. Müller R. Grundlagen der Halbleiter-Elektronik, 2. Aufl. Halbleiter-Elektronik, Bd. 1, Hrsg. v. W. Heywang u. R. Müller, Berlin, Heidelberg, New York, Springer, 1975.
- 3.2. Unger H.-G., Schulz W., Elektronische Bauelemente und Netzwerke I, Braunschweig, Vieweg, 1968.
- 4.1. Sheingold D.H. (Ed.), Nonlinear Circuits Handbook, Analog Devices, Inc., Norwood, Mass., 1974, S. 165. [Имеется перевод: Шейнголд Д. Справочник по нелинейным схемам: - М.: Мир, 1977.]
- 4.2. Cooke H.F., Causes of Noise, Druckschrift M-1 der Firma Texas Instruments, Dallas, München.
- 4.3. Mantena N.R., Sources of Noise in Transistors, *Hewlett-Packard-Journal*, 21, Nr. 2, 8-11 (1969).
- 4.4. Turner C.R., Interpretation of Voltage Ratings for Transistors, Druckschrift SMA-2 der Firma RCA, Harrison.
- 4.5. Chang Z.F., Turner C.R., Characterization of Second Breakdown in Silicon Power Transistors, Druckschrift SMA-21 der Firma RCA, Harrison.
- 4.6. Müller R., Bauelemente der Halbleiter-Elektronik, Halbleiter-Elektronik, Bd. 2, Hrsg. v. W. Heywang u. R. Müller, Berlin, Heidelberg, New York, Springer, 1973.
- 5.1. Wüsthube J., Feldeffekt-Transistoren, Valvo, Hamburg, 1968.
- 5.2. Sevin L.J., Field-Effect-Transistors, Druckschrift R-15 der Firma Texas Instruments, Dallas, München. [Имеется перевод: Севин Л. Полевые транзисторы. - М.: Сов. радио, 1968.]
- 5.3. Beneking H., Feldeffekttransistoren, Halbleiter-Elektronik, Bd. 7, Hrsg. v. W. Heywang u. R. Müller, Berlin, Heidelberg, New York, Springer, 1973.
- 5.4. Schaeffer L., VMOS, a Breakthrough in Power Mosfet Technology, Druckschrift AN 76-3 der Firma Siliconix, Bernhausen.
- 5.5. Graeme J.D., Gene E.T., Huelsman L.P., Operational Amplifiers, New York, McGraw-Hill, 1971, S.61.
- 7.1. Solomon J.E., The Monolithic Op Amp, A Tutorial Study, *IEEE Journal of Solid-State Circuits*, 9, Nr.6, 314-332 (1974).
- 8.1. Shah A., Pellandini F., Birolini A., Grundschaltungen mit Transistoren, Zürich, Verlag des Akademischen Maschinen-und Elektro-Ingenieur-Vereins und der ETH 1972.
- 9.1. Altman L., The New LSI Bipolar Chip are Best Buy for Fast Systems, *Electronics*, 48, Nr. 14, 81-89 (1975).
- 9.2. Whitesitt J.E., Boolesche Algebra und ihre Anwendungen, Braunschweig, Vieweg, 1964.
- 9.3. The TTL Data Book for Design Engineers, Datenbuch LCC 4112 der Firma Texas Instruments, Dallas, München.
- 9.4. MECL Integrated Circuits, Semiconductor Data Library, Vol.4, Datenbuch der Firma Motorola, Phoenix, Arizona, München.
- 9.5. CMOS Integrated Circuits, Semiconductor Data Library, Vol.5, Datenbuch der Firma Motorola, Phoenix, Arizona, München.
- 10.1. Fotoelektrische Bauelemente, Handbuch der Firma, Valvo, Hamburg.
- 10.2. Optoelectronics Designer's Catalog, Datenbuch der Firma Hewlett-Packard, Palo Alto, Frankfurt.
- 10.3. Photoconductive Cell Application Design Handbook, Datenbuch der Firma Clairex, Mount Vernon, N.Y.
- 11.1. Paterson W.L., Multiplication and Logarithmic Conversion by Operational-Amplifier Transistor Circuits, *The Review of Scientific Instruments*, 34, 1311-1316 (1963).
- 11.2. Roberge J.K., Operational Amplifiers, New York, London, Sydney, Toronto, J. Wiley, 1975.
- 11.3. Sheingold D.H. (Ed), Nonlinear Circuits Handbook, Analog Devices, Inc., Norwood, Mass., 1974. [Имеется перевод: Шейнголд Д. Справочник по нелинейным схемам. - М.: Мир, 1977.]
- 11.4. Graeme J.G., Applications of Operational Amplifiers, New York, McGraw-Hill, 1973.
- 12.1. Schenk Ch. Ein neues Schaltungskonzept für eine bipolare, spannungsgesteuerte Präzisions-Stromquelle, *Nachrichtentechn. z.*, 27, 102-104 (1974).
- 12.2. Antoniou A., 3-Terminal Gyrator Circuits Using Operational Amplifiers, *Electronics Letters*, 4, 591 (1968).
- 12.3. Schenk Ch., Neue Schaltungen spannungsgesteuerter Stromquellen und ihre Anwendung in elektronischen Y-Gyratoren. Dissertation Universität Erlangen-Nürnberg, 1976.
- 12.4. Rollett J.M., Greenaway P.E., Direct Coupled Active Circulators, *Electronics Letters*, 4, 579 (1968).
- 13.1. Ghausi M.S., Principles and Design of Linear Active Circuits, New York, McGraw-Hill, 1965, S. 84.
- 13.2. Weinberg L., Network Analysis and Synthesis, New York, McGraw-Hill, 1962, S. 494.
- 13.3. Weinberg L., Network Analysis and Synthesis, New York, McGraw-Hill, 1962, S. 518.
- 13.4. Saal R., Handbuch zum Filterentwurf, Berlin, Elitera, 1976.
- 13.5. Storch L., Synthesis of Constant-Delay Ladder Networks Using Bessel Polynomials, *Proc. IRE*, 42, 1966 (1954).
- 13.6. Schaumann R., A Low-Sensitivity High-Frequency, Tunable Active Filter without External Capacitors, *Proc. IEEE Int. Symp. on Circuits and Systems*, 1974, S. 438.

- 13.7. Unbehauen R., Synthese elektrischer Netzwerke, München, Wien, R. Oldenbourg, 1972.
- 13.8. Heinlein W.E., Holmes W.H., Active Filters for Integrated Circuits, München, Wien, R. Oldenbourg, 1974.
- 14.1. Müller R., Bauelemente der Halbleiter-Elektronik, Halbleiter-Elektronik, Bd. 2, Hrg. v.W. Heywang u.R. Müller, Berlin, Heidelberg, New York, Springer, 1973.
- 14.2. Cherry E.M., Hooper D.E., The Design of Wide-Band Transistor Feedback Amplifiers, Proc. IEE, 110, 375-389 (1963).
- 14.3. DeVilbiss A.J., A Wideband Oscilloscope Amplifier, *Hewlett-Packard Journal*, 21, Nr. 5, 11 (1970).
- 14.4. Tietze U., Untersuchung eines datenreduzierenden Multiplex-Verfahrens für die digitale Bildübertragung, Dissertation Universität Erlangen, Nürnberg, 1975.
- 16.1. Kühn R., Der Kleintransformator, Prien, C.F. Winter, 1964.
- 16.2. Hanneke W., Kleintransformatoren und Eisenkernrosseln, Würzburg, Vogel, 1970.
- 16.3. Emmermann G., Voltage Precision and High Current Capability - Both in One Power Supply, *Hewlett-Packard Journal*, 24, Nr. 3, 16 (1972).
- 16.4. Müller R., Grundlagen der Halbleiter-Elektronik, 2. Aufl. Halbleiter-Elektronik, Bd.1, Hrg. v. W. Haywang u. R. Müller, Berlin, Heidelberg, New York, Springer, 1975, S.135.
- 16.5. Dudley B.W., Peck R.D., High Efficiency Modular Power Supplies Using Switching Regulators, *Hewlett-Packard Journal*, 25, Nr. 4, 15-19 (1973).
- 16.6. Hnatek E.R., Applications of Linear Integrated Circuits, New York, London, Sydney, Toronto, J. Wiley, 1975.
- 17.1. N.N. Digital-To-Analog-Converter Handbook, Hybrid Systems Corporation, 2. Aufl., 1970.
- 18.1. Boyd H., Destroy your Microwave Transistors, *Electronic Design*, 15, Nr. 20, 98 (1967).
- 18.2. Riedel R.J., Danielson D.D., The Dual Function Generator, A Source of a Wide Variety of Text Signals, *Hewlett-Packard Journal*, 26, Nr. 7, 18-24 (1975).
- 18.3. Smith J.I., Modern Operational Circuit Design, New York, Wiley-Interscience, 1971.
- 19.1. Spaniol O., Arithmetik in Rechenanlagen, Stuttgart, B.G. Teubner, 1976.
- 19.2. Barna A., Porat D.I., Integrated Circuits in Digital Electronics, New York, London, Sydney, Toronto, J. Wiley, 1973.
- 19.3. Schmid H., Decimal Computation, New York, London, Sydney, Toronto, J. Wiley, 1974.
- 19.4. Flores I., The Logic of Computer Arithmetic, Englewood Cliffs, N.J., Prentice-Hall, 1963.
- 19.5. Peatman J.B., The Design of Digital Systems, Tokio, McGraw-Hill, Kogakusha, 1972.
- 20.1. Schaltbeispiele, Handbuch der Firma Intermetall, Freiburg, 1967, S.40.
- 20.2. Martin A.J., PRBS Can Fool the System, *Electronics*, 42, Nr. 8, 82 (1969).
- 20.3. Donn E.S., Manipulating Digital Patterns with a New Binary Sequence Generator, *Hewlett-Packard-Journal*, 22, Nr. 8,2-8 (1971).
- 20.4. Peterson W.W., Weldon E.J., Error-Correcting Codes, 2nd Ed. Cambridge, Mass., MIT-Press, 1972.
- 20.5. Anderson G.C., Finnie B.W., Roberts G.T., Pseudo-Random and Random Test Signals, *Hewlett-Packard-Journal*, 19, Nr. 1,2-16 (1967).
- 20.6. Wendi S., Entwurf komplexer Schaltwerke, Berlin, Heidelberg, New York, Springer, 1974.
- 20.7. Clare C.R., Designing Logic Systems Using State Machines, New York, McGraw-Hill, 1973.
- 21.1. Martin D.P., Microcomputer Design, Northbrook, Ill., Martin Research, 1976.
- 21.2. M 6800 Microcomputer, System Design Data, Datenbuch der Firma Motorola, Phoenix, Arizona, München.
- 22.1. Unbehauen R., Systemtheorie, München, Wien, R. Oldenbourg, 1971.
- 22.2. Schüssler H.W., Digitale Systeme zur Signalverarbeitung, Berlin, Heidelberg, New York, Springer, 1973, S. 19-29.
- 22.3. Daniels R.W., Approximation Methods for Electronics Filter Design, New York, McGraw-Hill, 1974.
- 22.4. Lücke H.D., Signalübertragung, Berlin, Heidelberg, New York, Springer, 1975.
- 23.1. Blood W.R., MECL System. Design Handbook, 2.Aufl., 1972. Handbuch der Firma Motorola, Phoenix, Arizona, München.
- 23.2. Peterson W.W., Weldon E.J., Error-Correction Codes, Cambridge, Mass., The MIT-Press, 1972.
- 23.3. Berlekamp E.R., Algebraic Coding Theory, New York, McGraw-Hill, 1968.
- 23.4. Toschi E.A., Watanabe T., An All-Semiconductor Memory with Fault Detection, Correction and Logging, *Hewlett-Packard-Journal*, 27, Nr. 12, 8-13 (1976).
- 24.1. McGuire P.L., Digital Pulses Synthesize Audio Sine Waves, *Electronics*, 48, Nr. 20, 104, 105 (1975).
- 24.2. Hölzler E., Holzwarth H., Pulstechnik, Bd. 1 u. 2, Berlin, Heidelberg, New York, Springer, 1975, 1976.
- 24.3. Pretzl G., Schnelle Analog-Digital-Umsetzer, *Elektronik*, 25, Nr. 12, 36-42 (1976).
- 24.4. Aldridge D., Analog-To-Digital Conversion Techniques with the M 6800 Microprocessor System, Druckschrift AN-757 der Firma Motorola, Phoenix, Arizona, Wiesbaden.
- 24.5. Kay B., Harmon J.L., Twelve Functions in a New Digital Meter, *Hewlett-Packard-Journal*, 20, Nr. 7, 2-13 (1966).
- 24.6. Seitzer D., Elektronische Analog-Digital-Umsetzer, Berlin, Heidelberg, New York, Springer, 1977.
- 24.7. Scheingold D.H.(Ed.), Analog-Digital Conversion Handbook, Norwood, Mass., Analog Devices, 1973.
- 24.8. Schmid H., Electronic Analog-Digital Conversion, New York, Van Nostrand Reinhold, 1970.
- 24.9. Hnatek E.R., A User's Handbook of D/A and

# Приложение

Отечественные интегральные микросхемы – аналоги зарубежных ИС, приводимых в книге. (Звездочкой обозначены ИС, не являющиеся точными аналогами, но рекомендуемые для использования.)

Зарубежные ИС	Отечественные ИС	Зарубежные ИС	Отечественные ИС
Цифровые ИС		БИС ППЗУ, ПЗУ, ОЗУ	
MC 14000	Серия 564	MM 6331	556РТ4*
CD 4000	Серия 564	SN 74S288	
MM 74C00	Серия 564	MM 6301	556РТ4*
7400	Серия К155	93427	
74LS00	Серия К555	MM 6381	556РТ5*
74S00	Серия К531	82S191	
82S100	К556РТ1	10416	К500РЕ149*
MC 14028	564 ИД1	2708	573РР1
SN 74154	К155 ИД3	2141-5	К565РУ4*
SN 74148	К155 ИВ1	HM6504-9	537РУ2*
MC 10165	К500 ИВ165	1702 А	К505РР1
SN 74154	К155ИД3	2708	573РР1
SN 7442	Нет		
SN 74S138	К531ИД7П		Аналоговые ИС
SN 74155	KM155ИД4	μА 741	140УД6
MC 10162	К500ИД162М	LF 356	574УД1,140УД8
MC 14585	К561ИП2	μА 714 А	153УД5*
SN 74181	К155ИП3	LM 301	153УД2
MC 10181	К500ИП181	LF 357	574УД1,140УД8*
MC 14581	564ИП3	μА 748	153УД6
MC 10136	К500ИЕ136	LM 307	140УД6
MC 14516	К561ИЕ11	μА 714	153УД5*
SN 74193	К155ИЕ7	μА 791	550УП1*
SN 7490	К155ИЕ2	LF 357	574УД1*
SN 74160	К155ИЕ9	HA 5195	154УД3*
SN 74192	К155ИЕ6	LH 0032	574УД1*
MC 10137	К500ИЕ137	NE 521	521СА4
MC 14035	К561ИР9		
SN 74198	К155ИР13		Цифро-аналоговые ИС
MC 10141	К500ИР141	ICL 7107	К572ПВ2
SN 74180	К155ИП2	AD 7524	572ПА2*
SN 74S280	К531ИП15П	AD 7533	572ПА1
MC 10160	К500ИЕ160	AD 7541	572ПА2*
MC 14531	К561СА1	HI 562	К1108ПА1
		AD 7570	К572ПВ1*
		AD 574	К1113ПВ1*